

Lab 1 - Digital IO



Leitura recomendada

- [Renesas - GPIO](#)
- [ARM](#)

Periféricos



Leitura Manual

Utilize o manual encontrado em: [Manuais/SAME70](#) para resolução dessa seção.

Periféricos são hardwares auxiliares encontrados no uC que fornecem funcionalidades extras tais como: gerenciador de energia (SUPC), comunicação serial UART (UART), comunicação a dois fios (TWI), controlador de saída e entrada paralela (PIO), dentre muitos outros.

Os periféricos são configuráveis via escrita/leitura nos registradores do microcontrolador, cada periférico possui um endereço único mapeado em memória.

Dois periféricos serão utilizados para que possamos controlar os pinos do uC de forma digital (liga/ desliga), são eles o Power Manager Controller (PMC) e o Parallel Input Output (PIO). O PMC é o periférico responsável por "gerenciar" a energia dos demais periféricos do uC SAME70 e o PIO é o periférico responsável por controlar um pino digital desse uC. Como ilustrado no diagrama a seguir:

Cada periférico é referenciado no PMC via um número único (ID), esse ID também será utilizado para o gerenciamento de interrupções. Os IDs estão listados na Tabela: **13.1 do datasheet SAM-E70**.

Table 13-1. Peripheral Identifiers

Instance ID	Instance Name	NVIC Interrupt	PMC Clock Control	Description
0	SUPC	X	–	Supply Controller
1	RSTC	X	–	Reset Controller
2	RTC	X	–	Real Time Clock
3	RTT	X	–	Real Time Timer
4	WDT	X	–	Watchdog Timer
5	PMC	X	–	Power Management Controller
6	EFC	X	–	Enhanced Embedded Flash Controller
7	UART0	X	X	Universal Asynchronous Receiver/Transmitter
8	UART1	X	X	Universal Asynchronous Receiver/Transmitter

Parallel Input Output (PIO)

Leitura datasheet

Secção 32 do datasheet. **Leitura necessária**

No ARM-Atmel os pinos são gerenciados por um hardware chamado de **Parallel Input/Output Controller (PIO)**, esse dispositivo é capaz de gerenciar até 32 diferentes pinos (I/Os).

Além do controle direto do pino pelo PIO, cada I/O no ARM-Atmel pode ser associado a uma função diferente (periférico), por exemplo: o I/O **PA20** pode ser controlador pelo periférico do PWM enquanto o **PA18** pode ser controlador pela UART.

Isso fornece flexibilidade ao desenvolvimento de uma aplicação, já que os I/Os não possuem uma funcionalidade fixa. Existe uma tabela que informa quais I/Os cada periféricos podem controlar.

Table 5-1. 144-lead Package Pinout

LQFP Pin	LFBGA Ball	UFBGA Ball	Power Rail	I/O Type	Primary		Alternate		PIO Peripheral A		PIO Peripheral B		PIO Peripheral C		PIO Peripheral D		Reset State
					Signal	Dir	Signal	Dir	Signal	Dir	Signal	Dir	Signal	Dir	Signal	Dir	Signal, Dir, PU, PD, HiZ, ST
102	C11	E11	VDDIO	GRO_AD	PA0	I/O	WKUP0 ⁽¹⁾	I	PWMCO_PWMH0	O	TIOA0	I/O	A17/BA1	O	I2SC0_MCK	–	PIO, I, PU, ST
99	D12	F11	VDDIO	GRO_AD	PA1	I/O	WKUP1 ⁽¹⁾	I	PWMCO_PWMH0	O	TIOB0	I/O	A18	O	I2SC0_CK	–	PIO, I, PU, ST
93	E12	G12	VDDIO	GPIO	PA2	I/O	WKUP2 ⁽¹⁾	I	PWMCO_PWMH1	O	–	–	DATRG	I	–	–	PIO, I, PU, ST
91	F12	G11	VDDIO	GRO_AD	PA3	I/O	PIOD0 ⁽²⁾	I	TWD0	I/O	LONCOL1	I	PCK2	O	–	–	PIO, I, PU, ST
77	K12	L12	VDDIO	GPIO	PA4	I/O	WKUP3/PIODC1 ⁽²⁾	I	TWCK0	O	TCLK0	I	UTXD1	O	–	–	PIO, I, PU, ST
73	M11	N13	VDDIO	GRO_AD	PA5	I/O	WKUP4/PIODC2 ⁽²⁾	I	PWMC1_PWMH3	O	ISI_D4	I	URXD1	I	–	–	PIO, I, PU, ST
114	B9	B11	VDDIO	GRO_AD	PA6	I/O	–	–	–	–	PCK0	O	UTXD1	O	–	–	PIO, I, PU, ST
35	L2	N1	VDDIO	CLOCK	PA7	I/O	XIN32 ⁽⁶⁾	I	–	–	PWMC0_PWMH3	O	–	–	–	–	PIO, HZ
36	M2	N2	VDDIO	CLOCK	PA8	I/O	XOUT32 ⁽⁶⁾	O	PWMC1_PWMH3	O	AFE0_ADTRG	I	–	–	–	–	PIO, HZ
75	M12	L11	VDDIO	GRO_AD	PA9	I/O	WKUP6/PIODC3 ⁽²⁾	I	URXD0	I	ISI_D3	I	PWMC0_PWMF0	I	–	–	PIO, I, PU, ST

Podemos interpretar a tabela como: o pino 102 do microcontrolador identificado como PA0 (PIOA_0) pode ser utilizado como WKUP0 (wakeup) ou mapeado para um dos tres perifericos:

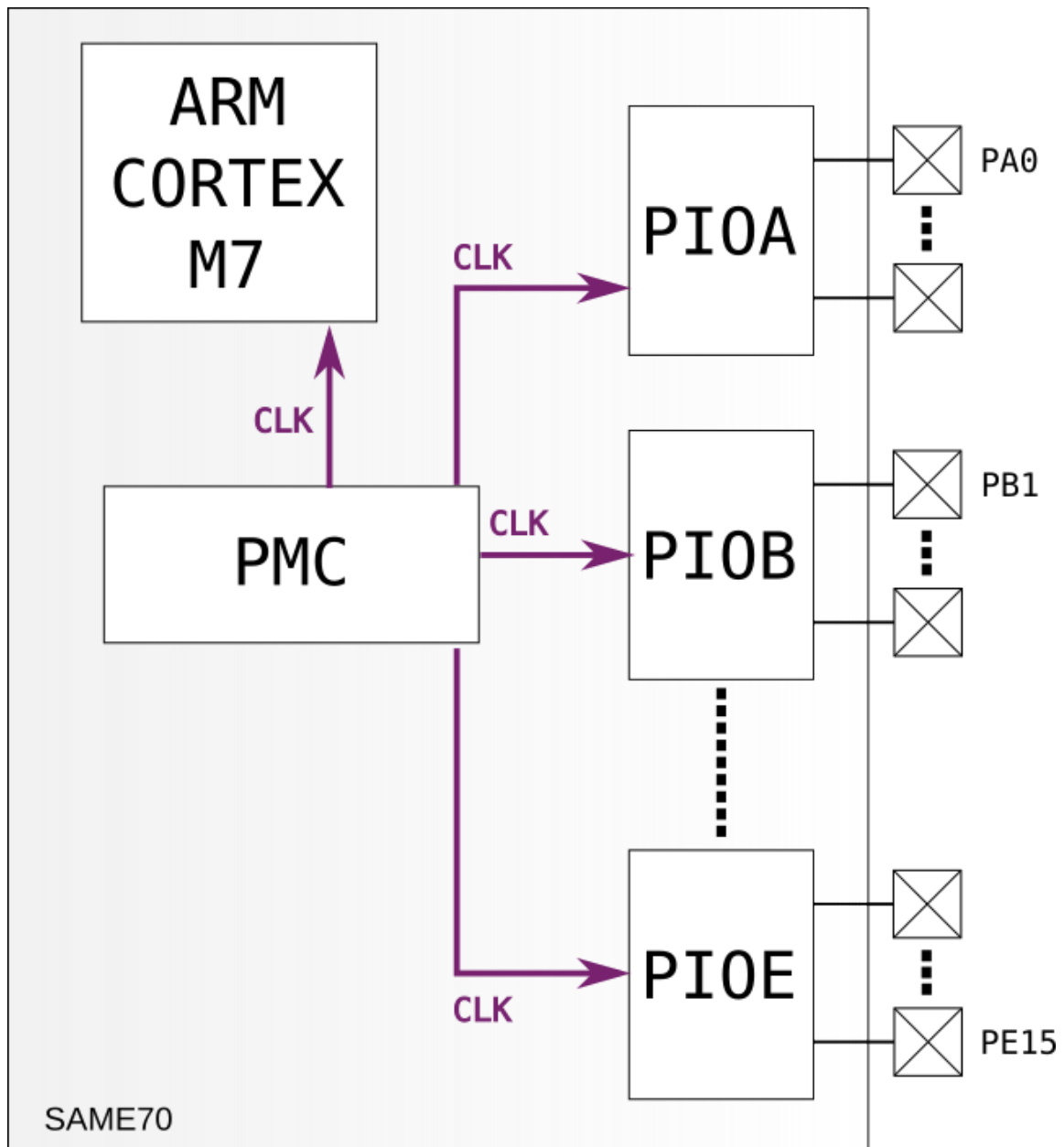
- Periférico A: PWM (Pulse width modulation)
- Periférico B: TIOA0 (Timer 0)
- Periférico C: I2C_MCL (I2C master clear)

A tabela na página 16 do datasheet (Table 5-1) ilustra quais periféricos podem ser associados aos respectivos pinos, a Fig. Mux PIOA mostra as opções para o PIOA0 até PIOA9.

O SAME70 possui internamente 5 PIOs: PIOA, PIOB, PIOC, PIOD e PIOE. Cada um é responsável por gerenciar até 32 pinos.

Os I/Os são classificados por sua vez em grandes grupos: A, B,C (exe: PA01, PB22, PC12) e cada grupo é controlado por um PIO (PIOA, PIOB, PIOC, ...).

Cada PIO possui controle independente de energia via o PMC, sendo necessário ativar o clock de cada PIO para que o periférico passe a funcionar.



Configurações

O PIO suporta as seguintes configurações:

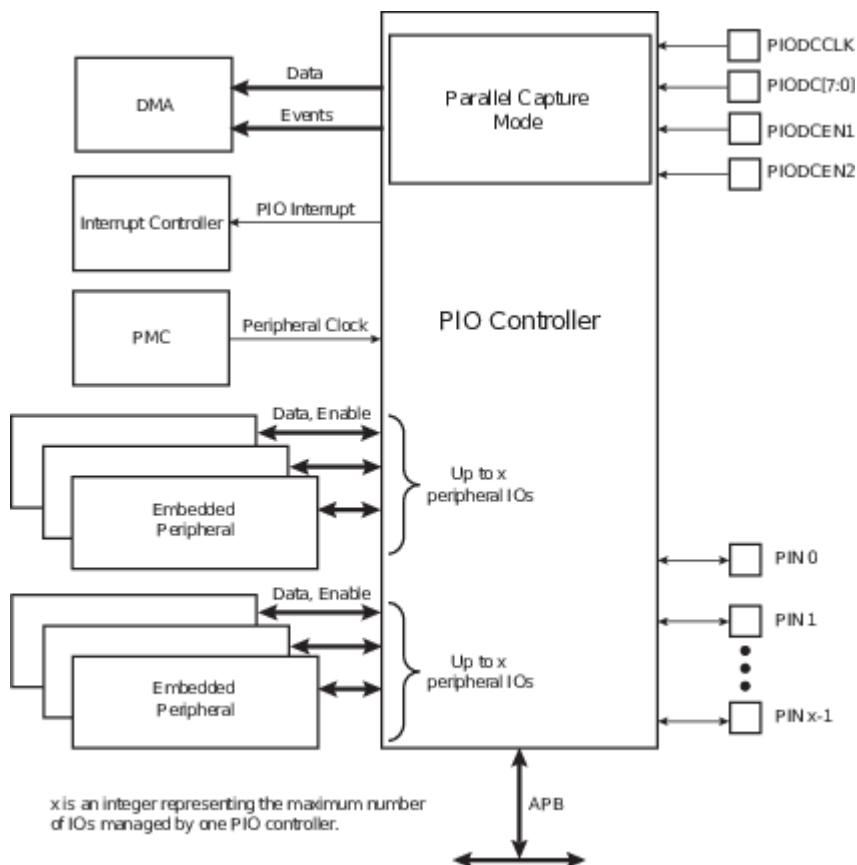
- Interrupção em nível ou borda em qualquer I/O
- Filtragem de "glitch"
- Debouncing
- Open-Drain
- Pull-up/Pull-down

- Capacidade de trabalhar de forma paralela

Iremos ver para que serve algumas dessas configurações ao longo do curso.

Funcionalidade

O diagrama de blocos do PIO é ilustrado no diagrama de blocos (Block Diagram)



onde:

1. Peripheral DMA (direct memory access) controller (PDC): O P/IO pode receber dados via DMA.
 - DMA é uma forma automática de transferência de dados.
2. Interrupt Controller: Já que o PIO suporta interrupções nos I/Os o mesmo deve se comunicar com o controlador de interrupções para informar a CPU (NVIC) que uma interrupção é requisitada.
3. PMC: A energia e clock desse periférico é controlado pelo PMC (Power management controller).

4. Embedded peripheral: O acesso aos pinos pelos periféricos do uC é realizado via PIO.

Um diagrama lógico mais detalhado pode ser encontrado no datasheet (I/O Line Control Logic), esse diagrama mostra as funções dos registradores e seu impacto no PIO.

