

برخى اطلاعات مورد نياز:

ثباتهای مربوط به پورت:

DDRx: برای تعیین جهت پورت (0: ورودی ، 1: خروجی) ، PORTx: ثبات دسترسی به محتوای پورت ، PINx: ثبات دسترسی به محتوای پورت بطور مستقیم ، (x: هر یک از نامهای C،B،A) D.

اسامی ثباتهای تایمر شماره صفر:

TCNT0: نشاندهنده ی مقدار داخل شمارنده ، OCR0 نشاندهنده ی مقدار مقایسه، TCNT0: ثبات تنظیم نحوه شمارش و ثبات پرچم TIFR مطابق جدولهای ۱ تا ۷. اسامی ثباتهای وقفه ی تایمر شماره صفر و وقفه خارجی صفر: ثباتهای GICR: تنظیم عملکرد عمومی، MCUCR: تنظیم نحوه ی دریافت، TIMSK: تنظیم پوشش وقفه مطابق جدولهای ۸ تا ۱۲.

اسامی ثباتهای کنترلی مبدل آنالوگ به دیجیتال: ADMUX: انتخاب کانال ورودی و مرجع، ADCSRA: کنترل مبدل، ADCH مبدل، ADCH، و ADCL: ثباتهای داده، SFIOR: انتخاب trigger مطابق جدولهای ۱۳ تا ۱۸.

جدول 1: ثبات TCCR0

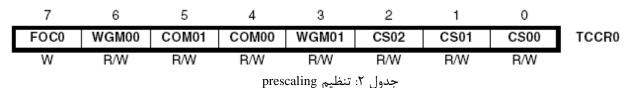


Table 42. Clock Select Bit Description

CS02	CS01	CS00	Description		
0	0	0	o clock source (Timer/Counter stopped).		
0	0	1	clk _{I/O} /(No prescaling)		
0	1	0	K _{I/O} /8 (From prescaler)		
0	1	1	clk _{I/O} /64 (From prescaler)		
1	0	0	lk _{I/O} /256 (From prescaler)		
1	0	1	clk _{I/O} /1024 (From prescaler)		
1	1	0	External clock source on T0 pin. Clock on falling edge.		
1	1	1	External clock source on T0 pin. Clock on rising edge.		

جدول ۳: عملکرد بیت های WGM00 و WGM01

Mode	WGM01 (CTC0)	WGM00 (PWM0)	Timer/Counter Mode of Operation
0	0	0	Normal
1	0	1	PWM, Phase Correct
2	1	0	CTC
3	1	1	Fast PWM

جدول ۴: عملكرد بيت هاى COM00 و COM01 درحالت غير PWM

COM01	COM00	Description			
0	0	Normal port operation, OC0 disconnected.			
0	1	Toggle OC0 on compare match			
1	0	Clear OC0 on compare match			
1	1	Set OC0 on compare match			

Phase correct PWM و COM01 و COM00 عملكرد بيت هاى Phase correct PWM و Phase correct PWM و المراحات

COM01	COM00	Description			
0	0	Normal port operation, OC0 disconnected.			
0	1	eserved			
1	0	Clear OC0 on compare match when up-counting. Set OC0 on compare match when downcounting.			
1	1	Set OC0 on compare match when up-counting. Clear OC0 on compare match when downcounting.			

جدول ۶: عملکرد بیت های COM00 و COM01 درحالت fast PWM

COM01	COM00	Description			
0	0	Normal port operation, OC0 disconnected.			
0	1	Reserved			
1	0	Clear OC0 on compare match, set OC0 at TOP			
1	1	Set OC0 on compare match, clear OC0 at TOP			

جدول ۷: بیت های پرچم سرریز شمارنده

TIFR

	7	6	5	4	3	2	1	0
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0
•	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

جدول ٨: جدول بردار وقفه

Vector No.	Program Address ⁽²⁾	Source	Interrupt Definition
1	\$000(1)	RESET	External Pin, Power-on Reset, Brown-out Reset, Watchdog Reset, and JTAG AVR Reset
2	\$002	INT0	External Interrupt Request 0
3	\$004	INT1	External Interrupt Request 1
4	\$006	INT2	External Interrupt Request 2
11	\$014	TIMER0 COMP	Timer/Counter0 Compare Match
12	\$016	TIMERO OVF	Timer/Counter0 Overflow
17	\$020	ADC	ADC Conversion Complete

 جدول ۹: بیتهای ثبات GICR (دراستفاده از وقفههای خارجی باید بیت مربوطه، در این ثبات یک شود)

 7
 6
 5
 4
 3
 2
 1
 0

		0	3	4	3	~	'	0	_
	INT1	INT0	INT2	-	-	-	IVSEL	IVCE	GICR
	R/W	R/W	R/W	R	R	R	R/W	R/W	•
				MCUC	۱۰: ثبات R	جدول			
	7	6	5	4	3	2	1	0	
	SE	SM2	SM1	SM0	ISC11	ISC10	ISC01	ISC00	MCUCR
•	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	

جدول ۱۱: وضعیت بیتهای ISC00 و ISC01 از ثبات MCUCR

ISC01	ISC00	Description			
0	0	he low level of INT0 generates an interrupt request.			
0	1	Any logical change on INT0 generates an interrupt request.			
1	0	The falling edge of INT0 generates an interrupt request.			
1	1	The rising edge of INT0 generates an interrupt request.			

جدول ۱۲: بیتهای ثبات TIMSK برای کنترل وقفه تایمر 7 6 0 OCIE2 OCIE1A OCIE1B TOIE1 OCIE0 TOIE2 TICIE1 TOIE0 TIMSK R/W R/W R/W R/W R/W R/W R/W R/W