

数字电路与逻辑设计B

第十六讲

南京邮电大学

电子与光学工程学院

臧裕斌

5.4 序列信号发生器

一、概述

1. 概念
2. 作用
3. 序列码发生器结构类型

二、移存型序列码发生器的设计

三、计数型序列码发生器的设计

5.5 顺序脉冲发生器

一、概述

1. 顺序脉冲概念
2. 顺序脉冲发生器概念及分类
3. 顺序脉冲发生器的设计

二、举例

作业

5.4 序列信号发生器

一、概述

1. 概念

2. 作用

误码率测量、测距、通信加密、扩频通信

3. 序列码发生器类型

(1) 移存型

(2) 计数型

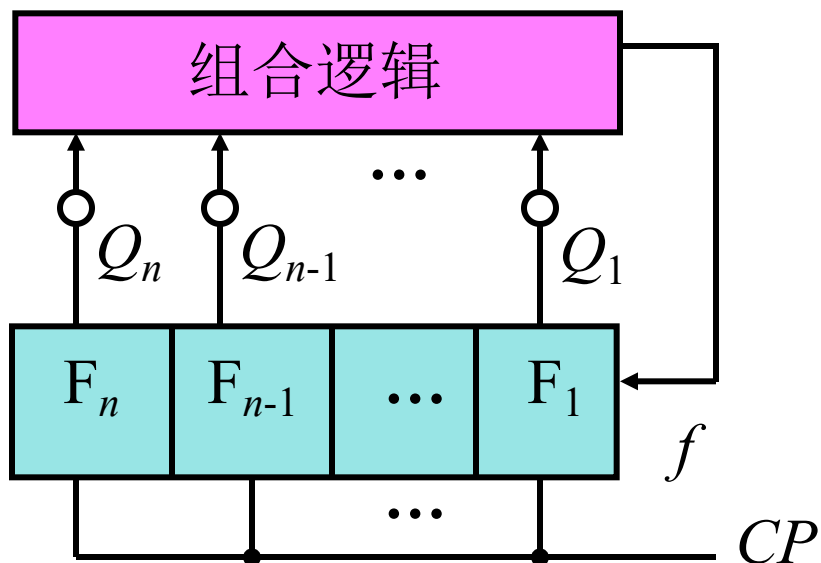


图5.4.1 移存型序列码发生器结构图

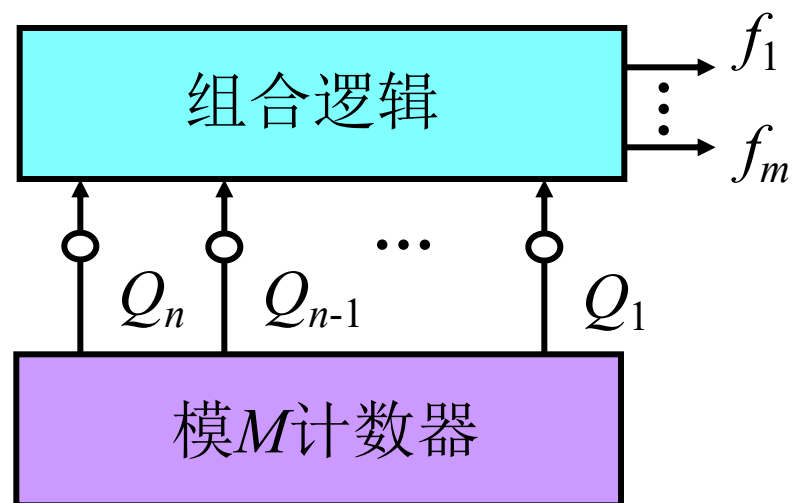


图5.4.2 计数型序列码发生器结构图

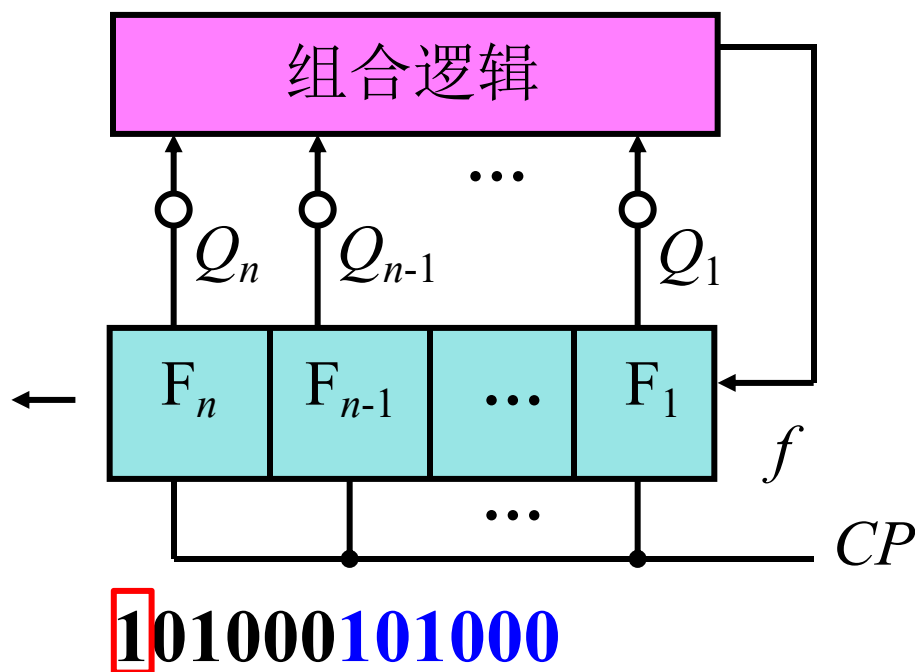
二、移存型序列码发生器的设计

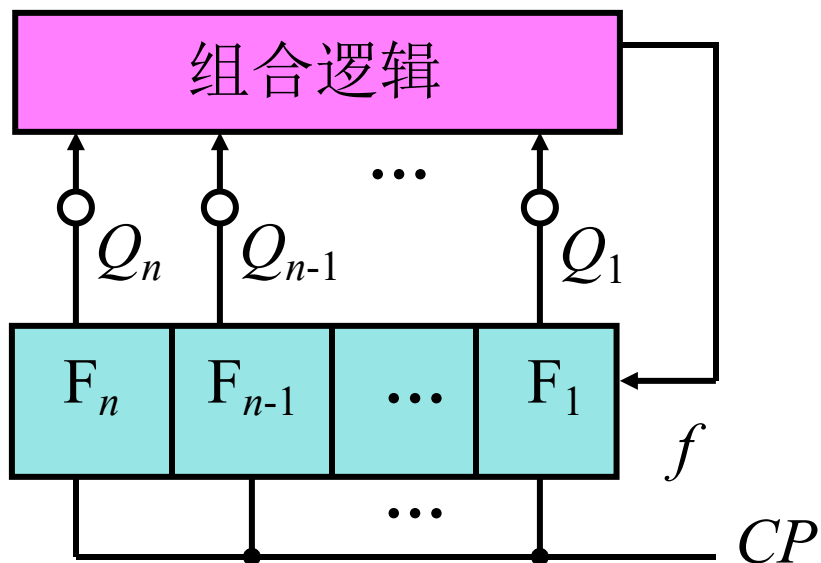
例 5.4.1 设计产生序列码101000, 101000, ...的移存型序列码发生器。

1位码元 1个状态

6位码元 6个状态

码元循环 状态循环





101000

010001

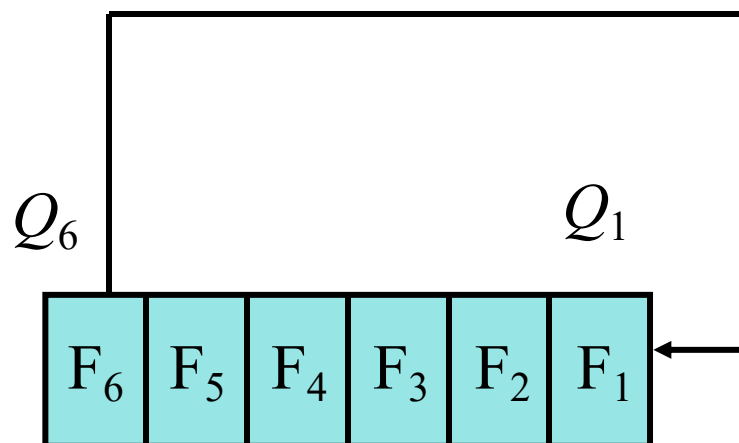
100010

000101

001010

010100

101000

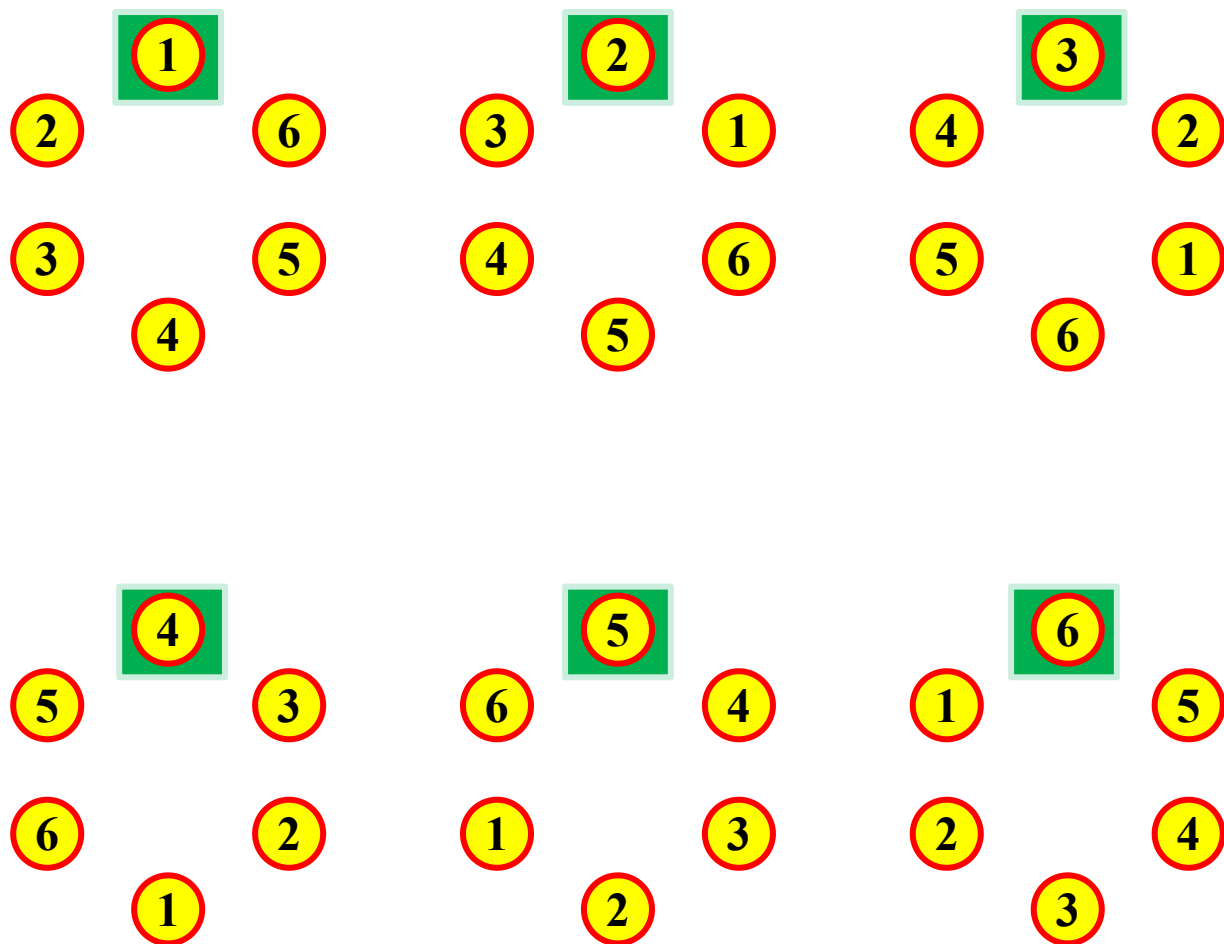
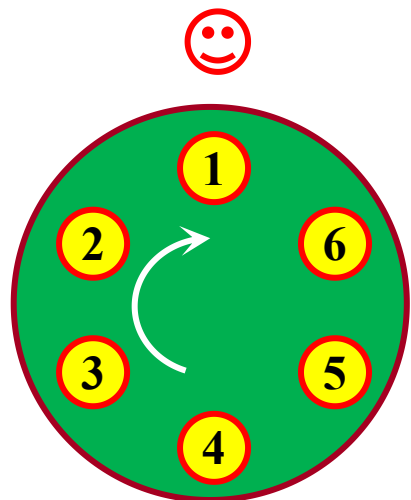


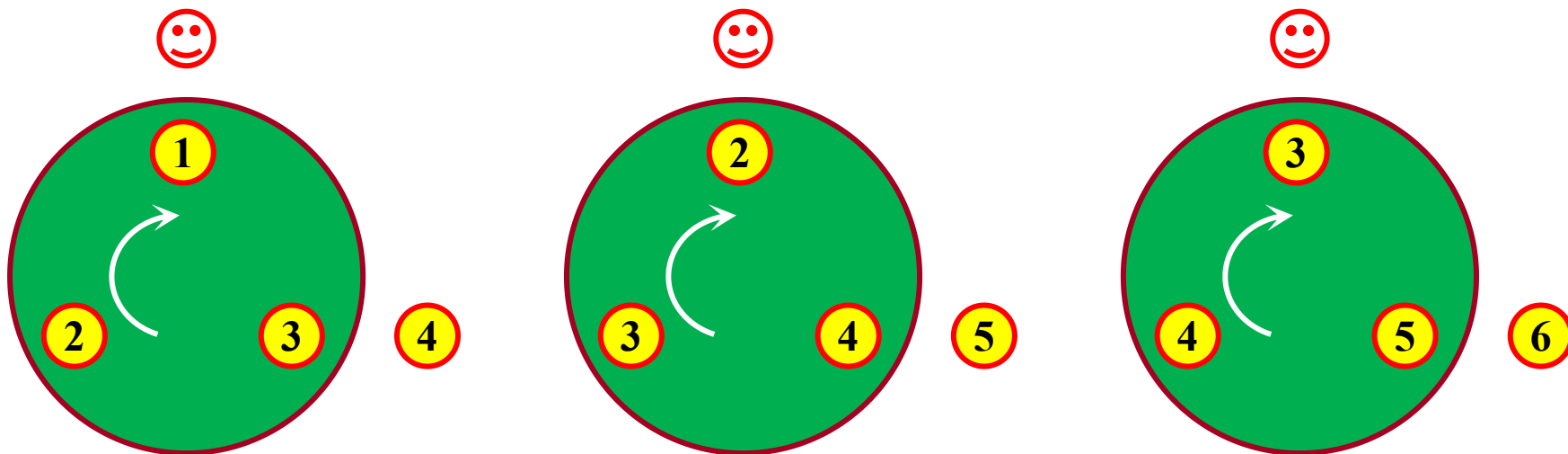
1 0 1 0 0 0

1 0 1 0 0 0

【优化方案】

减少触发器的个数，引入门电路。





解:(1)求触发器的级数

$$2^n \geq M > 2^{n-1}$$

$$\log_2 M \leq n < \log_2 M + 1$$

取 $n = 3$ 。

(2)列状态转移表

Q_3	←	F ₃	F ₂	F ₁	←							
		1	0	1	0	0	0	1	0	1	0	0
		<u>1</u>	<u>0</u>	<u>1</u>	0	0	0	1	0	1	0	0
		1	0	1	0	0	0	1	0	1	0	0
		<u>0</u>	<u>1</u>	<u>0</u>	0	0	1	0	1	0	0	0

1 0 1 0 0 0 1 0 1 0 0 0

表5. 4. 1 使用3个触发器的状态转移表

Q_3	Q_2	Q_1	模值
1	0	1	$M=4$
0	1	0	
1	0	0	
0	0	0	
0	0	1	
0	1	0	

(3)取n=4，列状态转移表

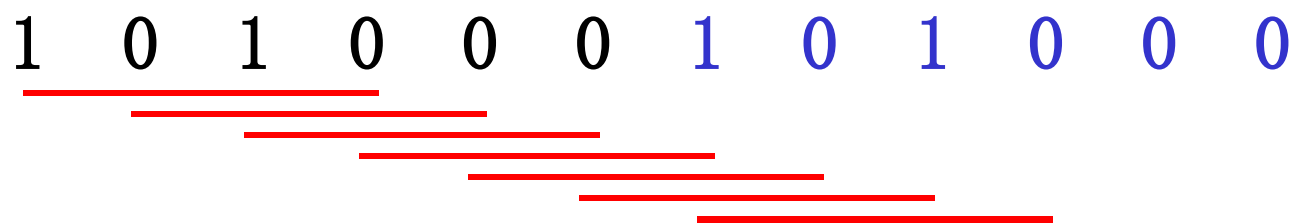


表5.4.2 使用4个触发器的状态转移表

Q_4	Q_3	Q_2	Q_1	状态转移路线	模值
1	0	1	0		$M=6$ ✓
0	1	0	0		
1	0	0	0		
0	0	0	1		
0	0	1	0		
0	1	0	1		
1	0	1	0		

(4)求激励函数

Q_4	Q_3	Q_2	Q_1
1	0	1	0
0	1	0	0
1	0	0	0
0	0	0	1
0	0	1	0
0	1	0	1
1	0	1	0

Q_4^n	Q_3^n	Q_2^n	Q_1^n
1	0	1	0
0	1	0	0
1	0	0	0
0	0	0	1
0	0	1	0
0	1	0	1

Q_4^{n+1}	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	D_1
0	1	0	0	0
1	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	1	0	1	1
1	0	1	0	0

(4)求激励函数

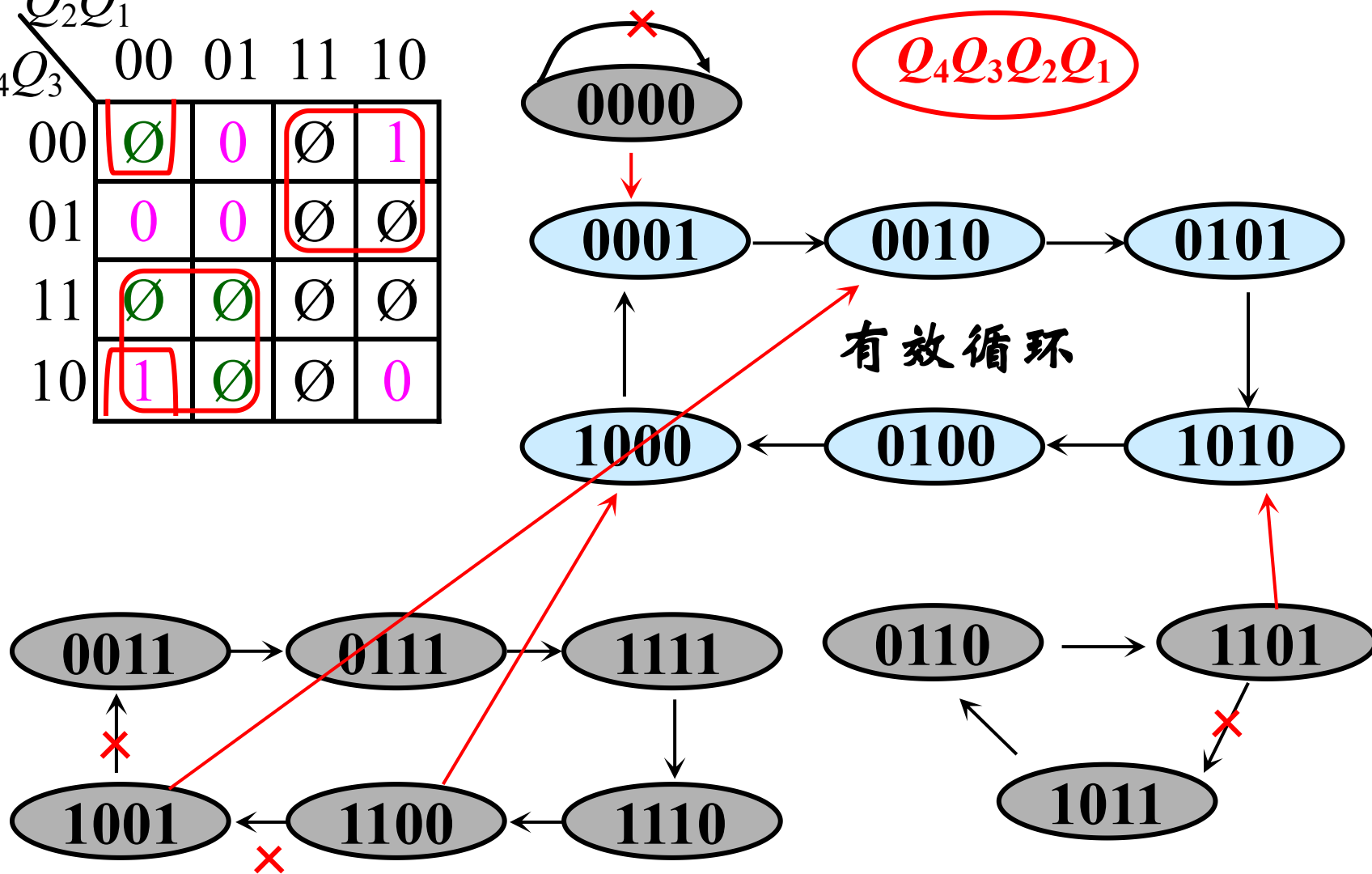
	Q_4	Q_3	Q_2	Q_1	D_1
现态	1	0	1	0	0
	0	1	0	0	0
	1	0	0	0	1
次态	0	0	0	1	0
	0	0	1	0	1
	0	1	0	1	0
	1	0	1	0	

Q_4	Q_3	Q_2	Q_1	D_1
1	0	1	0	0
0	1	0	0	0
1	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	1	0	1	0

$Q_4^n Q_3^n Q_2^n Q_1^n$	$Q_4^{n+1} Q_3^{n+1} Q_2^{n+1} Q_1^{n+1}$	D_1
0 0 0 0	0 0 0 \emptyset	\emptyset
0 0 1 1	0 1 1 \emptyset	\emptyset
0 1 1 0	1 1 0 \emptyset	\emptyset
0 1 1 1	1 1 1 \emptyset	\emptyset
1 0 0 1	0 0 1 \emptyset	\emptyset
1 0 1 1	0 1 1 \emptyset	\emptyset
1 1 0 0	1 0 0 \emptyset	\emptyset
1 1 0 1	1 0 1 \emptyset	\emptyset
1 1 1 0	1 1 0 \emptyset	\emptyset
1 1 1 1	1 1 1 \emptyset	\emptyset

自启动性讨论

$Q_4Q_3 \backslash Q_2Q_1$	00	01	11	10
00	\emptyset	0	\emptyset	1
01	0	0	\emptyset	\emptyset
11	\emptyset	\emptyset	\emptyset	\emptyset
10	1	\emptyset	\emptyset	0



$Q_4Q_3 \backslash Q_2Q_1$	00	01	11	10
00	\emptyset	0	\emptyset	1
01	0	0	\emptyset	\emptyset
11	\emptyset	\emptyset	\emptyset	\emptyset
10	1	\emptyset	\emptyset	0

$$D_1 = \bar{Q}_3\bar{Q}_2\bar{Q}_1 + \bar{Q}_4Q_2 = \overline{\bar{Q}_3\bar{Q}_2\bar{Q}_1 \bar{Q}_4Q_2}$$

(5) 作逻辑图

