

# 数字电路与逻辑设计B

## 第十九讲

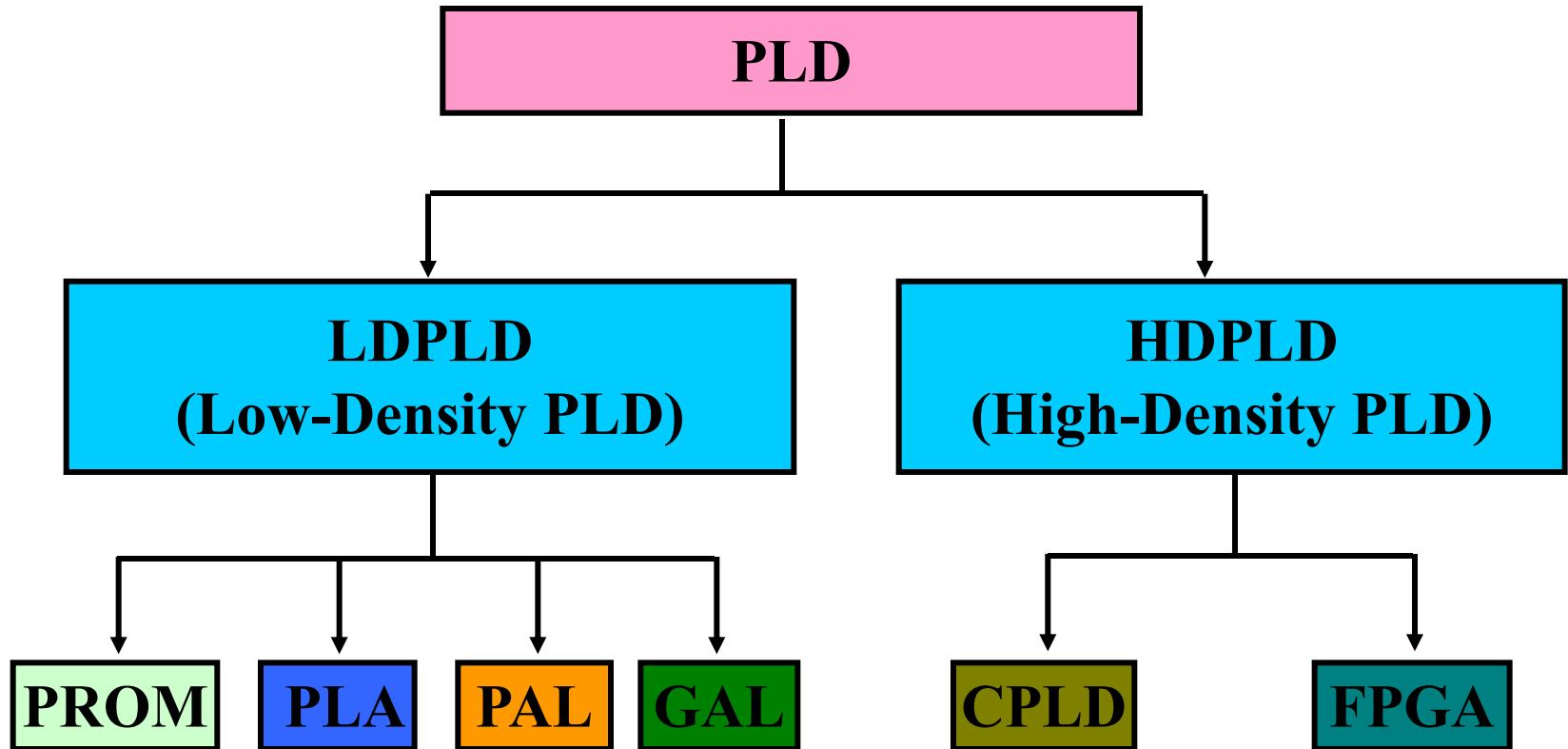
南京邮电大学

电子与光学工程学院

臧裕斌

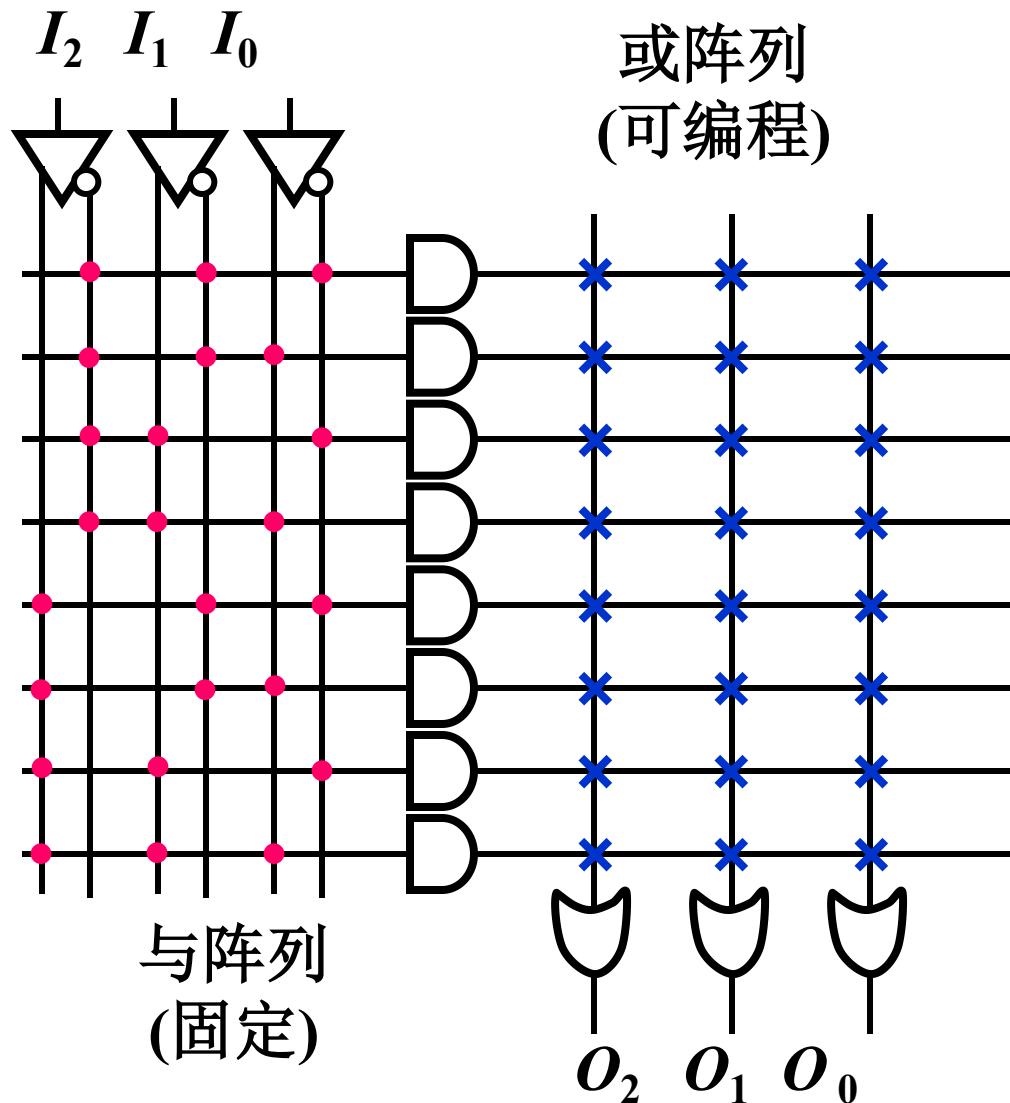
## 6.1.4 PLD的分类

### 一、按集成度分类



# 1) PROM

## — Programmable ROM



20世纪70年代初。

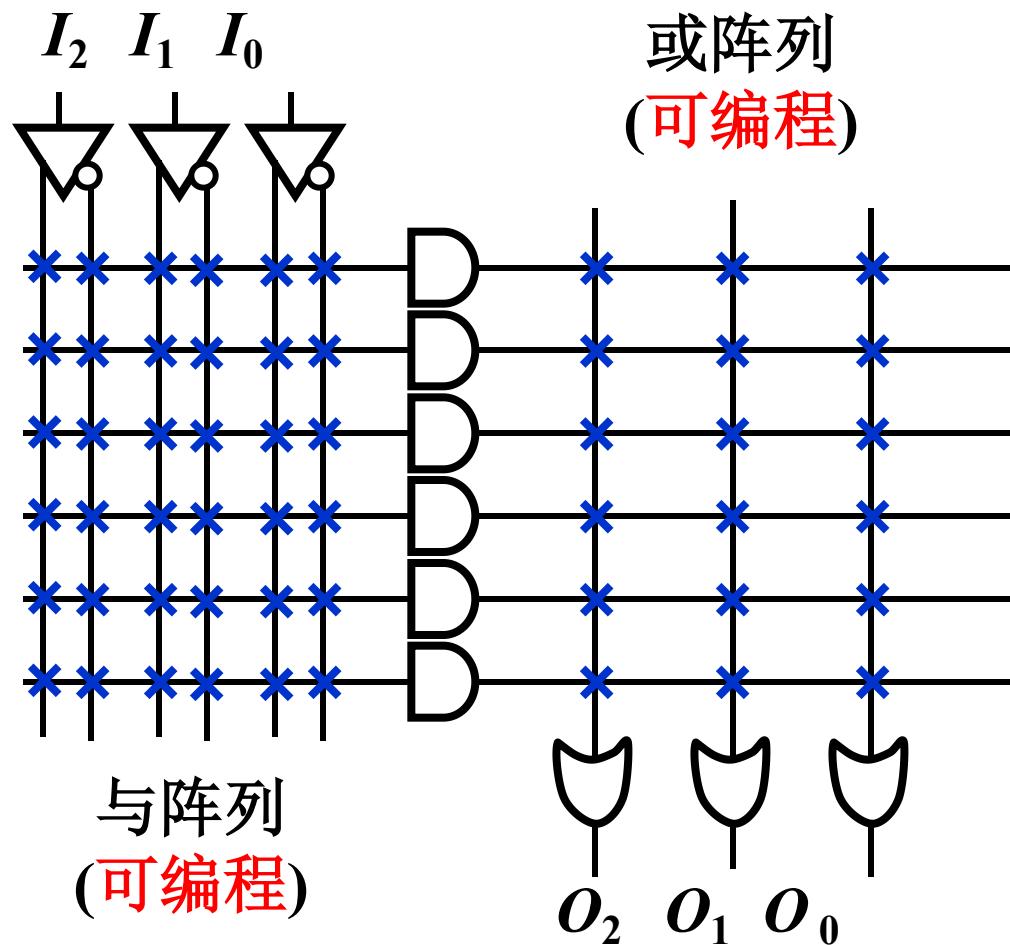
缺点:

- 只能实现标准与或式
- 芯片面积大
- 利用率低, 不经济

用途:

- 存储器
- 函数表
- 显示译码电路

## 2) PLA — Programmable Logic Array



20世纪 70年代初。

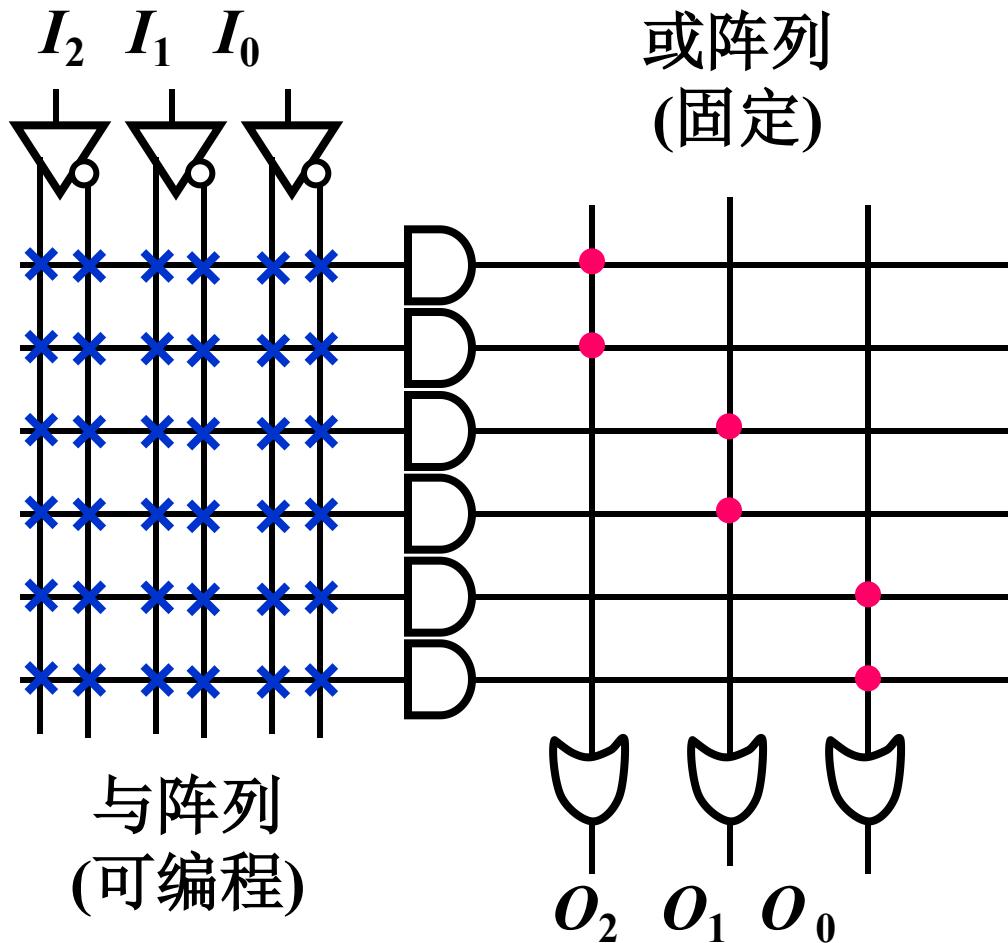
优点:

- 与阵列或阵列都可编程
- 能实现最简与或式

缺点:

- 价格较高
- 资源利用率不高

### 3) PAL — Programmable Array Logic



20世纪70年代末。

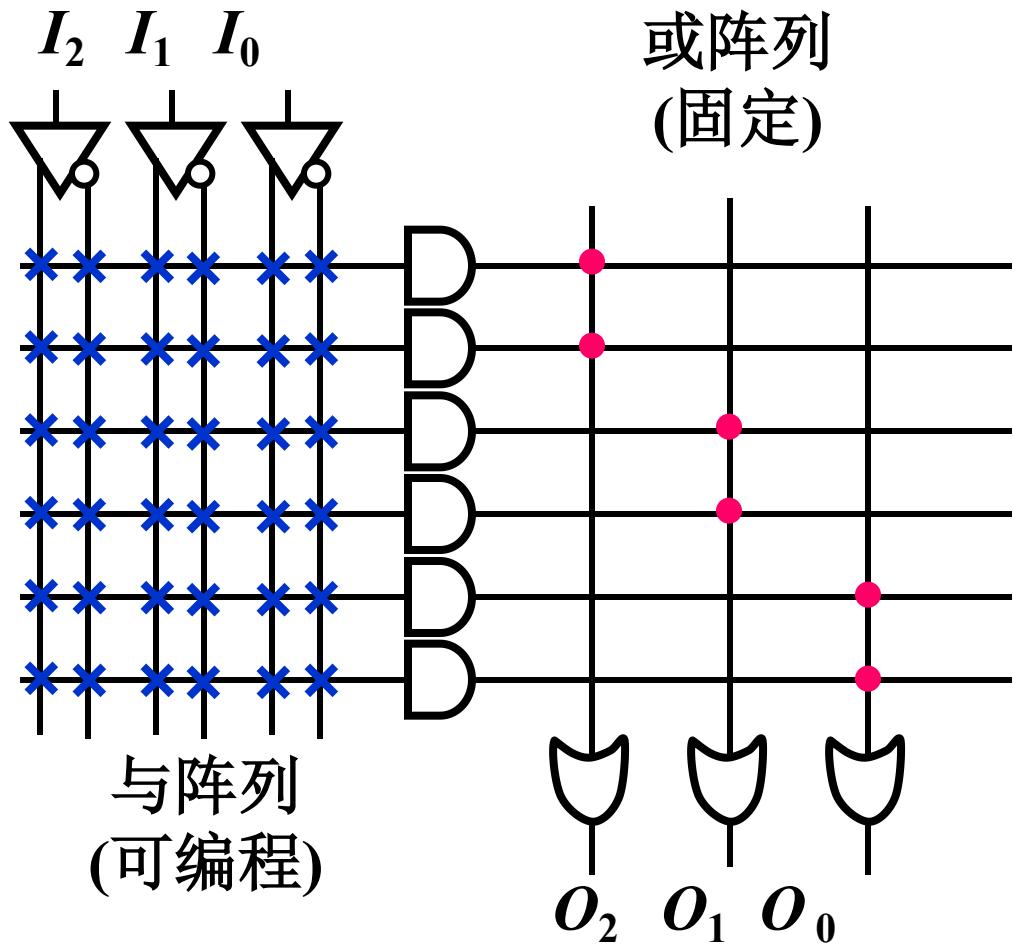
优点：

- 速度高
- 价格低
- 采用编程器现场编程

缺点：

- 输出方式固定
- 一次编程

## 4) GAL — Generic Array Logic



20世纪80年代初。

优点：

- 具有 PAL 的功能
- 采用逻辑宏单元使输出自行组态
- 功能更强，使用灵活，应用广泛

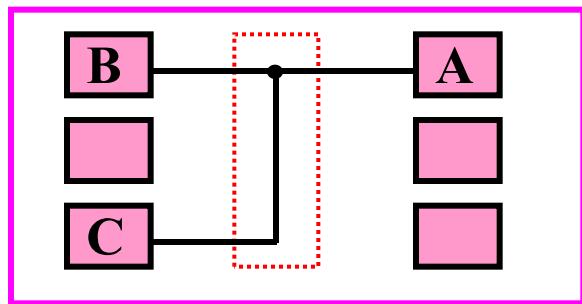
## LDPLD的分类与结构

名称	与阵列	或阵列	输出部分
PROM	固定	可编程	固定
PLA	可编程	可编程	固定
PAL	可编程	固定	固定
GAL	可编程	固定	可配置

## 5) CPLD (Complex PLD) & FPGA(Field Programmable Gate Array)\*28-30

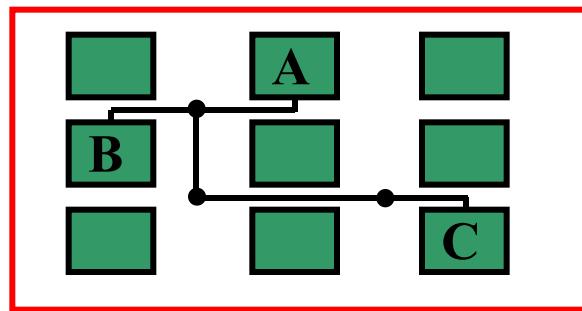
20世纪 80年代中

### ①逻辑单元



CPLD逻辑单元大

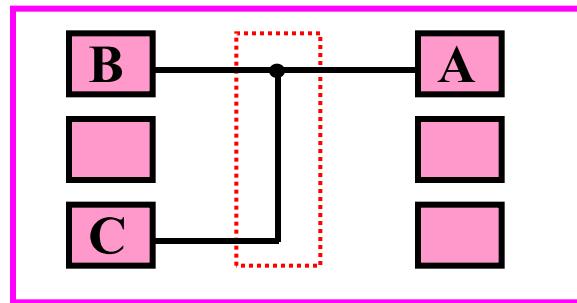
变量数通常约为20  
~28个



FPGA逻辑单元小

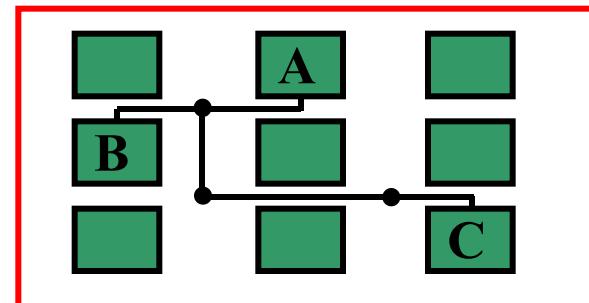
输入变量通常4~8个，输出1~2个

## ②逻辑单元间互连



集总式互连

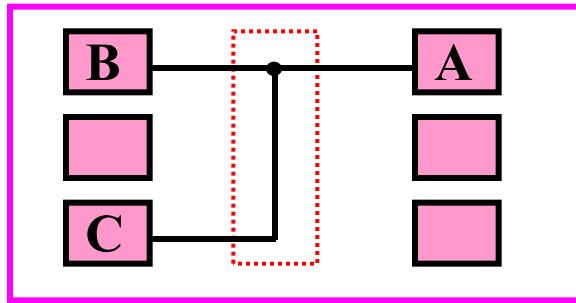
总线上任意一对输入端与输出端之间的延时相等，且是可预测的。



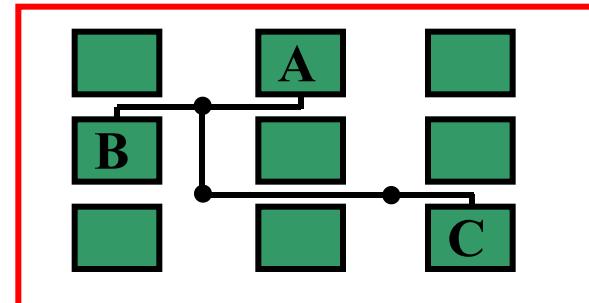
分布式互连

互连方式较多，实现同一个功能可能有不同的方案，其延时是不等的。

### ③ 编程工艺



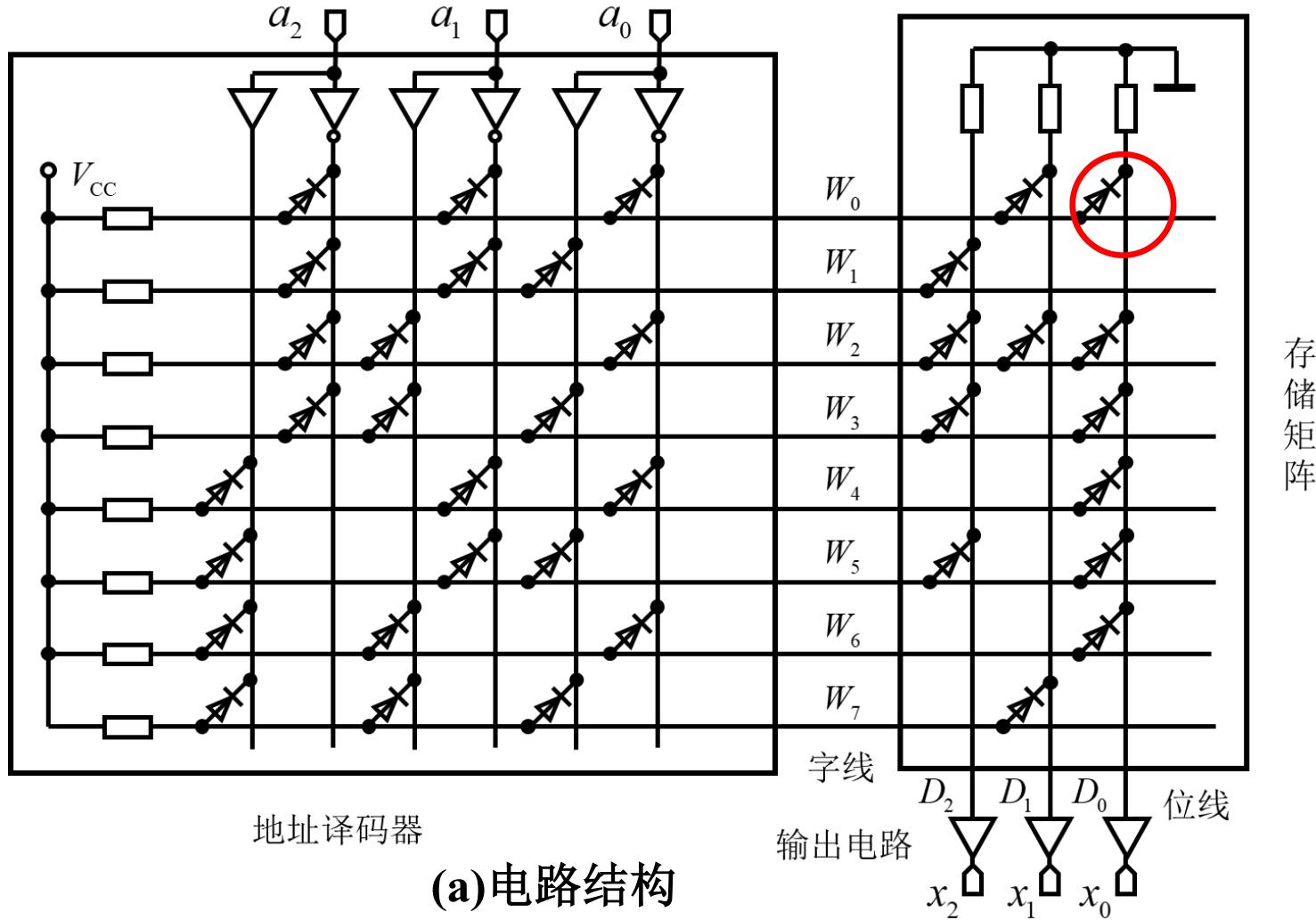
**EPROM、  
E<sup>2</sup>PROM、  
Flash工艺**

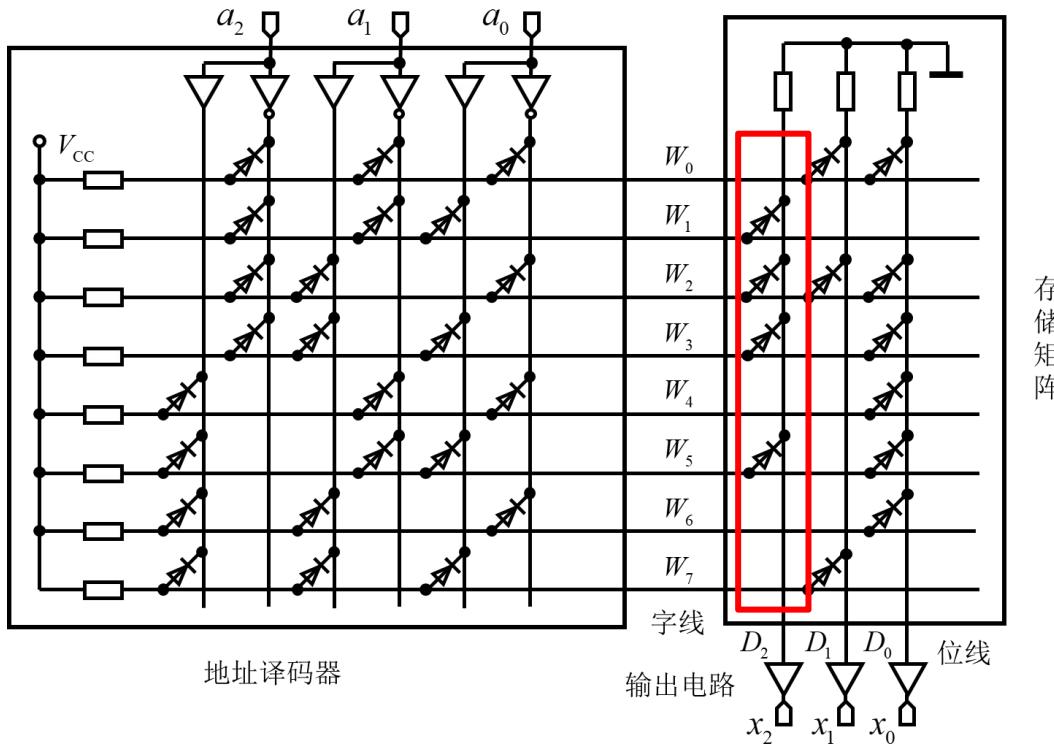


**SRAM、  
反熔丝工艺**

## 6.2 可编程只读存储器 (PROM)

### 6.2.1 PROM的结构和功能





$a_2a_1a_0$	$W_0$	$W_1$	$W_2$	$W_3$	$W_4$	$W_5$	$W_6$	$W_7$
0 0 0	1	0	0	0	0	0	0	0
0 0 1	0	1	0	0	0	0	0	0
0 1 0	0	0	1	0	0	0	0	0
0 1 1	0	0	0	1	0	0	0	0
1 0 0	0	0	0	0	1	0	0	0
1 0 1	0	0	0	0	0	1	0	0
1 1 0	0	0	0	0	0	0	1	0
1 1 1	0	0	0	0	0	0	0	1

$a_2$	$a_1$	$a_0$	$x_2$
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

$$W_0 = \overline{a}_2 \overline{a}_1 \overline{a}_0$$

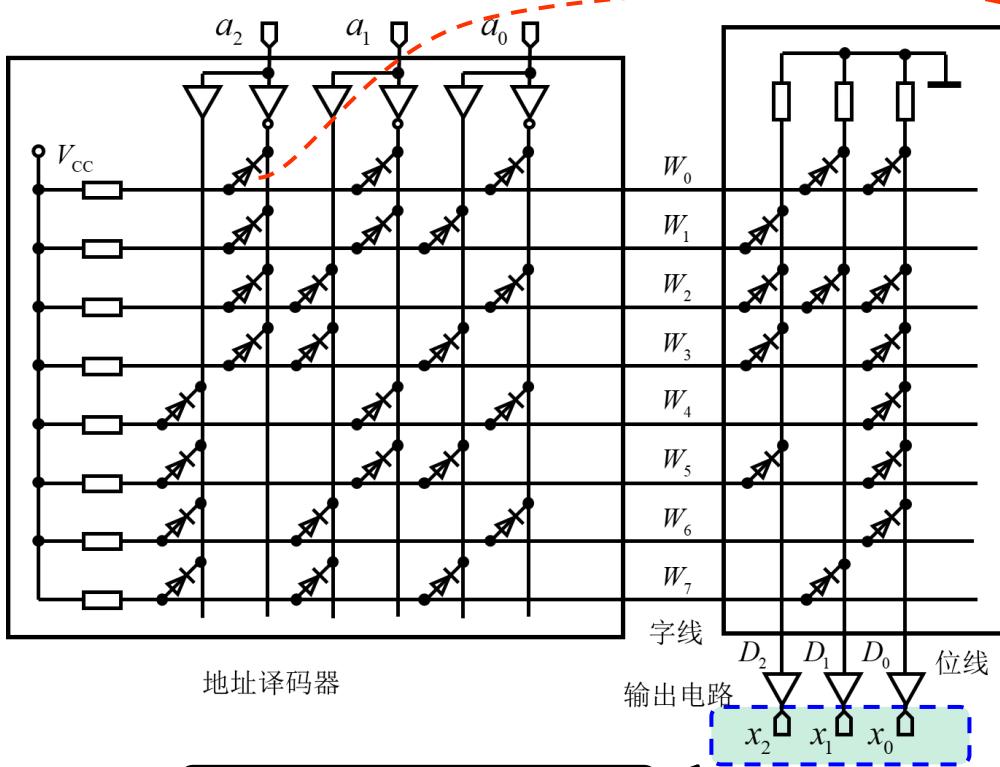
与逻辑

$a_2a_1a_0$	$W_0$	$W_1$	$W_2$	$W_3$	$W_4$	$W_5$	$W_6$	$W_7$	$x_2x_1x_0$
<b>0 0 0</b>	1	0	0	0	0	0	0	0	<b>0 1 1</b>
<b>0 0 1</b>	0	1	0	0	0	0	0	0	<b>1 0 0</b>
<b>0 1 0</b>	0	0	1	0	0	0	0	0	<b>1 1 1</b>
<b>0 1 1</b>	0	0	0	1	0	0	0	0	<b>1 0 1</b>
<b>1 0 0</b>	0	0	0	0	1	0	0	0	<b>0 0 1</b>
<b>1 0 1</b>	0	0	0	0	0	1	0	0	<b>1 0 1</b>
<b>1 1 0</b>	0	0	0	0	0	0	1	0	<b>0 0 1</b>
<b>1 1 1</b>	<b>0</b>	<b>1</b>	<b>0 1 0</b>						

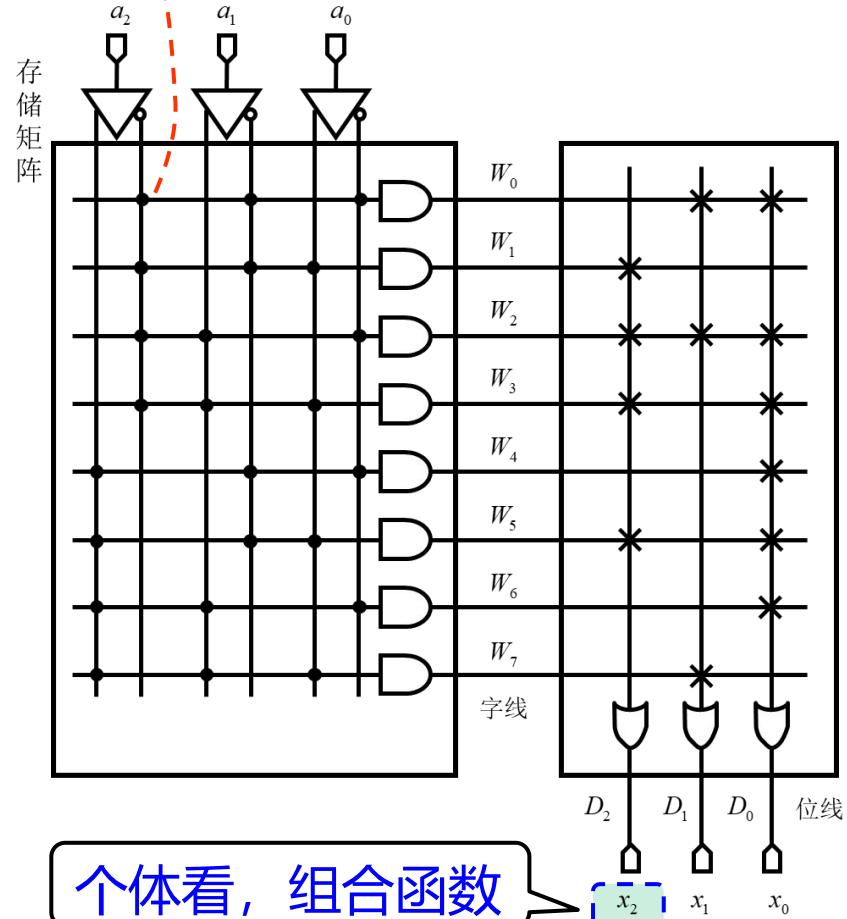
$$x_2 = \bar{a}_2\bar{a}_1a_0 + \bar{a}_2a_1\bar{a}_0 + \bar{a}_2a_1a_0 + a_2\bar{a}_1a_0$$

$x_2 = W_1 + W_2 + W_3 + W_5$  或逻辑

可由  $W_0 \dots W_7$  取值互斥直接得出



(a) 电路结构



(b) 简化逻辑结构

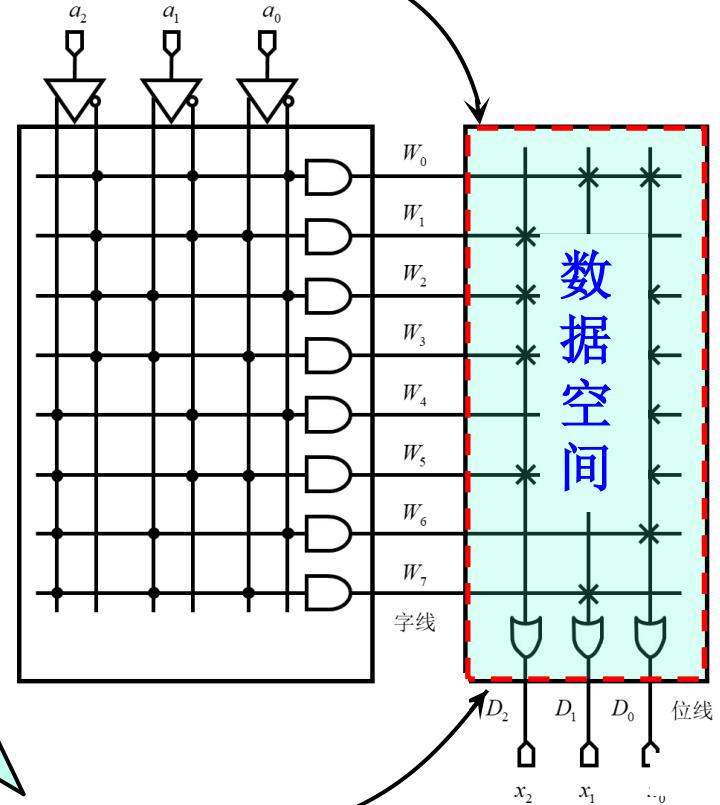
$a_2$	$a_1$	$a_0$	$x_2$
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

有点 存1  
无点 存0

,

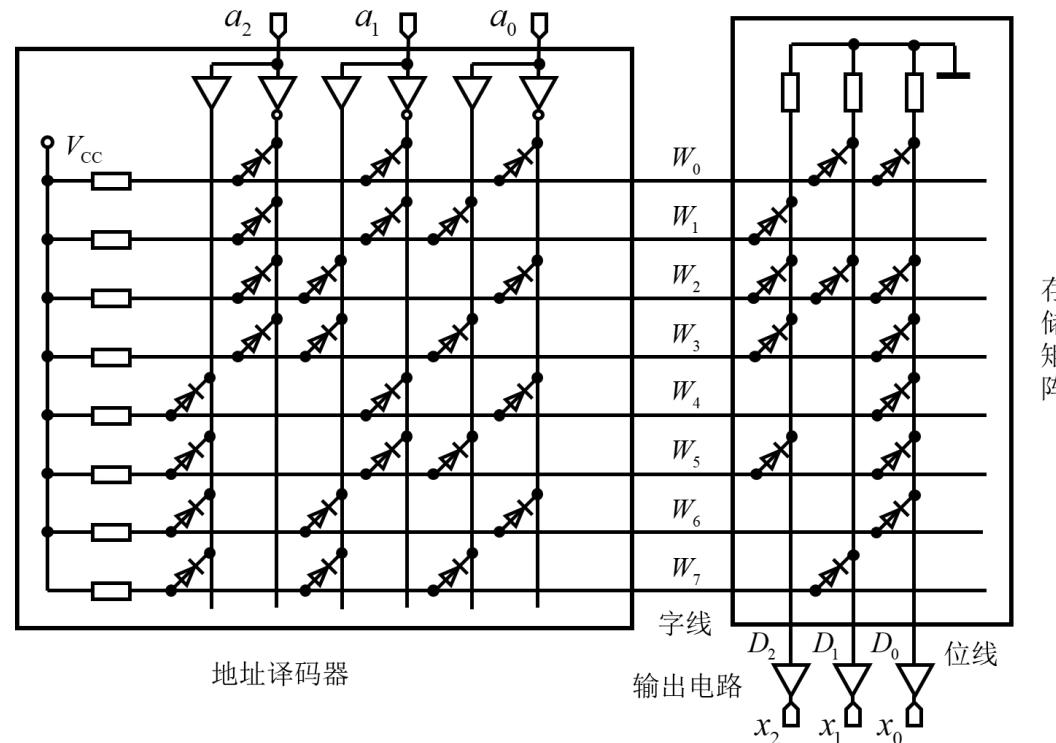
有点，包含最小项  
无点，不包含最小项

$$x_2 = \bar{a}_2 \bar{a}_1 a_0 + \bar{a}_2 a_1 \bar{a}_0 + \bar{a}_2 a_1 a_0 + a_2 \bar{a}_1 a_0$$



1.PROM的结构如下图，则地址 $a_2a_1a_0=011$ 存储的信息为 $x_2x_1x_0= \underline{\hspace{2cm}}$ 。

- A 011
- B 100
- C 101
- D 111

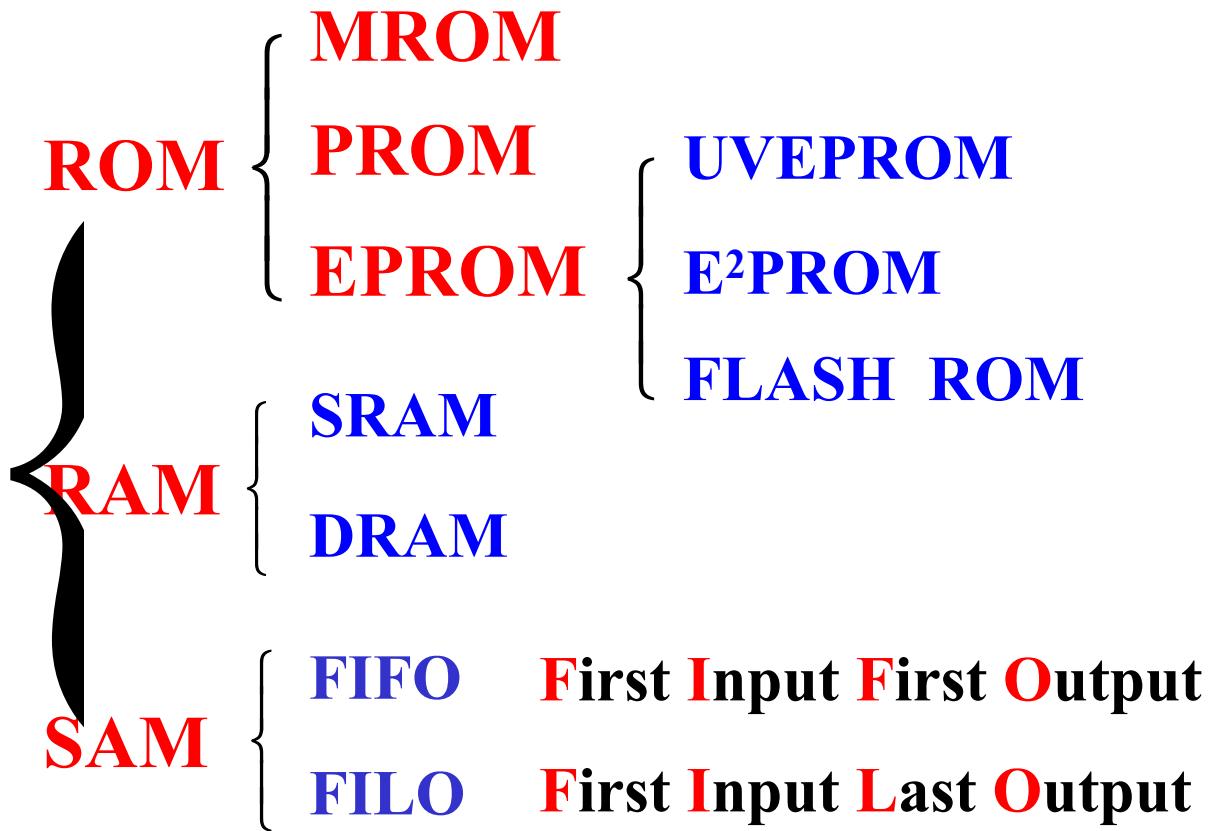


提交

Ultraviolet EPROM

Electrically EPROM

Semiconductor  
Memory



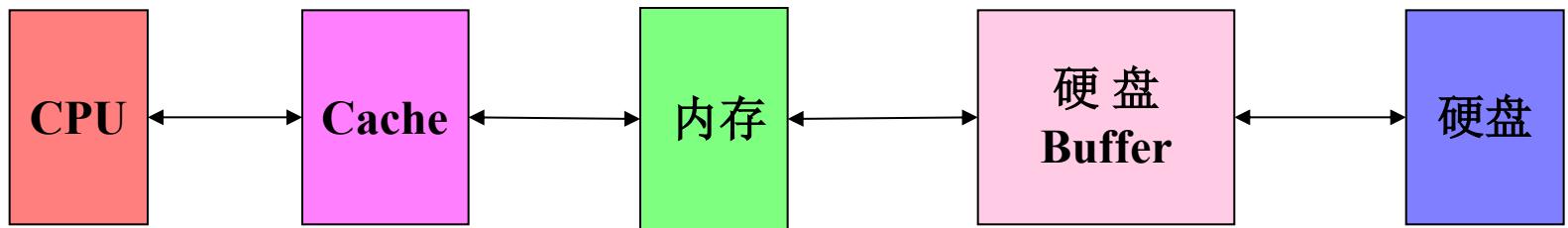
**ROM**: Mask ROM Memory 只读存储器

Static RAM

**RAM**: Random Access Memory 随机存储器

Dynamic RAM

**SRAM**: Erasable Access Memory 串行存储器



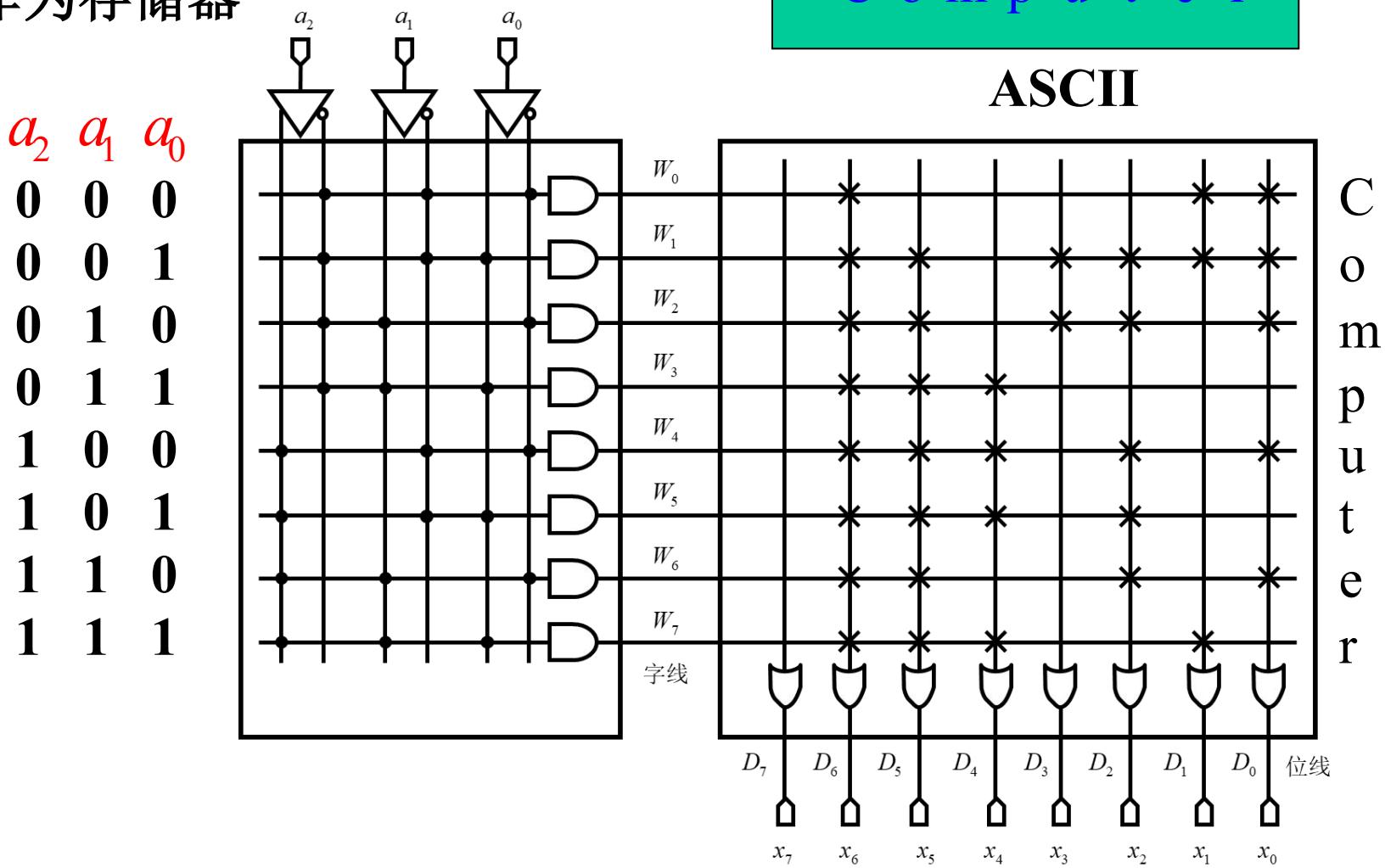
## 静态存储器 (SRAM) 的应用

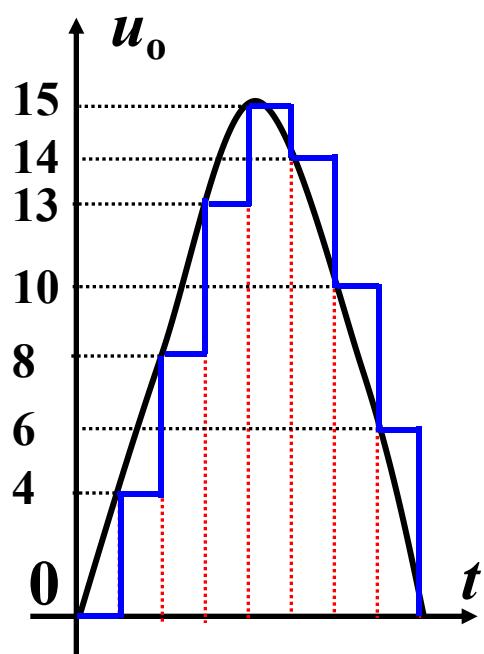
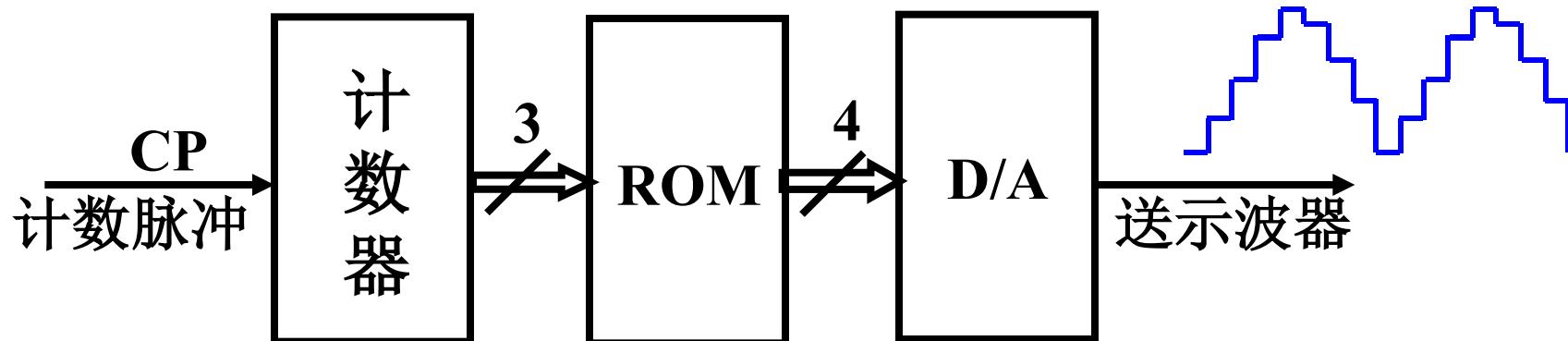


Kingston 金士顿 DDR3 1333 4G 笔记本内存

## 6.2.2 ROM的应用

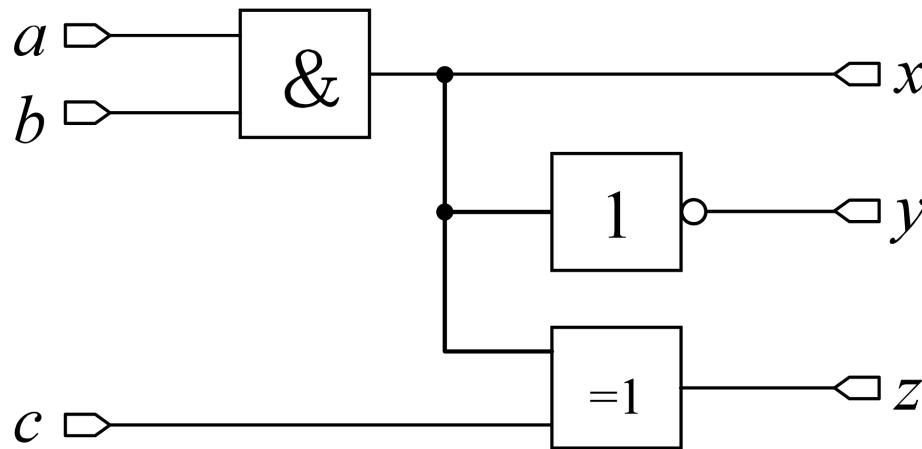
### 1.作为存储器





$A_2$	$A_1$	$A_0$	$D_3$	$D_2$	$D_1$	$D_0$	十进制
0	0	0	0	0	0	0	0
0	0	1	0	1	0	0	4
0	1	0	1	0	0	0	8
0	1	1	1	1	0	1	13
1	0	0	1	1	1	1	15
1	0	1	1	1	1	0	14
1	1	0	1	0	1	0	10
1	1	1	0	1	1	0	6

## 2. 实现组合逻辑函数



用PROM如何实现？

$$x(a,b,c) = abc + ab\bar{c} = \sum m(6,7)$$

$$y(a,b,c) = \bar{a}\bar{b}\bar{c} + \bar{a}\bar{b}\bar{c} + \bar{a}\bar{b}\bar{c} + \bar{a}\bar{b}\bar{c} + \bar{a}\bar{b}\bar{c} + \bar{a}\bar{b}\bar{c} = \sum m(0,1,2,3,4,5)$$

$$z(a,b,c) = ab\bar{c} + a\bar{b}\bar{c} + \bar{a}\bar{b}\bar{c} + \bar{a}\bar{b}\bar{c} = \sum m(1,3,5,6)$$

2.画PROM点阵图，实现下列函数。

$$x(a,b,c) = \sum m(6,7)$$

$$y(a,b,c) = \sum m(0,1,2,3,4,5)$$

$$z(a,b,c) = \sum m(1,3,5,6)$$

作答

