



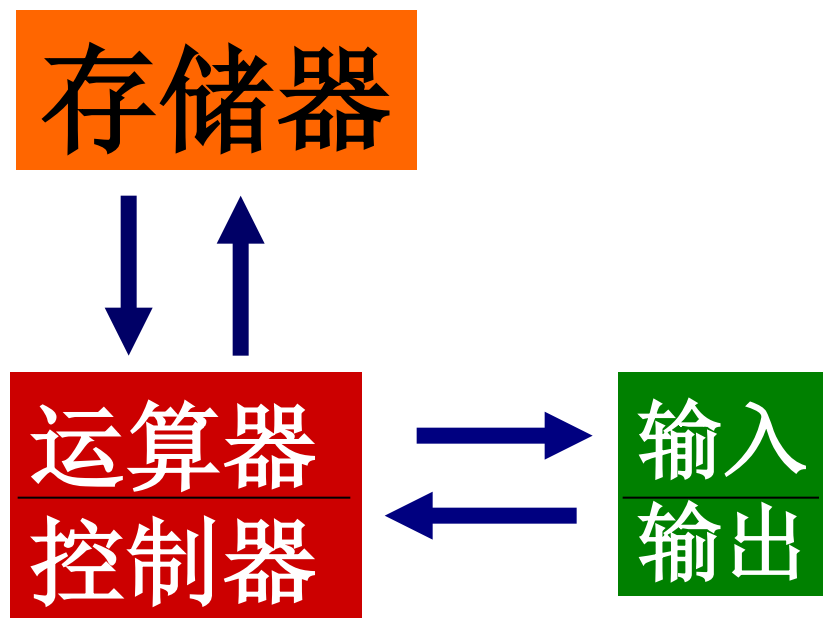
第6章

存储器及其组成设计



6.1 概述

在现代计算机中，存储器具有重要地位。





存储容量 (Memory Capacity)

□ 存储容量指存储器可以存储的二进制信息量。

存储容量=字数×字长

如：一个存储器能存储1024个字，每个字长为8位，则存储器容量可用 1024×8 表示

□ 微机中的存储器一般都是以字节（8位）进行编址，即总是认为一个字节是“基本”的字长。常用B表示。

□ 存储单元数一般用K、M、G、T表示

$1K=1024$

$1M=1024K=1024*1024$

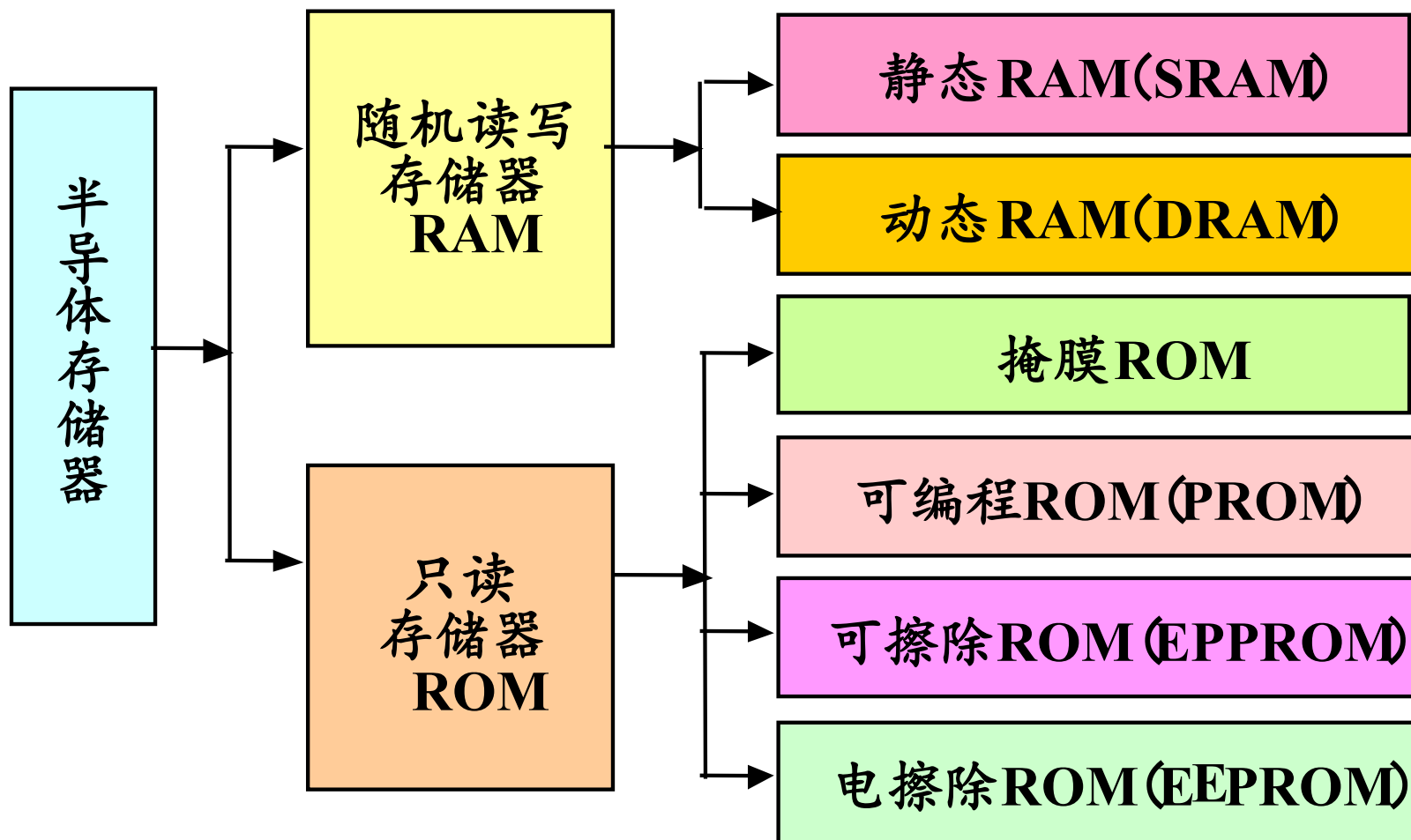
$1G=1024M$

$1T=1024G$





半导体存储器





1. RAM: 随机存储器，是“内存”的重要组成部分，CPU 执行指令可对其进行“读”、“写”操作。

□ **静态RAM:** 集成度低，信息稳定，读写速度快。

□ **动态RAM:** 集成度高，容量大，缺点是信息存储不稳定，只能保持几个毫秒，为此要不断进行“信息再生”，即进行“刷新”操作。

□ **高速缓冲存储器Cache:** Cache位于CPU与主存储器之间，由高速静态RAM组成。容量较小，为提高整机的运行速度而设置，应用程序不能访问Cache，一般CPU内部也有Cache。

□ **内存条:** 由于动态RAM集成度高，价格较便宜，在微机系统中使用的动态RAM组装在一个条状的印刷板上。系统配有动态RAM刷新控制电路，不断对所存信息进行“再生”。



2.ROM: 只读存储器, 所存信息只能读出,不能写入。

只读存储器	定 义	优 点	缺 点
掩模式 (ROM)	数据在芯片制造过程中就确定	可靠性和集成度高, 价格便宜	不能重写
一次编程 (PROM)	用户可自行改变产品中某些存储元	可以根据用户需要编程	只能一次性改写
多次编程 (EPROM) (EEPROM)	可以用紫外光照射或电擦除原来的数据, 然后再重新写入新的数据	可以多次改写ROM中的内容	
闪速存储器 Flash memory	具有电擦除和重新编程能力	高密度、非易失性的读/写半导体存储器	



3.ROM/EPROM在微机系统中的应用:

- 存放“基本输入/输出系统程序”(简称BIOS)。
- BIOS是计算机最底层的系统管理程序，操作系统和用户程序均可调用。

4.闪速存储器(Flash memory)在微机中的应用:

- 在断电情况下仍能保持所存储的数据信息，具有高密度非易失性，读写速度快。
- 常见的种类有：U盘、手机TF卡、数码相机SD/MMC卡



三. 存储器（芯片）结构与存储原理

1. 存储体

- 一个基本存储电路只能存储一个二进制位。
- 将基本的存储电路有规则地组织起来，就是存储体。
- 存储体又有不同的组织形式：

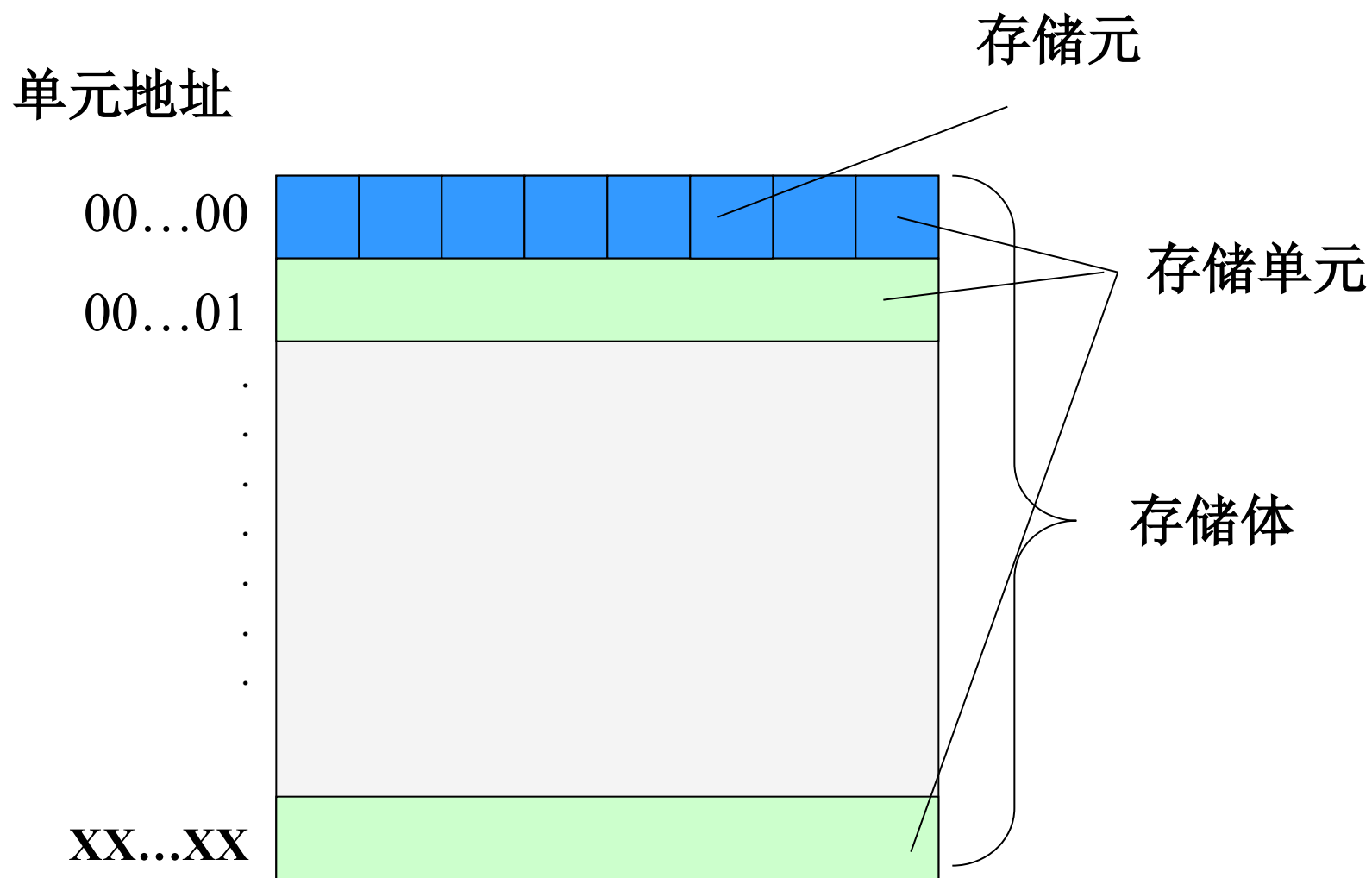
将各个字的**同一位**组织在一个芯片中，如：8118 16K*1 (DRAM)

将各个字的**4位**组织在一个芯片中，如：2114 1K*4 (SRAM)

将各个字的**8位**组织在一个芯片中，如：6116 2K*8 (SRAM)。

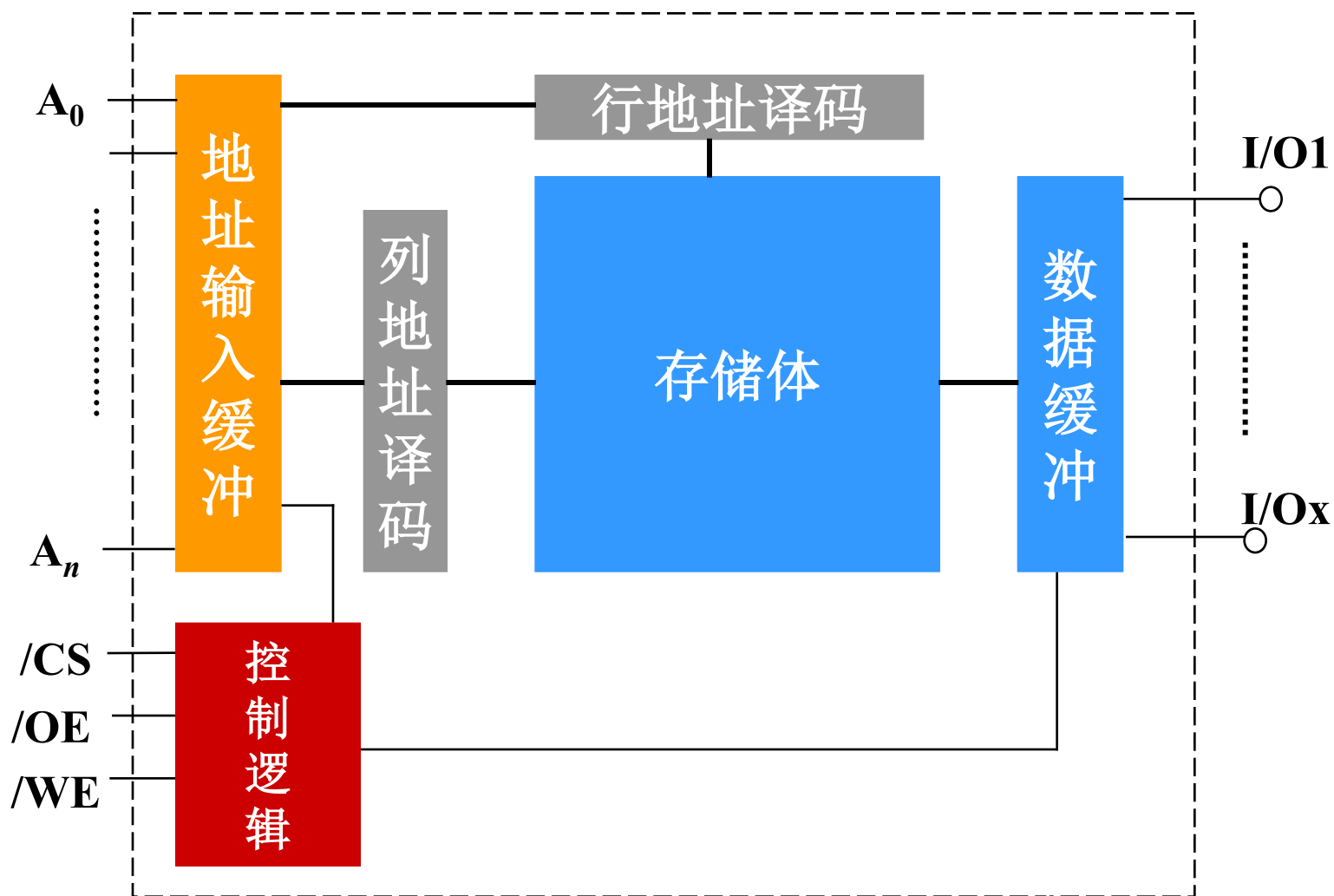
2. 外围电路

为了区别不同的存储单元，以地址号来选择不同的存储单元。——于是电路中要有**地址译码器**、**I/O电路**、**片选控制端CS**、**输出缓冲器**等外围电路。





存储器（芯片） = 存储体 + 外围电路



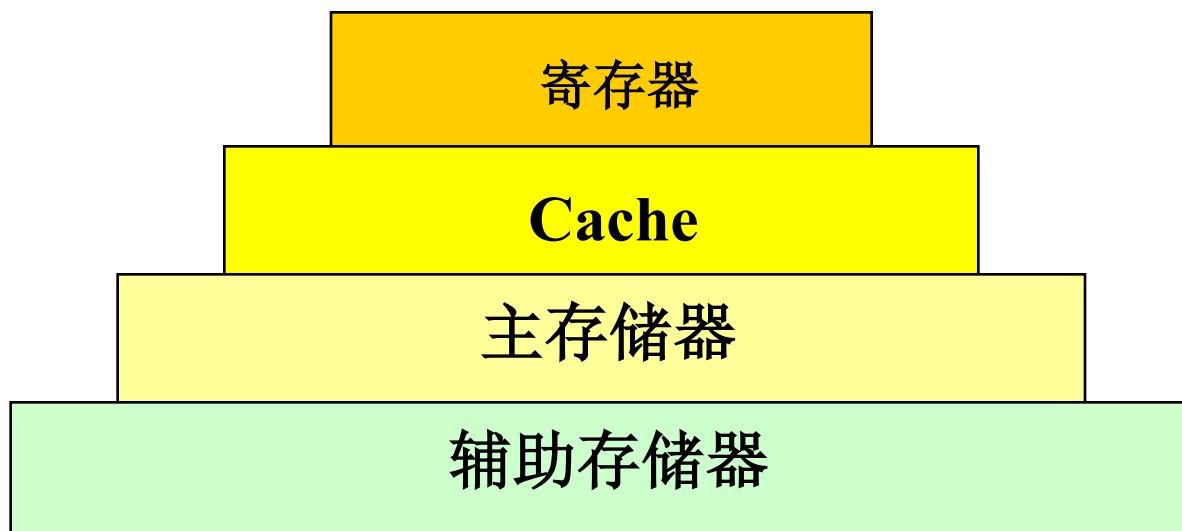
存储器内部框图



6.3 微型计算机系统中的存储器组织

现代计算机中的存储器处于全机中心地位

- 对存储器的要求是：
容量大、速度快、成本低
- 为解决三者之间的矛盾，目前通常采用**多级存储器体系结构**，即使用**高速缓冲存储器、主存储器和外存储器**。





存储器的用途和特点：

名 称	简称	用 途	特 点
高速缓冲存储器	Cache	高速存取指令和数据	存取速度快，但存储容量小
主存储器	主存	存放计算机运行期间的大量程序和数据	存取速度较快，存储容量不大
外存储器	外存	存放系统程序和大型数据文件及数据库	存储容量大，位成本低，速度慢



存储器的基本组织

(1) 与CPU的连接

主要是 地址线、控制线、数据线 的连接。

(2) 多个芯片连接

设计的存储器容量与实际提供的存储器多有不符。实际使用时，需进行字和位扩展(多个芯片连接)，组成所需要的实际的存储器

$$\text{总片数} = \frac{\text{总容量}}{\text{容量/片}}$$

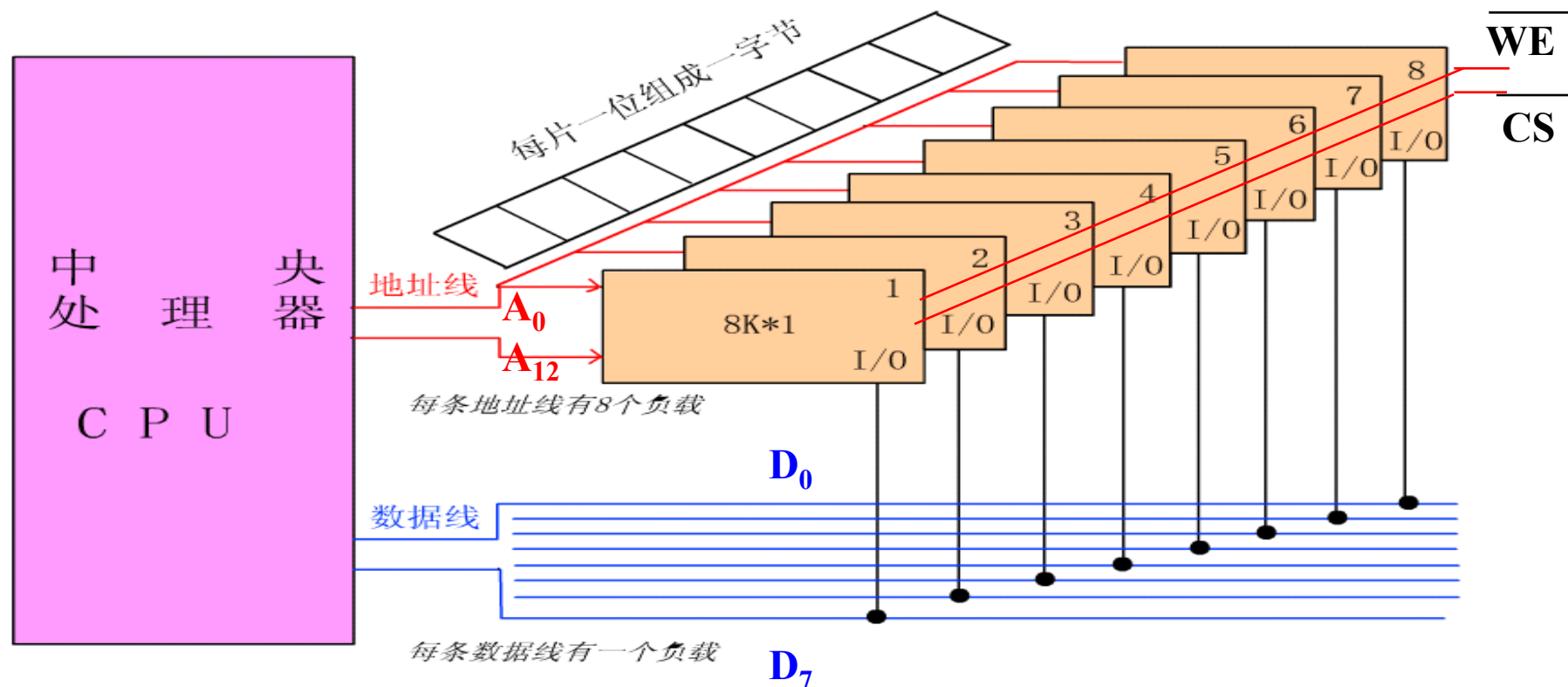
例如：存储器容量为 $8K \times 8$ ，若选用2114芯片($1K \times 4$)，则需要：

$$\frac{8K \times 8}{1K \times 4} = 8 \times 2 = 16 \text{片}$$

(1) 位扩展法

只在位数方向进行扩展，而存储器的字数与存储器芯片字数一致。连接时将各芯片地址线的相应位及各控制线**并联**，接到对于CPU地址线上，而数据线接到CPU数据总线的**各位**。

用 $8K \times 1$ 位芯片组成 $8K \times 8$ 位的存储器需要8个芯片，
各芯片地址线、CS和WE分别连接在一起，数据线各自独立（每片1位）



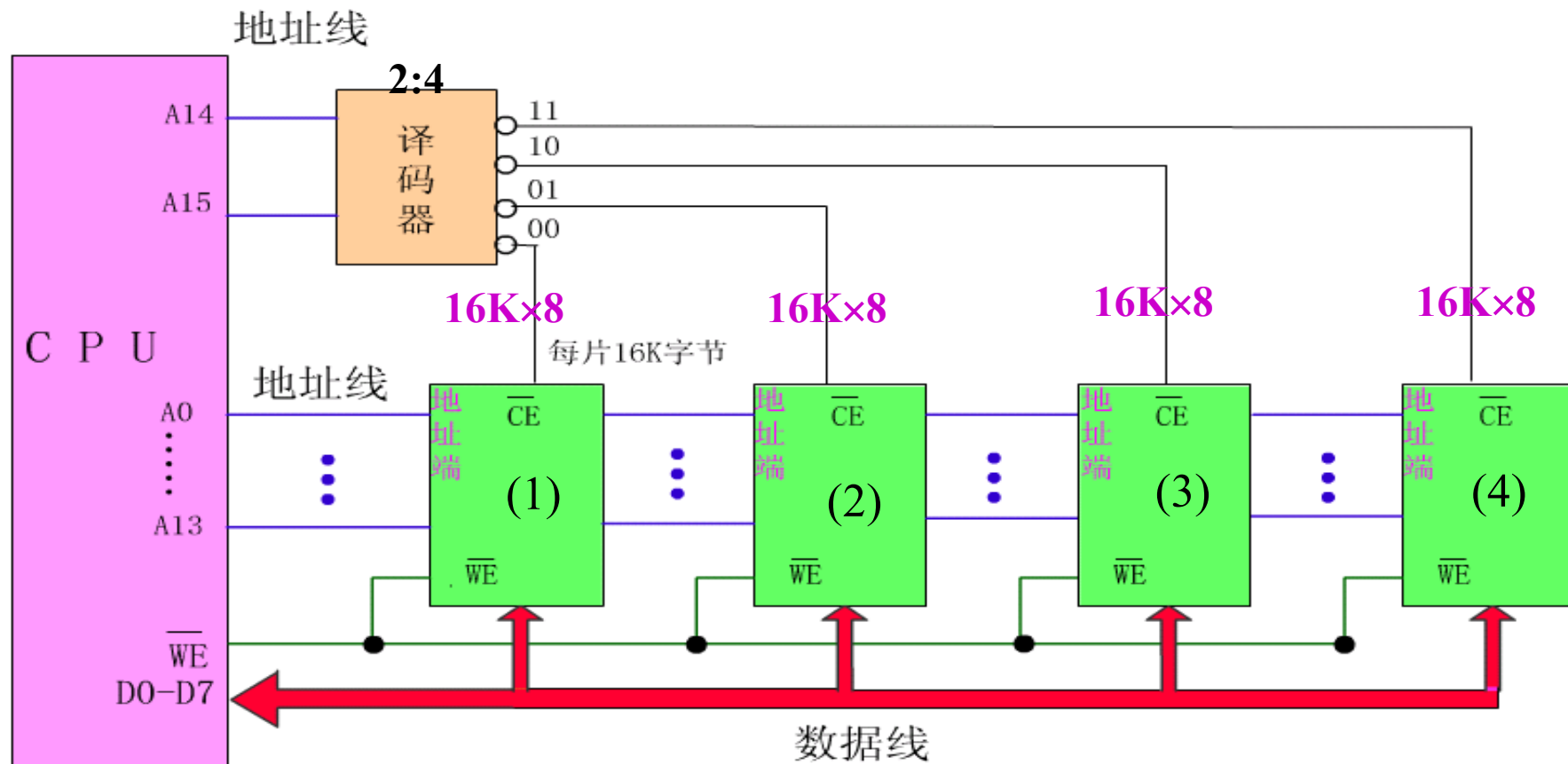


(2) 字扩展法

仅扩展存储容量（单元数），而位数不变。连接时将各芯片同名地址线、数据线、读/写线并联，而使用片选信号区分各个芯片。

如用 $16\text{K} \times 8$ 位的芯片组成 $64\text{K} \times 8$ 位的存储器需要4个芯片

地址线——共需16根，芯片片内($2^{14}=16384$)14根，选片：2根，数据线——8根，控制线—— $\overline{\text{WE}}$





地址空间分配表

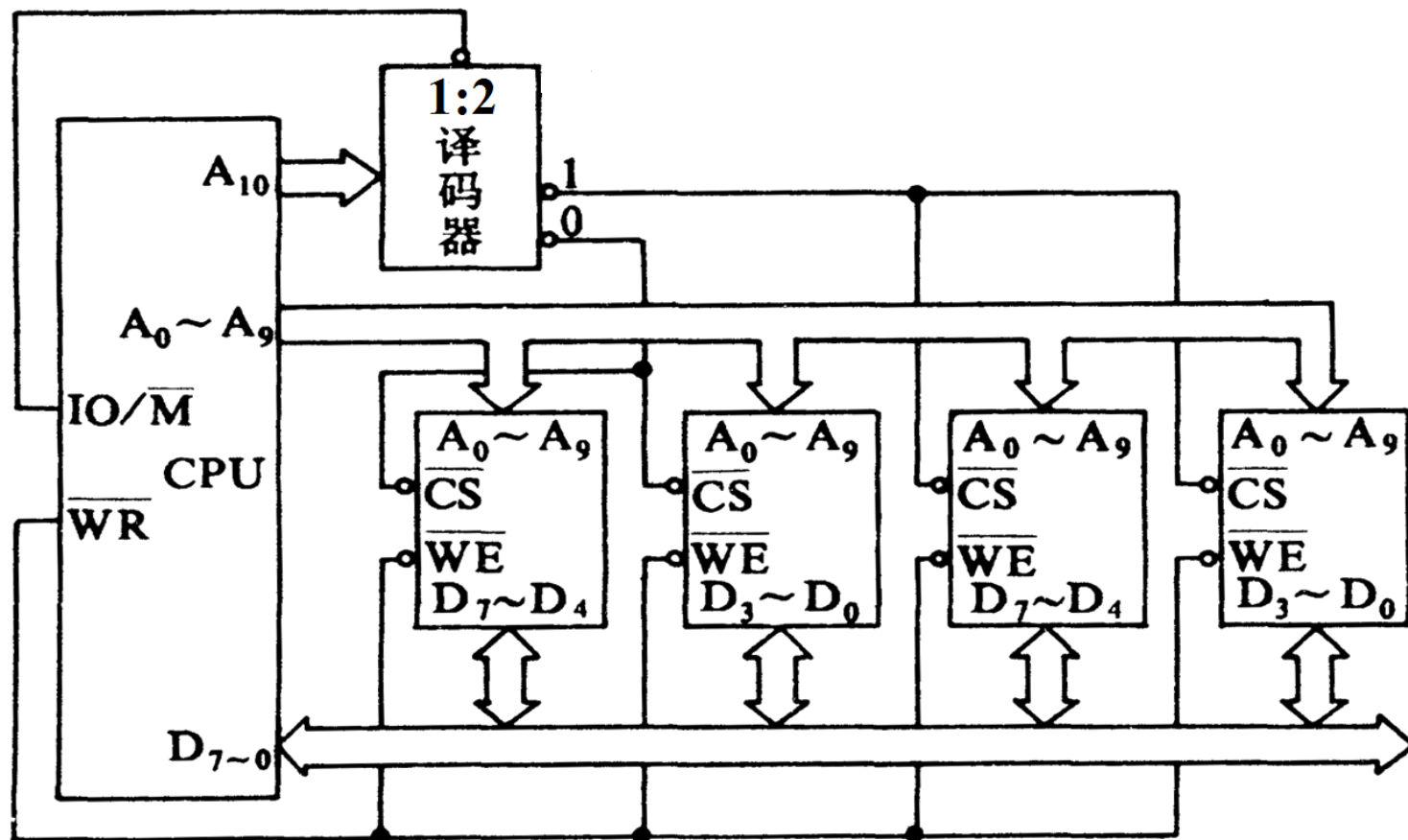
地址 片号	选片	片内	总地址	说明
	$A_{15} A_{14}$	$A_{13} A_{12} \dots\dots\dots A_1 A_0$		
1	00	00,0000,0000,0000	0000	最低地址
	00	11,1111,1111,1111	3FFF	最高地址
2	01	00,0000,0000,0000	4000	最低地址
	01	11,1111,1111,1111	7FFF	最高地址
3	10	00,0000,0000,0000	8000	最低地址
	10	11,1111,1111,1111	BFFF	最高地址
4	11	00,0000,0000,0000	C000	最低地址
	11	11,1111,1111,1111	FFFF	最高地址



(3) 字位同时扩展法

当构成一个容量较大的存储器时，往往需要在字数和位数方向上同时扩展，这是将前两种技术结合起来。

例如：用 $1\text{k} \times 4$ 的存储器芯片2114 组成 $2\text{k} \times 8$ 的存储器





存储器扩展总结

- 位扩展 → 扩展字长
- 字扩展 → 扩展字数/单元数
- 字位扩展 → 既扩展字长也扩展单元数



位扩展

- 构成内存的存储器芯片的字长小于内存单元的字长时——需进行位扩展。
- 位扩展是每单元字长的扩展。
- 将每片的地址线、控制线并联，数据线分别引出。

位扩展**特点**:

- 存储器的单元数不变，位数增加。



字扩展

- 地址空间的扩展
 - 芯片每个单元中的字长满足，但字数/单元数不满足。
- 扩展原则：
 - 每个芯片的地址线、数据线、控制线并联。
 - 片选端分别引出，以使每个芯片有不同的地址范围。



字位扩展

- 设计过程：
 - 根据内存容量及芯片容量确定所需存储芯片数；
 - 进行位扩展以满足字长要求；
 - 进行字扩展以满足字数/单元数要求。
- 若已有存储芯片的容量为 $L \times K$ ，要构成容量为 $M \times N$ 的存储器，需要的芯片数为：
$$(M / L) \times N / K \text{ 或 } (M \times N) / (L \times K)$$

有若干片 $1\text{K} \times 8$ 位的SRAM芯片，采用字扩展方法构成4KB存储器，问：需要 填空1 片SRAM？寻址该存储器需要 填空2 根地址线？参与片选的地址位至少需要 填空3 位？

作答

现有 $16\text{K} \times 4$ 位的静态RAM芯片，欲组成 $128\text{K} \times 8$ 位的存储器，需要 [填空1] 片这样的静态RAM芯片，需组成 [填空2] 个芯片组，这属于 [填空3] （字、位或者字位同时）扩展，用于片内地址选择的地址线为 [填空4] 根，至少需用 [填空5] 根地址线进行译码来实现不同芯片组的选择。

作答