

2024-2025-2数电B期末复习

2025.6

1. 完成如下进制转换:

$$(1) (\text{F.0A})_{16} = (\quad)_8$$

$$(1) (\text{F.0A})_{16} = (\text{17.024})_8$$

$$(2) (10111.01)_2 = (\quad)_{16}$$

$$(2) (10111.01)_2 = (\text{17.4})_{16}$$

$$(3) (36.25)_{10} = (\quad)_2$$

$$(3) (36.25)_{10} = (\text{100100.0100000})_2$$

$$(4) (1001\ 0111.\ 0101)_{8421\text{BCD}} = (\quad)_{10} \quad (4) (1001\ 0111.\ 0101)_{\text{BCD}} = (\text{97.5})_{10}$$

$$(5) (\text{E2})_{16} = (\quad)_{8421\text{BCD}}$$

$$(5) (\text{E2})_{16} = (\text{0010\ 0010\ 0110})_{8421\text{BCD}}$$

$$(6) (27)_8 = (\quad)_{8421\text{BCD}}$$

$$(6) (27)_8 = (\text{0010\ 0011})_{8421\text{BCD}}$$

2. 有A、B、C三个输入信号，试列出下列问题的真值表，并写出其最小项表达式 $\Sigma m()$ 。

- (1)如果A、B、C均为0或其中一个信号为1时，输出F=1，其余情况下F=0。
- (2)若A、B、C中出现奇数个0时输出为1，其余情况下输出为0。
- (3)若A、B、C中有两个或两个以上为1时，输出为1，其余情况下输出为0。

解：真值表和最小项表达式如下：

A	B	C	F ₁	F ₂	F ₃
0	0	0	1	1	0
0	0	1	1	0	0
0	1	0	1	0	0
0	1	1	0	1	1
1	0	0	1	0	0
1	0	1	0	1	1
1	1	0	0	1	1
1	1	1	0	0	1

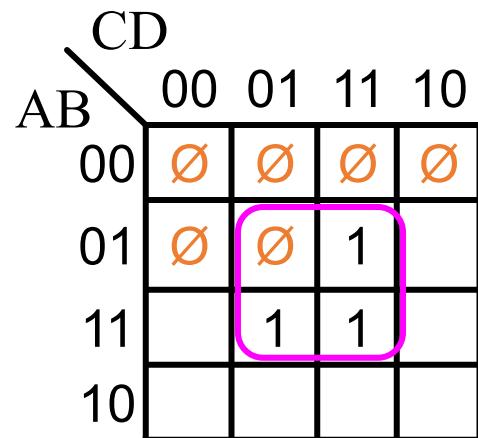
$$F_1(A, B, C) = \sum m(0, 1, 2, 4)$$

$$F_2(A, B, C) = \sum m(0, 3, 5, 6)$$

$$F_3(A, B, C) = \sum m(3, 5, 6, 7)$$

3. 用卡诺图法把下列函数化简为最简与或式。

$$F(A,B,C,D) = \sum m(7,13,15), \text{且 } \bar{A}\bar{B}\bar{C} = 0, \bar{A}B\bar{C} = 0, \bar{A}\bar{B}C = 0$$

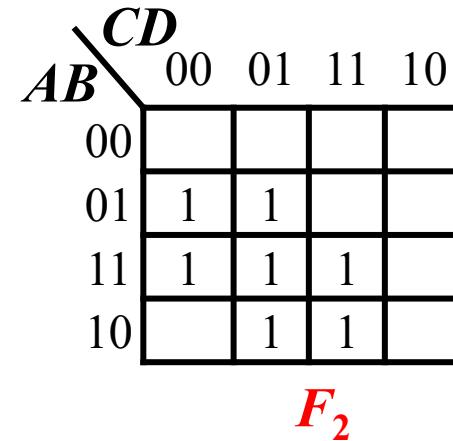
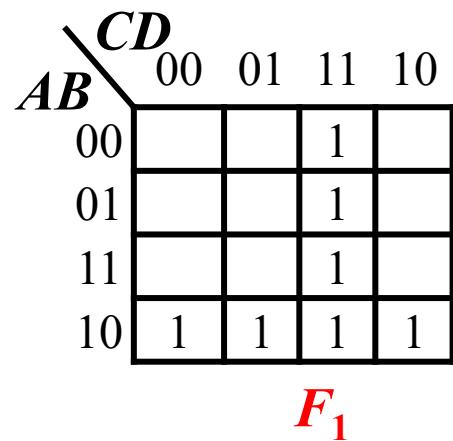


$$F(A,B,C) = BD$$

4. 已知 $F_1(A,B,C,D) = A\bar{B} + C\bar{D}$, $F_2(A,B,C,D) = B\bar{C} + A\bar{D}$

试求 $F(A,B,C,D) = F_1 \oplus F_2 = \sum m(?)$ 。

解：用卡诺图分别表示函数 F_1 , F_2 , F , 如下图所示。



AB	CD	00	01	11	10
00				1	
01				1	
11				1	
10	1	1	1	1	1

AB	CD	00	01	11	10
00					
01		1	1		
11		1	1	1	
10			1	1	1

F_1

F_2

AB	CD	00	01	11	10
00		0	0	1	0
01		1	1	1	0
11		1	1	0	0
10		1	0	0	1

F

所以 $F(A, B, C, D) = \sum m(3, 4, 5, 7, 8, 10, 12, 13)$ 。

5. 组合逻辑函数 $F(A, B, C, D)$ 的真值表如下表所示，在双轨输入条件下，用最少与非门设计组合逻辑电路。要求：（1）写出最简与或式；（2）画出电路图。

A	B	C	D	F
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	X
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

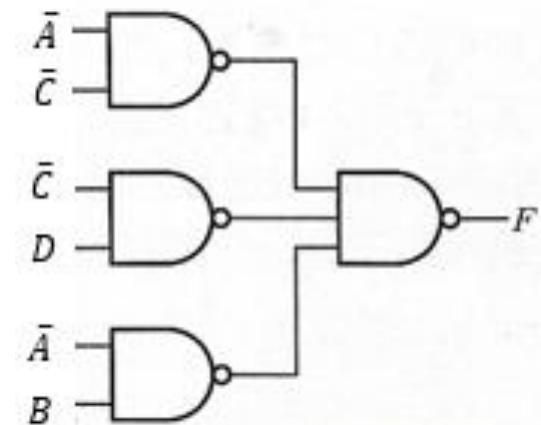
解答：根据真值表画出卡诺图，化简后得到最简与或式：

$$F = \bar{A}\bar{C} + \bar{C}D + \bar{A}B$$

对应与非-与非式： $F = \overline{\bar{A}\bar{C}} \cdot \overline{\bar{C}D} \cdot \overline{\bar{A}B}$

实现电路如下图

		CD	00	01	11	10
		AB	00	01	11	10
			1	1	0	0
			1	1	1	X
			0	1	0	0
			0	1	0	0



6. 双轨输入条件下，设计4位二进制数范围判断器。要求：判断一个4位二进制数ABCD是否在5~11范围内（含端点）。

解答：用F表示判断结果， $F=1$ 表示在范围内， $F=0$ 表示不在范围内。列出真值表。用卡诺图法进行化简，得到最简与或式。

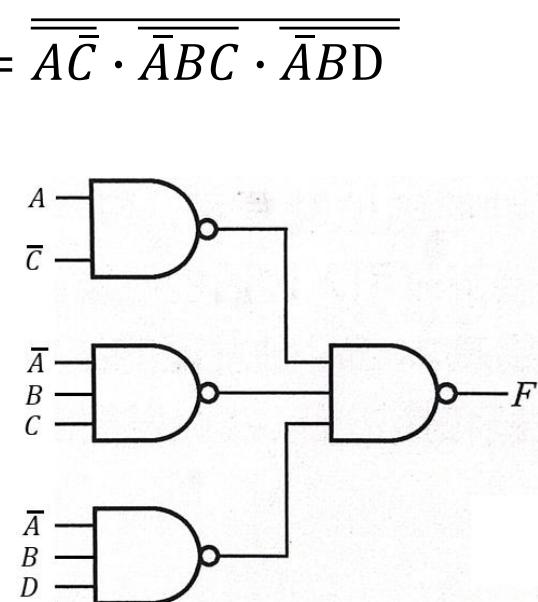
A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

列出真值表。用卡诺图法进行化简，得到最简与或式： $F = A\bar{B} + \bar{A}BC + \bar{A}BD$

对应与非-与非式： $F = \overline{\overline{AC} \cdot \overline{\bar{A}BC} \cdot \overline{\bar{A}BD}}$

电路图如下图所示。

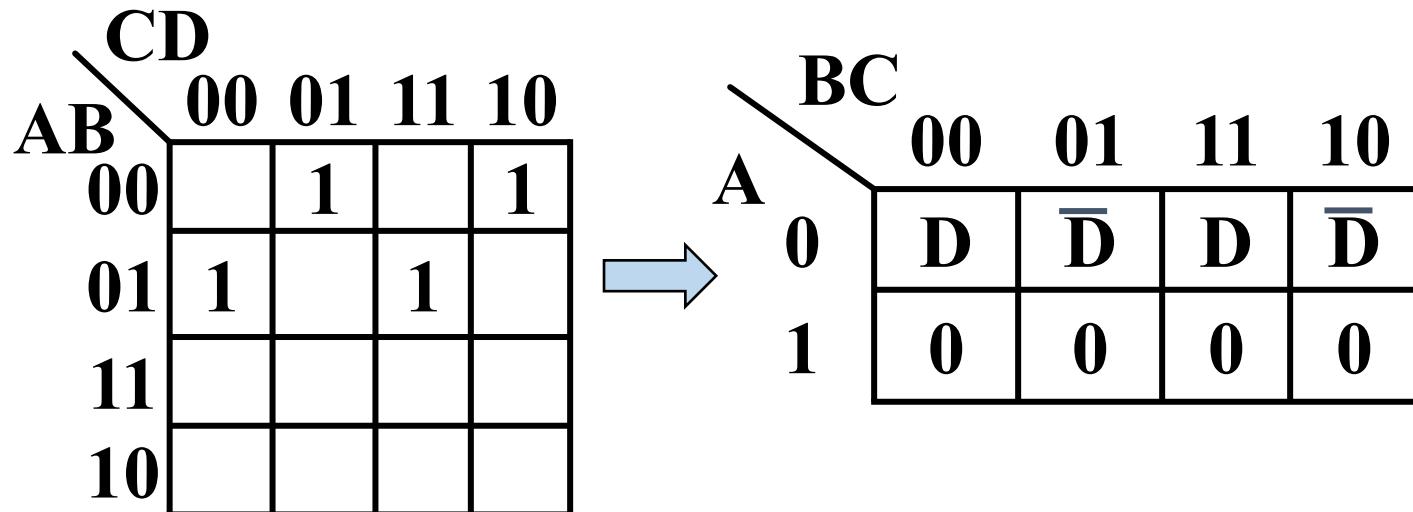
		CD	00	01	11	10
		AB	00	01	11	10
00	00		0	0	0	0
00	01		0	1	1	1
01	00		0	0	0	0
01	01		1	1	1	1
11	00		0	0	0	0
11	01		1	1	1	1
10	00		0	0	0	0
10	01		1	1	1	1



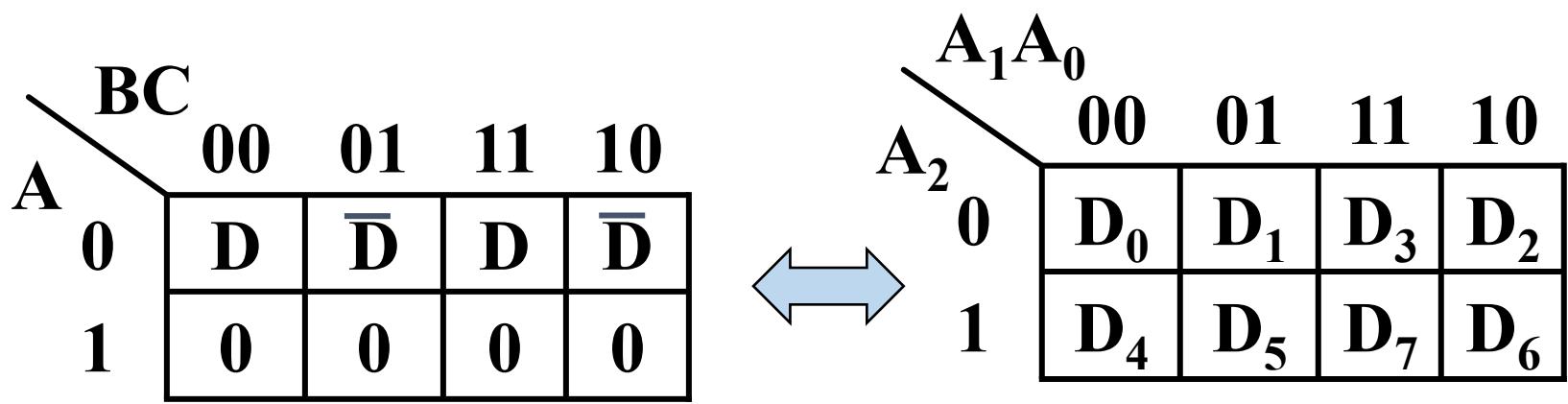
7. 试用74151实现下列函数：

$$(1) F(A, B, C, D) = \sum m(1, 2, 4, 7)$$

解：(1) 函数有4个输入变量，而74151的地址端只有3个，即 A_2 、 A_1 、 A_0 ，故须对函数的卡诺图进行降维，即降为3维。

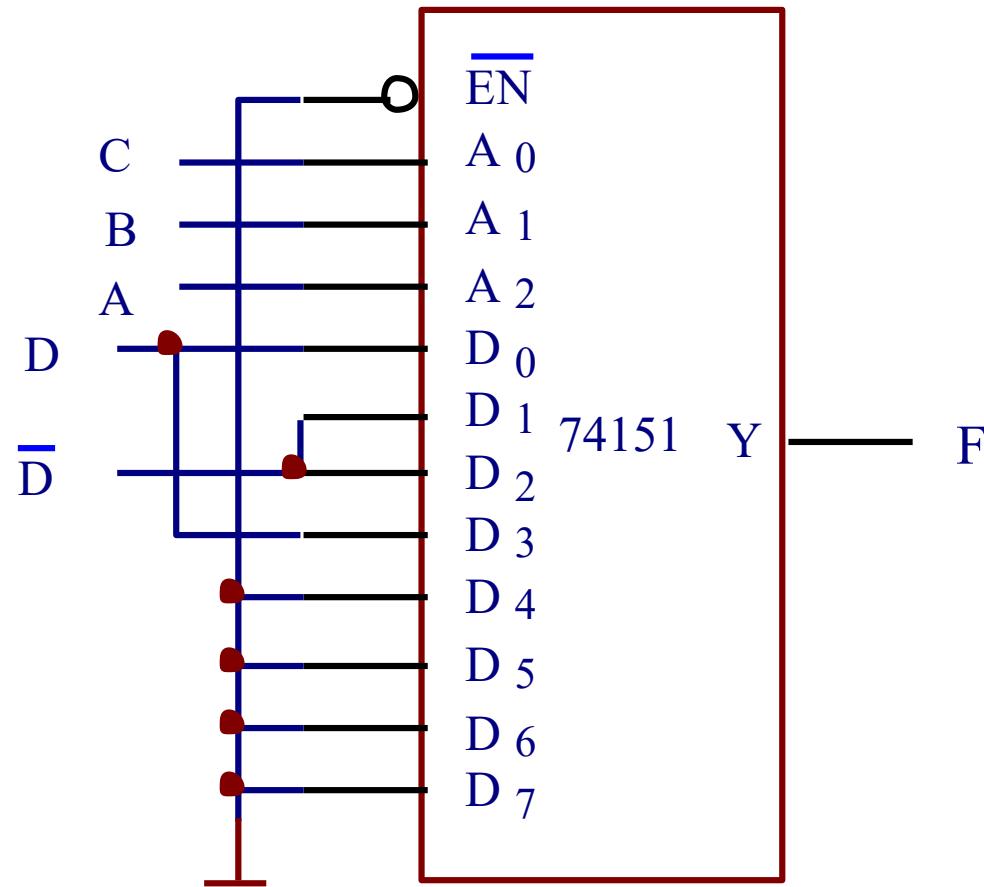


令 $A = A_2$ 、 $B = A_1$ 、 $C = A_0$ 则：



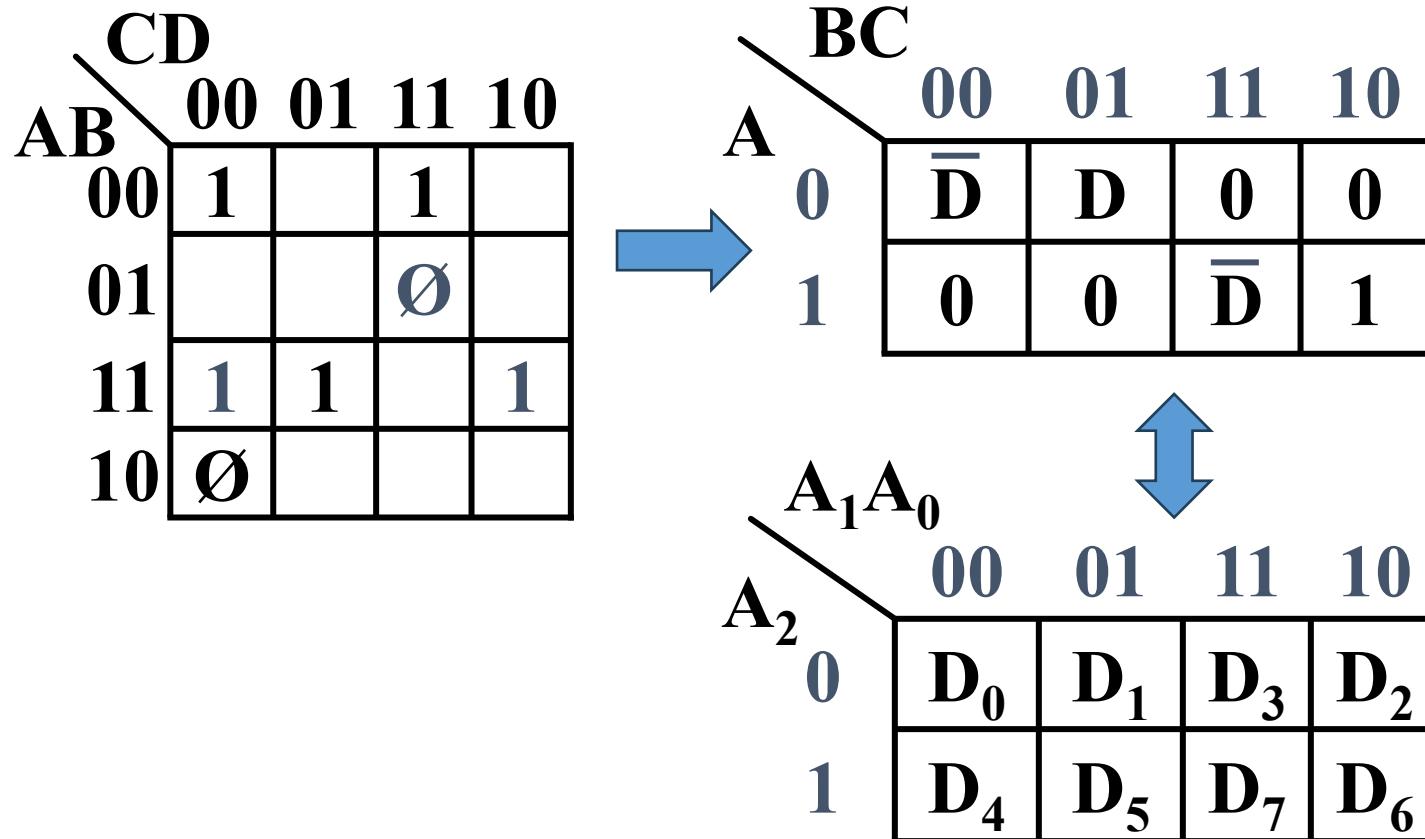
$$D_0 = D_3 = D, \quad D_1 = D_2 = \bar{D}, \quad D_4 = D_5 = D_6 = D_7 = 0$$

相应的电路图如下所示：



$$(4) F(A, B, C, D) = \sum m(0, 3, 12, 13, 14) + \sum \phi(7, 8).$$

函数有4个输入变量，而74151的地址端只有3个，即 A_2 、 A_1 、 A_0 ，故须对函数的卡诺图进行降维，即降为3维。



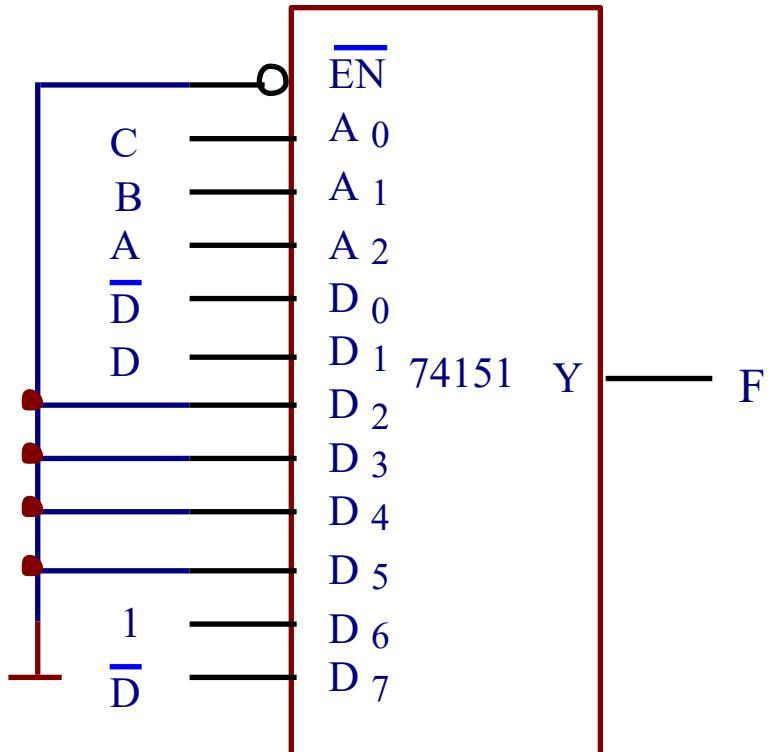
令 $A = A_2$ 、 $B = A_1$ 、 $C = A_0$ 则：

$$D_0 = D_7 = \overline{D},$$

$$D_1 = D, \quad D_6 = 1,$$

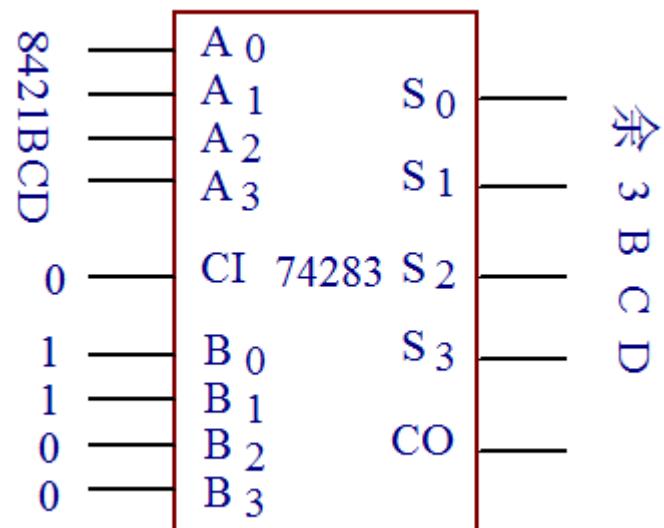
$$D_2 = D_3 = D_4 = D_5 = 0.$$

相应的电路图如右图所示：

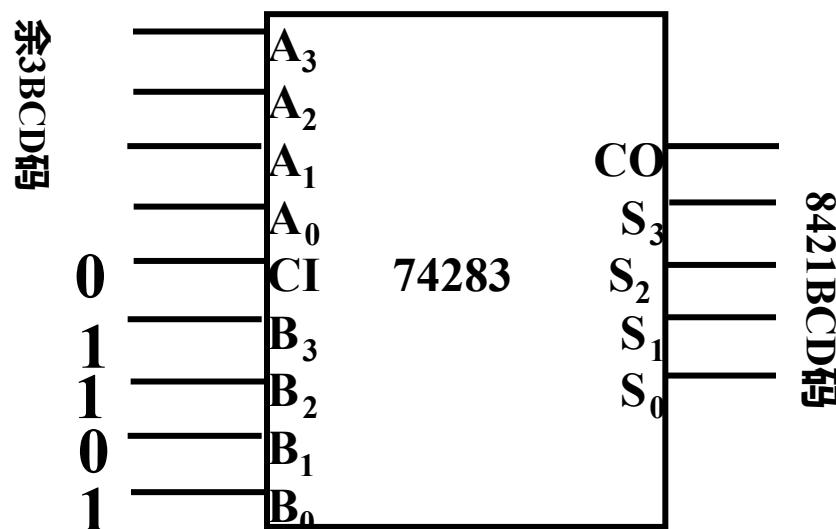


8. 用74283将8421BCD码转换为余3BCD码。

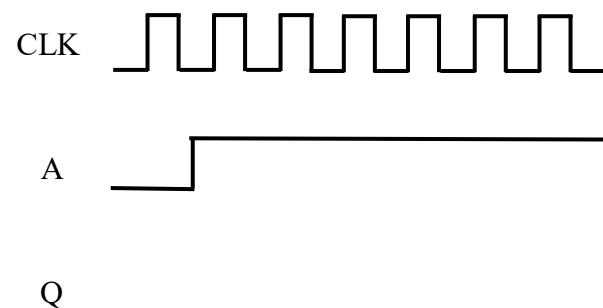
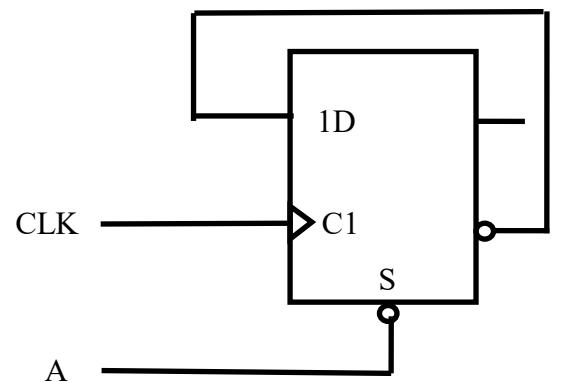
解：由于同一个十进制数码的余3BCD码比相应的8421BCD码大3，故用一片74283既可以实现，电路图如下所示：

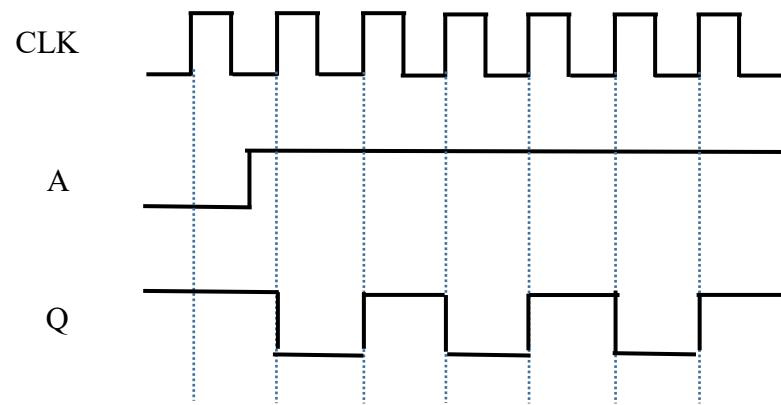
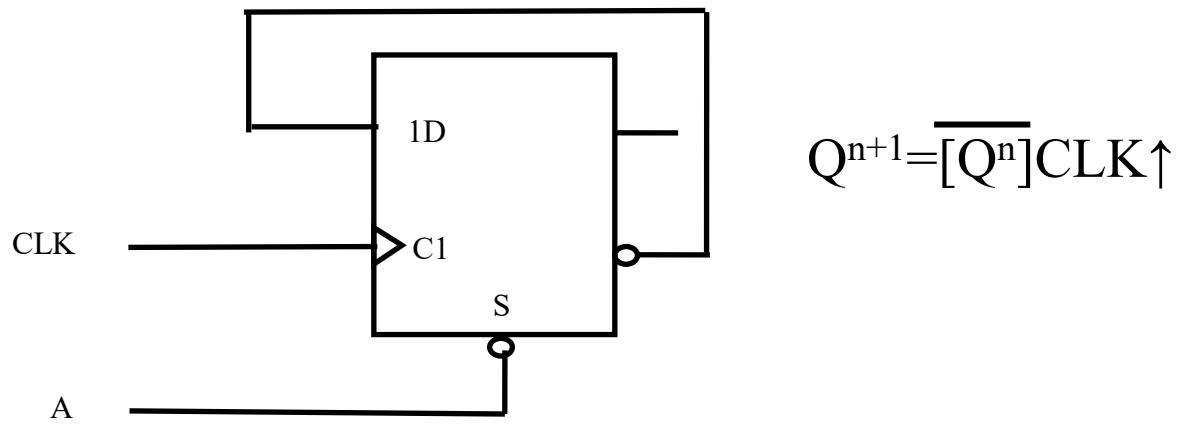


用74283和必要的门电路将余3BCD码转换成8421BCD码。

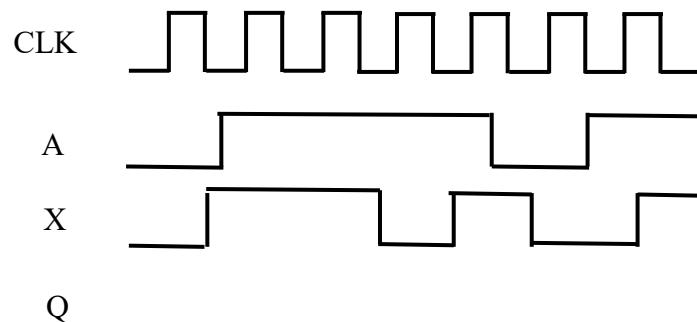
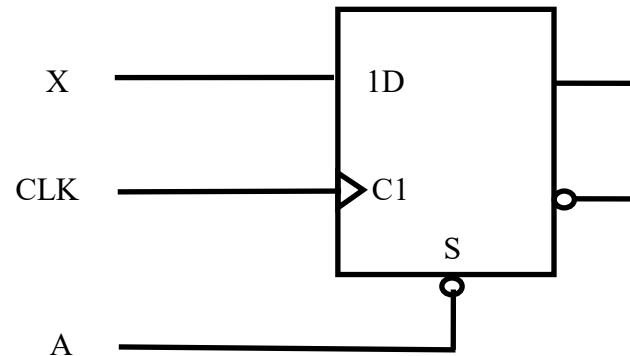


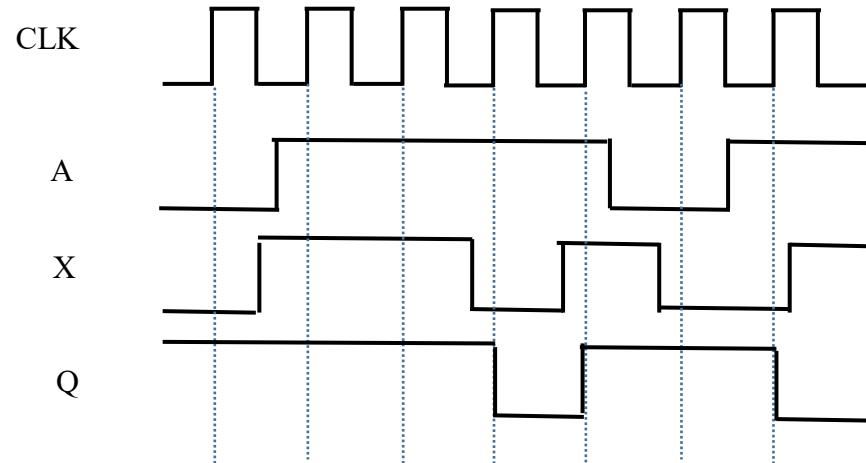
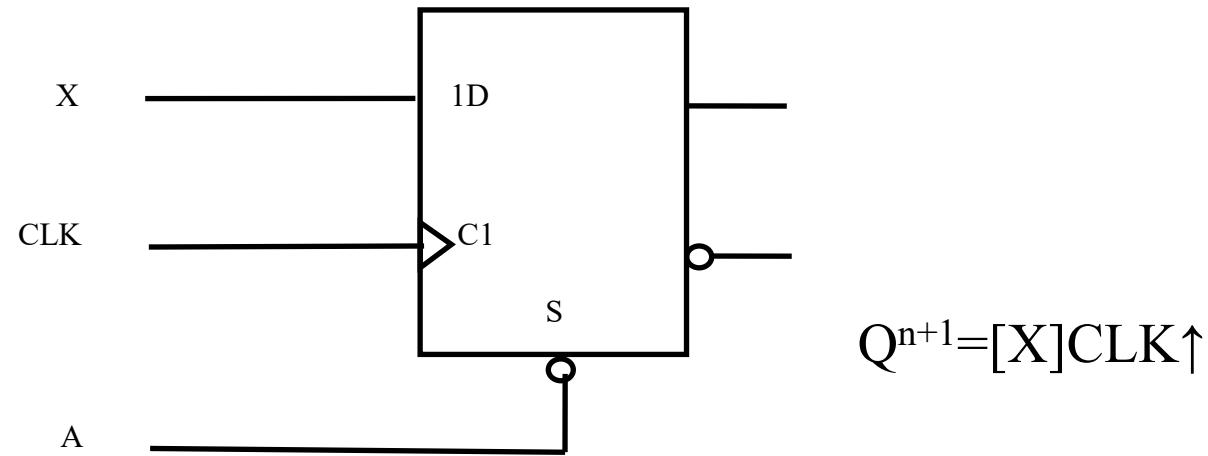
9. 逻辑电路如下图所示，已知CLK和A的波形，请写出触发器的次态方程并画出触发器Q端的波形。



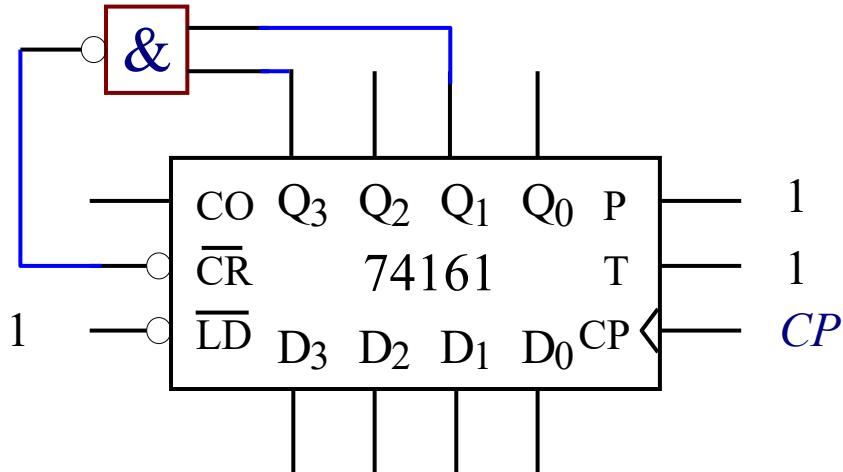


10. 逻辑电路如下图所示，已知CLK、X和A的波形，请写出触发器的次态方程并画出触发器Q端的波形。





11. 试写出下图中电路的状态转移表。

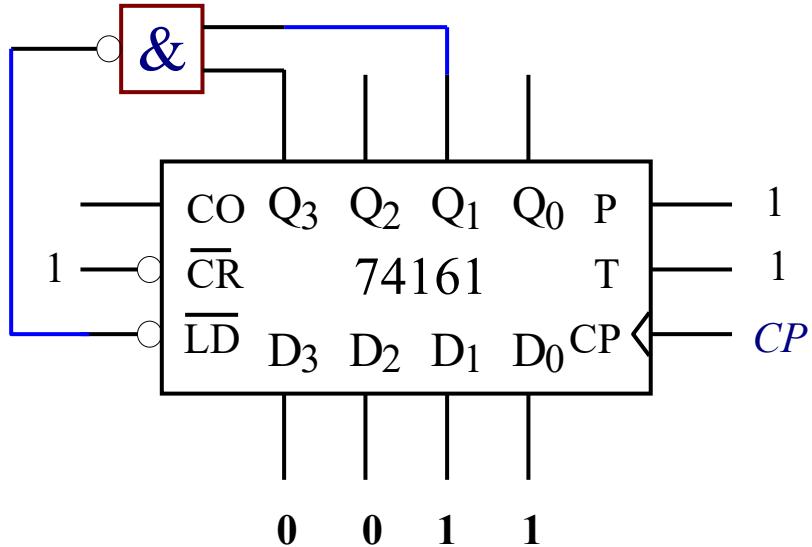


(a)

序号	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1/0	0	1/0	0

起跳状态
反馈状态

12. 试写出下图中电路的状态转移表。

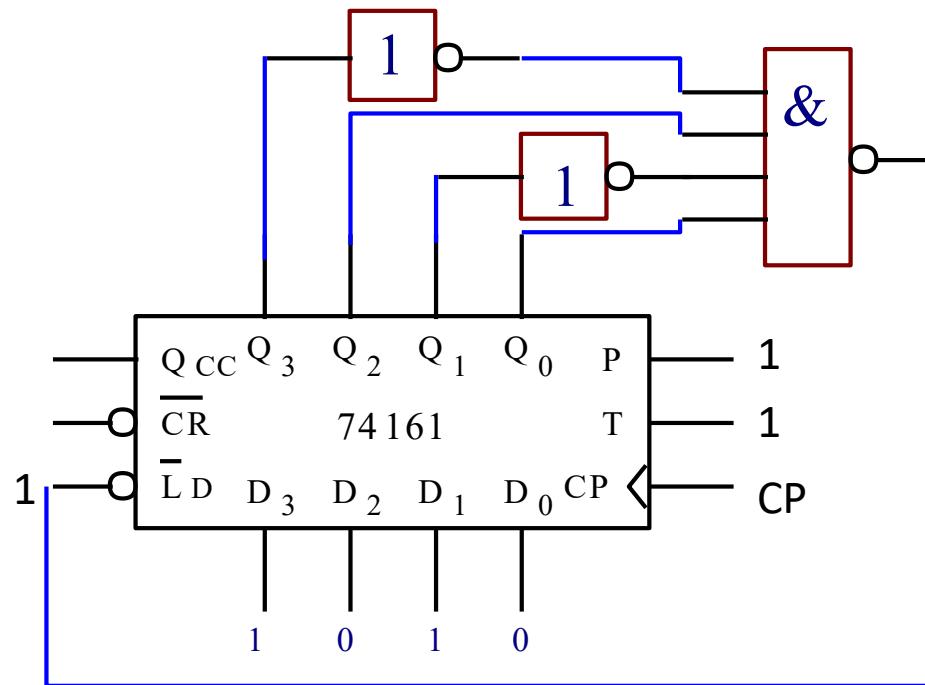


序号	Q_3	Q_2	Q_1	Q_0
0	0	0	1	1
1	0	1	0	0
2	0	1	0	1
3	0	1	1	0
4	0	1	1	1
5	1	0	0	0
6	1	0	0	1
7	1	0	1	0

起跳状态
反馈状态

13. 试用74161设计循环顺序为0,1,2,3,4,5,10,11,12,13,14,15,0,1...的模长为12的计数电路。

思路：当计数计到5时，让其置数为10。反馈状态为0101。



14. 试用DFF及门电路设计一个移存型序列信号发生器，产生序列信号1110100....。

1)求触发器的级数

$$M=7, \text{ 由 } \log_2 M \leq n < \log_2 M + 1 \text{ 得 } n = 3$$

2)状态转移及 D_1 取值如下

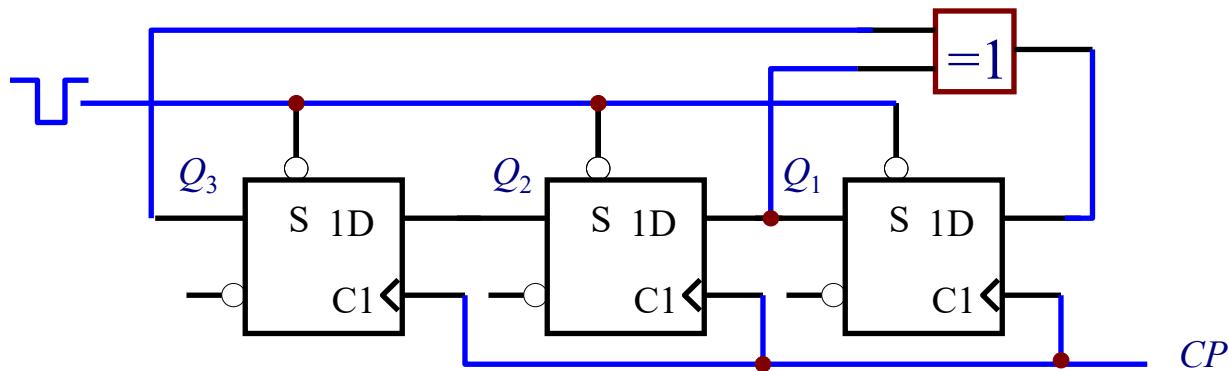
Q_3	Q_2	Q_1	D_1
1	1	1	0
1	1	0	1
1	0	1	0
0	1	0	0
1	0	0	1
0	0	1	1
0	1	1	1

3)求激励 D_1 表达式

$Q_2 Q_1$	00	01	11	10	
Q_3	0	Φ	1	1	0
1	1	0	0	1	

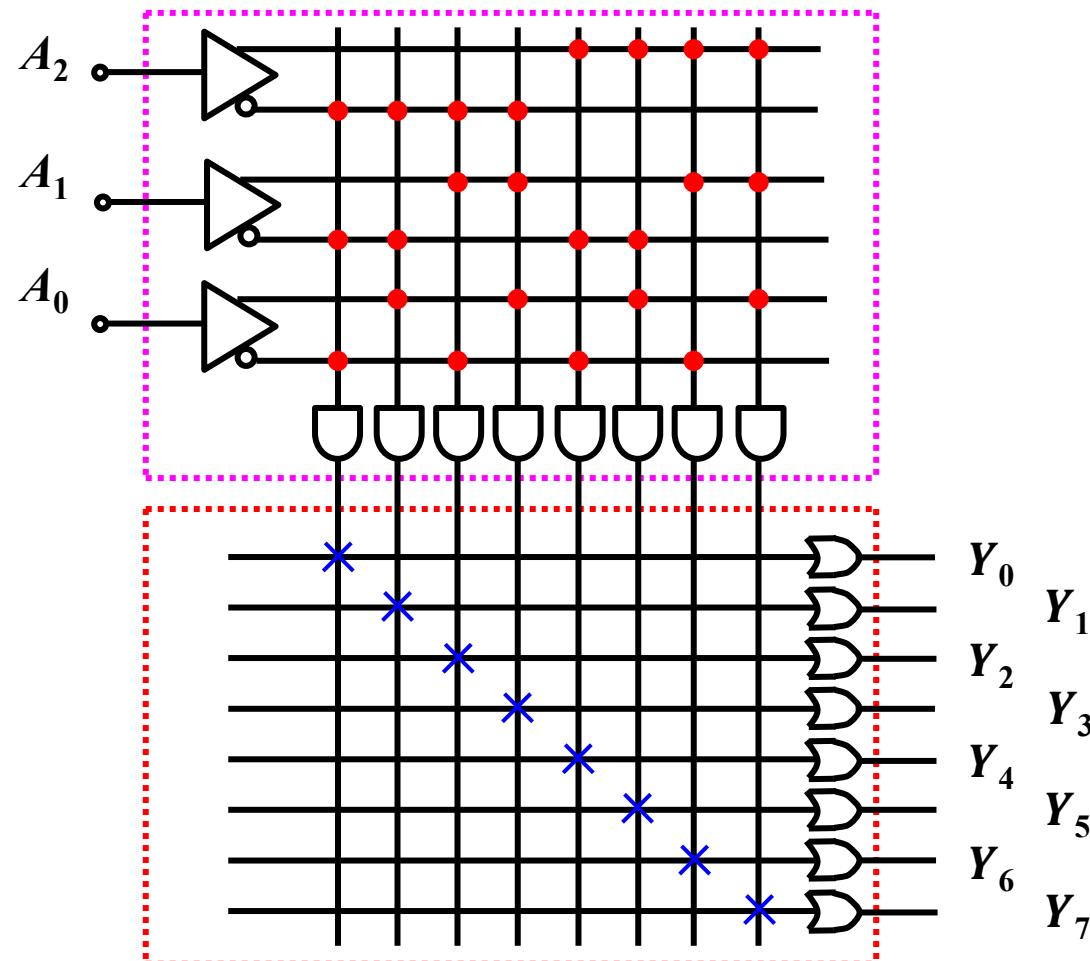
$$D_1 = \bar{Q}_3 Q_1 + Q_3 \quad \bar{Q}_1 = Q_1 \oplus Q_3$$

4)画电路图

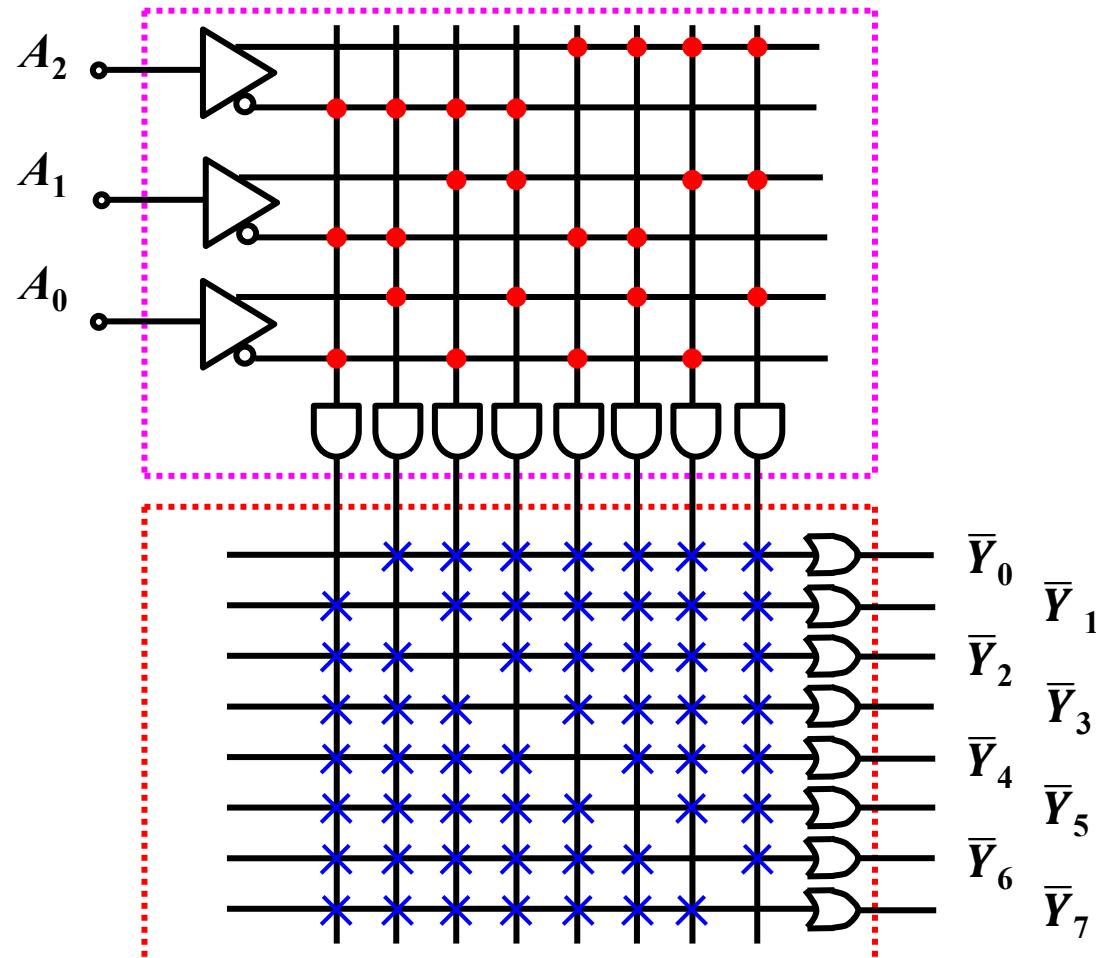


15. 请选用最小容量的PROM设计一个3-8线译码器，并画出内部与门、或门阵列结构示意图。

解：(1) 输出高电平有效。



解：(2) 输出低电平有效



16. 有容量为 256×4 , $64K \times 1$, $1M \times 8$, $128K \times 16$ 的ROM, 试分别回答:

- (1) 这些ROM有多少个基本存储单元?
- (2) 这些ROM每次访问几个基本存储单元?
- (3) 这些ROM个有多少个地址线?

答: (1) 分别有1024个, 1024×64 个, $1M \times 8$, $128K \times 16$ 个。

(2) 分别为4个, 1个, 8个, 16个。

(3) 分别有8, 16, 20, 17条地址线。