

LÓGICA DIGITAL (1001351)

EXPERIMENTO NR.4

Implementação de um Multiplexador de 4 entradas. ¹ ²

Aviso ENPE

Esta prática foi adaptada para ser realizada em simuladores. As instruções originais foram mantidas para que se tenha uma ideia do procedimento real. Ao escrever o relatório, deve-se destacar quando não foi possível obter a informação solicitada por limitação do simulador usado.

1 Instruções Gerais

- Grupos definidos no AVA, só incluir os nomes de quem efetivamente participou;
- Ler atentamente todo o procedimento desta experiência antes de realizá-la;

2 Objetivos da Prática

- Implementação de um multiplexador de quatro entradas a partir de multiplexadores de duas entradas,
- Simulação de um multiplexador de quatro entradas através de um arquivo de *test bench* e análise de sua resposta temporal.
- Implementação de um multiplexador no Kit de desenvolvimento Zybo Z70-20 (opcional).

3 Materiais, Equipamentos e Arquivos

- Simulador EDAplayground e/ou laboratório virtual.
- Kit de desenvolvimento Zybo Z70-20,
- Computador com Vivado 2019.1,

¹Revisão 16/09/2019: Prof. Edilson Kato, Prof. Mauricio Figueiredo, Prof. Ricardo Menotti, e Prof. Roberto Inoue.

²Revisão 10/09/2021: Prof. Mauricio Figueiredo e Prof. Ricardo Menotti.

- Arquivo - Mux2x1.v (fornecido),
- Arquivo - Mux4x1.v (desenvolver),
- Arquivo - testbench.sv (desenvolver),
- Arquivo - values.tv (desenvolver),

4 Pré-laboratório

1. Obtenha a tabela da verdade de um multiplexador de quatro entradas.

5 Fundamentos teóricos

5.1 Multiplexador de duas entradas

Na Figura 1 é apresentado o circuito de um multiplexador de duas entradas, cuja tabela verdade simplificada é dada pela Tabela 1. A tabela verdade explícita completa deve ter $2^3 = 8$ linhas, pois s , x_2 e x_1 são suas entradas. O código Verilog funcional do circuito da Figura 1 é dado pelo Código 1.

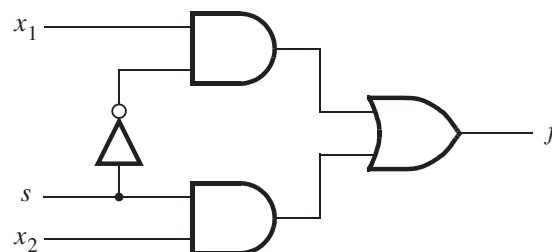


Figura 1: Multiplexador de duas entradas.

s	x_2	x_1	f
0	x_2	x_1	x_1
1	x_2	x_1	x_2

Tabela 1: Tabela verdade simplificada do multiplexador da Figura 1.

6 Procedimentos Experimentais

Deseja-se implementar um multiplexador de quatro entradas a partir de três multiplexadores de duas entradas (Verilog estrutural), conforme circuito mostrado na Figura 2.

```

1 // Functional
2 module mux2(
3     input x1, x2, s,
4     output f);
5
6     assign f = s ? x2 : x1;
7 endmodule

```

Código 1: Exemplo de um multiplexador de duas entradas.

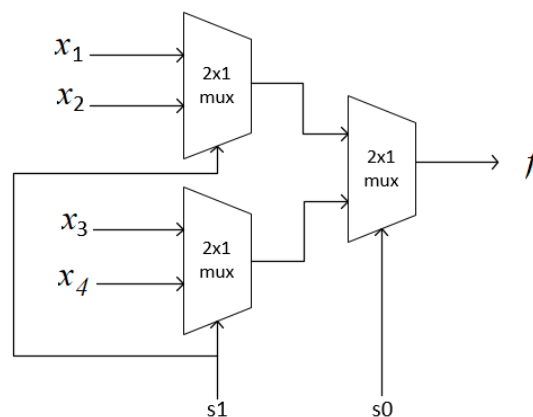


Figura 2: Multiplexador de quatro entradas.

Para isso, use o template abaixo e siga os seguintes passos:

```

1 // Estrutural
2 module mux4(
3     input x1, x2, x3, x4, s0, s1,
4     output f);
5     // Digite o seu código abaixo
6
7 endmodule

```

Código 2: Template para desenvolvimento de um multiplexador de quatro entradas.

1. Crie um novo projeto no EDAplayground;
2. Coloque o template fornecido e complete seu código, instanciando e ligando os três multiplexadores;

3. Desenvolva um *test bench* que ateste o correto funcionamento do seu projeto automaticamente: com saída no console, apresentando entradas e saídas respectivas e informando ainda os casos de erro;
4. Elaborar relatório simplificado consistindo de: página de rosto (com identificação da prática e integrantes entre outras informações, tal como no relatório padrão) e seção de resultados contendo: link para a implementação no EDAPlayground, diagrama de formas de onda (*waveform*) da simulação completa e **captura de imagem da placa (opcional)**.
5. Envie o relatório em PDF no AVA.