

## 计算机系统结构习题

### 第一章

1. 计算机系统的多级层次结构从上到下的顺序分别是 应用级语言、高级语言级、汇编语言级、操作系统级、机器语言级、微程序语言级。
2. 计算机中的两种信息流是 数据流 和 控制流，计算机系统按流分类可分为 SISD、SIMD、MISD 和 MIMD。
3. 计算机系统的主要软、硬件交界面特性包括 指令系统、数据表示、存储系统、中断系统、I/O 系统。
11. 在系统结构设计中，提高软件功能实现的比例会( )。  
A、提高解题速度      B、减少需要的存贮容量  
C、提高系统的灵活性      D、提高系统的性能价格比
13. 对汇编语言程序员透明的是( )。  
A、I/O 方式中的 DMA 访问方式      B、浮点数据表示  
C、信息保护方式      D、程序性中断
14. 系列机软件应做到( )。  
A、向前兼容，并向上兼容      B、向后兼容，力争向上兼容  
C、向前兼容，并向下兼容      D、向后兼容，力争向下兼容
15. 推出系列机的新机器，不能更改的是( )。  
A、原有指令的寻址方式和操作码      B、系统总线的组成  
C、数据通路宽度      D、存贮芯片的集成度
16. 不同系列的机器之间，实现软件移植的途径不包括( )。  
A、用统一的高级语言      B、用统一的汇编语言  
C、模拟      D、仿真
17. 在计算机系统的多级层次结构中，单条指令执行速度最快的一级是( )。  
A、L5（应用语言）级      B、L2（操作系统）级  
C、L1（机器语言）级      D、L0（微程序）级
18. 在计算机系统的多级层次结构中，单条指令功能最强的一级是( )。  
A、L5（应用语言）级      B、L2（操作系统）级  
C、L1（机器语言）级      D、L0（微程序）级

#### 参考答案:

1. 应用语言级 高级语言级 汇编语言级 操作系统级 机器语言级 微程序语言级。
2. 控制流 数据流 SISD SIMD MISD MIMD
3. 指令系统 数据表示 中断系统 存储系统 I/O 系统
- 11.C 13.A 14.B 15.A 16.B 17.D 18.A

## 第二章

### 一、概念题

- 1 自定义数据表示中的两种类型是标识符、描述符。
- 2 最常用的数据表示是( )数据表示。  
A. 定点 B. 浮点 C. 向量 D. 自定义
- 5 浮点数的精度主要由( )决定。  
A. 基值  $r_m$  B. 尾数的位数 C. 补码阶 D. 阶的位数?
- 6 规格化浮点数的尾数最高一位二进制数( )。  
A. 一定为 1 B. 一定为 0 C. 任意 D. 不一定为 1
- 7 按综合误差从小到大对浮点数下溢处理方法是查表舍入法, 舍入法, 恒断一法, 截断法。
- 9 哈夫曼编码的核心是指令使用频率不同, 采用不等长编码。
- 10 对于 RISC 机器( )  
A. 指令编码不等长 B. 寻址方式多  
C. 不能访问存储器 D. 运算类指令只使用寄存器
11. 浮点数的基值  $r_m$  与( )无关。  
A. 数的表示范围 B. 精度 C. 表示比  $e$  D. 阶的位数
12. 寻址有面向寄存器、堆栈和主存等寻址方式。
13. 逻辑地址是指程序员编程时使用的地址                                ，程序在主存中的实际地址称为主存物理地址。
14. 尾数下溢处理中，实现最简单的是( )。  
A. 截断法 B. 舍入法  
C. 恒置“1”法 D. 查表舍入法
15. 尾数下溢处理中，平均误差可调节到零的是( )。  
A. 截断法 B. 舍入法  
C. 恒置“1”法 D. 查表舍入法
16. 尾数下溢处理中，硬件量最大最复杂的是( )。  
A. 截断法 B. 舍入法  
C. 恒置“1”法 D. 查表舍入法
17. 支持动态地址再定位的寻址方式是( )。  
A. 基址寻址 B. 间接寻址  
C. 变址寻址 D. 直接寻址
18. 变址寻址的主要作用是( )。  
A. 支持程序的动态再定位 B. 支持访存地址的越界检查  
C. 支持向量、数组的运算寻址 D. 支持操作系统中的进程调度

### 参考答案:

1. 标志符 描述符

2. A 5. B 6. D  
7. 查表舍入法、舍入法 恒置1法 截断法。  
9.指令使用频度不同时 采用不等长编码  
10.D 11. D  
12. 寄存器、堆栈或主存  
13. 程序员编程用的地址 物理  
14. A 15.D 16. D 17. A 18. C

### 第三章

#### 一、概念题

4. 总线数据宽度（ ）。  
A. 与总线数相等 B. 利用一次总线交换的数据量  
C. 每次交换相同的数据量 D. 为总线线数的固定倍数
5. 中断系统是由（ ）组成的系统。  
A. 中断源自己 B. 所有中断源  
C. 中断处理程序 D. 中断逻辑和中断处理程序
6. 程序控制传送方式的主要特点是（ ）。  
A. 对 CPU 利用率高 B. 有利于外设的速度提高  
C. 接口电路较简单 D. 有利于解放 CPU
7. I/O 系统（ ）。  
A. 有软件和硬件 B. 有接口电路和控制程序  
C. 由 CPU 执行入出程序 D. 由硬件本身执行入出程序
8. 具有多级中断的中断源响应的优先级（ ）。  
A. 全由 CPU 控制 B. 用户不能控制  
C. 用户可以控制 D. 全由硬件决定
9. 总线控制方式是（ ）。  
A. 选用多少条总线 B. 采用何种办法获取总线的使用权  
C. 采用何种类型的总线 D. 采用源控式与目控式
- 10.（ ）可称为 I/O 系统。  
A. 程序直接控制传递 B. 中断系统  
C. DMA D. 通道
12. 通道（ ）。  
A. 是一个 I/O 处理装置 B. 是一个 I/O 处理电路  
C. 它不需要中断 D. 它不是 I/O 系统
13. 数据通路出错引起的中断是（ ）。  
A. 机器校验中断 B. 访管中断  
C. 外中断 D. 程序性中断
14. 数据通路宽度是在\_\_\_一个时钟周期内\_\_\_里，数据传送的物理宽度。
15. 中断系统软硬件功能分配实质是中断\_\_\_响应\_\_\_硬件和中断\_\_\_处理程序\_\_\_软件的功能分配。
16. 中断嵌套时，在处理某级中断中的某个中断处理过程中是不能被\_\_\_同级和低级\_\_\_中断请求所中断。
17. 字节多路通道适用于连接大量\_\_\_低\_\_\_速设备，通道“数据宽度”为\_\_\_单字节\_\_\_。
18. 数组多路通道适用于连接多台\_\_\_高\_\_\_速设备，通道“数据宽度”为\_\_\_定长块\_\_\_。

参考答案:

4.B 5.D 6.A 7.A 8.D 9.B 10.C 12.C 13.A

14. 同一时钟周期
15. 响应 处理程序
16. 同级及更低级的其它
17. 低 单字节
18. 高 定长块

## 第四章

### 一、概念题

1. 存储管理中的地址映象方式有\_全相连\_\_\_\_、\_直接相连\_\_\_\_、\_组相连\_\_\_\_和\_段相连\_\_\_\_\_。
2. 并行主存中多体存储器的编址方式有\_体间连续编址\_\_\_\_、\_体内连续编址\_\_\_\_两种。
3. 常用的替换算法是 LRU\_\_\_\_，而实现此算法的方法有\_\_\_\_堆栈法\_\_\_\_、\_\_\_\_比较对法\_\_\_\_\_。
4. 在存储体系中为扩充主存容量用\_\_虚拟存储器\_\_\_\_，为提高访存速度用\_\_\_\_cache-主存体系\_\_\_\_\_。
5. 存储器的总容量 S 是指（ ）。  
A、存储单元数                      B、存储器的地址线数  
C、CPU 访存空间大小              D、**存放二进制总位数**
6. 并行主存系统（ ）。  
A、必须有多个存储体              B、只需一个存储体  
C、**可以是一个存储体**              D、不允许多个存储体
7. 虚拟存储器（ ）。  
A、没有这种存储器                  B、**它是种主—辅存体系结构**  
C、它是主存的部分                  D、它是一个辅存
8. 为扩充访存空间且具有较高的性能价格比，采用（ ）。  
A、两级存储器      B、增加主存容量      C、多体存储器      D、**虚拟存储器**
9. 采用组相联映象的 cache 存储器，为了提高等效访问速度应（ ）。  
A. 增加主存容量（cache 大小不变）      B. 减少组的大小（块的大小不变）  
C. **增加 cache 的块数（块的大小不变）**      D. 减少块的大小（组的大小不变）
10. 最容易实现的替换算法（ ）。  
A、**FIFO**      B、LRU      C、OPT      D、堆栈法
11. 为提高访存速度而又提高性能价格比，采用（ ）。  
A、**引入 cache 存储器**      B、直接提高主存速度  
B、引入虚拟存储器      D、主存采用多体结构
12. 存储体系（ ）。  
A、仅一种存储器      B、任两种存储器      C、无替换算法      D、**必须有映象结构**
13. 存储系统（ ）。  
A、仅一种存储器      B、**至少有两种存储器**      C、就是 cache      D、就是主存
14. cache 存储器是（ ）。

- A、**存储体系**      B、非存储体系      C、处于主存内      D、扩充主存容量
15. 与虚拟存贮器的等效访问速度无关的是( )。
- A、页地址流      B、页面调度策略      C、主存的容量      D、**辅存的容量**
16. 地址的映象是建立 虚, 实地址 的对应关系, 地址的变换是按建立的地址映象关系, 由虚地址 找到实地址 的过程。
17. 页面替换是发生于页面失效, 同时又发生 页面相争 的时候。
18. 评价存贮器性能的基本要求是 大容量、高速度 和低成本。
19. 评价虚拟存贮器所用替换算法的好坏, 主要是看主存 命中 率的高低, 其次看算法是否易于 实现, 以及所需的辅助 软, 硬件 的多少。

### 参考答案:

1. 全相联 直接相联 组相联 段相联
2. 体内连续编址 体间连续编址
3. RLU 堆栈法 比较对法
4. 虚拟存储器 **Cache-主存体系**
5. D    6.C    7.B    8.D    9.C    10.A    11.A    12.D    13.B    14.A    15.D
16. 虚、实地址      虚地址找到实地址
17. 页面争用
18. 大容量      高速度
19. 命中    实现    软硬件

## 第五章

### 一、概念题

1. 解决数相关的方法有\_\_\_\_\_和\_\_\_\_\_。
2. 重叠控制方式中, 可能发生的两种等待是\_\_\_\_\_和\_\_\_\_\_。
3. 在重叠控制方式中的两类相关是\_\_\_\_\_和\_\_\_\_\_。
4. 在流水方式中, 对全局性相关处理可采用\_\_\_\_\_, \_\_\_\_\_, \_\_\_\_\_和\_\_\_\_\_。
5. 阵列流水线是( )。
- A 宏流水线    B、是二维以上流水线    C、是一维流水线    D、动态流水线
6. 重叠控制方式( )。
- A、不影响 CPU 结构      B、CPU 成本低
- C、可提高吞吐率      D、可缩短一条指令的执行时间
7. 重叠控制方式( )。
- A、将两条指令同时处理      B、对指令要划分过程段且时间要完全匹配
- C、对指令不用划分过程段    D、有两条或两条以上指令在不同过程段上重叠执行
8. 要能实现重叠操作, 必须具有( )。
- A、多个 CPU    B、多个处理机    C、多个存储器    D、先行控制部件
9. 重叠控制中等待执行是因为( )。
- A、 $t_i \text{译} > t_{i+1} \text{取}$     B、 $t_i \text{执} > t_{i+1} \text{译}$     C、 $t_i \text{执} < t_{i+1} \text{译}$     D、 $t_i \text{执} < t_{i+1} \text{取}$
10. 重叠控制中等待译码是因为( )。
- A、 $t_i \text{译} < t_{i+1} \text{取}$     B、 $t_i \text{执} < t_{i+1} \text{译}$     C、 $t_i \text{执} < t_{i+1} \text{取}$     D、 $t_i \text{译} > t_{i+1} \text{取}$
11. 静态流水线( )。
- A、固定的单功能流水线      B、是多功能流水线

- C、不同时刻只能组成一条不同的流水线 D、也是均匀流水线
12. 动态流水线是（ ）。
- A、在不同时刻可组成数条流水线 B、标量流水线
- C、不同时刻只能组成一条不同的流水线 D、向量流水线
13. 向量链接特性中的目寄存器冲突（ ）。
- A、某个目寄存又作另一个条的源寄存器 B、出现了两个目寄存器
- C、不同指令使用了同一个目寄存器 D、不管何种情况，均要影响性能
14. 非均匀流水线中，各过程段时间（ ）。
- A、完全不等 B、完全相等 C、有的不等 D、一定不匹配
15. 能顺利流水的关键是（ ）。
- A、一条指令分为几个过程段 B、要有相关发生
- C、各过程段时间要匹配 D、只处理一个结果
16. 数相关是指相邻指令之间需要（ ）。
- A、同一个功能部件 B、同一个源寄存器 C、同一个目寄存器 D、等待结果

### 参考答案:

1. 推迟法 相关专用通路法
2. 等待执行 等待译码
3. 数相关 指令相关
4. 猜测法 分支预测 短转移(短循环) 增加指令站容量
5. B 6. C 7. D 8. D
9. B 10. D 11. C 12. A 13. C
14. C 15. C 16. D

## 第六章

### 一、概念题

1. 描述多级互连网络的三要素（参量）是\_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_。
- 2.
- 3.
4. 从单机向多机发展的三条途径是\_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_。
- 5.
- 6.
7. 多机系统的两类耦合是\_\_\_\_\_和\_\_\_\_\_。
8. SIMD 互连网络是（ ）网络。
- A、连接多个计算机的 B、连接多个处理机的 C、混洗互连 D、多级互连
9. 多机系统（ ）。
- A、即多计算机系统 B、即多处理机系统 C、包括多处理机系统 D、多用户系统
- 10.
11. 立方体互连网络（ ）。
- A、多个部件排成立方体 B、0#可和 5#部件直接通信
- C、1#不能和 3#部件直接通信 D、应具有 cube0, cube1, cube2
12. 阵列式多处理机系统（ ）。
- A、具有多个相同的排成阵列结构的 CPU B、具有多个相同的排成阵列结构的处理机

- C、具有多个不同的排成阵列结构的处理机 D、最适合完成对累加和求解
13. 并行式多处理机系统 ( )。
- A、具有多个相同的 CPU B、具有多个不同的 CPU  
C、具有多个相同的处理机 D、具有多个不同的处理机
14. 多级混洗交换互连网络 ( )。
- A、是 PM2I 的逆网络 B、是多级立方体的逆网络  
C、完全与多级立方体相同 D、完全与 PM2I 相同
- 15.
16. 并行处理机与流水线处理机相比, 通用性( ), 灵活性( )。
- A. 好 差 B. 差 好 C. 好 好 D. 差 差
- 17.
18. 并行处理机获得并行性的方式采用的是( )。
- A. 时间重叠 B. 资源重复 C. 资源共享 D. 都不是
19. 有 8 个处理单元互连成的并行处理机, 要求按(0, 5)、 (1, 4)、 (2, 7)、(3, 6)配对通信。实现此功能的互连函数的一般表达式。
- A.  $f(x_2 x_1 x_0) = x_2 x_0 x_1$  B.  $f(x_2 x_1 x_0) = \overline{x_2} x_1 \overline{x_0}$   
C.  $f(x_2 x_1 x_0) = x_1 x_0 \overline{x_2}$  D.  $f(x_2 x_1 x_0) = \overline{x_2} x_1 x_0$
20. 紧耦合多处理机系统是指处理机之间通过( )相互通讯。
- A. 共享主存 B. 消息传递系统 C. I/O 通道 D. 脱机 I/O 设备

#### 参考答案:

1. 交换单元 拓扑结构 控制方式
- 2.
- 3.
4. 时间重叠 资源重复 资源共享
- 5.
- 6.
7. 松耦合 紧耦合
8. B 9. C 10. 11. D
12. D 13. C 14. B 15.
16. D 17. 18. B 19. B
20. A
- ( ) 1. 阵列处理机的并行性开发采用资源共享的方式。
- ( ) 2. 虚地址空间 32 位, 页面大小为 1kb, 页表地址段将达 22 位。
- ( ) 3. 页式虚拟存储器中某道程序的主存容量一定时, 页面容量越大, 主存命中率 H 越高。
- ( ) 4. 紧耦合多处理机, 不同处理机间或者通过通道互连实现通信, 或者通过消息传递系统。
- ( ) 5. 如果  $P_i$  的左部变量在  $P_j$  的右部变量集内, 且  $P_j$  必须取出  $P_i$  运算的结果来作为操作数, 称  $P_j$ “数据相关”于  $P_i$ 。
1. × 2. √ 3. × 4. × 5. √

- ( ) 1. 多处理机系统的并行性开发采用资源重复的方式。
- ( ) 2. 虚地址空间 30 位, 页面大小为 1kb, 页表地址段将达 20 位。
- ( ) 3. 块的大小、组的大小及 Cache 容量增大时一定能提高 Cache 命中率
- ( ) 4. 松耦合多处理机, 处理机之间共享主存储器, 通过高速总线或高速开关连接。
- ( ) 5. 如果  $P_j$  的左部变量在  $P_i$  的右部变量集内, 且当  $P_i$  未取用其变量的值之前, 是不允许被  $P_j$  所改变, 称  $P_i$ “数据反相关”于  $P_j$ 。
1. ×      2. √      3. ×      4. ×      5. √

1. ( ) 目前市面上的个人电脑的升级换代主要选用的技术是微处理机技术。
2. ( ) 微程序级以上的所有机器都称为是虚拟机。
3. ( ) 内特性至少包括寄存器的构成定义和指令系统的定义。
4. ( ) 在计算机系统结构设计中, 指令系统设计是最关键的。
5. ( ) 目前绝大多数计算机系统都采用存储器映射的 I/O。
6. ( ) 仿真采用纯软件解释执行方法实现某一个功能。
7. ( ) Flynn 分类法可以对所有计算机系统进行分类。
8. ( ) 所谓确定指令格式主要是选择指令字中的操作码和地址数。
9. ( ) 虚拟存储器的空间大小取决于计算机的外存大小。
10. 在存储体系中为扩充主存容量用 Cache 存储器。

( × )

11. 在存储体系中为扩充主存容量用虚拟存储器。  
或: 在存储体系中为提高主存速度用 Cache 存储器。

1. √   2. ×   3. ×   4. √   5. √   6. ×   7. ×   8. √   9. ×   10. ×

## 一、解释下列术语

- 互连网络: 互连网络是一种由开关元件按照一定的拓扑结构和控制方式构成的网络, 用来实现计算机系统内部多个处理机或多个功能部件之间的小相互连接。
- Amdahl 定律: 系统中某一部件由于采用某种更快的执行方式后整个系统性能的提高与这种执行方式的使用频率或占总执行时间的比例有关。
- RISC: 精简指令系统计算机, 这种系统中, 尽量简化指令功能, 只保留那些功能简单, 能在一个节拍内执行完成指令, 较复杂的功能用一段子程序来实现。
- 多处理机系统: 包含两个或两个以上功能大致相同的处理器; 所有处理器共享一个公共内存; 所有处理器共享 I/O 通道、控制器和外围设备; 整个系统由统一的操作系统控制, 在处理器和程序之间实现作业、任务、程序段、数组和数组元素等各级的全面并行。
- 哈夫曼压缩原理: 尽可能加速高概率事件远比加速处理概率很低的事件对性能提高要显著。
- 并行性: 只要在同一时刻或是在同一时间间隔内完成两种或两种以上性质相同或不同的工作, 它们在时间上能互相重叠。
- Amdahl 定律: 系统对某一部件采用某种更快执行方式所能获得的系统性能改进程序, 取决于这种执行方式被使用的频率, 或所占总执行时间的比例。
- 页面争用 (实页冲突): 发生两个以上的虚页想要进入主存中同一个页面位置的现象。
- 紧密耦合系统: 如果多台机器之间通过总线或高速开关互连, 共享主存, 并有较高的信息传输速度, 可以实现数据集一级、任务级、作业级的并行。
- 阵列处理机: 也称并行处理机, 通过重复设置大量相同的处理单元, 将它们按一定方式互



连成阵列，在单一控制部件控制下，对各自所分配的不同数据并行执行同一组指令规定的操作。操作级并行的 SIMD 计算机。