

## 本科生期末试卷十九

### 一、 选择题（每小题 1 分，共 10 分）

1. 从器件角度看，计算机经历了四代变化。但从系统结构看，至今绝大多数计算机仍属于\_\_\_\_\_型计算机。  
A.并行 B.冯.诺依曼 C.智能 D.实时处理
2. 下列数中最大的数是\_\_\_\_\_。  
A.  $(10011001)_2$  B.  $(227)_8$  C.  $(98)_{16}$  D.  $(152)_{10}$
3. 有关运算器的描述，\_\_\_\_\_是正确的。  
A.只做加法 B.只做算术运算  
C.既做算术运算又做逻辑运算 D.只做逻辑运算
4. EPROM 是指\_\_\_\_\_。  
A.读写存储器 B.只读存储器 C.闪速存储器 D.光擦除可编程只读存储器
5. 常用的虚拟存储系统由\_\_\_\_\_两级存储器组成，其中辅存是大容量的磁表面存储器。  
A.cache—主存 B.主存—辅存 C.cache—辅存 D.通用寄存器—主存
6. 二地址指令中，操作数的物理位置可以安排在\_\_\_\_\_。  
A.栈顶和次栈顶 B.两个主存单元  
C.一个主存单元和一个通用寄存器 D.两个通用寄存器
7. 当代 CPU 包括\_\_\_\_\_。  
A.控制器 B.控制器、运算器、cache C.运算器和主存 D.控制器、ALU 和主存
8. 流水 CPU 是由一系列叫做“段”的处理线路所组成。和具备 m 个并行部件的 CPU 相比，一个 m 段流水 CPU\_\_\_\_\_。  
A.具备同等水平的吞吐能力 B.不具备同等水平的吞吐能力  
C.吞吐能力小于前者的吞吐能力 D.吞吐能力大于前者的吞吐能力
9. 在集中式总线仲裁中，\_\_\_\_\_方式响应时间最快，\_\_\_\_\_方式对电路故障最敏感。  
A.菊花链 B.独立请求 C.计数器定时查询
10. CRT 的分辨率为  $1024 \times 1024$  像素，像素的颜色数为 256 色，则刷新存储器的容量是\_\_\_\_\_。  
A. 256KB B. 2MB C. 512KB D. 1MB

### 二、 填空题（每小题 3 分，共 15 分）

1. 字符信息是 A\_\_\_\_\_数据，它处理 B\_\_\_\_\_领域的问题。国际上采用的字符系统是七单元的 C\_\_\_\_\_码。
2. 闪速存储器能提供高性能、低功耗、字可靠性以及 A\_\_\_\_\_能力，为现有的 B\_\_\_\_\_体系结构带来巨大变化，因此作为 C\_\_\_\_\_用于便携式电脑中。
3. 指令格式中，操作码字段表征指令的 A\_\_\_\_\_，地址码字段指示 B\_\_\_\_\_。微型机中多采用 C\_\_\_\_\_混合方式的指令格式。
4. 并行处理技术已经成为计算机技术发展的主流。从原理上概括，主要有三种形式：A\_\_\_\_\_并行，B\_\_\_\_\_并行，C\_\_\_\_\_并行。
5. 总线有 A\_\_\_\_\_特性、B\_\_\_\_\_特性、C\_\_\_\_\_特性、D\_\_\_\_\_特性，因此必须标准化。

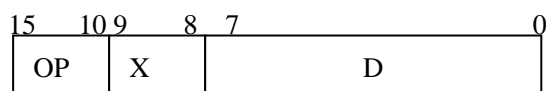
### 三、(10 分) 有两个浮点数 $x=2^{(+01)}_2 \times (-0.111)_2$ $Y=2^{(+01)}_2 \times (+0.101)_2$

设阶码 2 位，阶符 1 位，数符 1 位，尾数 3 位，用补码运算规则计算  $x-y$  的值。

四、(9 分) CPU 执行一段程序时，cache 完成存取的次数为 5000 次，主存完成存取的次数为 200 次。已知 cache 存取周期为 40ns，主存存取周期为 160ns。求：

1. Cache 命中率  $H$ ，
2. Cache/主存系统的访问效率  $e$ ，
3. 平均访问时间  $T_a$ 。

五、(9 分) 某微机指令格式如下所示：



格式中  $D$  为位移量， $X$  为寻址方式特征值：

$X=00$ ，直接寻址；

$X=01$ ，用变址寄存器  $R_1$  进行变址

$X=10$ ，用变址寄存器  $R_2$  进行变址

$X=11$ ，相对寻址

设  $(PC) = 1234H$ ， $(R_1) = 0037H$ ， $(R_2) = 1122H$ ，( $H$  代表十六进制数)，请确定如下指令的有效地址：

- (1) 4420H    (2) 2244H    (3) 1322H    (4) 3521H    (5) 6723H

六、(10 分) 某计算机的数据通路如图 B19.1 所示，其中  $M$ —主存， $MBR$ —主存数据寄存器， $MAR$ —主存地址寄存器， $R_0-R_3$ —通用寄存器， $IR$ —指令寄存器， $PC$ —程序计数器（具有自增能力）， $C$ 、 $D$ —暂存器， $ALU$ —算术逻辑单元（此处做加法器看待），移位器—左移、右移、直通传送。所有双向箭头表示信息可以双向传送。

请按数据通路图画出“ $ADD(R_1), (R_2) +$ ”指令的指令周期流程图。该指令的含义是两个数进行求和操作。其中源操作地址在寄存器  $R_1$  中，目的操作数寻址方式为自增型寄存器间接寻址（先取地址后加 1）。

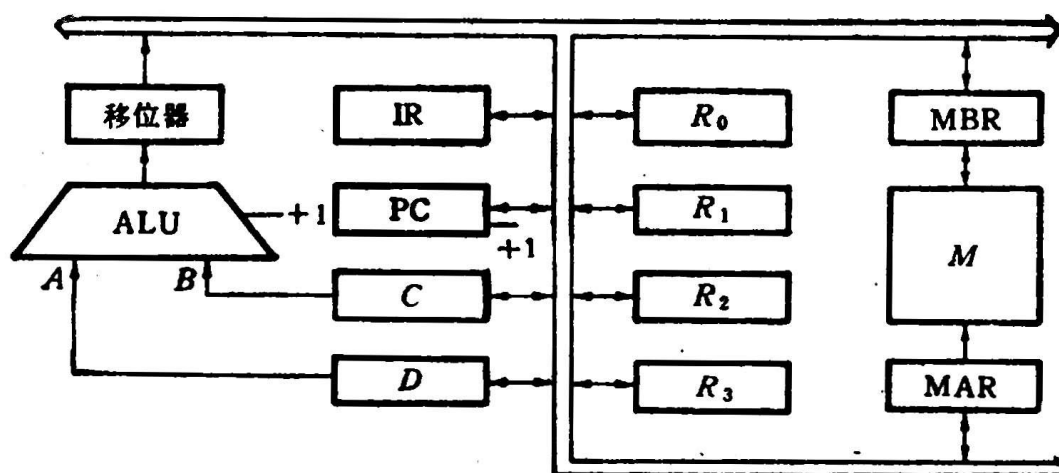


图 B19.1

七、(9 分) 某机器的中断系统采用一级链路排队，优先级别由设备距 CPU 的物理位置

决定（近高远低），如图 B19.2 所示。DVC0 是扫描仪，DVC1 是打印机。如在某一时刻，扫描仪和打印机均产生一个事件，试问 IRQ 线上的请求是由谁发出的？为什么？这个结论总是成立吗？

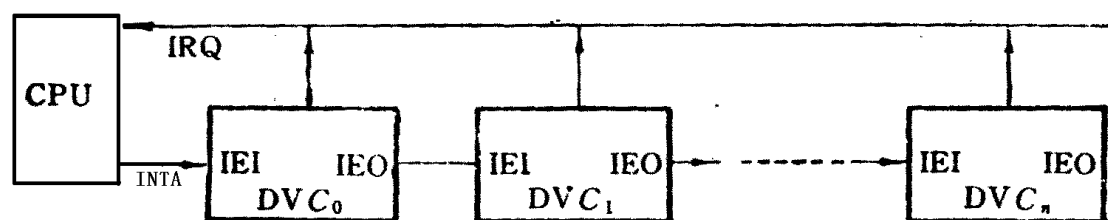


图 B19.2

八、（9 分）刷新存储器的重要性能指标是它的带宽。实际工作时，显示适配器的几个功能部件要采用刷新存储器的带宽。假定总带宽 60%用于刷新屏幕，保留 40%带宽用于其他非刷新功能。若显示工作方式采用分辨率为  $1024 \times 1024$ ，颜色深度为 3B，刷新速率为 72Hz，计算刷新存储器总带宽是多少？

九、（10 分）设计一个启停控制电路，要求在一个 CPU 周期中产生  $T_1$ — $T_4$  四个时钟周期信号。（提示，机器一启动就会自动产生原始的节拍脉冲信号  $T_1^*$ — $T_4^*$ ，但是只有在启动机器运行的情况下，才允许时序发生器发出 CPU 工作所需的节拍脉冲  $T_1$ — $T_4$ 。）

十、（9 分）在流水处理中，把输入的任务分割为一系列子任务，并使各子任务在流水线的各个过程段并发地执行，从而使流水处理具有更强大的数据吞吐能力。请用定量分析法证明这个结论的正确性。