

Федеральное государственное автономное образовательное учреждение высшего образования «Национальный исследовательский университет «Московский институт электронной техники».

Институт микроприборов и систем управления имени Л.Н. Преснухина

Лабораторная работа №4

«Проектирование балансного смесителя на диодах»

Модуль
«Моделирование приёмопередающих устройств»

По курсу
«Моделирование СВЧ-устройств в САПР»

Москва, Зеленоград

2024

Оглавление

Оглавление	2
Введение.....	3
Теоретические сведения	4
Методика выполнения работы.....	9
Создание и первоначальная настройка проекта	10
Импорт SPICE-модели диодов.....	10
Импорт S-параметров гибридного НО.....	17
Проектирование короткозамкнутых шлейфов	23
Проектирование широкополосного шлейфа типа Бабочка.....	26
Проектирование ФНЧ.....	28
Сборка смесителя и выбор мощности опорного генератора.....	32
Определение уровня интермодуляционных искажений третьего порядка.....	37
Определение пролаза	38
Определение степени согласованности по RF и LO	40
Составление интермодуляционной таблицы.....	42
Задание на выполнение.....	47
Требования к отчёту.....	52
Задание на самостоятельную работу.....	53
Контрольные вопросы	54
Литература	55



Введение

Цель работы: ознакомиться методикой кольцевого балансного смесителя на диодах в среде Keysight Advanced Design System (ADS).

Используемое оборудование или ПО: Keysight Advanced Design System 2023

Продолжительность работы: 4 часа.

В разделе «Методика выполнения» приведены только необходимые действия по выполнению лабораторной работы. Подробно описываются только новые приемы работы в ADS. Предполагается, что студент выполнил предыдущие лабораторные работы.

Lab1	показывает места, которые подробно описаны в предыдущих лабораторных работах
	показывает новые приемы, значительно упрощающие или ускоряющие использование ADS
	показывает места, за которыми надо особенно следить и где легко совершить ошибку

Теоретические сведения

К устройствам преобразования частоты относятся любые схемы, в которых частота сигнала на выходе не равна его входной частоте. Такие устройства для изменения частоты сигнала используют разнообразные нелинейные элементы. Очень часто в качестве этих элементов выступают полупроводниковые диоды различных типов. Использование диодов особенно популярно в малосигнальных цепях, где предъявляются высокие требования к шумовым параметрам и параметрам чувствительности преобразователей. К диодным преобразователям частоты в первую очередь относятся смесители, также разнообразные умножители и делители частот, некоторые виды автодинных преобразователей. Наибольшее распространение получили смесители и умножители частот, которые и рассматриваются далее.

Смесители - это устройства преобразования частоты, которые, имея на входе два сигнала, формируют на выходе сигнал с частотой, строго зависящей (обычно равной сумме или разности) от частот входных сигналов.

Работа смесителя основана на взаимной модуляции двух колебаний на нелинейном (преобразующем) элементе. Если характеристика прямой передачи нелинейного элемента квадратична (описывается уравнением $I = bU^2$), то при подаче на нелинейный элемент двух колебаний с частотами ω_1, ω_2 и амплитудами U_1, U_2 ток через него будет равен:

$$b(U_1 \sin(\omega_1 t) + U_2 \sin(\omega_2 t))^2 = \frac{b}{a}(U_1^2 + U_2^2) - \frac{bU_1^2}{2}\cos(2\omega_1 t) - \frac{bU_2^2}{2}\cos(2\omega_2 t) + bU_1 U_2 \cos((\omega_1 - \omega_2)t) - bU_1 U_2 \cos((\omega_1 + \omega_2)t)$$

Т.е. в токе нелинейного элемента будут присутствовать колебания т.н. *комбинационных частот*: $\omega_1 - \omega_2$ и $\omega_1 + \omega_2$. Одно из колебаний комбинационной частоты является полезным и может быть выделено на селективной нагрузке смесителя. Все остальные присутствующие в выходном сигнале составляющие являются мешающими.

В качестве нелинейного элемента смесителя могут выступать: полупроводниковые диоды, полевые и биполярные транзисторы в некоторых схемах включения, комбинированные схемы.

Смесители на полупроводниковых диодах характеризуются невысоким уровнем шумов, высокой надежностью, невысоким входным сопротивлением для напряжения гетеродина, низким коэффициентом передачи напряжения (0,3...0,5) и мощности (0,1...0,3), могут работать на более

высоких частотах, чем смесители на транзисторах. В диодных смесителях желательно использовать высокочастотные кремниевые диоды, обладающие большим отношением обратного и прямого сопротивлений и малой емкостью перехода (например, КД503), а еще лучше диоды с барьером Шоттки, характеризующиеся малым уровнем шумов (например, типа КД410), могут также применяться и обращенные диоды. Для смесителей, в которых должны использоваться несколько диодов с максимально близкими параметрами, выпускаются специально подобранные пары и четверки диодов, а также диодные сборки.

Простейшая схема смесителя приведена на рисунке 1:

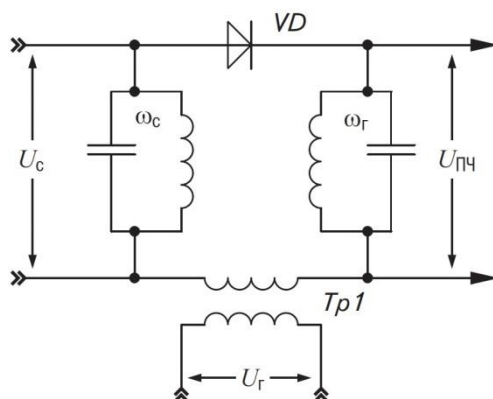


Рисунок 1 - Простейшая схема смесителя на диодах

Диодные смесители выполняют обычно по балансной (рисунок 2) или кольцевой балансной (двойной балансной) схеме (рисунок 3). Обе они позволяют ослабить влияние шумов гетеродина и подавить колебания гетеродина на выходе (на 30...40 дБ и более). Степень подавления зависит от симметрии обмоток трансформаторов, равенства сопротивлений плеч и паразитных емкостей по отношению к точкам симметрии и идентичности диодов.

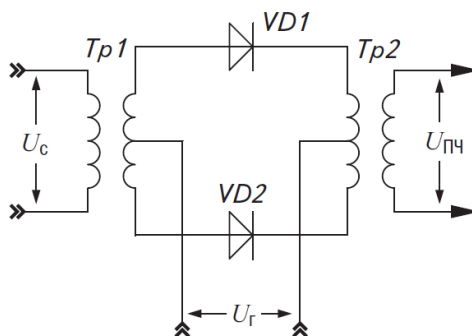


Рисунок 2 - Схема балансного смесителя с синфазной подачей напряжения гетеродина

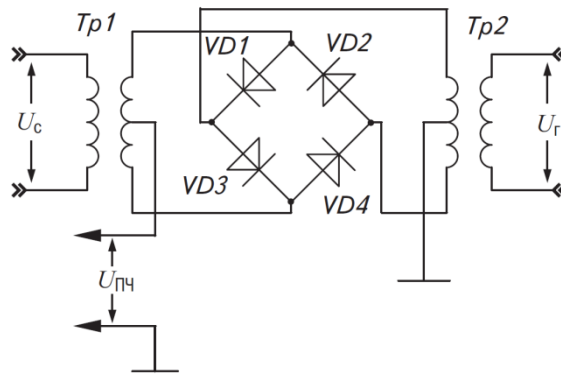


Рисунок 3 - Схема кольцевого балансного смесителя.

Балансный смеситель содержит два диода, которые включены так, что их токи протекают в первичной обмотке выходного трансформатора во встречных направлениях. При этом синфазные составляющие магнитного потока взаимно компенсируются, а противофазные — складываются. Напряжение гетеродина подается на диоды синфазно, а напряжение сигнала — противофазно. Т.е., к первому смесительному диоду прикладывается сумма напряжений сигнала и гетеродина $U_{\partial 1}(t) = U_{\partial}(t) + U_c(t)$, а ко второму — их разность $U_{\partial 2}(t) = U_{\partial}(t) - U_c(t)$.

Результирующий ток в первичной обмотке выходного трансформатора:

$$I_{\Sigma} = I_{\partial 1} - I_{\partial 2} \approx 2aU_c \sin(\omega_c t) + 2bU_c U_r \cos((\omega_r - \omega_c)t) - 2bU_c U_r \cos((\omega_r + \omega_c)t) + \dots$$

Из представленной формулы видно, что составляющие токов с частотой гетеродина взаимно компенсируются и шумы гетеродина не попадают на выход смесителя. Проведя аналогичные вычисления для токов во входном трансформаторе можно увидеть, что балансный смеситель позволяет значительно снизить и мощность гетеродина, просачивающуюся в предшествующий ему каскад (например, в антенну приемника).

Двойной (или кольцевой) балансный смеситель (рисунок 3) обладает дополнительным преимуществом — высокой избирательностью по каналу прямого прохождения. В этом легко убедиться, найдя результирующий ток первичной обмотки выходного трансформатора, аналогично тому, как это делалось для обычного балансного смесителя:

$$I_{\Sigma} \approx 4bU_c U_r \cos((\omega_r - \omega_c)t) + \dots$$

Здесь, в отличие от балансного смесителя, отсутствует составляющая с частотой сигнала. Таким образом, благодаря симметрии используемых в схеме трансформаторов и диодов обеспечивается внутренняя взаимная развязка входов сигнала, гетеродина и выхода смесителя.

Кроме схемы построения, смесители принято классифицировать по уровню мощности сигнала гетеродина, подводимого к смесителю. Принята следующая классификация:

Таблица 1

Качественный уровень смесителя	$P_{г}$
Очень низкий	$\leq 1\text{мВт}$
Низкий	5мВт
Средний	20мВт
Высокий	50мВт
Очень высокий	$\geq 100\text{мВт}$

С увеличением мощности гетеродина несколько изменяется режим работы диодов смесителя. Для смесителей очень низкого и низкого уровня (часто называются «смесителями стандартного уровня мощности») характерен т.н. квадратичный режим, а для смесителей среднего, высокого и очень высокого уровня - переключательный режим. Работа в квадратичном режиме характеризуется меньшим уровнем побочных продуктов преобразования на выходе и сравнительно малым коэффициентом передачи смесителя, работа в переключательном режиме — более низким уровнем шумов и более широким спектром побочных продуктов.

Квадратичный режим применяется в смесителях бытовых радиоприемников, простейших измерительных приборов и т.п. Оптимальное напряжение гетеродина для работы в квадратичном режиме равно 0,1...0,3 В (для кольцевого смесителя без входного трансформатора несколько больше). В этом режиме линейное преобразование сохраняется до амплитуд сигнала, равных 0,1 амплитуды напряжения гетеродина.

В высококачественной аппаратуре и широкополосных трактах применяются только смесители среднего, высокого и очень высокого уровней. Эти смесители имеют схемы аналогичные уже рассмотренным. Вместо резонансных контуров на входах и выходах в них обычно применяются широкополосные трансформаторы на ферритовых кольцах. Для оптимизации параметров смесителя и получения максимального коэффициента передачи

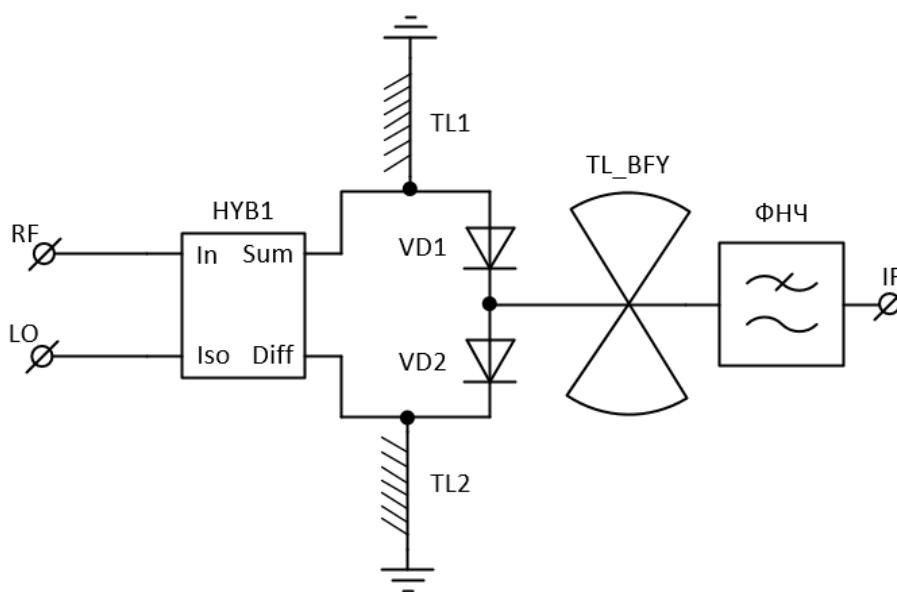
предпринимаются специальные меры по согласованию входов смесителя с выходами каскада предварительного усиления и гетеродина, а также на выходе смесителя. Практически стандартным стало использование в таких смесителях диодов с барьером Шоттки, которые обеспечивают увеличенный динамический диапазон смесителя и имеют низкий уровень собственных шумов.

Методика выполнения работы

Пусть решено проектировать смеситель частот вниз по балансной схеме на полукольце диодов BAT15_02LRH от Infineon [5]. Входная частота RF будет 1,8 ГГц, выходная частота $IF = 100$ МГц, частота опорного генератора $LO = RF - IF = 1,7$ ГГц.

Для выбранного диода производителем предоставляется модель в формате SPICE [5].

В общем виде проектируемая схема смесителя вниз выглядит как показано на рисунке ниже.



Опишем назначение каждой части:

- со входов RF и LO подаются входной и опорный сигналы соответственно;

- HYB1 служит для сложения входного RF и опорного LO синфазно на одном выходе и противофазно на другом. Конструктивно он может быть выполнен в виде кольцевого направленного ответвителя (Rat-Race Coupler) или построен в дискретном варианте. Должен быть настроен на работу на высоких частотах (LO и RF);

- микрополоски TL1 и TL2 используются для закорачивания низкочастотного IF на землю, при этом эти полоски не должны влиять на проход высоких частот RF и LO. Выполнены они в виде четвертьволновых трансформаторов для ВЧ (LO и RF), преобразующих КЗ к ХХ;

- Собственно полукольцо диодов, состоящее из двух последовательно включенных диодов VD1 и VD2;
- Широкополосный шлейф TL_BFY типа «бабочка» (Butterfly Radial Stub) запирает ВЧ от диодов к выходу IF;
- ФНЧ собирается на сосредоточенных элементах и служит для дополнительного запираания ВЧ.

Данная схема не самая полная, могут присутствовать дополнительные согласующие, цепи подачи дополнительного постоянного смещения на диоды, сложение RF и LO можно выполнить с помощью трансформаторов. В текущей работе данные элементы не используются.

Создание и первоначальная настройка проекта

Lab1

При создании проекта рекомендовано использовать стандартную технологию, что и в остальных проектах цикла, в том числе:

- В качестве библиотеки слоев необходимо дополнительно к библиотеке назначения слоев схемы «ads_schematic_layer» выбрать «ads_standard_layers» (назначение топологических слоев);
- единицы длин проекта – мм, с разрешением 10000 точек/мм.

Импорт SPICE-модели диодов

Перед импортом SPICE-моделей стоит заглянуть в ее состав и немного изучить. SPICE-модель диода BAT15-02LHR [5] поставляется в виде двух файлов:

D315_v7 – описывает кристалл (чип) диода;

TSLP-2 – модель корпуса, в которой описываются паразитные емкостные и индуктивные свойства выводов и то, как в корпус вставлен кристалл.

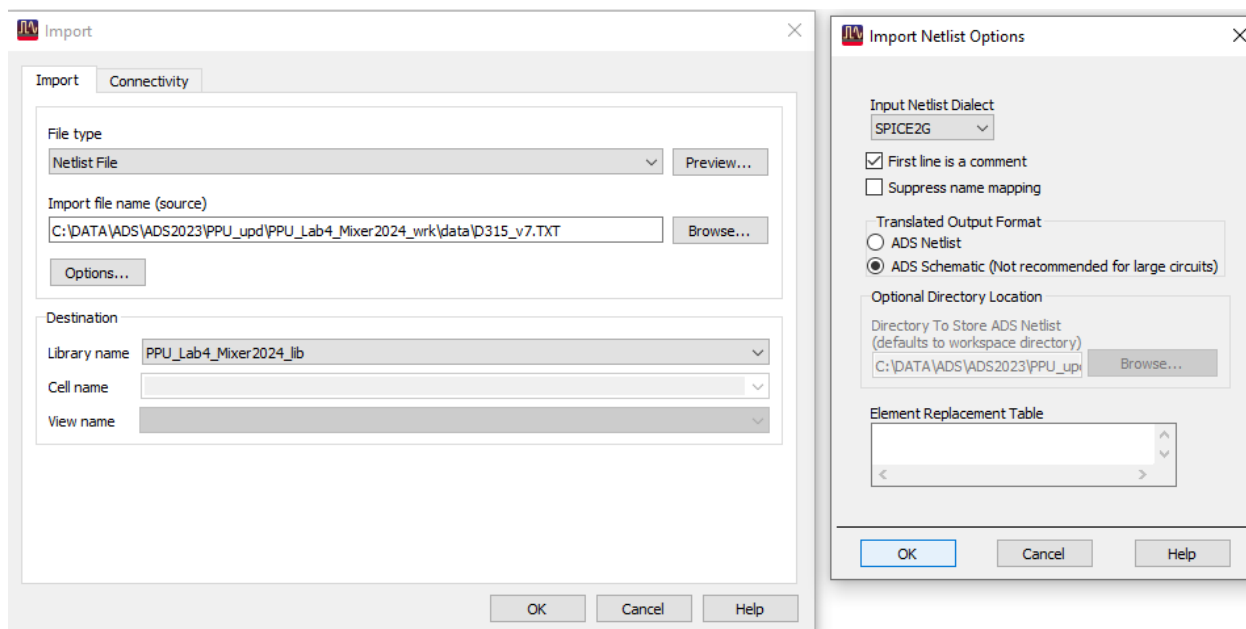
Файл D315_v7 написан на диалекте SPICE2G6, файл TSLP-2 на базовом диалекте SPICE.

Данные модели можно предварительно совместить в одном файле, используя синтаксис SPICE. А можно по отдельности импортировать как схемы в ADS и совместить их там. Воспользуемся вторым способом.

Сначала импортируем модель кристалла.

Запускаем окно мастера импорта по команде File – Import – Design из основного окна ADS или из окна редактора схемы. В выпадающем списке нужно выбрать тип Netlist File и указать импортируемый файл SPICE-модели. В поле Destination – Library нужно указать имя текущей библиотеки проекта.

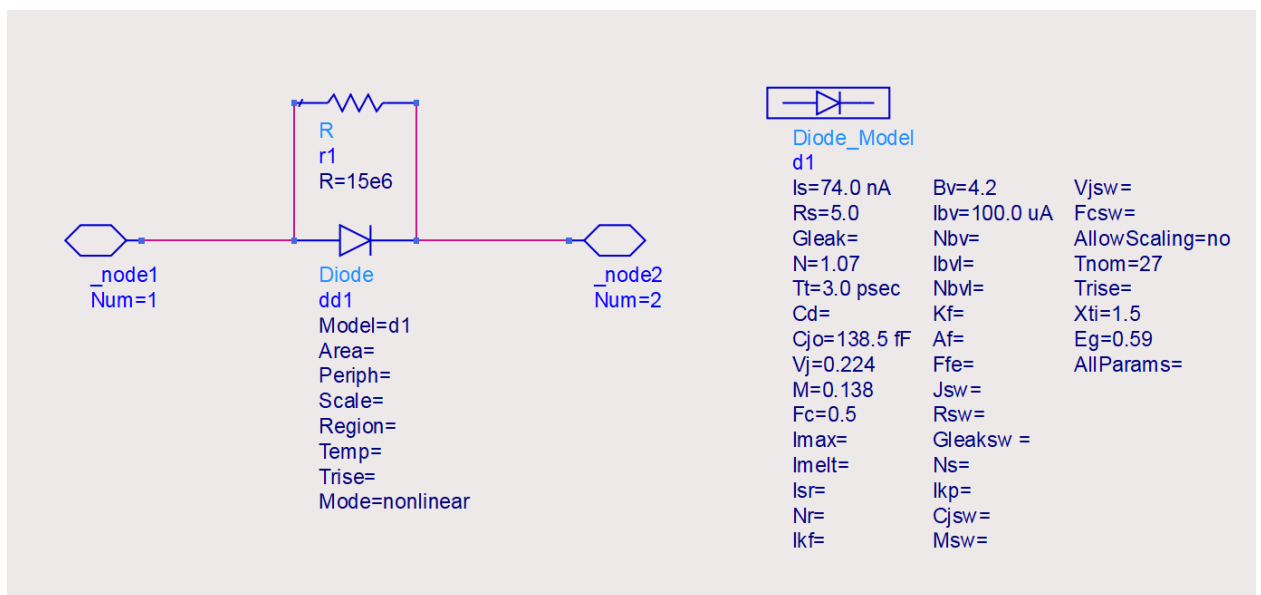
Также по кнопке Options в зависимости от диалекта описания SPICE-файла может понадобиться выбрать иные настройки. У приведенных в работе источников диалект PSPICE или SPICE2G. При импорте SPICE-моделей возможны два варианта – полный импорт (Translated Output Format = ADS Schematic) или импорт с ссылкой на внешний файл (Translated Output Format = ADS Netlist). Для небольших импортируемых файлов, таких как модели диодов и транзисторов лучше импортировать полностью (Translated Output Format = ADS Schematic).



После нажатия кнопки ОК окна Import в проекте появится ячейка с именем импортированного кристалла. Можно зайти в схематик и увидеть, как импортировалась схема.



Эта ячейка не очень удобна для понимания того, как что работает. Перекомпонуем ее немного. В соответствии с импортированной схемой, проследим чтобы пин 1 соответствовал аноду, 2 – катоду.

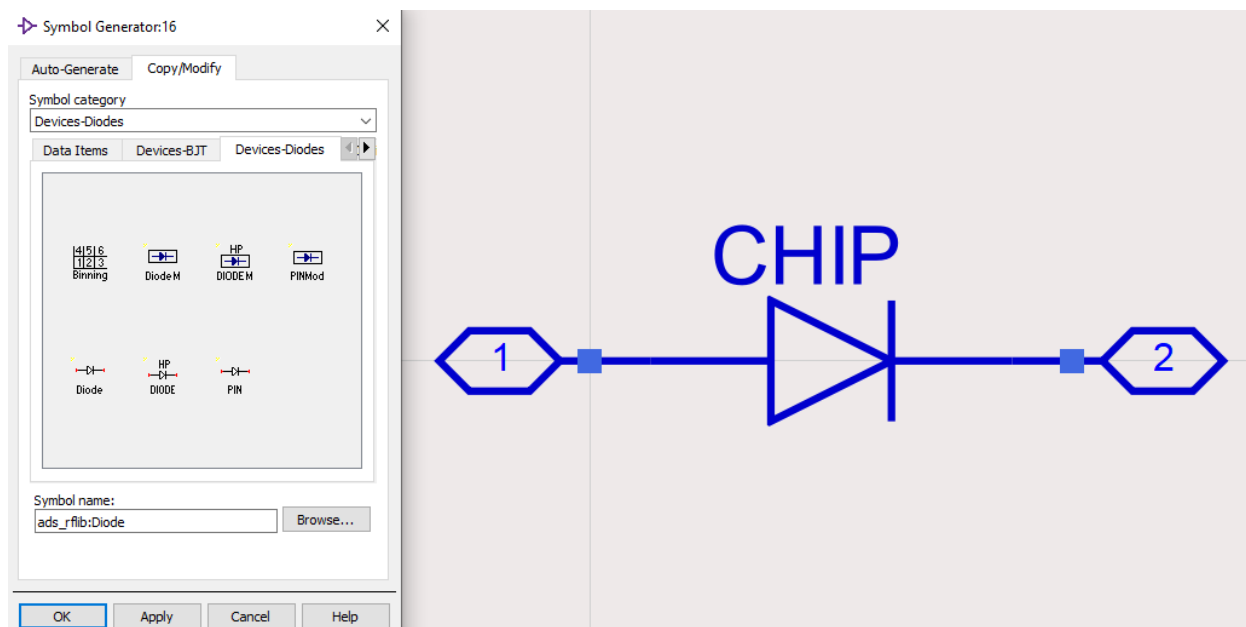


Символ импортированного устройства генерируется автоматически в виде прямоугольника с нумерованными выводами и довольно неудобен в

использовании. Перерисуем его в более удобную форму. Для этого два раза щелкнем по symbol ячейки, откроется окно редактирования символа.

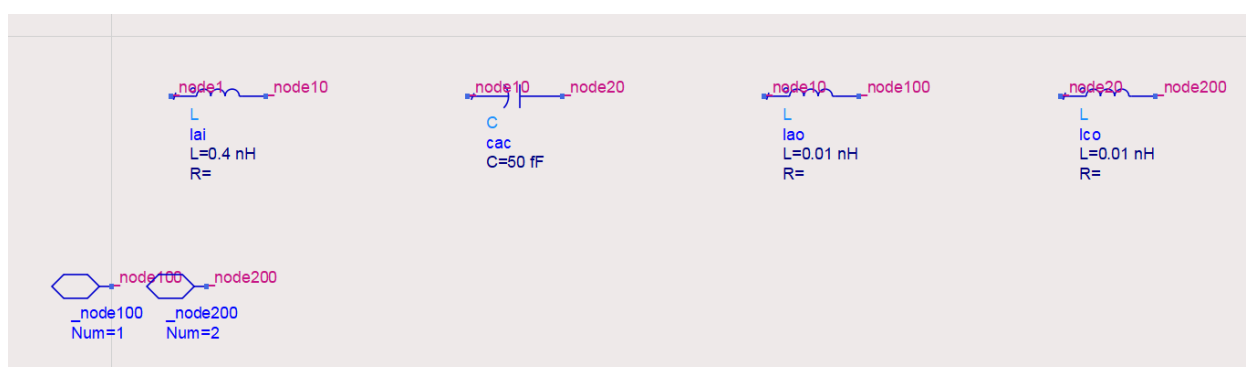


В палите выберем команду генерации/копии символа и в режиме Copy/Modify скопируем существующий символ диода `ads_rflib:Diode`. Допишем текст CHIP, чтобы отличать от модели полного диода в корпусе.



В полученном символе пин 1 соответствует аноду, 2 – катоду.

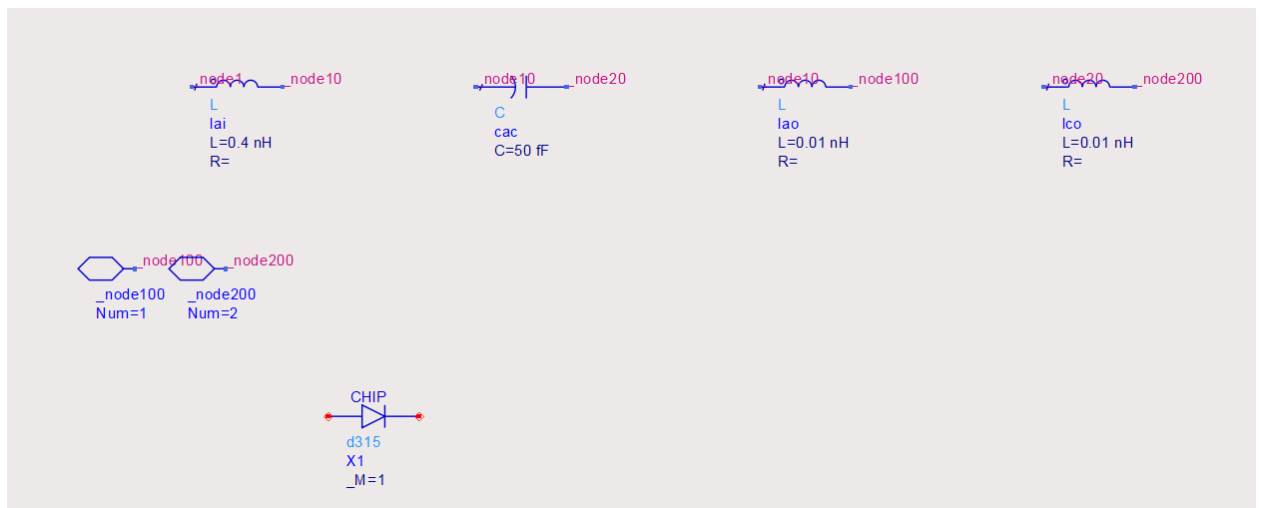
Теперь поработаем со второй частью – импортируем модель корпуса (файл TSLP-2). Он импортируется аналогично модели кристалла. Состав схемы после импорта следующий:



Использовать в чистом виде эту схему не будем, отсюда будем копировать элементы в полную модель диода.

Создадим ячейку для полной схемы диода под именем BAT15_02LHR.

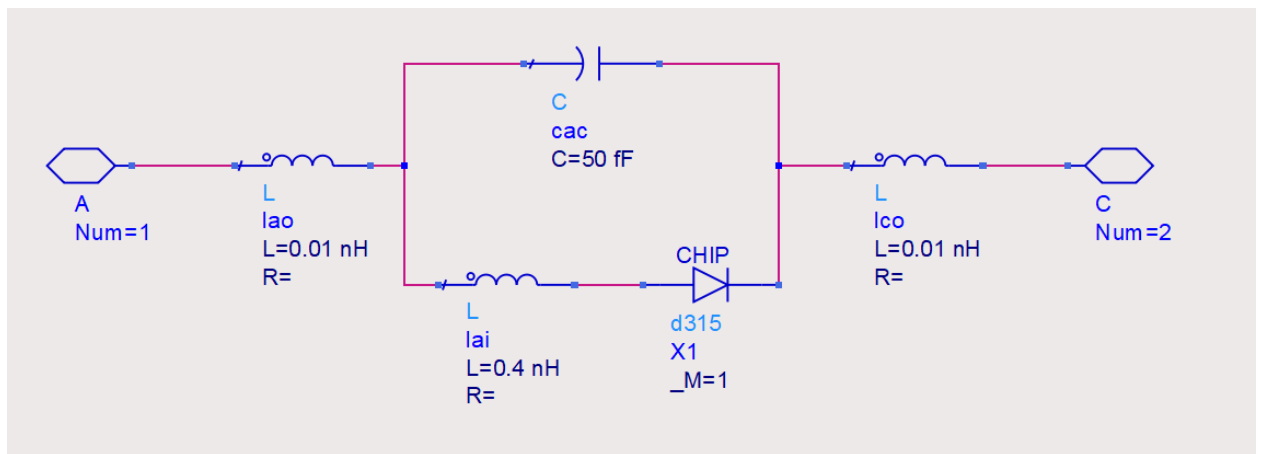
В нее вносим модель кристалла и копируем все элементы из схемы модели корпуса.



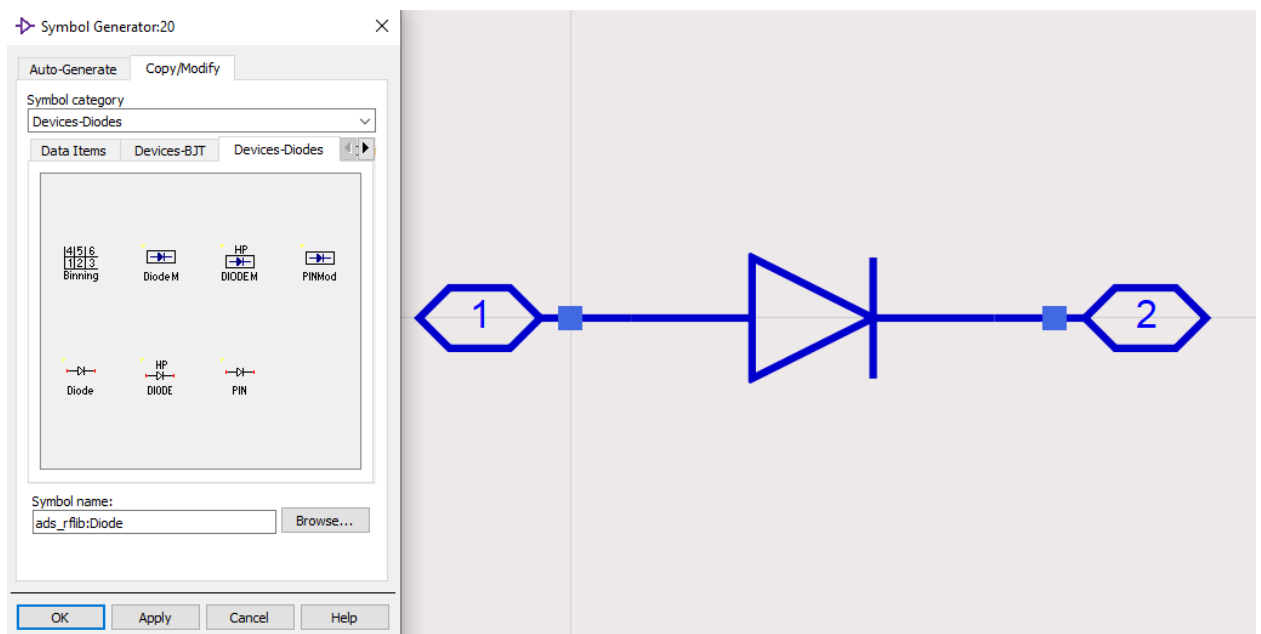
В файле модели корпуса приведено, как в схеме должны стоять модель кристалла и паразитные емкости и индуктивности корпуса.

```
* INFINEON Discrete & RF Semiconductors
* RF-PACKAGE EQUIVALENT CIRCUIT (SPICE SYNTAX)
* VALID UP TO 6 GHZ
* >>> Single Diodes in TSLP-2 <<<
* FILENAME: TSLP-2.TXT
* (C) 2001 Infineon Technologies AG
* Version 1.2 October 2001 A. Boehme
*****
*
*
* CAC
* (10) | | (20)
* +-----+ | | +-----+
* | | | |
* LAO | | LCO
* A---LLL---+ +---LLL---C
* (100) | | (200)
* | LAI
* +---LLL---A' CHIP C'-----+
* (1) (2)
*
*
* 1 = ANODE OF CHIP
* 2 = CATHODE OF CHIP
* 100 = ANODE OF COMPLETE DIODE IN PACKAGE
* 200 = CATHODE OF COMPLETE DIODE IN PACKAGE
*
*.SUBCKT TSLP-2 100 200
LAI 1 10 L=0.4nH
CAC 10 20 C=50fF
LAO 10 100 L=0.01nH
LCO 20 200 L=0.01nH
.ENDS TSLP-2
*****
* Add Spice model or discrete equivalent circuit for chip
* between terminals (1) and (2)
*****
```

В соответствии с описанием выше, соберем схему диода BAT15_02LHR.

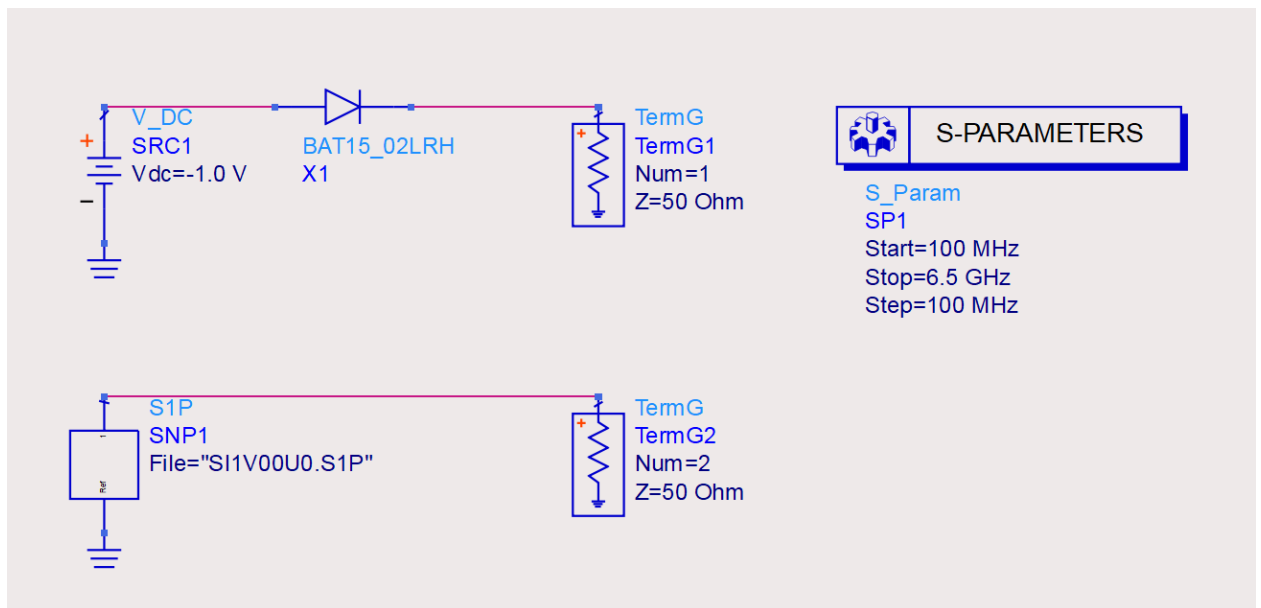


Окончательно, сформируем символ полной модели диода. Не забываем следить, чтобы в полученном символе пин 1 соответствовал аноду, 2 – катоду (как в схеме выше).

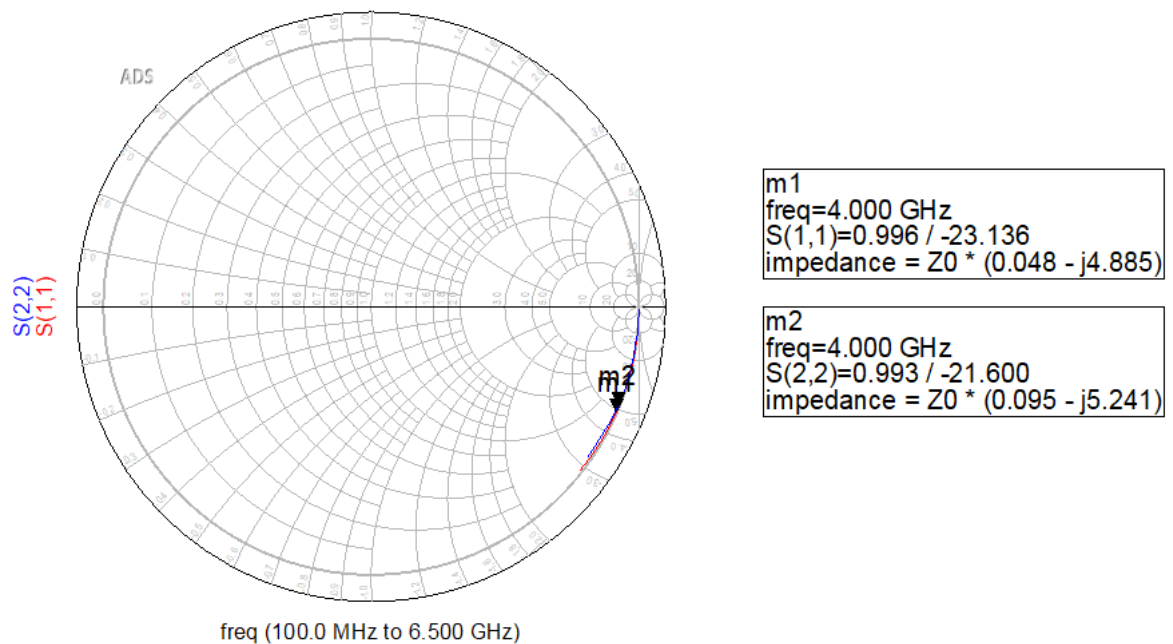


После импорта моделей хорошим тоном является провести верификацию импортированной модели. Производителем поставляется несколько файлов S-параметров, измеренных при различном смещении диода.

Файлы S-параметров имеют расширение S1P, т.е. измерены как шунтирующие на землю по коэффициенту отражения. Диапазон частот в файлах от 50 МГц до 6,5 ГГц с шагом 50 МГц. В заголовке файла указано, при каком смещении измерены данные файлы. Например, в файле SI1V00U0.S1P присутствует запись «VR = 1 V». Это означает, что S-параметры измерены при обратном напряжении 1 В. Соберем схему Mixer_DiodeVerif, в которой сравним поведение импортированной модели диода и нескольких файлов S-параметров.

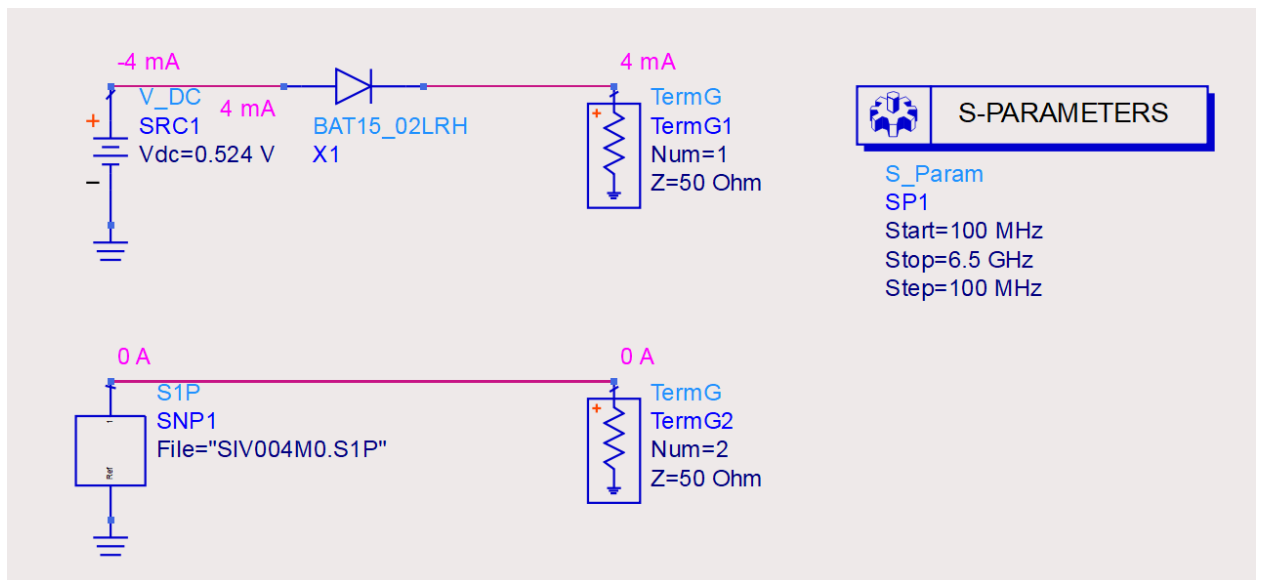


Выведем на одну диаграмму Смита для сравнения S11 (коэффициент отражения SPICE-модели диода) и S22 (коэффициент отражения в файле S-параметров при соответствующем смещении). Видно, что кривые близки.

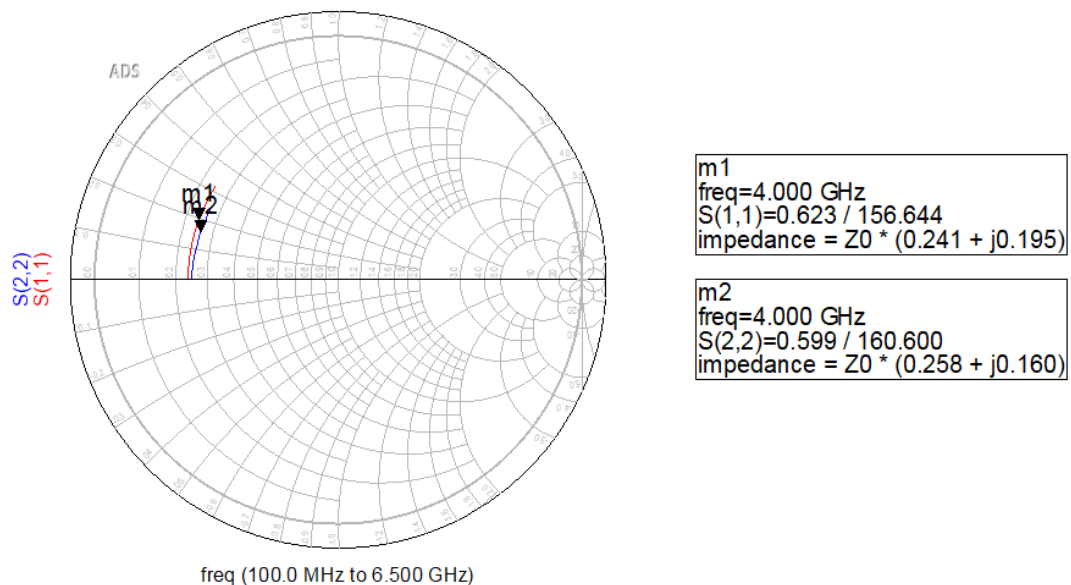


Выберем теперь какой-нибудь из файлов с положительным приложенным напряжением, например, «SIV004M0.S1P». В его заголовке присутствует запись «IF = 4 mA». Это означает, что S-параметры измерены при таком прямом напряжении, при котором достигается прямой ток 4 мА.

Lab1 С помощью аннотации постоянных токов, подберем такое положительное напряжение, при котором достигается прямой ток в 4 мА.



И сравним S-параметры.

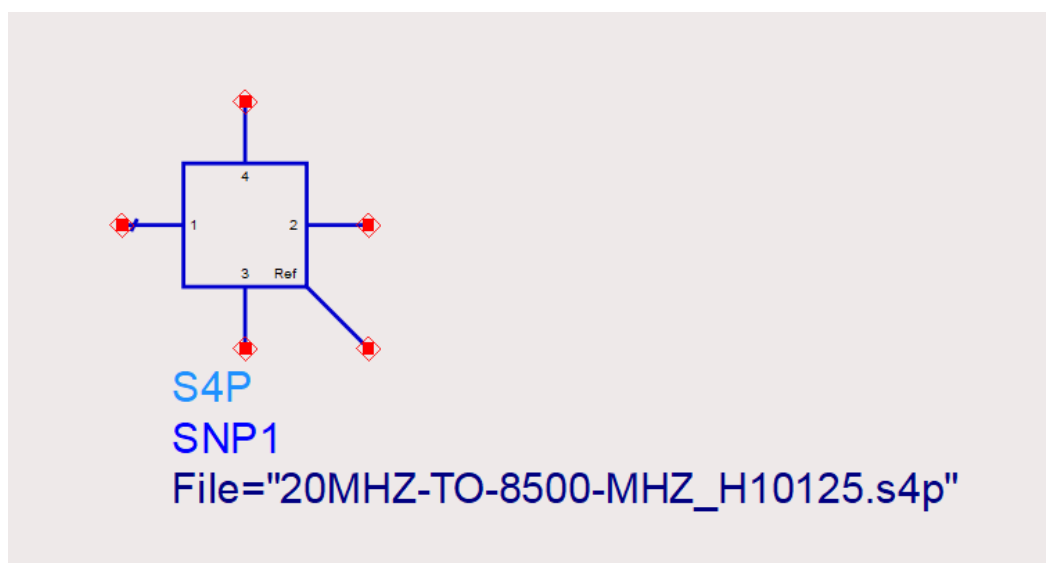


Характер кривых опять схож. Это говорит о том, что SPICE-модель диода BAT15_02LHR импортирована корректно и ей можно пользоваться.

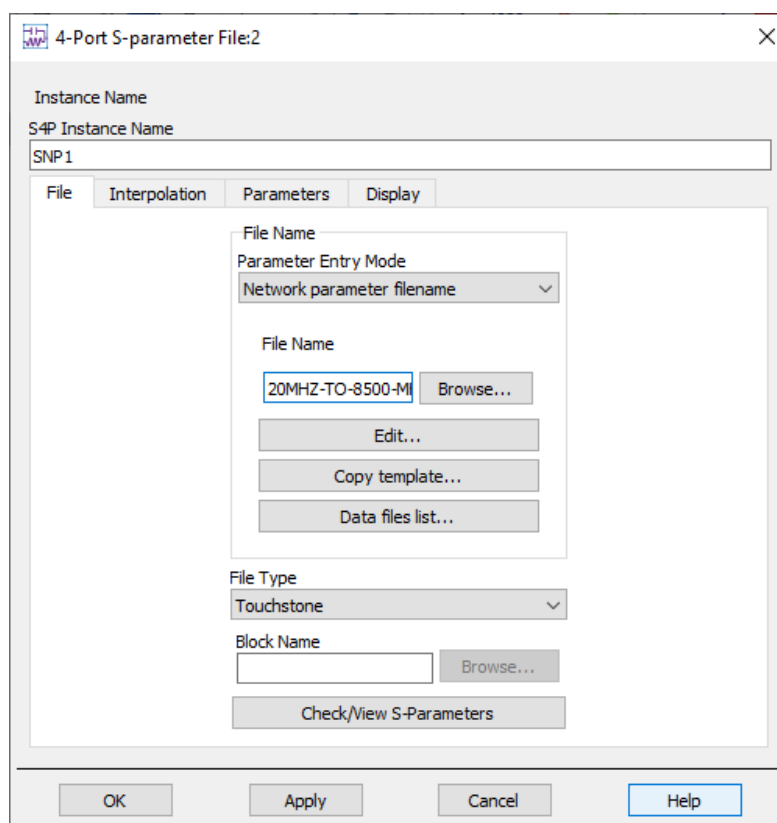
Импорт S-параметров гибридного НО

Для формирования суммарно-разностного сигнала можно использовать гибридный НО со сдвигом фазы 180° . Одна из возможных реализаций такого гибридного НО – это кольцевой направленный ответвитель (Rat-Race Coupler). Однако, в силу используемых в проекте достаточно низких частот, эффективнее использовать дискретный гибридный НО. Воспользуемся дискретным гибридным НО Н10125 от Werlatone [10]. Для данного гибридного НО производителем поставляется файл S-параметров в формате s4p.

Создаем ячейку с именем Werlatone_H10125, в которой разместим блок S4P. К данному блоку привяжем файл S-параметров (по кнопке Browse).



! Для переносимости проекта рекомендовано хранить все подгружаемые файлы в подпапке проекта data. В этом случае можно пользоваться относительными адресами относительно данной папки.



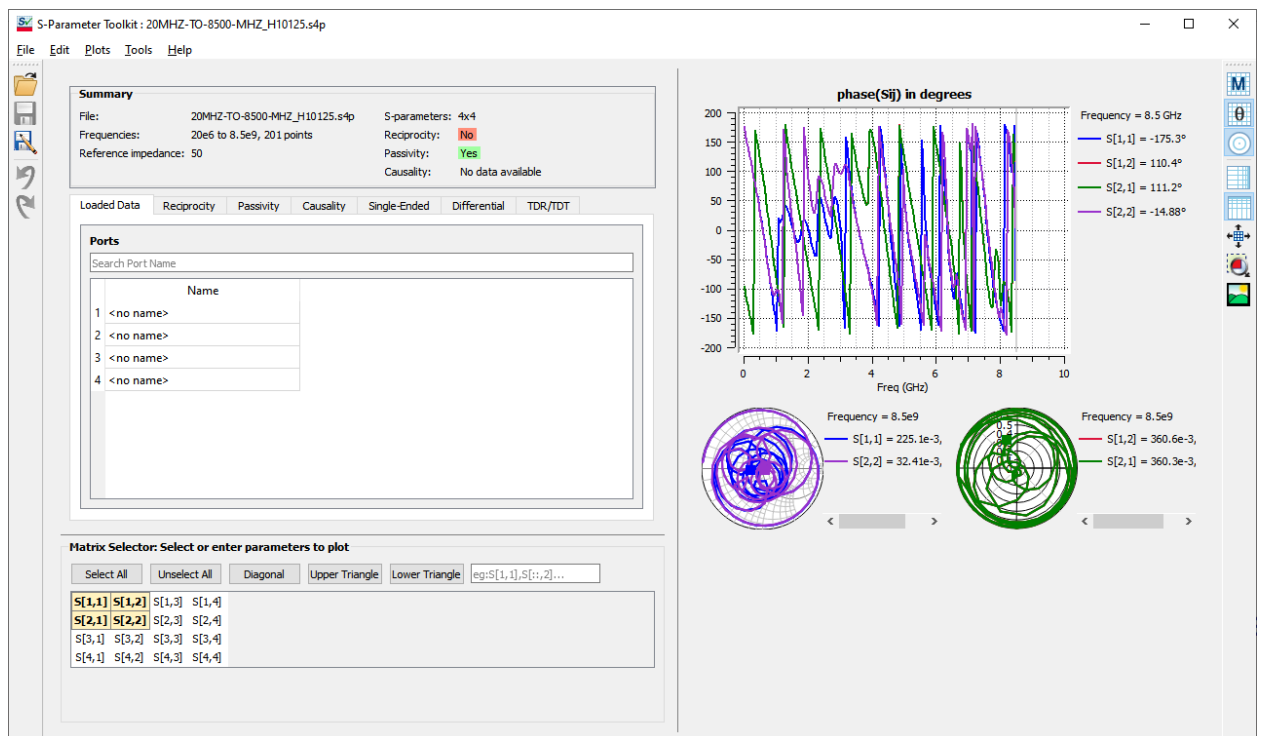
Далее нужно определить соответствие нумерации S-параметров выводам гибридного НО, т.е. определить, где основной вход, второй (изолированный) вход, суммарный выход и разностный выход. В документации на компонент указано, что вывод J1 – это разностный выход, J4


– суммарный, а J2 и J3 – входы. Из данного описания не понятно, какой из J2 и J3 является основным входом, а какой изолированным. Кроме того, в поставляемых производителями ЭКБ файлах S-параметров нумерация в S-матрице часто не соответствует нумерации выводов в компоненте и ее всегда нужно проверять.

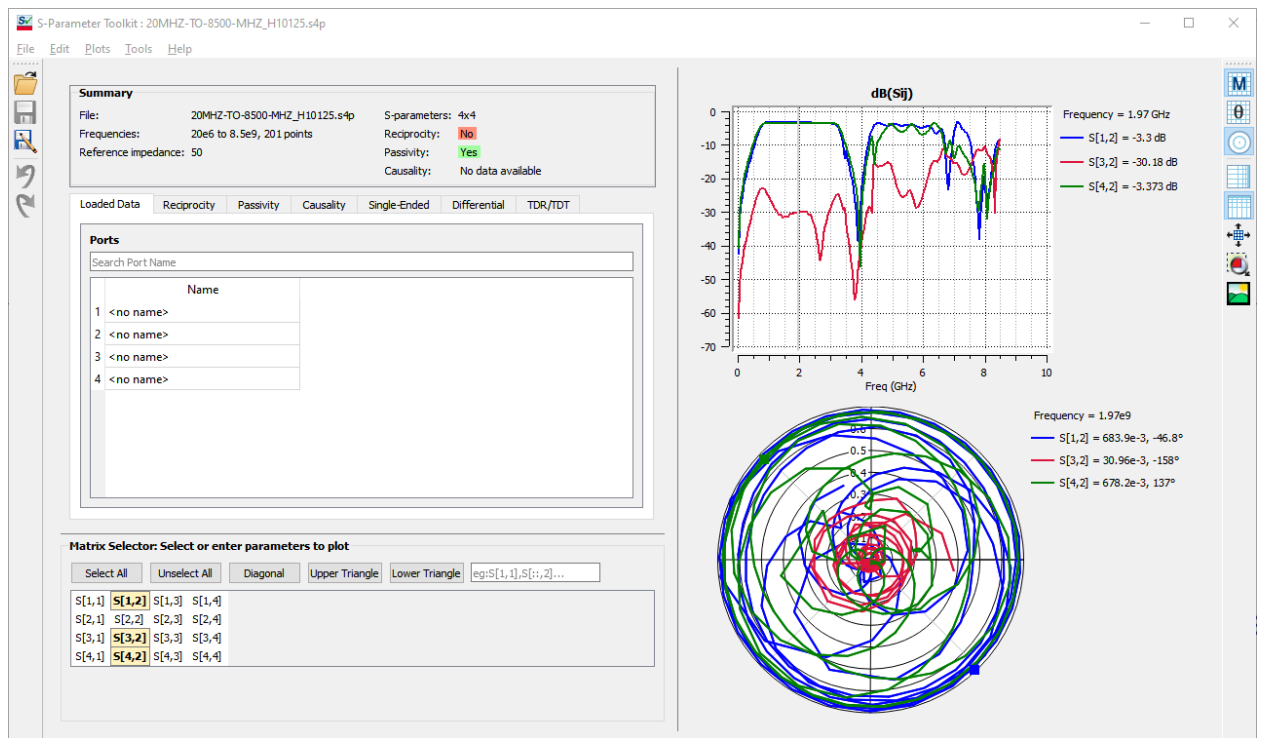
NOTES: UNLESS OTHERWISE SPECIFIED

1. SMT Unit
2. Surface Finish: Immersion Silver (RoHS Compliant)
3. J1 = Difference Port
4. J4 = Sum Port
5. J2 & J3 = Input ports

Поэтому воспользуемся возможностями S-Parameter Toolkit в ADS для определения нумерации выводов. Находясь в свойствах блока S4P по кнопке Check/View S-Parameters запускаем данную утилиту.

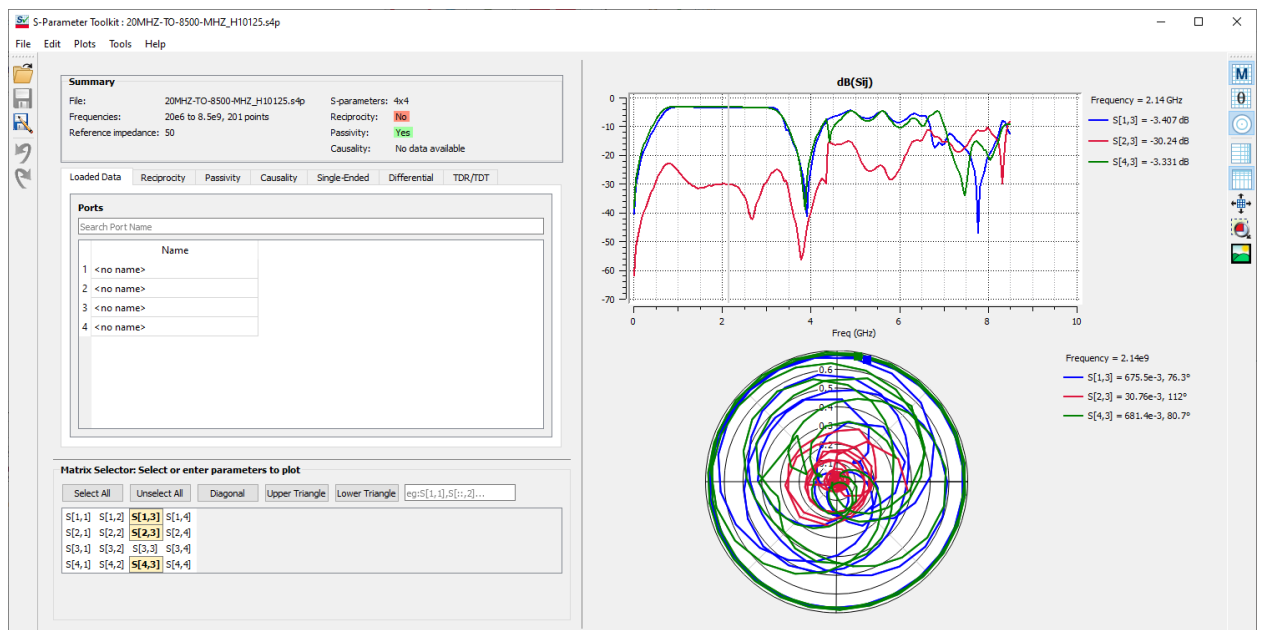


Посмотрим коэффициенты передачи из второго порта. Для этого в окне Matrix Selector выберем все составляющие в столбце 2 (кроме S22). Для графиков установим амплитудный вид .



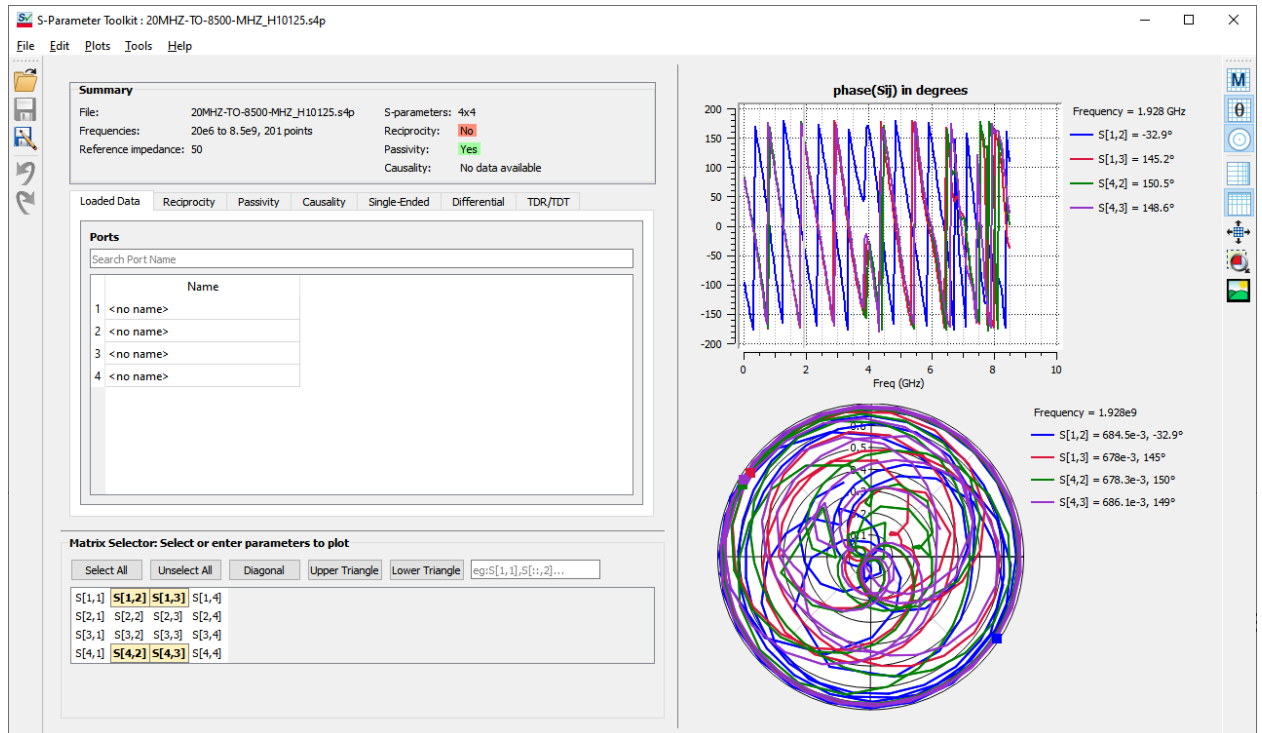
По графикам видно, что в диапазоне 1..3 ГГц S_{12} и S_{42} близки к -3 дБ , а $S_{32} \approx -30 \text{ дБ}$. Т.е. видно гибридное по амплитуде поведение НО. Также, мы теперь знаем, что порты 3 и 2 изолированы по отношению к друг другу, а 1 и 4 являются выходными по отношению к 2.

Аналогично можно посмотреть столбец 3 и убедиться, что для порта 3 являются выходными порты 1 и 4, а порт 2 – изолированным.

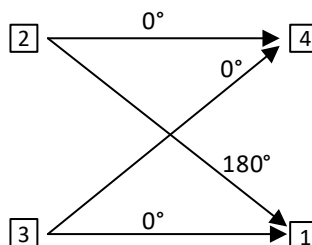


Теперь осталось определить, какой из портов 1 и 4 суммарный, а какой разностный, если за входной взять порт 2. Меняем режим отображения на фазовый θ и смотрим, с какой фазой приходят сигналы со входов 2 и 3 на

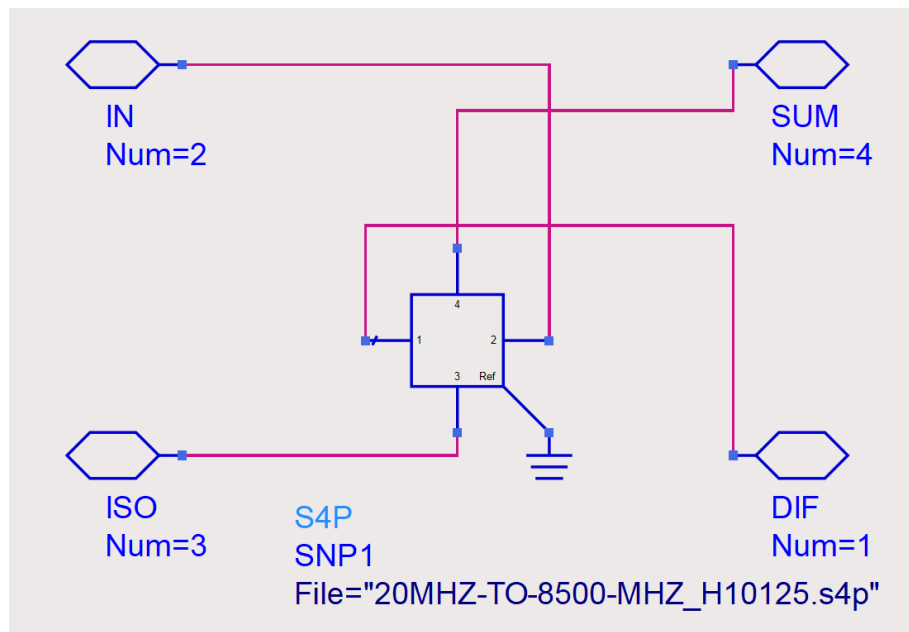
выход 1 (phase (S12) и phase(S13)) и с какой фазой приходят сигналы со входов 2 и 3 на выход 4 (phase (S42) и phase(S43)).



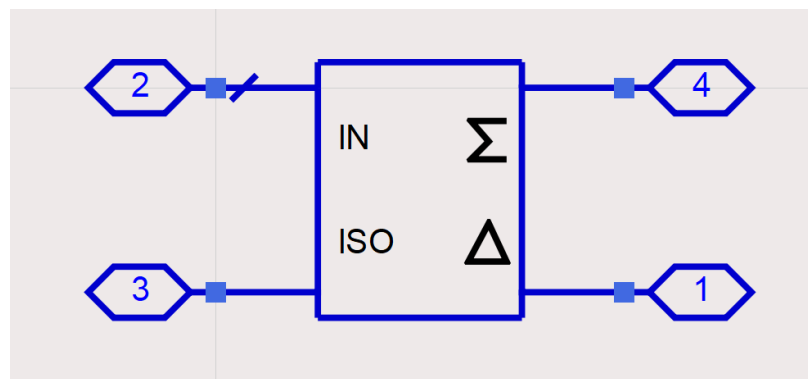
По графикам видно, что в рабочем диапазон 1..3 ГГц phase(S13), phase(S42) и phase(S43) практически одинаковы, а вот phase(S12) имеет с ними разницу $\sim 180^\circ$. Т.е. можно изобразить следующую диаграмму набега фаз:



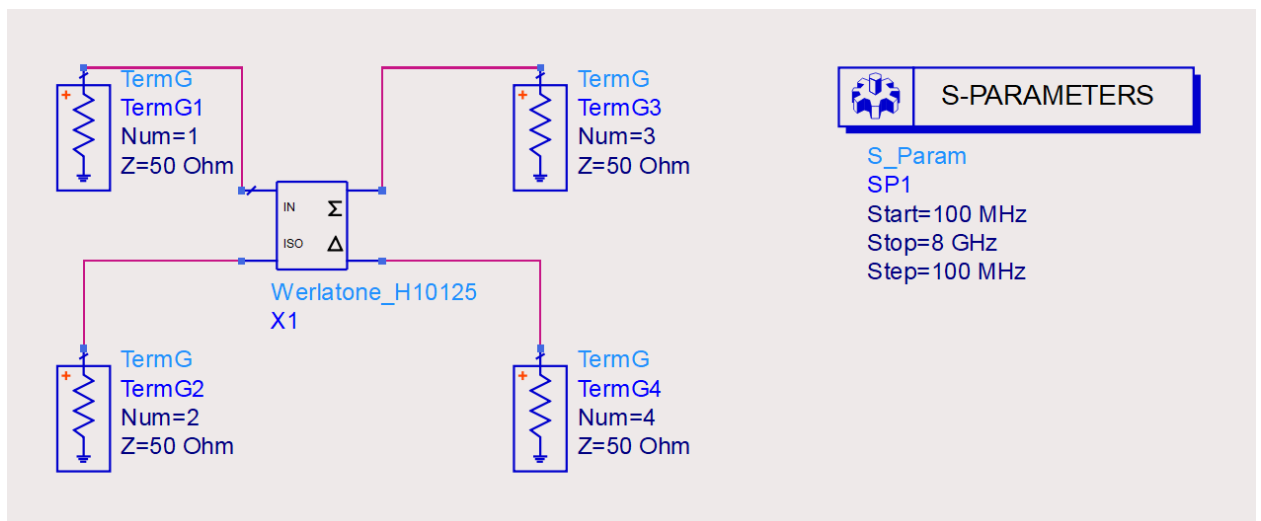
Из этой диаграммы следует, что если взять порт 2 за основной вход (IN), то порт 3 – изолированный вход (ISO), порт 4 – суммарный выход (SUM), порт 1 – разностный (DIFF). Используем данную нумерацию для обозначения пинов подсхемы НО.



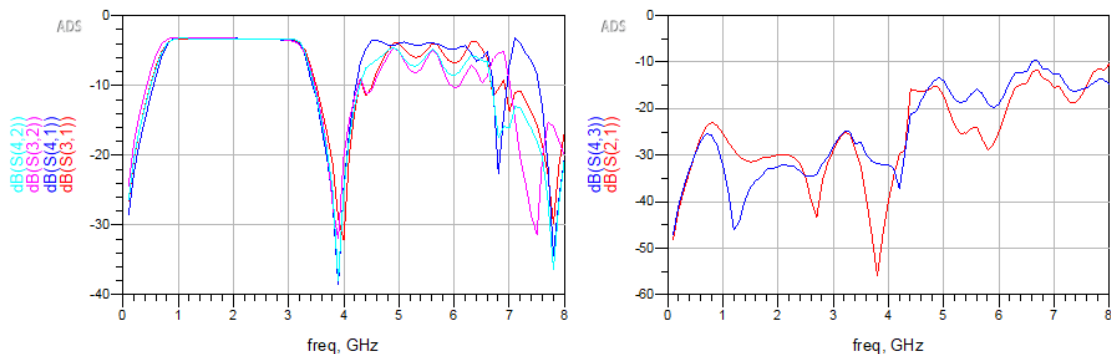
В таком же порядке разместим пины на символе ячейки НО. За основу в данном случае возьмём символ `ads_behavioral:Hybrid180` и переставим ВЫВОДЫ.



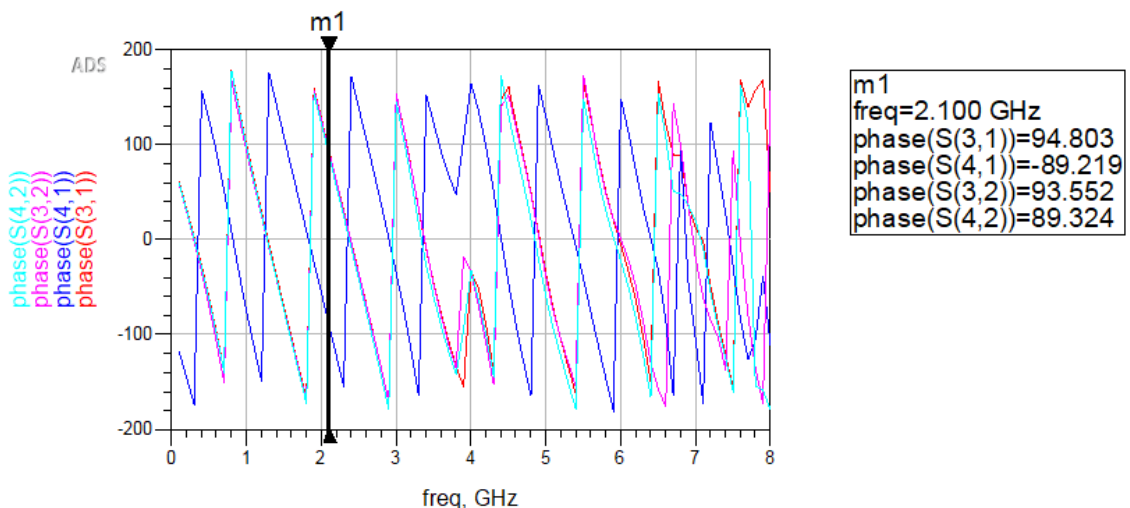
Окончательно во временной схеме `Mixer_Hybrid180Verif` проверим корректность выбора нумерации выводов.



Амплитудные соотношения (при нумерации как в схеме Mixer_Hybrid180Verif) S31, S41, S32 и S42 должны в рабочем диапазоне 1..3 ГГц быть порядка -3 дБ, а S21 и S43 глубже -25 дБ.



Фазовые соотношения в соответствии с диаграммой выше S31, S42 и S32 должны отличаться от S41 на 180° в рабочем диапазоне частот.



Результаты показывают, что импорт S-параметров прошел корректно и нумерация выводов выбрана правильно.

Проектирование короткозамкнутых шлейфов

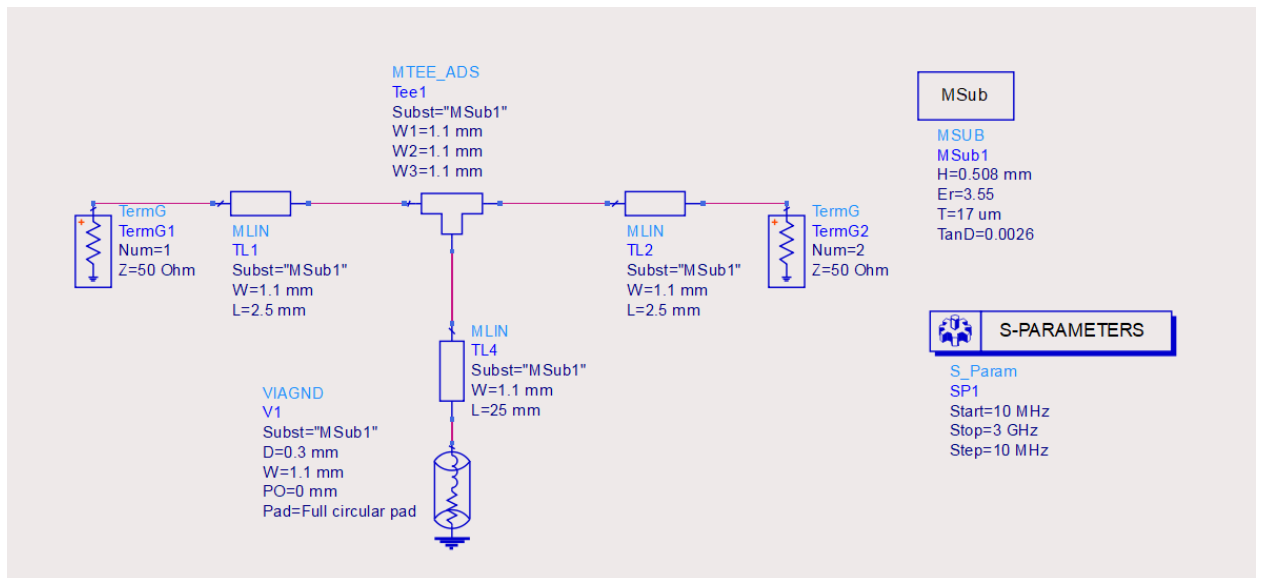
Шлейфы TL1 и TL2 из структурной схемы замыкают IF на землю, при этом для ВЧ они являются четвертьволновым отрезком.

Lab1 С помощью Tools - LineCalc - Start LineCalc (из окна редактора схем) запустим расчет микрополосковых линий. Установим параметры подложки (RO4003C толщиной 0,508 мм, с толщиной металлизации 17 мкм) и рассчитаем длину 90° на ВЧ (около RF и LO) с волновым сопротивлением в 50 Ом.

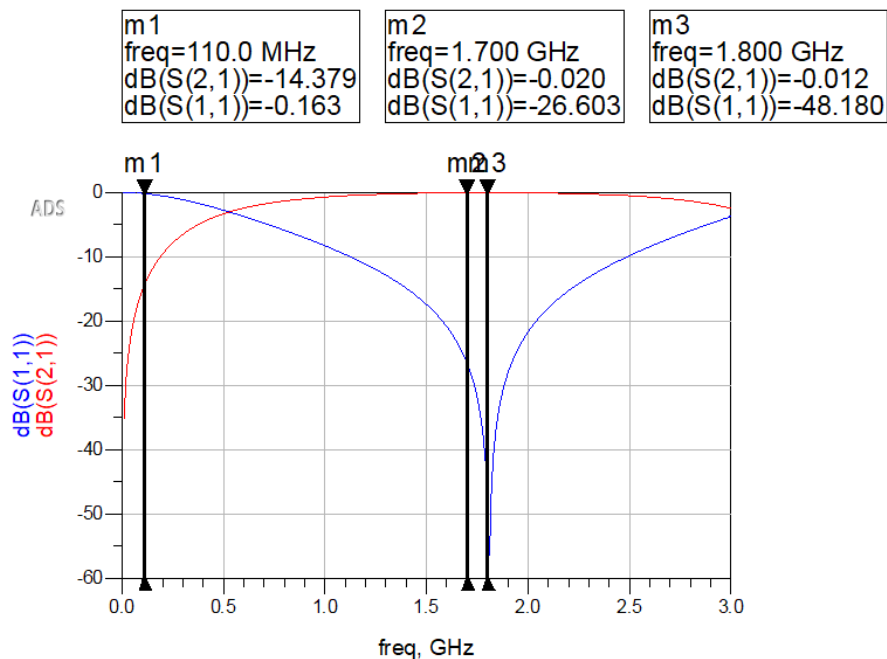
Получается, что размеры шлейфов TL1 и TL2 равны 1,1 мм x 25 мм.

С учетом того, что шлейф будет шунтирующим, то его надо подключить через Т-образный переход к основному проходу на 50 Ом.

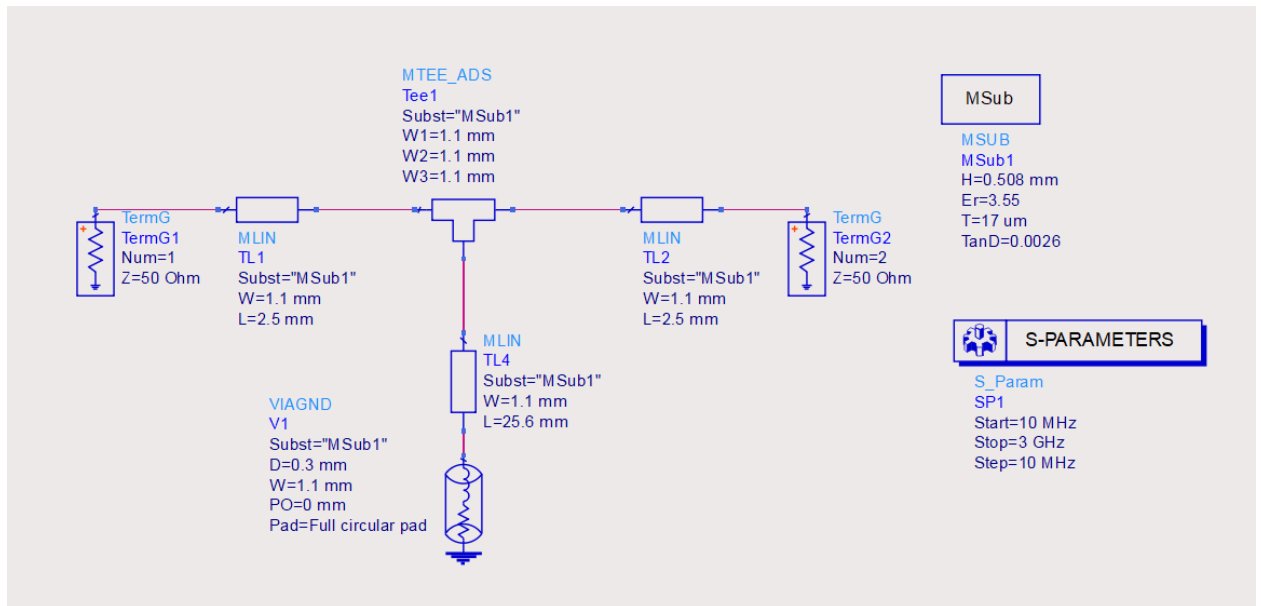
Соберем схему Mixer_Stub, в которой донстроим шлейф. Также сразу учтем земляное отверстие. Переходные отверстия с разумной ценой начинаются с размера 0,6 мм/0,3 мм (диаметр металлизации отверстия/диаметр отверстия). Но при этом, диаметр пада отверстия лучше, если равен ширине подводящей линии.



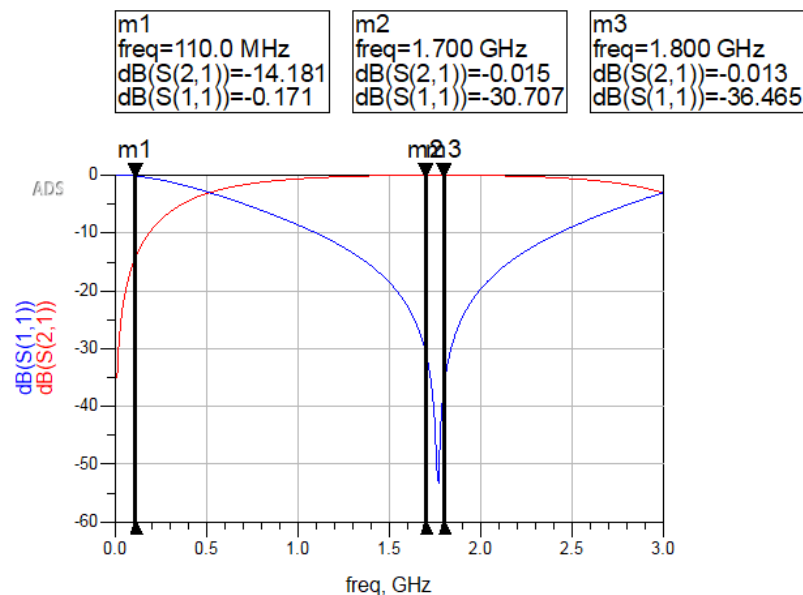
Промоделируем полученное.



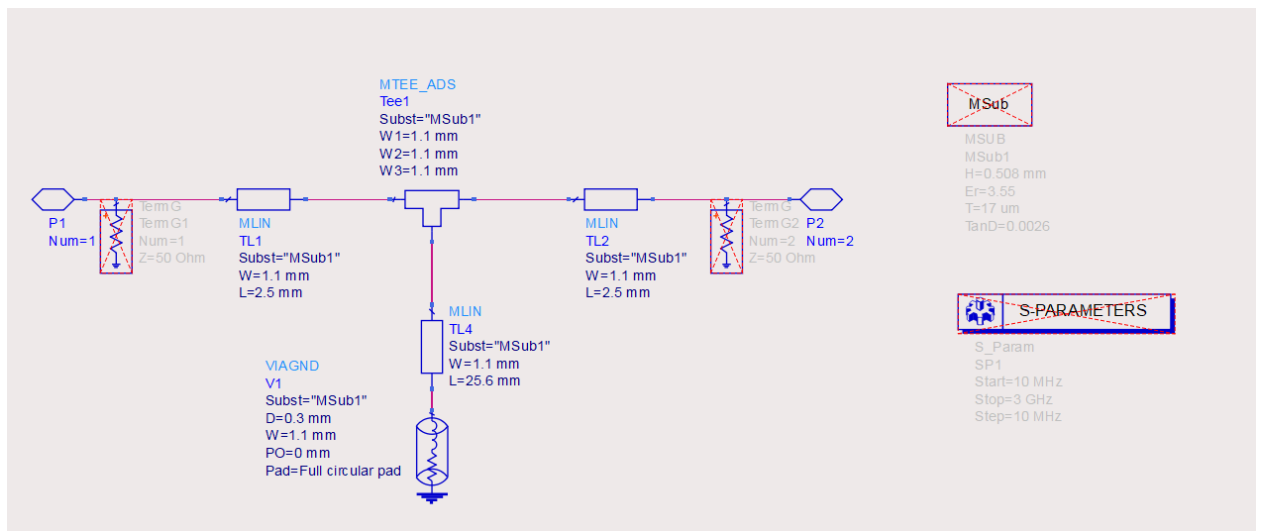
Нас интересует чтобы в области IF с учетом полосы сигнала (до 110 МГц) было сильное запираание по коэффициенту передачи, а на высоких частотах RF и LO (1,7..1,8 ГГц) наоборот, данный шлейф на них не влиял. Чуть подстроим его за счет длины шлейфа.



По результатам данный шлейф хорошо будет работать в своем месте.



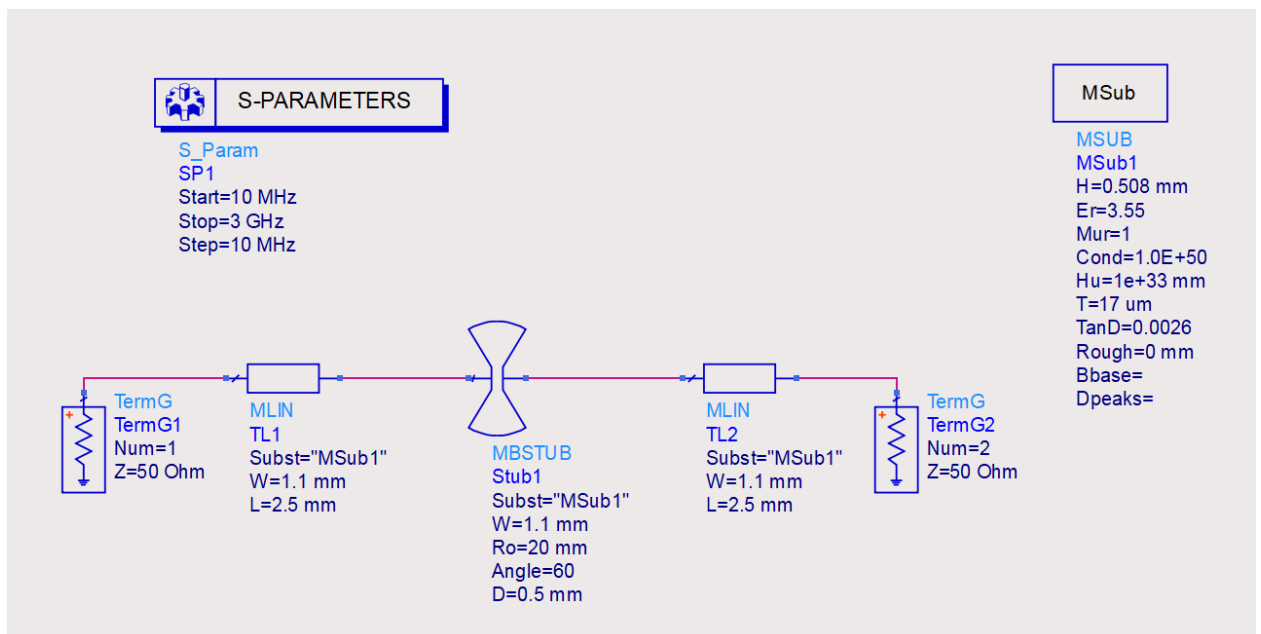
Lab1 Подготовим схему шлейфа для включения на общую схему.



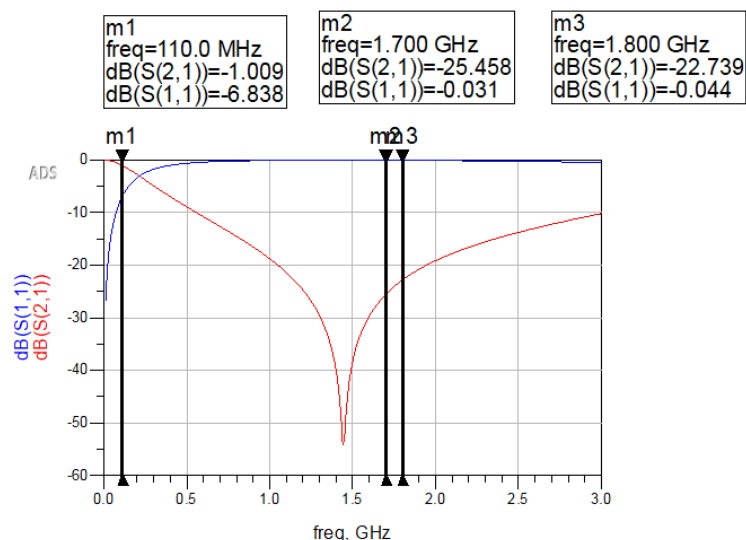
Проектирование широкополосного шлейфа типа Бабочка

В схеме Mixer_Butterfly спроектируем широкополосный шлейф типа Бабочка, который будет дополнительно запирает высокие частоты после диодов.

Бабочка описывается следующими параметрами: $W1$ – ширина подводящей линии (50 Ом с нашим случае), R_0 – радиус бабочки первоначально стоит брать порядка $0,7\lambda/4$, Angle – угол размаха и D – глубина центра сектора в пределах линии передачи.

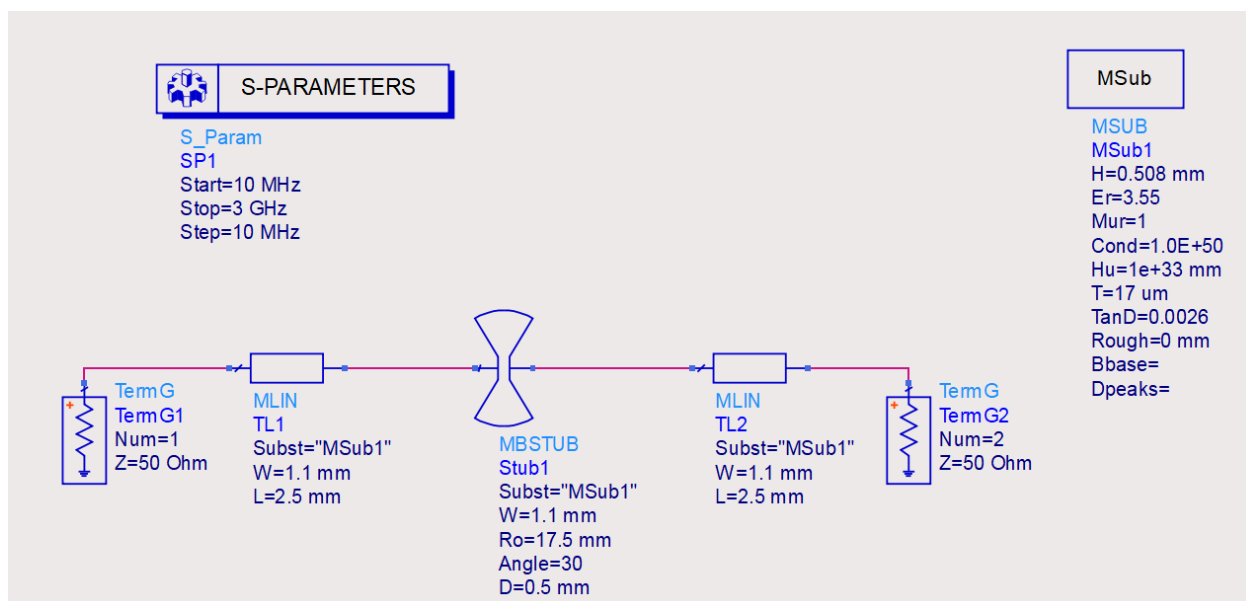


Промоделируем схему.

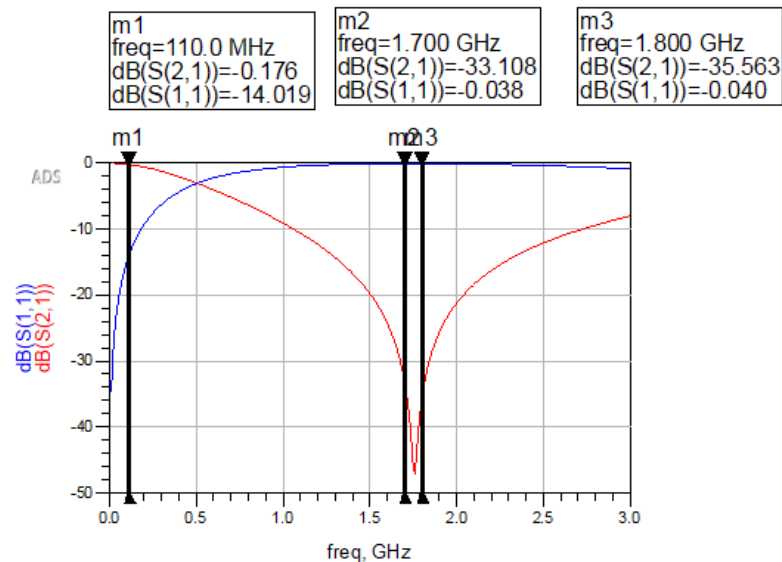


Данная схема должна хорошо пропускать частоты в области IF с учетом полосы сигнала (до 110 МГц) и запирает высокие частоты RF и LO (1,7..1,8 ГГц). При подборе размеров бабочки нужно следить, чтобы угол размаха не был слишком большим, иначе его концы будут накладываться на диоды. Контролировать это можно по генерации топологии.

После настройки размеров, схема должна выглядеть приблизительно следующим образом.

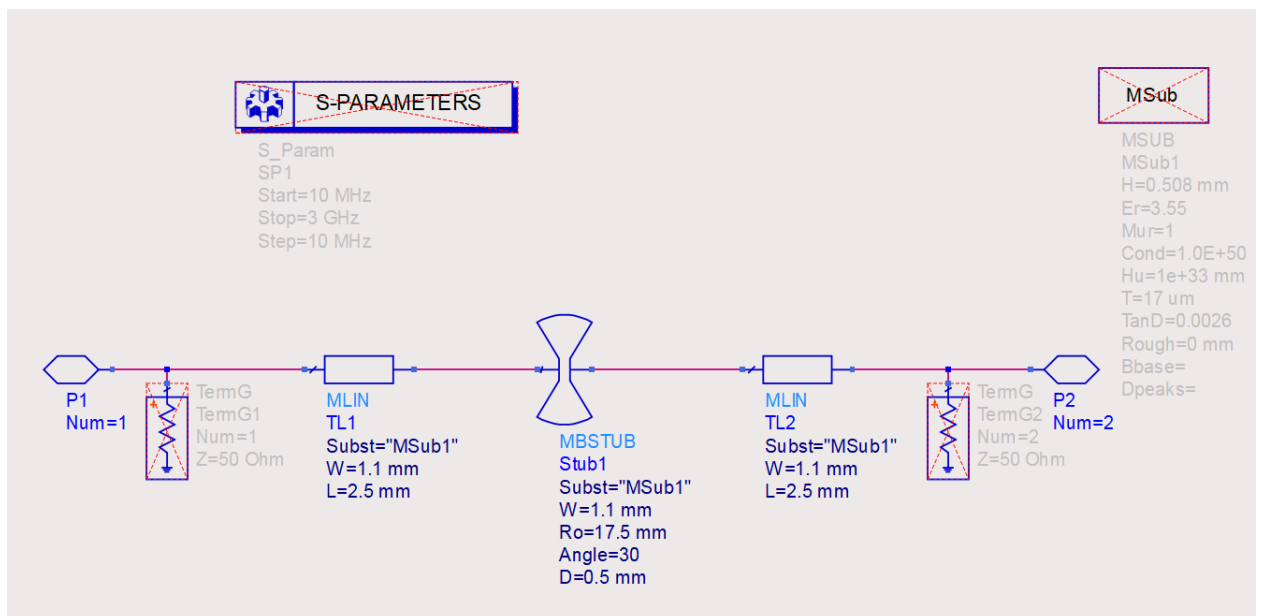


По результатам видно, что бабочка работает как надо.




Lab1

Осталось подготовить схему для включения ее в общую схему.



Проектирование ФНЧ

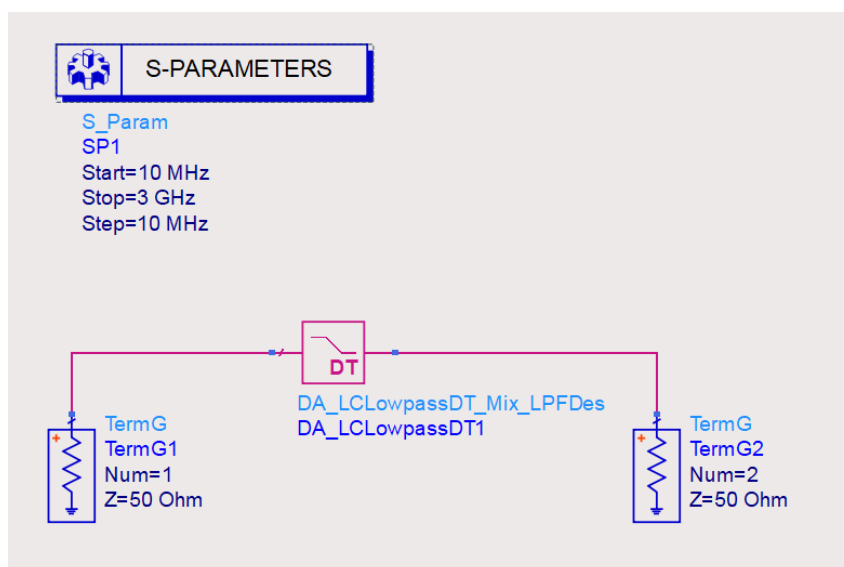
Спроектируем ФНЧ для подавления высоких частот после смесителя. Воспользуемся для этого умным компонентом LCLowpassDT (Doubly Terminated Lowpass Filter) .



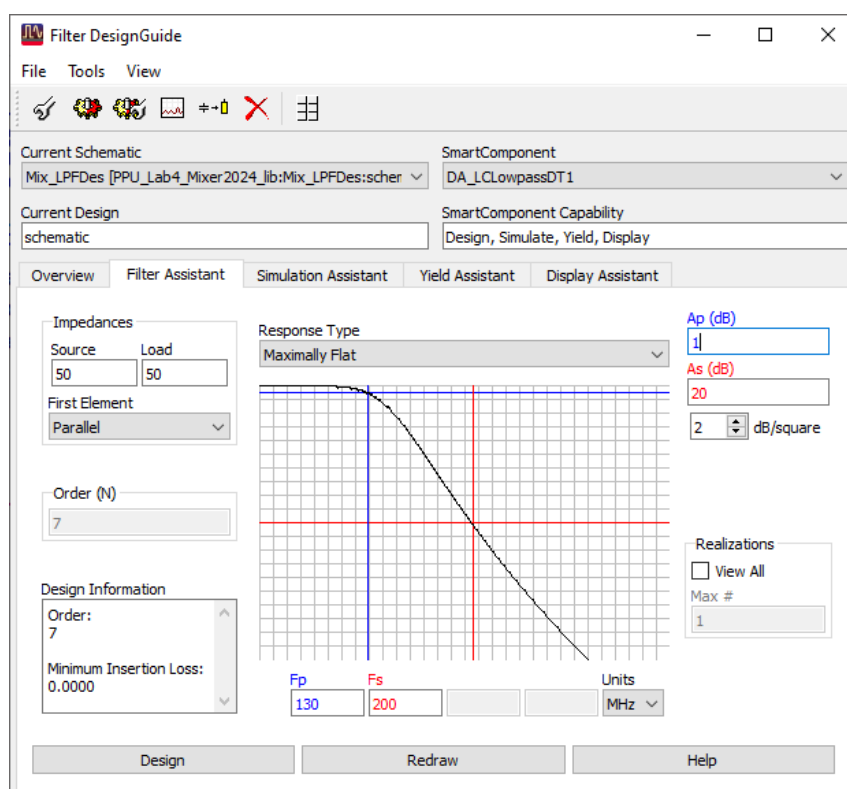
Умные компоненты, к которым относится и LCLowpassDT, являются по сути скриптами, которые создают подсхемы с которыми потом работают. По этой причине, умные компоненты не ищутся в поиске PartSearch и их надо ставить из своей палитры.

Умные компоненты создания фильтров на дискретных компонентах находятся в палитре Filter DG – All.

Подготовим временную схему Mixer_LPFDes.



Запускаем мастер синтеза дискретных фильтров по DesignGuide – Filter – Filter Control Window.



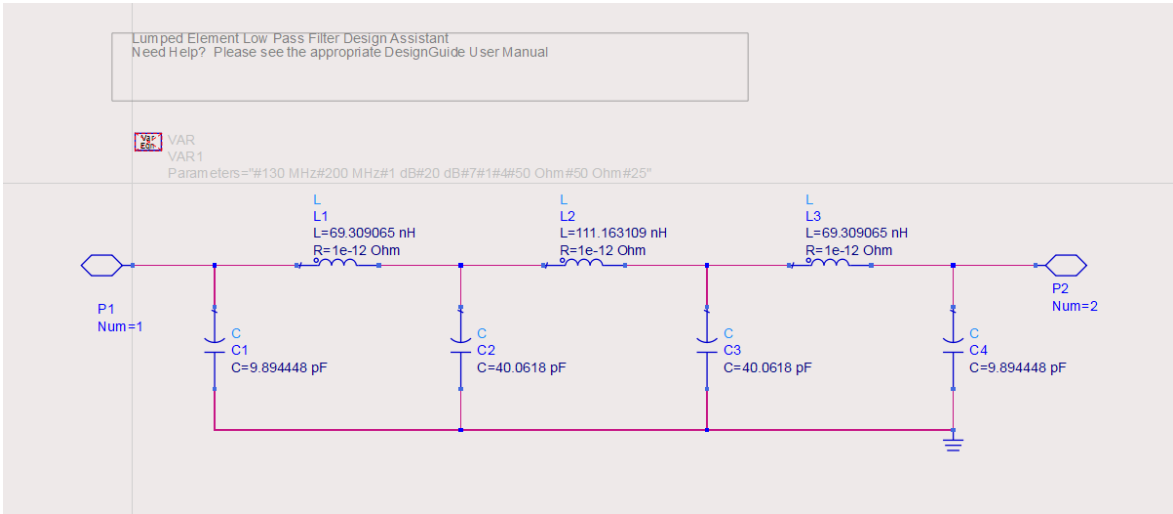
В выпадающих списках Current Schematic и SmartComponent настраивается привязка сеанса к умному компоненту.

На вкладке Filter Assistant задается желаемая АЧХ фильтра.

Исходя из планируемой выходной частоты $f_F = 100$ МГц, рабочей полосы сигнала ± 10 МГц и входных $R_F = 1,8$ ГГц и $LO = 1,7$ ГГц получаем, что нам нужно, чтобы полоса пропускания была где-то до 120..130 МГц, а первые ненужные гармоники возникают начиная с 200 МГц.

Ограничимся максимально седьмым порядком фильтра, и поиграв с параметрами уровня пропускания в полосе $A_p(\text{dB}) = 1$, уровнем запырания порядка $A_s(\text{dB}) = 20$ и выбранной аппроксимацией Баттерворта, можно остановиться на следующей форме АЧХ фильтра-прототипа:

По кнопке Design в подсхеме DA_LCLowpassDT1_Mix_LPFDes будет синтезирована схема фильтра.

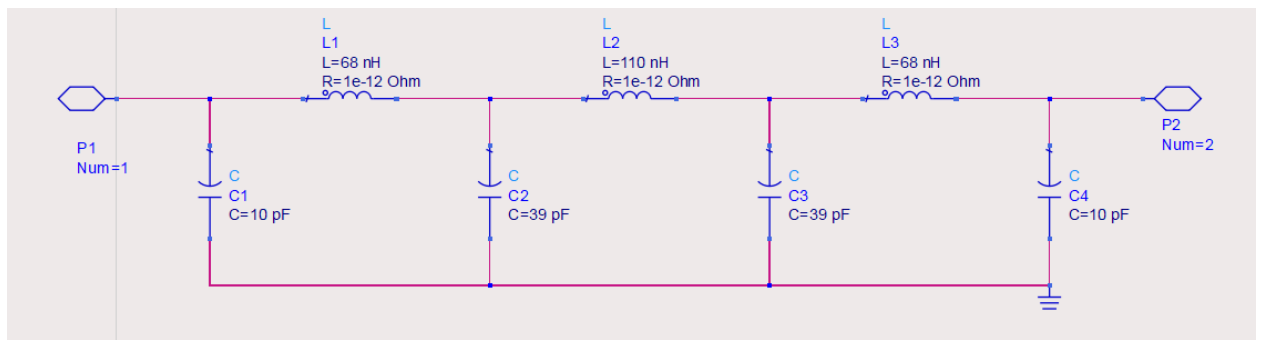


Lab1 Находясь в этой подсхеме, округлим значения емкостей и индуктивностей до существующих номиналов. Как было в предыдущих лабораторных работах, для конденсаторов и индуктивностей можно считать, что доступны номиналы из ряда E24 (таблица 2). Дополнительно для конденсаторов близких к единицам пФ доступны номиналы с шагом чаще - от 0,5 пФ до 10 пФ с шагом 0,1 пФ и от 10 пФ до 20 пФ с шагом 1 пФ). И аналогично для индуктивностей близким к единицам нГн – массово доступны от 0,5 нГн до 10 нГн с шагом 0,1 нГн.

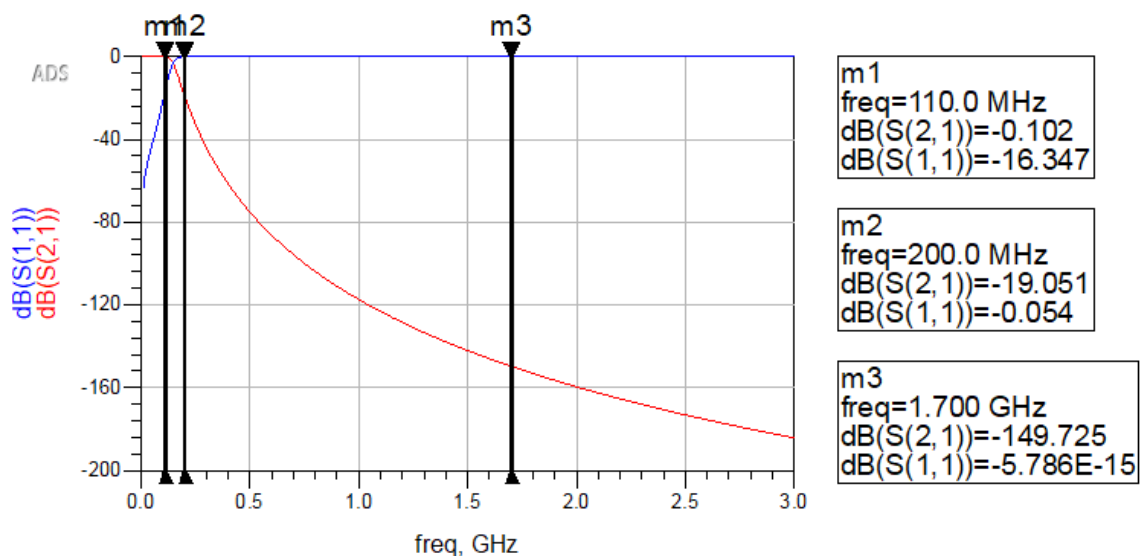
Таблица 2. Ряд номиналов E24

Ряд E24							
1,0	1,1	1,2	1,3	1,5	1,6	1,8	2,0
2,2	2,4	2,7	3,0	3,3	3,6	3,9	4,3
4,7	5,1	5,6	6,2	6,8	7,5	8,2	9,1

Схема фильтра после округления номиналов.



Вернемся на верхний уровень Mixer_LPFDes и промоделируем схему фильтра после округления номиналов компонентов.



По результатам моделирования видно, что планируемых выходной сигнал вокруг частоты IF (до 110 МГц) будет выходить без значимых искажений. Начиная с ненужных гармоник на 200 МГц уже есть значимое запыление. Входные высокие частоты RF и LO (1,7..1,8 ГГц) имеют глубокое запыление.

В общую схему будем отправлять подсхему DA_LCLowpassDT1_Mix_LPFDes, она сразу для этого готова.

При этом надо учесть, что данная схема построена на идеальных компонентах. При замене на реальные модели от производителей будет значимая деградация уровня запыления в области заграждения и возможны перекосы в полосе пропускания.

Сборка смесителя и выбор мощности опорного генератора

Соберем схему смесителя для выбора значения мощности опорного генератора Mixer_GetPLO.

В данной схеме будем выбирать мощность опорного генератора P_LO исходя из следующих критериев – приемлемых потерь в коэффициенте преобразования при минимальной неравномерности в рабочей полосе, а также хорошей точки однодецибельной компрессии.

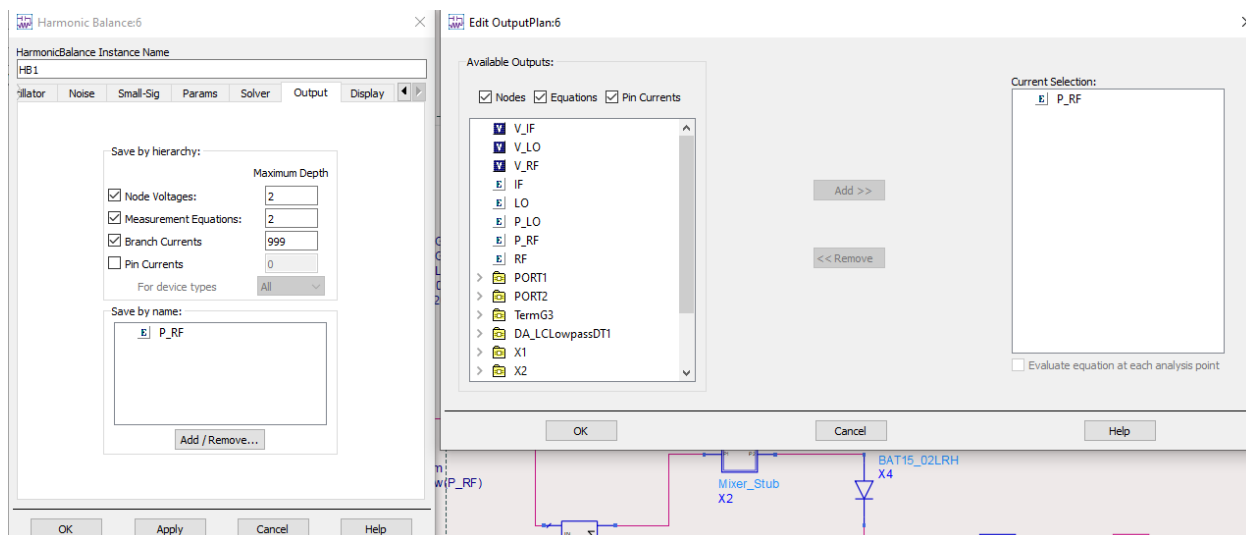
Для определения коэффициента передачи в полосе, необходимо покачать центральной частотой RF в ± 10 МГц относительно 1,8 ГГц с шагом 1 МГц. Для этого режима установим значение входной мощности для RF-порта в разумно линейный уровень $P_{RF} = -20$ дБм.

Для контроля точки однодецибельной компрессии необходим свип по входной мощности P_RF (пусть в диапазоне $-20 \dots +10$ дБм) на центральной входной частоте RF = 1,8 ГГц.

Чтобы задавать качание частотой и перебор по мощностям, вынесем их все в переменные, для частот RF, LO и $IF = RF - LO$, для мощностей P_RF и P_LO.

Для задания обоих свипов понадобится два независимых контроллера Harmonic Balance. В первом контроллере HB1 будем качать центральную частоту RF, во втором контроллере HB2 будем перебирать входную мощность P_RF.

Также, для построения выражения коэффициента преобразования в контроллере HB1 добавим в список Output значение параметра P_RF (на вкладке Output по кнопке Add/Remove).

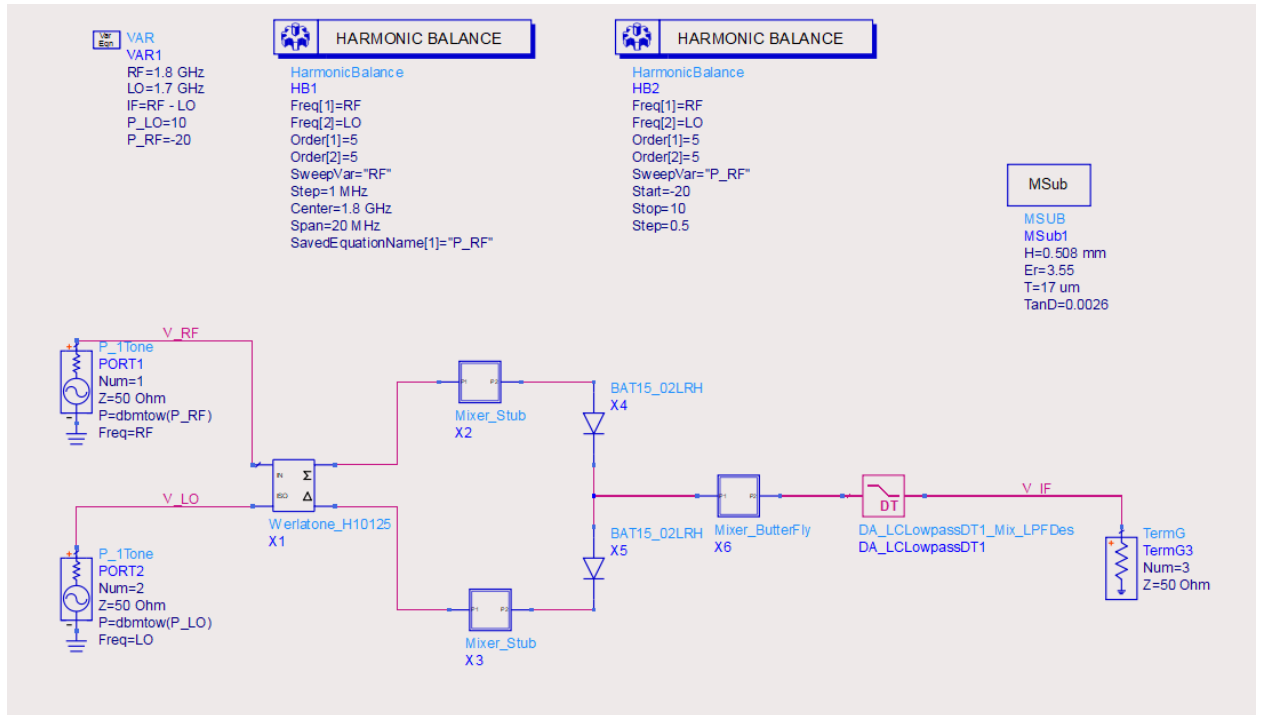


В контроллере HB2 добавлять в список Output параметр P_RF нет необходимости, т.к. относительно P_RF идет свип и этот параметр и так будет добавлен в результаты.

Блок MSUB нужен для работы микрополосковых подсхем.

Мощность опорного генератора P_LO будем подбирать с помощью тюна в диапазоне $-5..+10$ дБм с шагом 0,5 дБм.

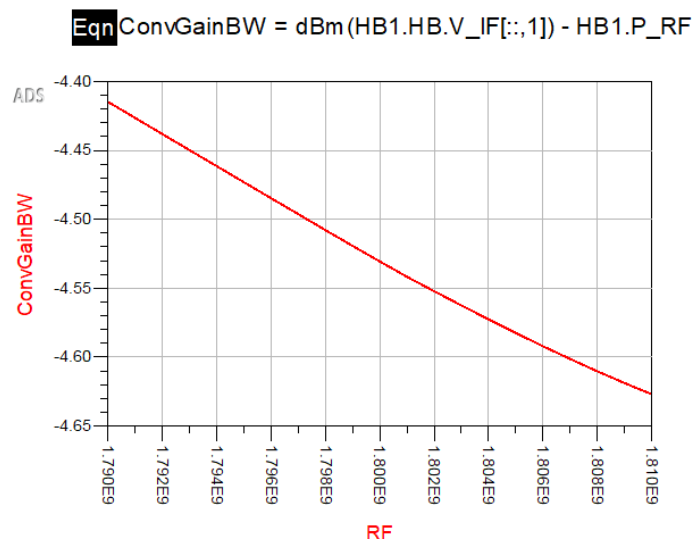
Переда запуском схема должна иметь следующий вид.



В области графиков подготовим измерительные выражения.

С учетом того, что свип в обоих контроллерах построен поверх сетки частот freq, то индекс выходной частоты в обоих случаях будет находиться в списке независимых переменных младшим. Также, т.к. перенос сигнала идет по правилу $IF = RF - LO$, то частота IF в списке частот freq будет младшей (за исключением 0-вой частоты) и будет иметь индекс «1».

Для построения частотной зависимости коэффициента преобразования создадим выражение ConvGainBW на основании результатов контроллера HB1.

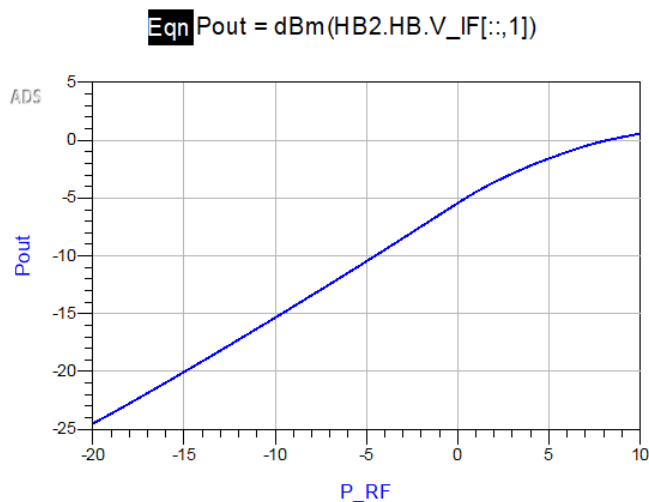


Для автоматического контроля неравномерности коэффициента преобразования в рабочей частоте добавим расчет ConvGainMinMax.

Eqn ConvGainRippleMinMax = max(ConvGainBW) - min(ConvGainBW)

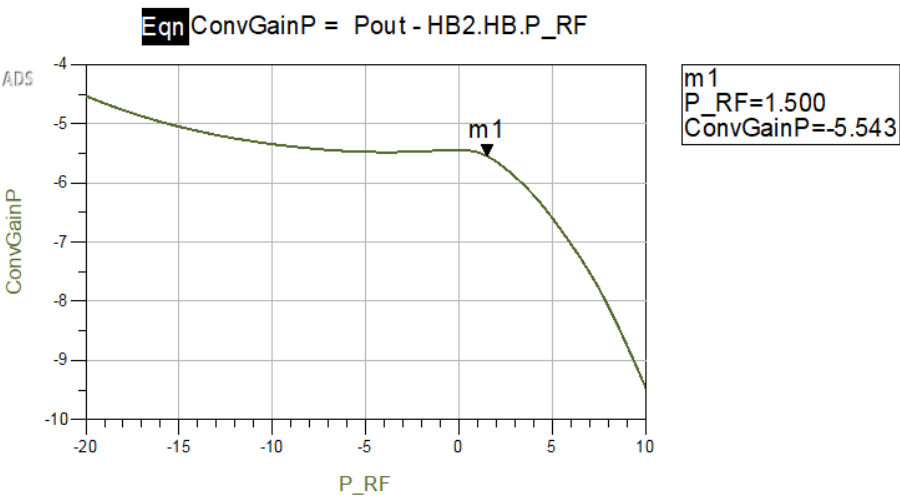
ConvGainRippleMinMax
0.212

Для получения зависимости на центральной частоте выходной мощности Pout от входной P_RF используем результаты, выдаваемые контроллером HB2.



Данный график не очень удобен для оценки точки однодецибельной компрессии. Построим производный от него график зависимости

коэффициента преобразования от входной мощности ConvGainP (тоже только на центральной частоте).



На этом графике хорошо видно полку линейного участка коэффициента преобразования ConvGainP и начинающуюся компрессию.

Если поставить маркер на точку на 1 дБ ниже уровня полки, то положение по X (входной мощности P_RF) будет точкой однодецибельной компрессии по входу P1dBin. Если к этому значению прибавить получаемый в этой точке коэффициент преобразования ConGainP, то получится точка однодецибельной компрессии по выходу P1dBout.

❗ К маркерам можно обращаться в выражениях. Имя маркера возвращает значение по Y (по зависимой переменной) положения маркера. Для получения положения маркера по X (независимой переменной) доступна функция indep().

Eqn

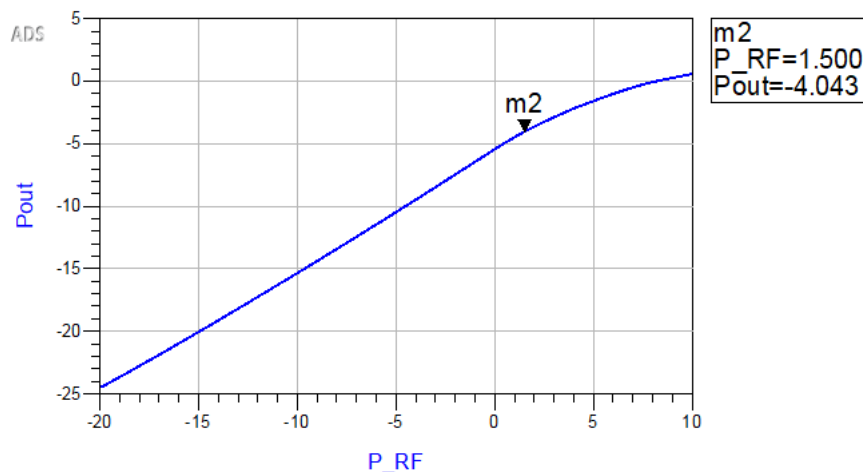
$$P1dBout = m1 + indep(m1)$$

Eqn

$$P1dBin=indep(m1)$$

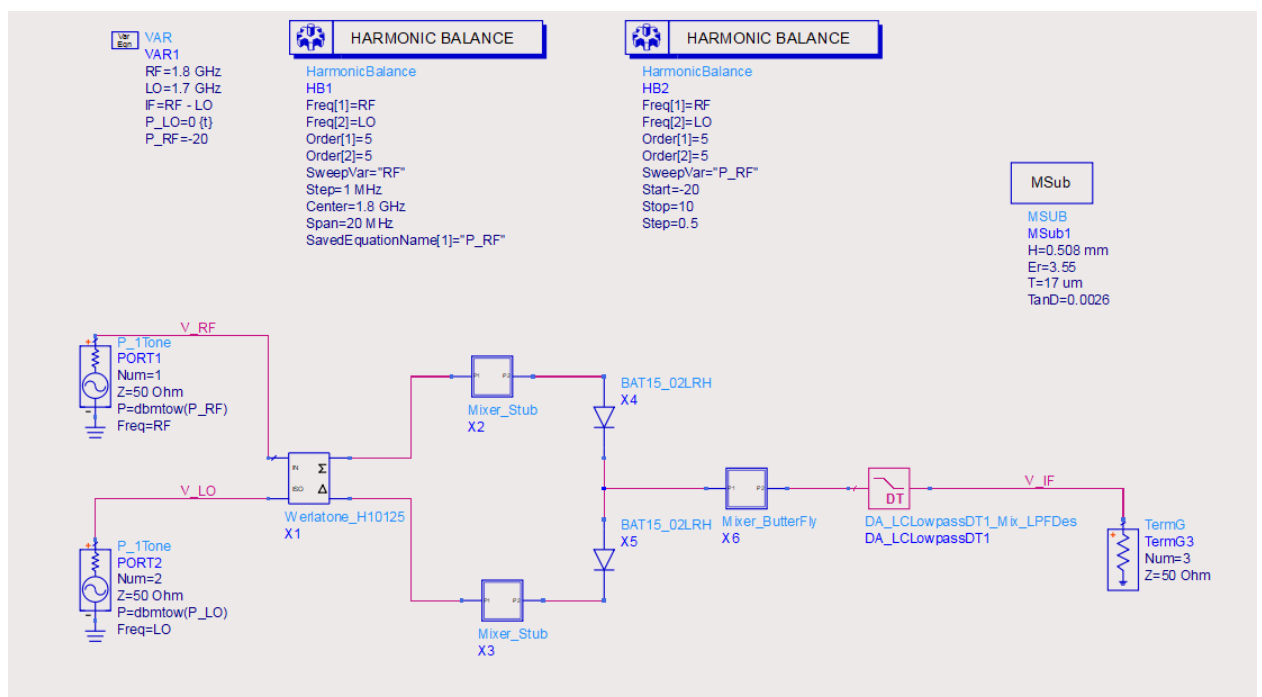
P1dBout	P1dBin
-4.043	1.500

Аналогично, данную точку можно увидеть на графике Pout при том же P_RF.

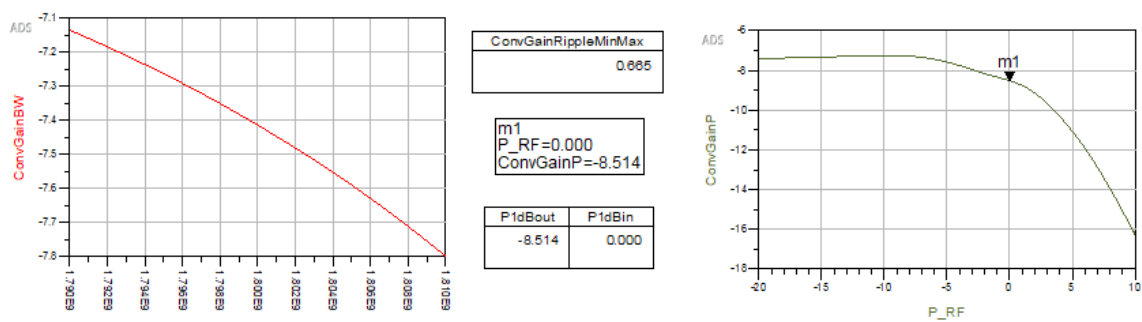


Область графиков настроена. Теперь с помощью тьюна подберем приемлемый P_{LO} . Реалистичный коэффициент преобразования должен получиться порядка $-5...-10$ дБ. Нужно стараться, чтобы неравномерность коэффициента преобразования в рабочей полосе не превышала 1 дБ и форма зависимости $GainConvP$ выглядела корректно.

Выбрано значение $P_{LO} = 0$ дБм.



Коэффициент преобразования получается порядка $-7,4$ дБ с неравномерностью в рабочей полосе не более $0,7$ дБ. Точка одностенной компрессии по входу P_{ldVin} получается порядка 0 дБм.



В дальнейшей работе будем использовать выбранную мощность опорного генератора $P_{LO} = 0$ дБм.

Определение уровня интермодуляционных искажений третьего порядка

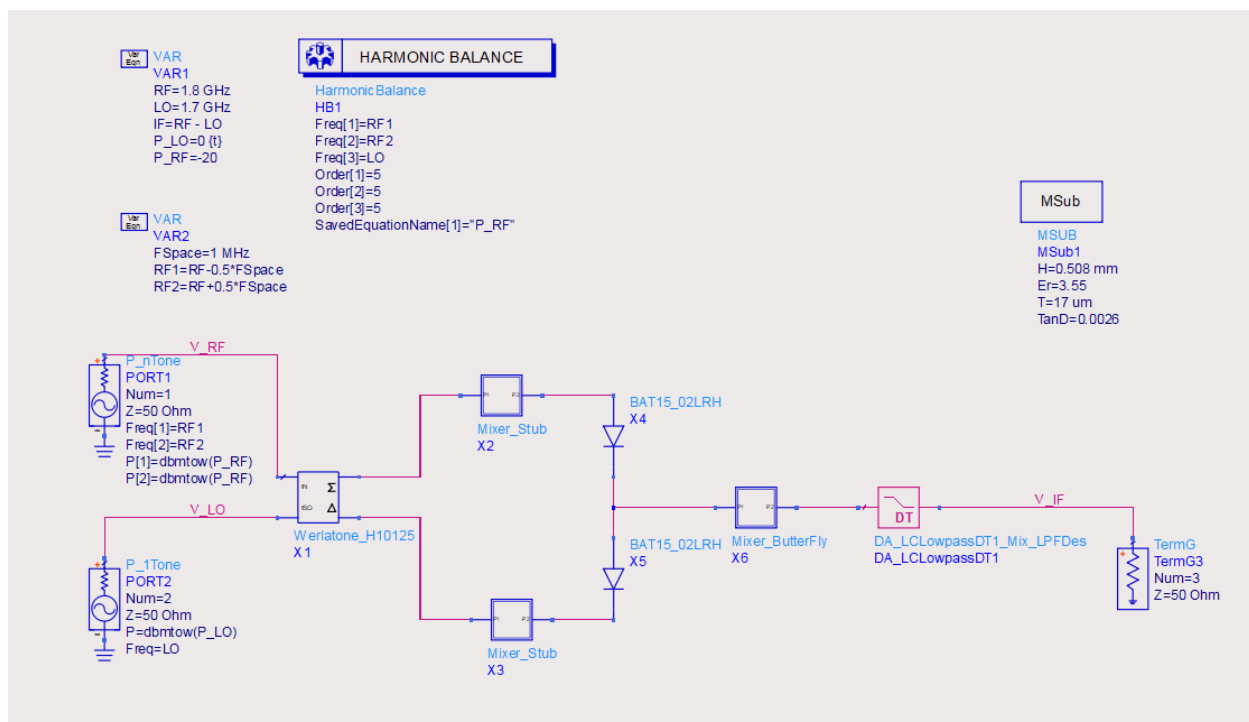
Соберем схему Mixer_IP3 для определения уровня интермодуляционных искажений третьего порядка.

В ней на вход RF подадим двухтоновый сигнал с отстройкой в 1 МГц в заведомо линейном участке ($P_{RF} = -20$ дБм). В качестве источника двухтонового сигнала используем блок P_nTone.

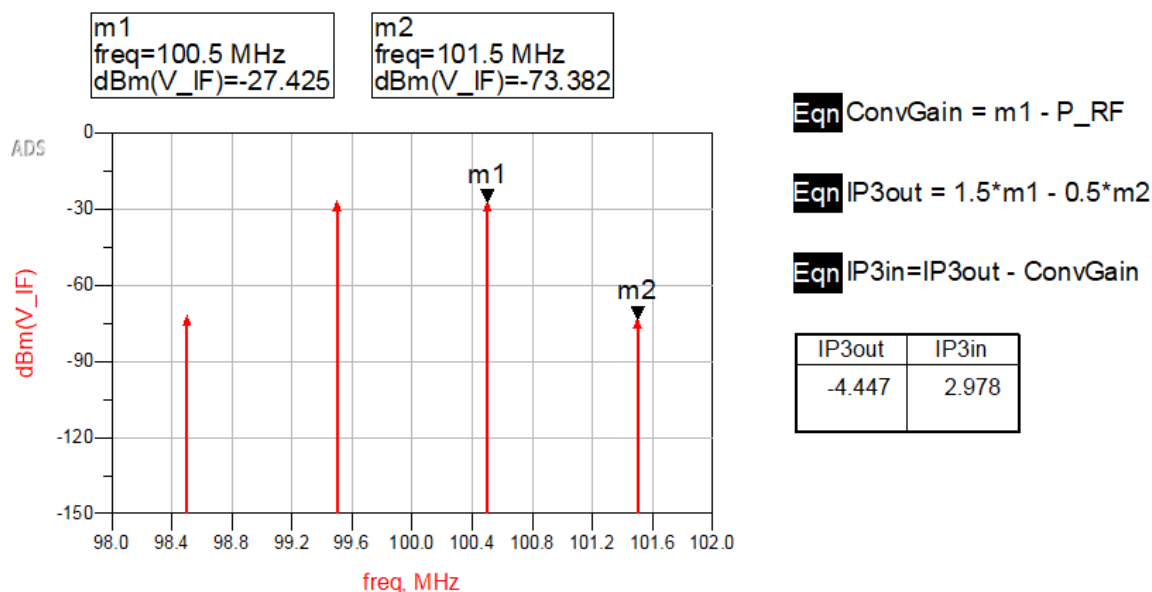


При использовании многотоновых источников сигнала нужно следить, чтобы были заданы мощности для всех тонов, не только для первого. Также нужно контролировать список фундаментальных частот анализа.

Схема перед запуском должна выглядеть следующим образом:



В области графиков построим спектр выходного сигнала, и используя известные соотношения получим $IP3_{out} = -4,4$ дБм. Чтобы пересчитать $IP3$ ко входу, добавим расчет коэффициента преобразования $ConvGain$.

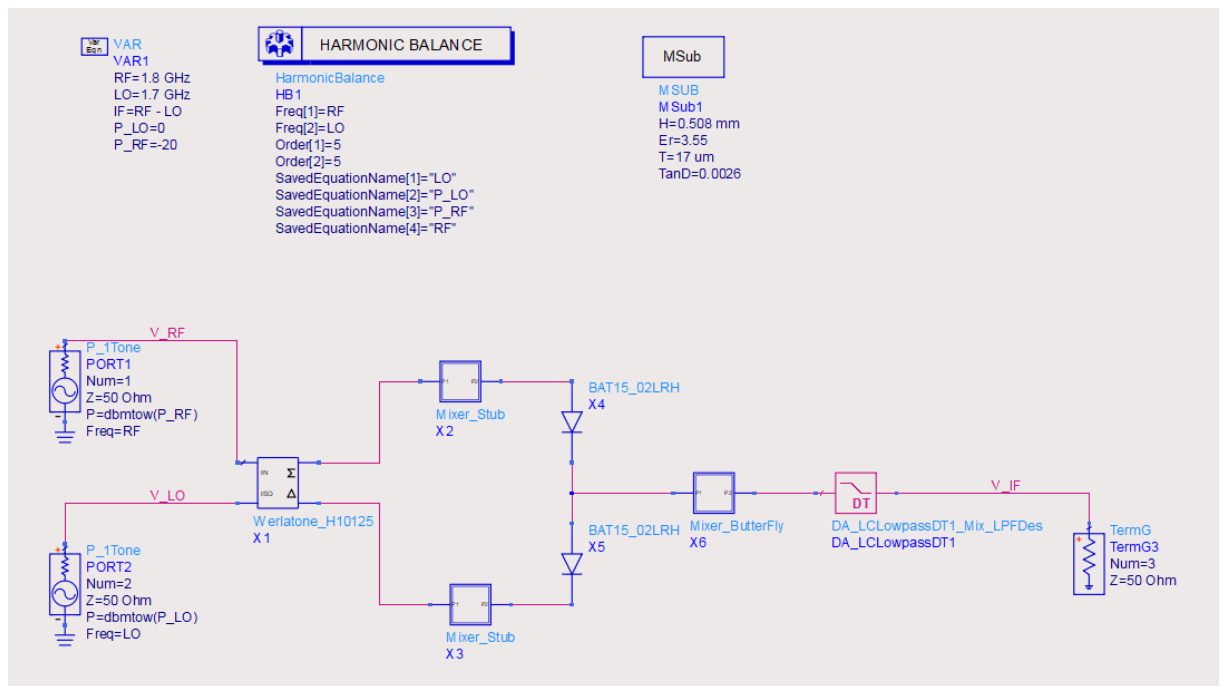


Можно сравнить полученные $IP3$ и $P1dB$. Между ними по выходу разница получается порядка 4 дБ, что вообще-то маловато для корректной работы полиномиальной модели нелинейных устройств. Возникает данный эффект из-за того, что у смесителя нет большого линейного участка по коэффициенту преобразования. Если в схеме `Mixer_GetPLO` значительно уменьшить нижний диапазон свипа P_{RF} , то это будет хорошо видно.

Определение пролаза

Соберем схему `Mixer_Leakage` для определения пролаза входных сигналов RF и LO (переходных ослаблений). В ней не будет никаких переборов частот или мощностей. При этом для построения измерительных выражений удобно в области графиков знать частоты RF и LO, и значения подаваемых мощностей P_{RF} и P_{LO} .

Схема перед запуском должна иметь следующий вид:



В области графиков надо будет определить следующие переходные ослабления:

- уровень подавления сигнала с частоты RF на выходах LO и IF;
- уровень подавления сигнала с частоты LO на выходах IF и RF.

Для удобного написания выражений, надо знать, какие номера у частот RF и LO в списке частот.

Lab1 Воспользуемся функцией `find_index()`. Определим с ее помощью, какие номера частот у RF и LO.

$$\text{Eqnidx_RF} = \text{find_index}(\text{freq}, \text{RF})$$

$$\text{Eqnidx_LO} = \text{find_index}(\text{freq}, \text{LO})$$

Для оценки уровня подавления сигнала RF на выходе IF необходимо посчитать мощность на выходе V_IF на частоте RF и вычесть мощность P_RF. Аналогично определим и остальные ослабления.

$$\text{EqnRF_2_IF} = \text{dBm}(V_IF[\text{idx_RF}]) - P_RF$$

$$\text{EqnRF_2_LO} = \text{dBm}(V_LO[\text{idx_RF}]) - P_RF$$

$$\text{EqnLO_2_IF} = \text{dBm}(V_IF[\text{idx_LO}]) - P_LO$$

$$\text{EqnLO_2_RF} = \text{dBm}(V_RF[\text{idx_LO}]) - P_LO$$

RF_2_IF	RF_2_LO	LO_2_IF	LO_2_RF
-187.094	-28.165	-174.710	-38.074

Запирание сигналов RF и LO в выход IF получилось гигантским. Связано это в первую очередь с ФНЧ на идеальных LC-компонентах. При замене на модели от реальных производителей данная характеристика значительно ухудшится.

Запирание между выходами RF и LO обеспечивается в первую очередь развязкой направленного ответвителя.

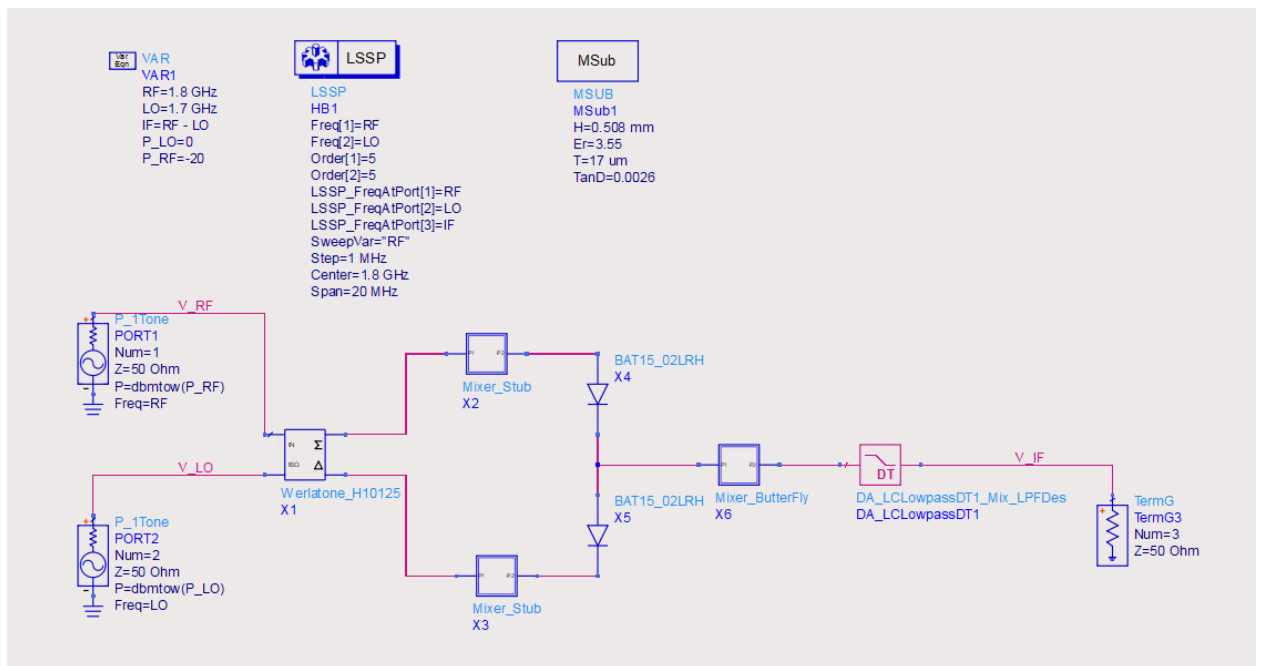
Определение степени согласованности по RF и LO

С помощью моделирования в режиме LSSP-параметров можно определить, насколько спроектированный смеситель согласован по входам RF и LO (схема Mixer_LSSP).

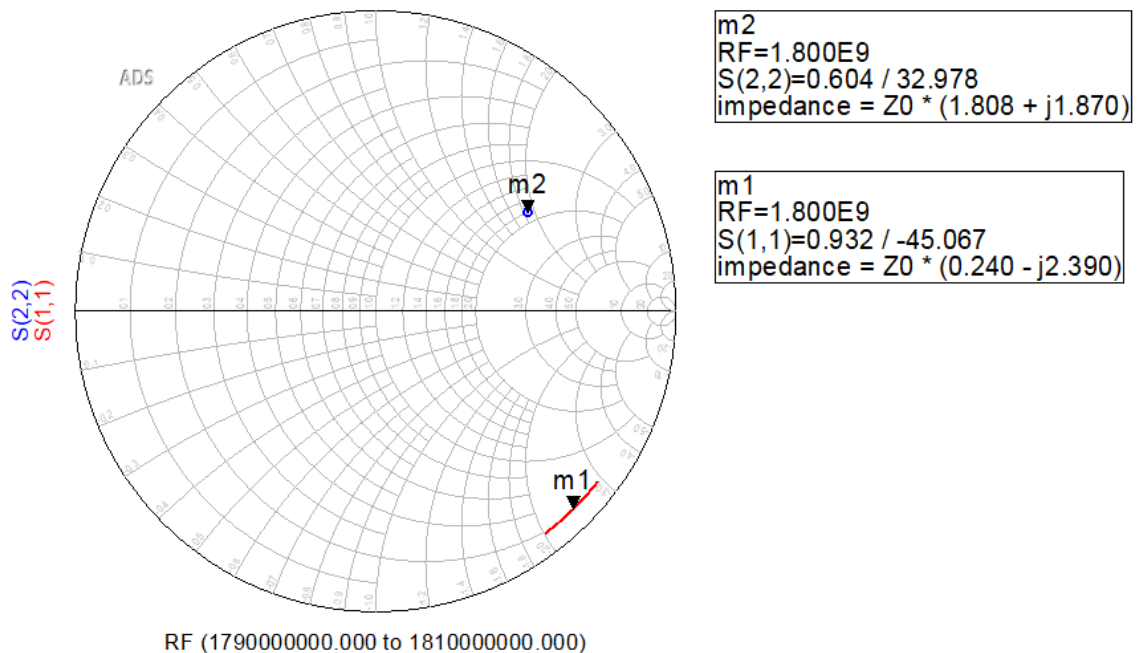
Контроллер симуляции LSSP является модифицированным контроллером симуляции Harmonic Balance, в который внедрены автоматический расчет S-параметров в режиме большого сигнала. При задании симуляции нужно указать, на каких частотах в каких портах вести расчет. Номер порта определяется свойством Num.

Дополнительно покажем RF в рабочем диапазоне частот.

Перед запуском схема должна иметь следующий вид.



При анализе результатов надо понимать, что вся матрица LSSP-параметров в данном случае некорректна, т.к. присутствует перенос частоты. Имеет смысл рассматривать только коэффициенты отражения от входов RF и LO. В результатах нас интересует только S11 (коэффициент отражения по входу RF) и S22 (коэффициент отражения по входу LO). Коэффициент отражения по выходу IF (S33) будет симулирован некорректно, его смотреть не будем.



Видна гигантская рассогласованность по входам RF и LO. Это может приводить к множеству проблем при использовании спроектированного смесителя в пределах устройств.

Составление интермодуляционной таблицы

Один из удобных форматов описания работы смесителя – интермодуляционная таблица (Inter-Modulation Table, IMT). Эта таблица показывает, какие уровни будут на различных гармониках на выходе IF при заданных входных частотах RF и LO и уровнях мощности P_RF и P_LO.

Определено несколько форматов файлов интермодуляционных таблиц:

- O-type IMT – значения записываются в дБн (dBc) по отношению к выходному сигналу на основной выходной частоте (IF), либо в дБм. Фазовый набег не записывается. Данный формат хорошо описывает простые пассивные смесители, подходит для описания только одностороннего переноса, зеркальные составляющие считаются совпадающими. Также данный формат не позволяет задать перебор по входным частотам RF или LO и по уровням мощности в одном файле. Нумерация гармоник по LO идет по столбцам, нумерация гармоник по RF идет по строкам. В заголовке указывается, при каких входных мощностях измерена таблица.

```
! O-type IMT file
BEGIN IMTDATA
! Option line for reference power at:
!           RF = -10 dBm, LO = +7 dBm
# IMT ( -10 7 )
! Format line for LO-side harmonics
%   0     1     2     3     4     5
    99    26    35    39    50    41
    24     0    35    13    40    24
    73    73    74    70    71    64
    67    64    69    50    77    47
END IMTDATA
```

- A-type IMT – значения записываются в виде выходной мощности в дБм с фазовым набегом. Зеркальные составляющие записываются отдельно, что позволяет описывать как активные смесители, так и смесители с двусторонним переносом. Поддерживается задание перебора по входным частотам RF или LO и по уровням мощности в виде объединения множества таблиц со своими подзаголовками в один файл. Для корректного моделирования смесителя при зеркалировании частот относительно нулевой частоты значения в таблице необходимо комплексно сопрягать. Нумерация гармоник по LO идет по столбцам, нумерация гармоник по RF идет по строкам. В заголовке указывается, при каких входных сигналах измерена таблица.

```

! A-type IMT file
BEGIN IMTDATA
! Option line for reference power at:
! RF = -10 dBm, LO = +7 dBm
# IMT ( GHz S DBM R 50.0 )
! Format line for RF frequency
% FRF
2.0
! Format line for LO frequency
% FLO
1.7
! Format line for reference RF power
% PRF
-10
! Format line for reference LO power
% PLO
-7
! Format line for LO-side harmonics
% M 0 1 2
-2 -24 -77 -35 39 -50 41
-1 -67 -64 -35 13 -40 24
0 -99 73 -74 70 -71 64
1 -67 64 -69 50 -77 47
2 -24 77 -35 -33 -40 -23
END IMTDATA

```

- В-type IMT - значения записываются в виде выходной мощности в дБм с фазовым набегом. Поддерживает подачу многотоновых RF-сигналов. Зеркальные составляющие записываются отдельно, что позволяет описывать как активные смесители, так и смесители с двусторонним переносом. Поддерживается задание перебора только по частоте и мощности LO, по RF частота и мощность должна сохраняться постоянной в пределах файла. Для корректного моделирования смесителя при зеркалировании частот относительно нулевой частоты значения в таблице необходимо комплексно сопрягать. Нумерация гармоник по LO идет по столбцам, нумерация гармоник по RF-сигналам идет по строкам. В заголовке указывается, при каких входных сигналах измерена таблица.

```

! B-type IMT file
BEGIN IMTDATA
! Option line
# IMT ( GHz S DBM R 50.0 )
! Format line for RF frequency
% FRF1 FRF2
2.0 2.1
! Format line for LO frequency
% FLO
1.7
! Format line for reference RF power
% PRF1 PRF2
-10 -15
! Format line for reference LO power
% PLO
-7
! Format line for LO-side harmonics
% M1 M2 0 1 2
-2 -1 -24 -77 -35 39 -50 41
-2 0 -67 -64 -35 13 -40 24
-2 1 -77 23 -74 70 -71 64
-1 -1 -45 -32 -69 50 -77 47
-1 0 -43 -97 -35 -33 -40 -23
-1 1 -24 -77 -35 39 -50 41
0 -1 -67 64 -35 13 -40 24
0 0 -99 73 -74 70 -71 64
0 1 -67 -64 -69 50 -77 47
1 -1 -24 77 -35 -33 -40 -23
1 0 -43 97 -37 -29 -55 -23
1 1 -45 32 -71 82 -50 41
2 -1 -77 -23 -74 70 -71 64
2 0 -67 64 -69 50 -77 47
2 1 -24 77 -35 -33 -40 -23
END IMTDATA

```

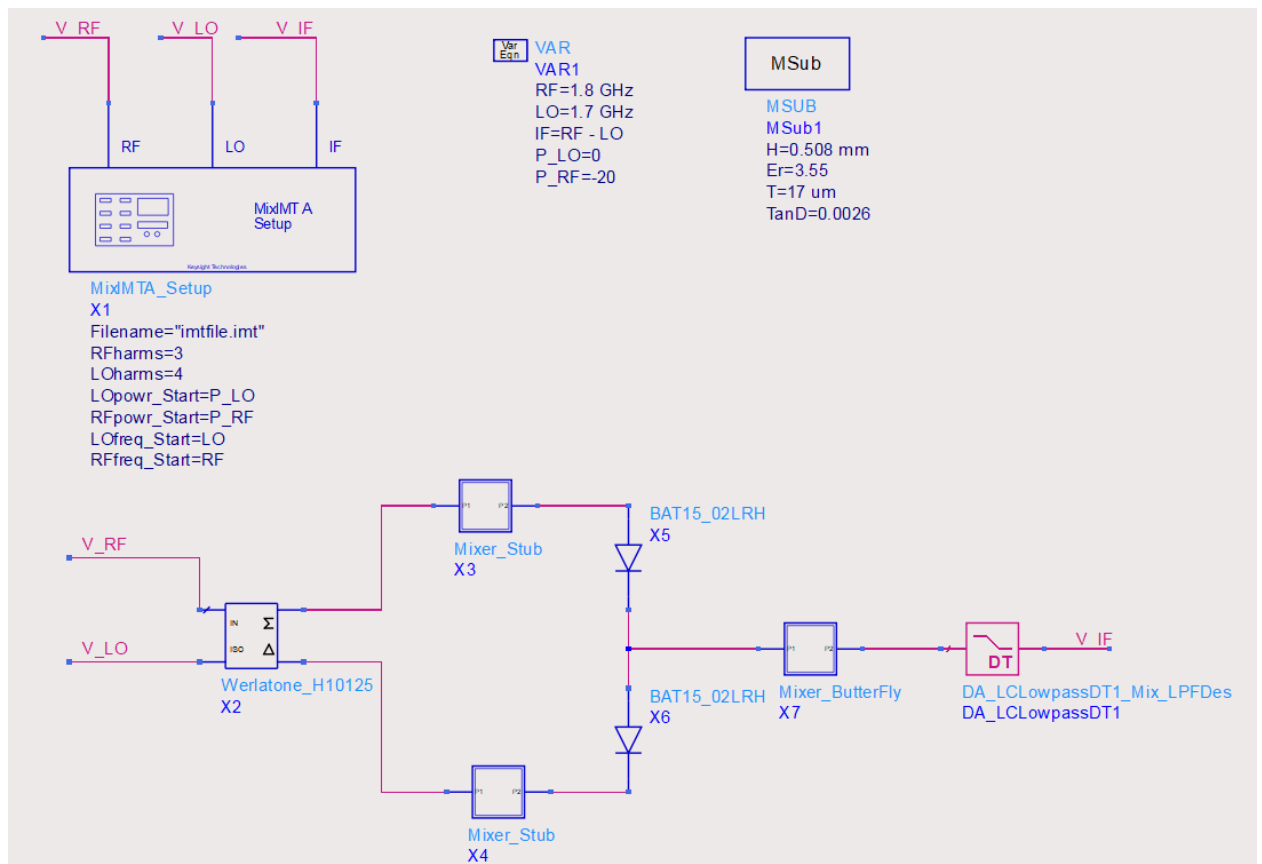
У нас в спроектирован пассивный смеситель с односторонним переносом. В низкочастотной части присутствует шлейф-бабочка и ФНЧ, поэтому зеркальные составляющие надо записывать по отдельности, они будут отличаться по уровню. При этом описываем мы смеситель при работе с однотоновым сигналом. Соответственно для записи интермодуляционного поведения подходит формат A-type IMT. Соберем схему для автоматизированной записи этой таблицы (ячейка Mixer_IMT).

Воспользуемся инструментом A-type IMT Table Extractor из палитры System-Data Models. Опишем поведение только на центральной частоте (фиксированных RF и LO) при номинальных уровнях входных мощностей P_RF и P_LO, без переборов. Остановимся на 3 гармониках по RF и 4 по LO.

Данный инструмент сам подает входные сигналы RF и LO и анализирует выходной IF, поэтому порты и терминаторы (выходная нагрузка) не нужны.

- ❗ Для указания соединений не обязательно вести цепи (Wire). Поименованные узлы также считаются соединенными.

Схема перед запуском должна иметь следующий вид:



По окончании расчета в папке проекта _wrk в подпапке data появится текстовый файл с ИМТ-таблицей (имя по умолчанию «imtfile.imt»). Изучим его и сравним с ожидаемыми результатами моделирования.

```
BEGIN IMT_DATA
# IMT ( GHZ S DBM R 50.0 )
%   FRF
%   1.800
%   FLO
%   1.700
%   PRF
%   -20.000
%   PLO
%   0.000
!   Inter-modulation table determining IF behavior
!   Col 1: M      - header of RF mixing
!   Col n: (n-2) - header of LO mixing  0 <= (n-2) <= N
!   Each row contains m - value of RF mixing and N+1 complex numbers for IF tones.
!   A total of (2*M+1) * (N+1) IF tones are represented in this table.
%       M      0      1      2      3      4
-3      -287.05 118.55 -263.65 62.36 -222.62 -89.27 -118.13 95.34 -210.79 -58.77
-2      -245.65 -99.40 -215.30 47.67 -81.09 -71.30 -216.99 -146.13 -250.58 158.23
-1      -199.95 -60.05 -26.66 -112.95 -230.55 174.94 -235.78 10.11 -276.14 27.28
0       -54.60 0.00 -174.65 -40.00 -239.73 108.67 -234.23 -103.92 -279.79 98.00
1       -199.95 60.05 -224.78 59.96 -255.06 38.57 -276.10 124.21 -284.31 -83.75
2       -245.65 99.40 -272.65 98.00 -289.93 110.66 -324.04 -106.64 -299.63 61.36
3       -287.05 -118.55 -314.64 -45.80 -313.35 121.83 -313.76 -100.58 -359.73 -161.26

END IMT_DATA
```

В файле в таблице по столбцам идет нумерация по гармоникам от LO (столбцы от 0 до 4), по строкам по гармоникам от RF (строки от –3 до 3). В текстовой документации на смесители в ИМТ-таблице номера гармоник LO обычно обозначаются как $pxLO$, гармоник RF как $mxRF$. Можно заметить, что для гармоник $pxLO$ не приведены отрицательные значения. При этом мы знаем, что основная выходная частота 100 МГц для спроектированного смесителя появляется как $IF = RF - LO$. Т.е. в таблице нужно найти позицию $pxLO = -1$, $mxRF = 1$, которой нет.

При этом, в таблице есть позиция $pxLO = 1$, $mxRF = -1$ со значением $-26,7 \text{ дБм} \angle -113^\circ$. Эта позиция формирует отрицательную частоту -100 МГц . Исходя из определения формата выше, при переходе через нулевую частоту для получения значения на положительной частоте, необходимо сопрячь значение в таблице. Таким образом, при условиях моделирования ($RF = 1,8 \text{ ГГц}$, $P_{RF} = -20 \text{ дБм}$, $LO = 1,7 \text{ ГГц}$, $P_{LO} = 0 \text{ дБм}$), выходной сигнал у спроектированного смесителя на частоте 100 МГц будет равен $-26,7 \text{ дБм} \angle 113^\circ$.

Проверим наш анализ ИМТ-таблицы по результатам моделирования. Выведем в таблицу вектор частот $freq$, коэффициенты при гармониках $Mix(1)$ и

Mix(2) и мощность dBm(V_IF) и фазу phase(V_IF) выходного сигнала. В данной таблице Mix(1) соответствует гармоникам LO, Mix(2) – гармоникам RF.

harmindeх	freq	Mix(1)	Mix(2)	dBm(V_IF)	phase(V_IF)
0	0.0000 Hz	0	0	-54.60	0.0000
1	100.00 MHz	-1	1	-26.66	113.0
2	200.0 MHz	-2	2	-81.09	71.30
3	300.0 MHz	-3	3	-118.1	-95.34
4	1.400 GHz	4	-3	-210.8	-58.77
5	1.500 GHz	3	-2	-217.0	-146.1
6	1.600 GHz	2	-1	-230.6	174.9
7	1.700 GHz	1	0	-174.7	-40.00
8	1.800 GHz	0	1	-200.0	60.05
9	1.900 GHz	-1	2	-215.3	-47.67
10	2.000 GHz	-2	3	-222.6	89.27
11	3.200 GHz	4	-2	-250.6	158.2
12	3.300 GHz	3	-1	-235.8	10.11
13	3.400 GHz	2	0	-239.7	108.7
14	3.500 GHz	1	1	-224.8	59.96
15	3.600 GHz	0	2	-245.6	99.40
16	3.700 GHz	-1	3	-263.6	-62.36
17	5.000 GHz	4	-1	-276.1	27.28
18	5.100 GHz	3	0	-234.2	-103.9
19	5.200 GHz	2	1	-255.1	38.57

Из данной таблицы видно, что значение выходного сигнала на частоте 100 МГц равно $-26,7 \text{ дБм} \angle 113$, что соответствует нашему пониманию данных сгенерированной ИМТ-таблицы.

Задание на выполнение

В соответствии с вариантом спроектировать смеситель по балансной схеме.

Варианты заданий приведены в таблице 3 (частоты проектирования и используемые диоды и гибридный направленный ответвитель) и 4 (используемая для микрополосковых устройств подложка).

При выполнении ориентироваться на методику выполнения.

Таблица 3

Вариант	Частоты			Диод (диодная сборка)	Гибридный НО (Hybrid-180)
	RF, ГГц	IF, МГц	Δf_{-3dB} , МГц		
1	1,2	70	4	Infineon BAT15-03W [6]	Werlaton H10125 [10]
2	1,3	80	4	Infineon BAT17-04 [7]	Werlaton H10125 [10]
3	1,4	90	4	Infineon BAT17 [8]	Werlaton H10125 [10]
4	1,5	100	5	Infineon BAT24-02LS [9]	Werlaton H10125 [10]
5	1,6	120	5	Infineon BAT15-03W [6]	Werlaton H10125 [10]
6	2,0	140	5	Infineon BAT17-04 [7]	Werlaton H10125 [10]
7	2,2	150	6	Infineon BAT17 [8]	Werlaton H10125 [10]
8	2,4	160	8	Infineon BAT24-02LS [9]	Werlaton H10125 [10]
9	2,6	170	10	Infineon BAT15-03W [6]	Werlaton H10125 [10]
10	2,8	175	10	Infineon BAT17-04 [7]	Werlaton H10125 [10]

Таблица 4

Вариант	Подложка				
	Название	Er	TanD	H, мм	t, мкм
1	FR-4	4,5	0,01	1,27	17
2	FR-4	4,5	0,01	1,27	17
3	FR-4	4,5	0,01	0,8	17
4	FR-4	4,5	0,01	0,8	17
5	FR-4	4,5	0,01	0,5	17
6	RO4350B	3,66	0,004	0,8	17

7	RO4350B	3,66	0,004	0,5	17
8	RO4350B	3,66	0,004	0,5	17
9	RO4003C	3,55	0,0026	0,8	17
10	RO4003C	3,55	0,0026	0,5	17

Этапы выполнения:

1. Импорт SPICE-модели диода или диодной сборки (ячейка кристалла, диода и ячейка для верификации Mixer_DiodeVerif):

- для диода по заданию найти файлы SPICE-моделей и определить их состав;
- импортировать в проект SPICE-модель кристалла (чипа). После импорта модели кристалла привести ее к читаемому виду;
- импортировать модель SPICE-корпуса;
- исходя из описания включения кристалла диода в SPICE-файле корпуса собрать полную под схему диода;
- верифицировать импортированную модель диода сравнением с несколькими файлами S-параметров, предоставляемыми производителем.

2. Импорт S-параметров гибридного НО (ячейка гибридного НО и ячейка верификации Mixer_Hybrid180Verif):

- собрать под схему, в которую внести блок S4P для файлов S-параметров гибридного НО;
- с помощью утилиты S-Parameter Toolkit определить нумерацию выводов в импортированном файле S-параметров;
- исходя из определенной нумерации выводов сопоставить выводы под схемы и символа ячейки гибридного НО;
- собрать схему Mixer_Hybrid180Verif для верификации импорта гибридного НО.

3. Проектирование короткозамкнутых шлейфов (ячейка Mixer_Stub):

- собрать схему для проектирования короткозамкнутых шлейфов;
- с помощью утилиты LineCalc рассчитать размеры короткозамкнутого 50 Омного шлейфа;

- с учетом ожидаемого поведения шлейфа на высоких (RF и LO) и низких (IF+полоса от него) частот скорректировать короткозамкнутый шлейф;
- подготовить короткозамкнутый шлейф для включения в общую схему.

4. Проектирование широкополосного шлейфа типа Бабочка (ячейка Mixer_Butterfly):

- собрать схему для проектирования широкополосного шлейфа типа Бабочка;
- с учетом ожидаемого поведения шлейфа на высоких (RF и LO) и низких (IF+полоса от него) частот скорректировать шлейф-бабочку;
- подготовить шлейф-бабочку для включения в общую схему.

5. Проектирование фильтра низких частот на дискретных компонентах (ячейка Mixer_LPFDes):

- собрать схему для проектирования фильтра низких частот;
- использовать умный компонент LCLowpassDT (Doubly Terminated Lowpass Filter) из палитры Filter DG – All;
- с использованием окна мастера Design Guide – Filter спроектировать ФНЧ на дискретных компонентах;
- округлить значения емкостей и индуктивностей до существующих номиналов;
- промоделировать схему с округленными номиналами, при необходимости подстроить схему.

6. Сборка смесителя и выбор мощности опорного генератора (ячейка Mixer_GetPLO):

- собрать схему для выбора значения мощности опорного генератора;
- установить уровень входной мощности P_RF порядка -30..-20 дБм;
- добавить два независимых контроллера симуляции Harmonic Balance;
- первый контроллер HB1 настроить на качание центральной частоты RF. Значение всего частотного диапазона брать из таблицы заданий;
- второй контроллер HB2 настроить на перебор входных мощностей P_RF на +30 дБ от выбранного входного;

- в области графиков построить измерительные выражения для определения частотной зависимости коэффициента преобразования (на основании результатов HB1) и зависимости выходной мощности от входной (на основании результатов HB2);

- подобрать мощность опорного генератора P_LO исходя из приемлемого коэффициента преобразования (в диапазоне $-10..-5$ дБ) с неравномерностью не более 1 дБ и приемлемой точки одностенной компрессии.

7. Определение уровня интермодуляционных искажений третьего порядка IP3 (ячейка Mixer_IP3):

- собрать схему для определения уровня интермодуляционных искажений третьего порядка;

- на вход подавать двухтоновый сигнал с шагом 1 МГц с уровнем мощности из линейного участка;

- исходя из спектра выходного сигнала определить IP3out. Пересчитать его ко входу в IP3in.

8. Определение пролаза (ячейка Mixer_Leakage):

- собрать схему для определения уровней пролаза сигналов RF и LO в выходы RF, LO и IF;

- используя функцию find_index() определить индексы частот RF и LO в векторе freq;

- определить уровни пролаза RF_2_LO, RF_2_IF, LO_2_RF и LO_2_IF.

9. Определение уровня согласованности по RF и LO (ячейка Mixer_LSSP):

- собрать схему для определения уровней согласованности по RF и LO;

- использовать контроллер LSSP;

- корректно задать частоты LSSP-анализа;

- дополнительно покачать частоту RF в рабочем диапазоне;

- вывести на диаграмму Смита S11 (по RF) и S22 (по LO) и оценить степень согласованности.

10. Генерация интермодуляционной таблицы (ячейка Mixer_IMT):

- собрать схему для генерации ИМТ-таблицы в формате Type-A ИМТ с использованием инструмента MixIMTA_Setup;
- анализ проводить на центральной входной частоте RF при номинальной входной мощности P_RF и P_LO без перебора;
- проанализировать с помощью текстового редактора сгенерированный файл ИМТ-таблицы;
- найти в сгенерированной ИМТ-таблице значение выходного сигнала, соответствующего выходной рабочей частоте IF;
- сравнить полученное значение с результатом моделирования.

Требования к отчёту

Отчет о выполненной лабораторной работе должен представлять из себя структурированное описание всей выполненной работы, в том числе должен содержать:

- Титульный лист, с наименованием работы, указанием исполнителя и даты выполнения.
- Цель (-и) работы.
- Список использованных инструментов в лабораторной работе.
- Разделы работы, которые рекомендовано формировать в соответствии с этапами выполнения (аналогично методике и заданию на выполнение).
- Для каждого этапа необходимо привести все выполненные расчеты, подготовленные модели, результаты и анализ результатов.

Подробность описания этапов выполненной работе студент определяет самостоятельно. Самое простое правило, которому надо следовать – человек, незнакомый с выполненной работой (но знакомый с использованным инструментом) должен быть в состоянии по отчету повторить данную работу и понять, что в ней происходит.

Готовый отчет необходимо экспортировать в pdf.

Архив проекта ADS лучше всего делать встроенным инструментом File – Archive Workspace из основного окна ADS. При архивации проекта можно выбрать, какие составляющие проекта добавлять в архив. Если какие-то ячейки или результаты расчета не нужны, то их можно исключить из архивирования.

По окончании выполнения лабораторной работы и подготовки отчета, отчет и архив проекта надо выложить в ОРИОКС в домашнее задание в дисциплину, привязав к контрольному мероприятию ЗЛР (Защита лабораторных работ). Именование отчета и архива проекта должно давать возможность точно понять, к какой лабораторной работы они относятся (Например, PPU_Lab4_Mixer вместо непонятного Lab4 или Workspace4).

Задание на самостоятельную работу

1) Подготовка к лабораторному занятию

При подготовке к выполнению лабораторной работы необходимо продумать шаблон отчета, при необходимости внести краткие теоретические сведения, продумать и наметить количество, вид и расположение таблиц и графиков с измеренными данными. Для получения допуска необходимо подробно изучить теоретический материал.

2) С использованием навыков, полученных в лабораторной работе, выполнить соответствующий этап БДЗ.

Контрольные вопросы

1. Нарисуйте структурную схему смесителя.
2. Какими преимуществами обладает двойной балансный смеситель перед балансным?
3. На каких нелинейных элементах можно реализовать смеситель?
4. Какие бывают режимы работы диода в смесителе?
5. Какими преимуществами обладает диод Шоттки?
6. Какой ожидаемый коэффициент передачи у балансного смесителя на диодах?
7. Какое функциональное значение у гибридного направленного ответвителя (на 180°) в проектируемой схеме? На каких элементах он может быть спроектирован?
8. Какое функциональное значение у замкнутых на землю шлейфов в проектируемой схеме?
9. Покажите, исходя из каких условий определяется рабочий уровень мощности опорного генератора LO?
10. Что такое интермодуляционная таблица IMT? Как корректно интерпретировать данные в формате Type-A IMT?

Литература

1. Банков, С. Е. Электродинамика для пользователей САПР СВЧ : учебник / С. Е. Банков, А. А. Курушин. — Москва : СОЛОН-Пресс, 2017. — 316 с. — ISBN 978-5-91359-236-1. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/107661> (дата обращения: 02.02.2021). — Режим доступа: для авториз. пользователей.

Перечень ресурсов сети «Интернет»

2. Тематический раздел «Rf & Microwave Design» форума electronix.ru, доступен после свободной регистрации, <https://electronix.ru/forum/index.php?showforum=63>

3. Интернет-энциклопедия разработчиков СВЧ-аппаратуры «Microwaves101» <https://www.microwaves101.com>

4. Раздел RF Mixer and Detector Schottky Diode на сайте производителя ЭКБ Infineon <https://www.infineon.com/cms/en/product/rf/rf-diode/rf-mixer-and-detector-schottky-diode/>

5. Документация на диод Infineon BAT15-02LRH <https://www.infineon.com/cms/en/product/rf/rf-diode/rf-mixer-and-detector-schottky-diode/bat15-02lrh/>

6. Документация на диод Infineon BAT15-03W <https://www.infineon.com/cms/en/product/rf/rf-diode/rf-mixer-and-detector-schottky-diode/bat15-03w/>

7. Документация на диод Infineon BAT17-04 <https://www.infineon.com/cms/en/product/rf/rf-diode/rf-mixer-and-detector-schottky-diode/bat17-04/>

8. Документация на диод Infineon BAT17 <https://www.infineon.com/cms/en/product/rf/rf-diode/rf-mixer-and-detector-schottky-diode/bat17/>

9. Документация на диод Infineon BAT24-02LS <https://www.infineon.com/cms/en/product/rf/rf-diode/rf-mixer-and-detector-schottky-diode/bat24-02ls/>

10. Документация на гибридный НО Werlatone H10125 <https://www.werlatone.com/180-hybrids/h10125/>

11. Репозиторий с методическими указаниями по лабораторным работам <https://github.com/dee3mon/Keysight-ADS-RFDevices-methodic/>

Каналы Youtube с видеоуроками по Keysight Advanced Design System

12. Канал youtube образовательного центра Keysight EEsof EDA
<https://www.youtube.com/user/KeysightEESOF>

13. Канал youtube Anurag Bhargava образовательного центра
<https://www.youtube.com/user/BhargavaAnurag>

14. Канал youtube Keysight EEsof EDA Field
<https://www.youtube.com/c/EEsofAETips>

Разработчик:

Ст. преподаватель Института МПСУ

Приходько Д.В.