

# Computação Digital

## Laboratório 2: VHDL básico

Wouter Caarls  
wouter@ele.puc-rio.br

9 de março de 2021

### 1 Introdução

É a hora de fazer o seu primeiro projeto em VHDL. Hoje vamos usar só código concorrente, que gera circuitos combinacionais.

### 2 Preparação

Faz o *download* do ISE Design Suite: WebPACK Edition do site do Xilinx e instalá-lo seguindo as diretrizes do manual:

#### Versão 14.7 em Windos 7 ou Linux

[https://www.xilinx.com/support/documentation/sw\\_manuals/xilinx14\\_7/irn.pdf](https://www.xilinx.com/support/documentation/sw_manuals/xilinx14_7/irn.pdf)

#### Versão 14.7 em Windows 10

<http://web.archive.org/web/20190520180616/http://www.xilinx.com/support/answers/62380.html>

### 3 Tarefa

A tarefa é desenhar e testar uma entidade em VHDL para inverter (ou não) a ordem de um vetor de 4 bits. Obs: Não é para inverter os bits em si, mas a *ordem* deles.

**Exercício 3.1** Cria um novo projeto e um novo módulo de VHDL em ISE. A entidade dentro do módulo tem uma entrada e uma saída tipo `std_logic_vector` de 4 bits, e mais uma entrada tipo `std_logic` (o seletor).

**Exercício 3.2** Escreve o código para realizar a tarefa: inverter a ordem da primeira entrada quando o seletor está em '1', e passar sem modificações quando o seletor está em '0'.

**Exercício 3.3** Cria um novo *testbench* para testar o seu código. Tira todo o código relacionado ao *clock* do código gerado pelo ISE, e reescreve o código do *stimulus process* da forma que está no slide 34. O teste deve provar que o seu código está funcionando corretamente para todas as palavras possíveis.

**Exercício 3.4** Roda o simulador para verificar o funcionamento do código. Cola uma captura do *waveform graph* no relatório.

**Exercício 3.5** Sintetize o seu código e analise o esquemático RTL. Cola uma captura do esquemático no nível de portas lógicas no relatório, e explique o seu funcionamento.

## 4 Entrega

**Trabalho em dupla.** Entregue as respostas aos exercícios(em arquivo pdf), junto com a pasta do projeto ISE e as bibliotecas (se tiver) em arquivo zip, no Moodle antes da data de entrega. **Apague os arquivos wdb e as subpastas do projeto ISE para diminuir o tamanho do arquivo zip.**