Computação Digital Laboratório 3: Máquinas de estados

Wouter Caarls wouter@ele.puc-rio.br

16 de março de 2021

1 Introdução

Aprendemos escrever código sequencial, e como funcionam máquinas de estados. Nesse laboratório, vamos usar esse conhecimento para implementar o controlador de um elevador de dois andares, veja Figura 1.

O elevador tem dois botões de fora (um em cada andar), e dois de dentro. Para os dois conjuntos, o botão de cima manda o elevador para cima, e o botão de baixo o manda para baixo. Existem LEDs dentro dos botões para mostrar se o elevador foi chamado. Para efetuar o movimento, tem motor para subir e descer, e sensores que indicam a presença do elevador no primeiro ou segundo andar.

Se o elevador é chamado para uma direção enquanto já está andando para a outra direção, primeiramente finaliza o movimento atual e só depois volta. Então, é um elevador comum, só que não tem porta e não espera para as pessoas entrarem ou saírem.

2 Tarefa

A tarefa é desenhar e implementar uma máquina de estados para implementar o comportamento do elevador desejado.

Exercício 2.1 Desenhe a máquina de estados do sistema:

- Defina as entradas e saídas em sinais binárias;
- Defina os estados;
- Defina a função de transição;
- Defina a função de saída.

Exercício 2.2 Implementa a máquina de estados em VHDL. Pode usar 1, 2 ou 3 processos, e código concorrente ou sequencial de forma que acha

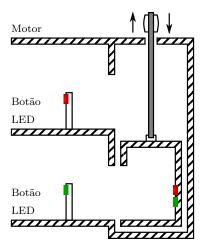


Figura 1: Elevador de dois andares sem porta.

melhor. Verifique que o código é compilável pelo simulador e sintetisável pelo sintetizador.

Exercício 2.3 Implementa um *testbench* para testar o funcionamento. O *test-bench* deve criar todas as situações extraordinárias que podem acontecer.

Exercício 2.4 Roda o simulador para verificar o funcionamento do código. Cola uma captura do *waveform graph* no relatório, e explica o que acontece. Existe algum atraso?

Exercício 2.5 Use o manual do starter kit para criar um *User Constraints File* que liga as entradas e saídas do controlador aos botões e LEDs da placa (veja páginas 17 e 20). Também liga o *clock* ao CLK_50MHZ (página 23).

3 Entrega

Trabalho em dupla. Entregue as respostas aos exercícios(em arquivo pdf), junto com a pasta do projeto ISE e das bibliotecas (se tiver) em arquivo zip, no Moodle antes da data de entrega. Apaga os arquivos wdb e as subpastas do projeto ISE para diminuir o tamanho do arquivo zip.