



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ _____ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА _____ КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ЭВМ И
ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ (ИУ7)

Отчет
по лабораторной работе № 1

Название: Синхронные одноступенчатые триггеры со
статическим и динамическим управлением записью

Дисциплина: Архитектура ЭВМ

Вариант: -

Студент	гр. <u>ИУ7-43Б</u>	_____	<u>В. П. Авдейкина</u>
		(Подпись, дата)	(И.О. Фамилия)

Преподаватель	_____	<u>А. Ю. Попов</u>
	(Подпись, дата)	(И.О. Фамилия)

2023 год

Оглавление

Оглавление	2
Цели и задачи работы	3
Выполнение работы	4
Задание №1	4
Задание №2	6
Задание №3	8
Задание №4	10
Задание №5	12
Задание №6	15
Контрольные вопросы	17

Цели и задачи работы

Цель работы - изучить схемы асинхронного RS-триггера, который является запоминающей ячейкой всех типов триггеров, синхронных RS- и D-триггеров со статическим управлением записью и DV-триггера с динамическим управлением записью.

Выполнение работы

Задание №1

Формулировка

Исследовать работу асинхронного RS-триггера с инверсными входами в статическом режиме. Для этого необходимо:

- собрать схему RS-триггера на ЛЭ И-НЕ;
- к выходам Q и $\sim Q$ триггера подключить световые индикаторы;
- задавая через переключатели необходимые сигналы на входах S и R триггера, составить таблицу переходов.

Выполнение

Асинхронный RS-триггер – простейший триггер, использующийся как запоминающая ячейка (с отдельной установкой состояний «0» и «1»). В ходе выполнения задания был собран RS-триггер (с инверсными входами) на логических элементах И-НЕ (рис. 1):

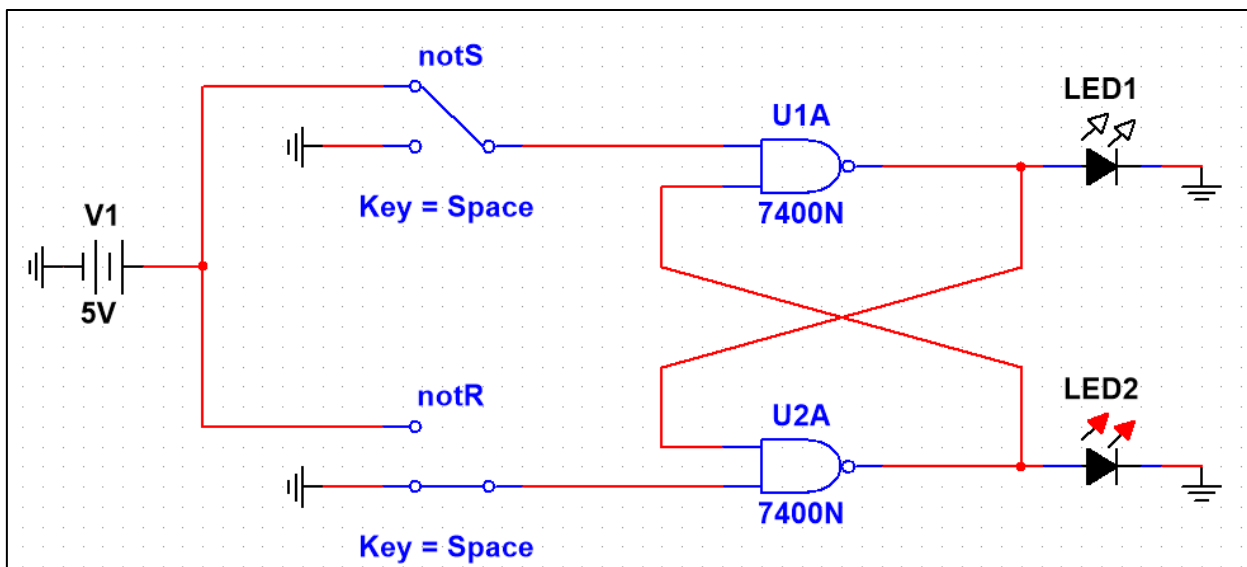


Рисунок 1. Схема асинхронного RS-триггера на ЛЭ И-НЕ

На основе собранной схемы с помощью переключателей сигналов на входах была получена таблица переходов (табл. 1):

$\sim S$	$\sim R$	$Q(t_n)$ ($\gamma = 0$ или 1)	$Q(t_{n+1})$	Пояснение

0	0	γ	X	Запрещенная комбинация сигналов (триггер перестает выполнять свою функцию)
0	1	γ	1	Установка «1»
1	0	γ	0	Установка «0»
1	1	γ	γ	Хранение значения

Таблица 1. Таблица переходов асинхронного RS-триггера с инверсными входами на ЛЭ И-НЕ

Задание №2

Формулировка

Исследовать работу синхронного RS-триггера в статическом режиме. Для этого необходимо:

- собрать схему RS-триггера на ЛЭ И-НЕ;
- к выходам Q и $\sim Q$ триггера подключить световые индикаторы;
- задавая через переключатели необходимые сигналы на входах S, R и C, протестировать и составить таблицу переходов триггера. В таблице теста каждому набору S, R и Q будет соответствовать 3 строки: сначала задать C=0 (момент времени t_n), затем при C=1 (момент времени t_{n+1}) определяется Q_{n+1} и снова при C=0 переход в режим хранения.

Выполнение

Синхронный RS-триггер – триггер, состояние которого контролируется сигналом на входе синхронизации. В ходе выполнения был собран синхронный RS-триггер на логических элементах И-НЕ (рис. 2):

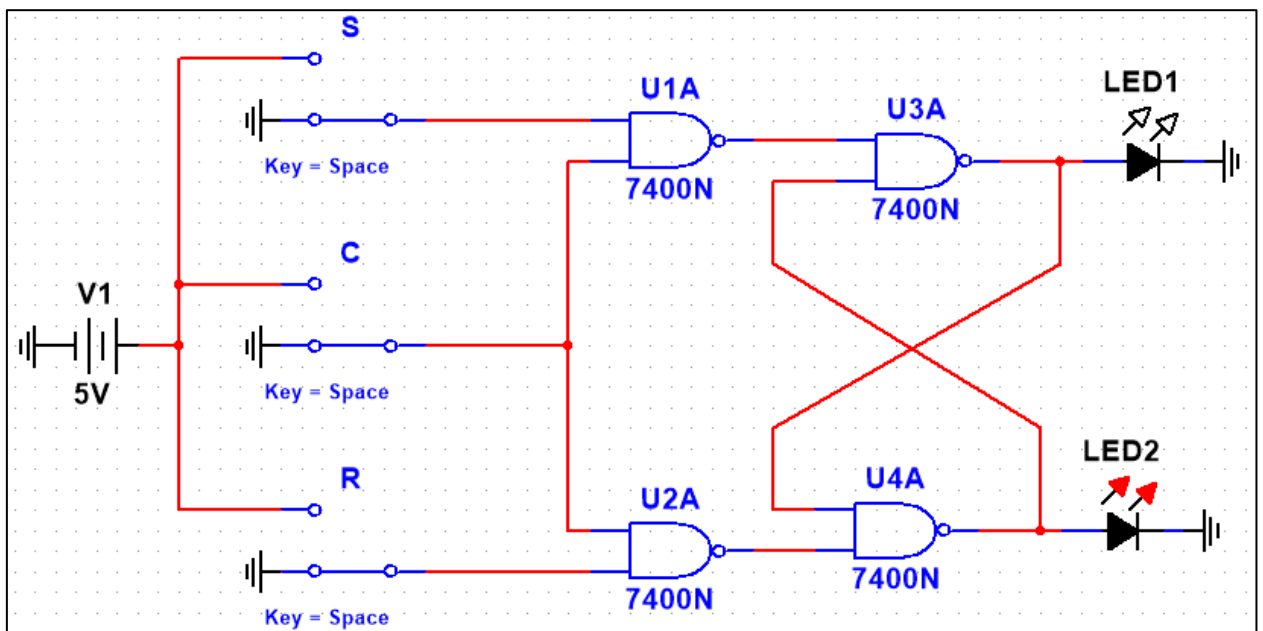


Рисунок 2. Синхронный RS-триггер на ЛЭ И-НЕ

На основе собранной схемы с помощью переключателей сигналов была получена таблица переходов (табл. 2):

C	S ($\alpha = 0$ или 1)	R ($\beta = 0$ или 1)	Q(t_n) ($\gamma = 0$ или 1)	Q(t_{n+1})	Пояснение
0	α	β	γ	γ	Хранение значения в силу отсутствия тактового сигнала
1	0	0	γ	γ	Хранение значения в силу значений S, R сигналов
1	0	1	γ	0	Установка «0»
1	1	0	γ	1	Установка «1»
1	1	1	γ	X	Запрещенная комбинация сигналов

Таблица 2. Таблица переходов синхронного RS-триггера на ЛЭ И-НЕ

Задание №3

Формулировка

Исследовать работу синхронного D-триггера в статическом режиме. Для этого необходимо:

- собрать схему D-триггера на ЛЭ И-НЕ; в приложении Multisim можно использовать макросхему D-триггера;
- к выходам Q и $\sim Q$ триггера подключить световые индикаторы;
- задавая через переключатели необходимые сигналы на входах D и C, протестировать и составить таблицу переходов триггера. В таблице теста каждому набору D и Q будет соответствовать 3 строки: сначала задать C=0 (момент времени t_n), затем при C=1 (момент времени t_{n+1}) определяется Q_{n+1} и снова при C=0 происходит переход в режим хранения.

Выполнение

Синхронный D-триггер – триггер, выполняющий задержку (хранение) входных сигналов на один такт. В ходе выполнения был построен D-триггер на логических элементах И-НЕ (рис. 3):

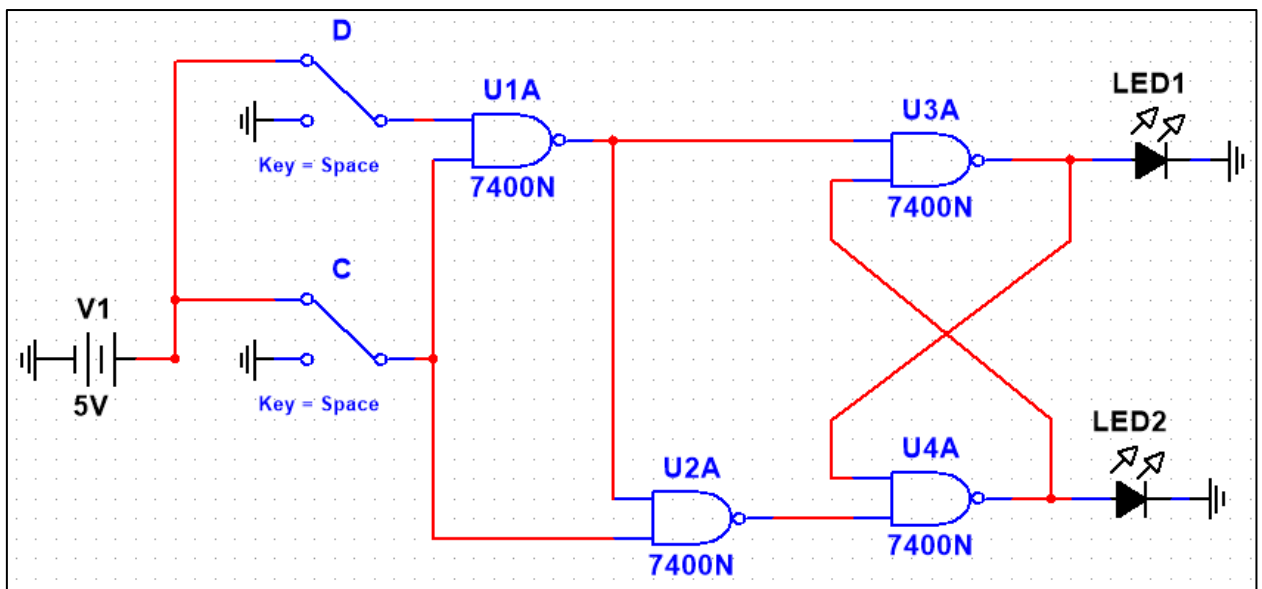


Рисунок 3. Синхронный D-триггер на ЛЭ И-НЕ

На основе собранной схемы с помощью переключателей сигналов была

получена таблица переходов (табл. 3):

C	D ($\alpha = 0$ или 1)	Q(t_n) ($\gamma = 0$ или 1)	Q(t_{n+1})	Пояснение
0	α	γ	γ	Хранение значения
1	0	γ	0	Установка «0»
1	1	γ	1	Установка «1»

Таблица 3. Таблица перехода синхронного D-триггера

Задание №4

Формулировка

Исследовать схему синхронного D-триггера с динамическим управлением записью в статическом режиме. В приложениях Electronics Workbench и Multisim имеются макросхемы такого триггера. Для этого необходимо:

- к выходам Q и $\sim Q$ триггера подключить световые индикаторы;
- задавая через переключатели необходимые сигналы на входах D и C, протестировать и составить таблицу переходов триггера. В таблице теста следует отметить реакцию триггера на изменения сигнала D при C=0 и при C=1, а также способность триггера принимать сигнал D только по перепаду 0/1 сигнала C.

Выполнение

В ходе выполнения была построена схема с синхронным D-триггеров с динамическим управлением записью в статическом режиме (рис. 4):

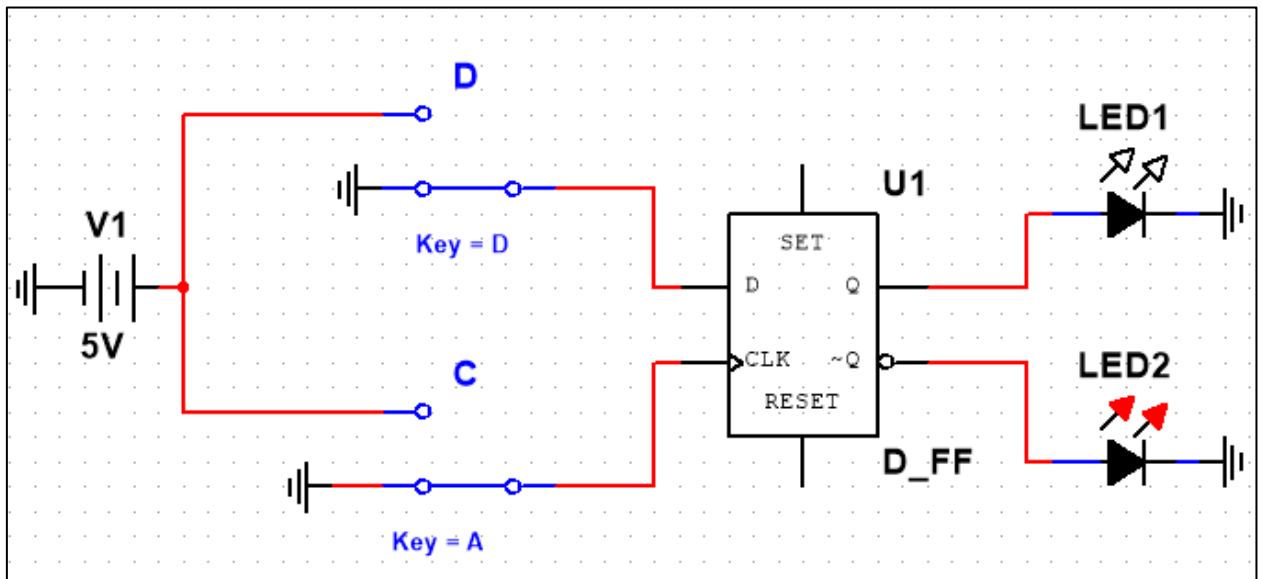


Рисунок 4. Синхронный D-триггер с динамическим управлением записью

На основе собранной схемы с помощью переключателей сигналов была получена таблица переходов (табл. 4):

D	C _n	C _{n+1}	Q(t _n)	Q(t _{n+1})	Пояснение
---	----------------	------------------	--------------------	----------------------	-----------

$(\alpha = 0 \text{ или } 1)$	$(\beta = 0 \text{ или } 1)$		$(\gamma = 0 \text{ или } 1)$		
α	β	β	γ	γ	Хранение значения
	1	0			
0	0	1	γ	0	Установка «0»
1	0	1	γ	1	Установка «1»

Таблица 4. Таблица перехода синхронного D-триггера с динамическим управлением записью

После анализа таблицы можно прийти к следующему выводу: особенностью динамической записи является то, что прием информационных сигналов и передача на выход принятой информации выполняются в момент перепада синхросигнала (в данном случае – с «0» на «1», то есть С-вход является прямым).

Задание №5

Формулировка

Исследовать схему синхронного DV-триггера с динамическим управлением записью в динамическом режиме. Для этого необходимо:

- построить схему синхронного DV-триггера на основе синхронного D-триггера и мультиплексора MS 2–1 (выход MS 2-1 соединить с D-входом триггера, вход 0 MS 2-1 соединить с выходом Q триггера. Тогда вход 1 MS 2–1 будет D-входом, адресный вход А MS 2–1 – входом V синхронного DV-триггера), вход С D-триггера – входом С DV-триггера;
- подать сигнал генератора на вход счетчика и на С-вход DV-триггера;
- подать на входы D и V триггера сигналы с выходов 2-го и 3-го разрядов счетчика;
- снять временные диаграммы синхронного DV-триггера;
- объяснить работу синхронного DV-триггера по временным диаграммам.

Выполнение

Синхронный DV-триггер – триггер, имеющий один информационный вход D и один подготовительный разрешающий вход V (для разрешения приема информации). В ходе выполнения была собрана схема синхронного DV-триггера на основе мультиплексора и синхронного D-триггера (рис. 5):

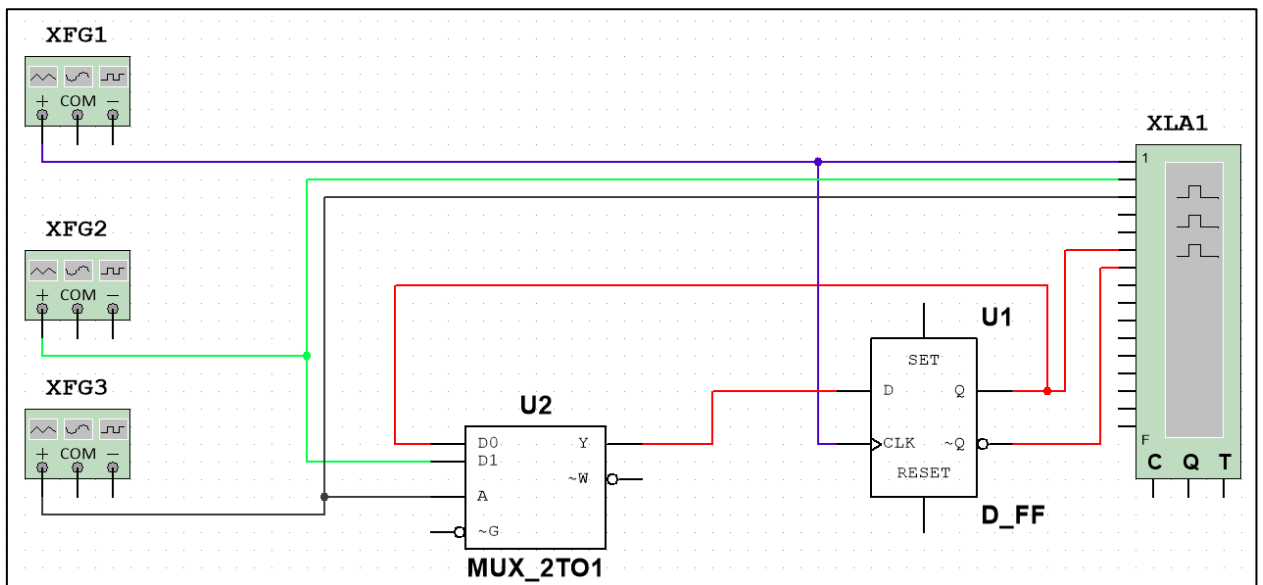


Рисунок 5. Схема синхронного DV-триггера

Затем с помощью логического анализатора были получены временные диаграммы (рис. 6):

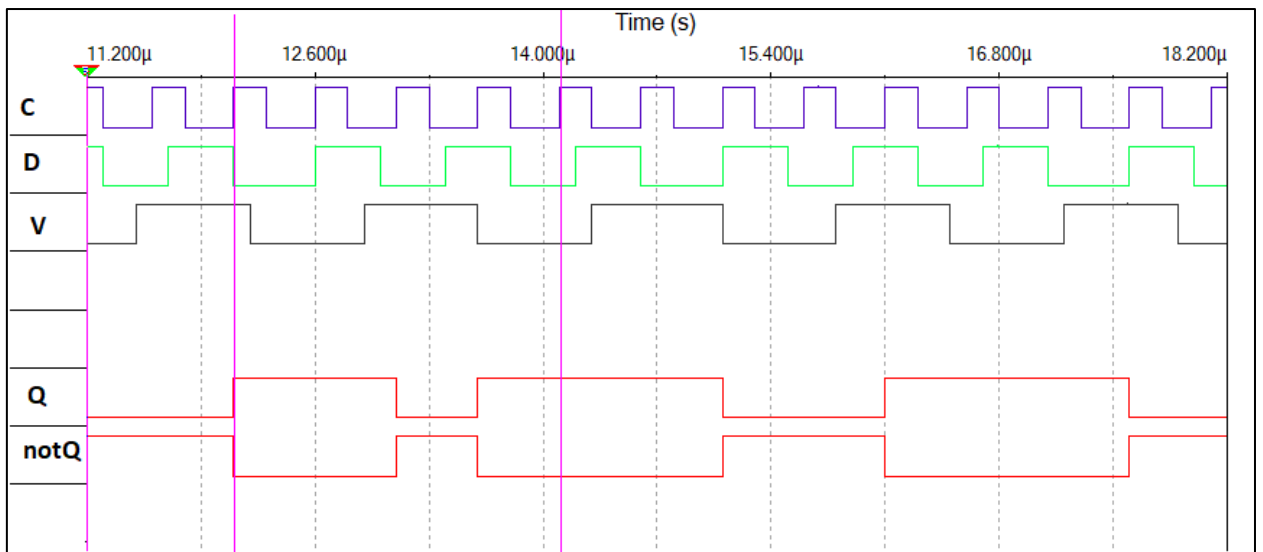


Рисунок 6. Временные диаграммы синхронного DV-триггера

С помощью временных диаграмм были сделаны следующие выводы:

- триггер сохраняет свое значение, если сигнал V равен «0» или если сигнал V равен «1», а сигнал C – «0»;
- триггер меняет свое значение на «1», если сигнал V равен «1», совершается перепад синхросигнала с «0» на «1» и значение сигнала D в этот момент – «1»;

- триггер меняет свое значение на «0», если сигнал V равен «1», совершается перепад синхросигнала с «0» на «1» и значение сигнала D в этот момент – «0».

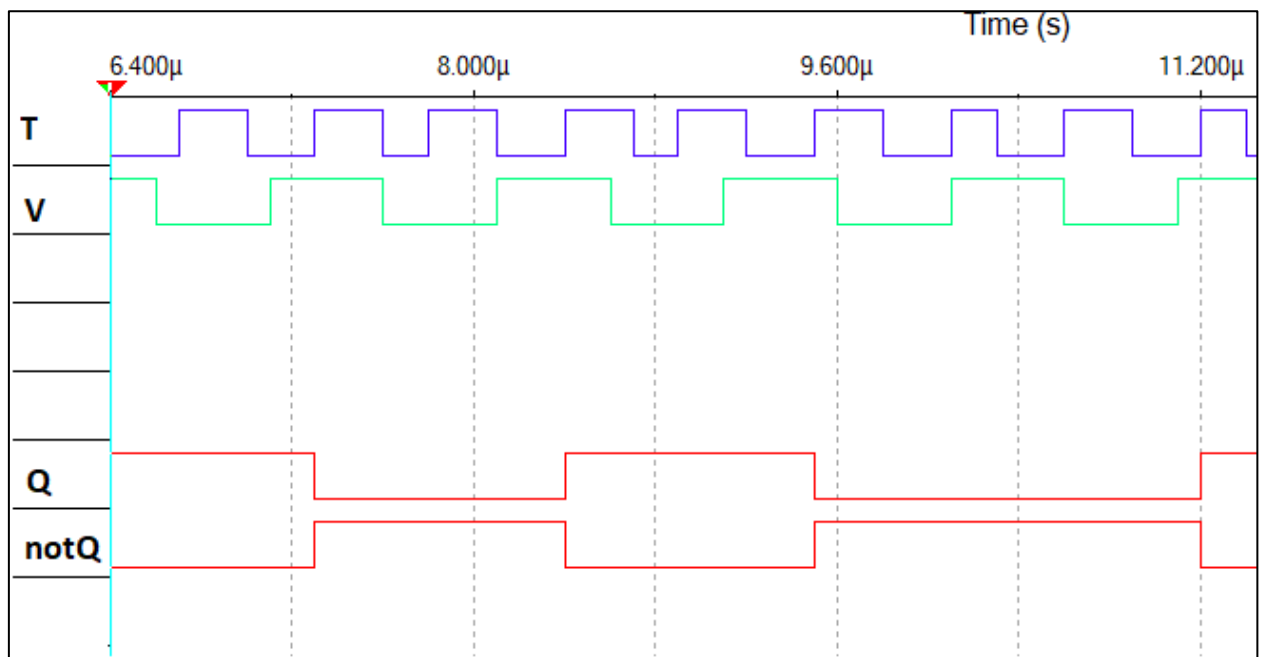


Рисунок 8. Временные диаграммы TV-триггера

С помощью временных диаграмм были сделаны следующие выводы:

- триггер сохраняет значение, если сигнал V равен «0»;
- триггер меняет свое значение на обратное текущему, если сигнал V равен «1», а T меняется с «0» на «1»

Контрольные вопросы

1) Что называется триггером?

Триггер – запоминающий элемент с двумя устойчивыми состояниями, которые кодируются цифрами 0 и 1, предназначенный для хранения и записи информации.

2) Какова структурная схема триггера?

Структурная схема триггера состоит из запоминающей ячейки и схемы управления.

3) По каким основным признакам классифицируют триггеры?

По способу организации логических связей:

- RS-триггеры;
- Т-триггеры;
- JK-триггеры;
- D-триггеры;
- DV-триггеры;
- комбинированные.

По способу записи информации:

- асинхронные;
- синхронные.

По способу синхронизации:

- синхронные со статическим управлением записью;
- синхронные с динамическим управлением записью.

По способу передачи информации со входов на выход:

- с одноступенчатым запоминанием информации;
- с двухступенчатым запоминанием информации.

4) Каково функциональное назначение входов триггеров?

- S-вход – вход для отдельной установки триггера в состояние "1".
- R-вход – вход для отдельной установки триггера в состояние "0".

- J-вход – вход для установки состояния "1" в универсальном JK-триггере.
- K-вход – вход для установки состояния "0" в универсальном JK-триггере.
- D-вход – информационный вход для установки триггера в состояния "1" или "0".
- V-вход – подготовительный управляющий вход для разрешения приема информации.
- C-вход – исполнительный управляющий вход для осуществления приема информации, вход синхронизации.

5) Что такое асинхронный и синхронный триггеры?

Асинхронный триггер – триггер, меняющий свое состояние сразу после изменения входной информации.

Синхронный триггер – триггер, меняющий свое состояние только при необходимом значении синхросигнала.

6) Что такое таблица переходов?

Таблица переходов – таблица, отображающая зависимость выходного сигнала триггера в момент времени t_{n+1} от входных сигналов и от состояния триггера в предыдущий момент времени t_n .

7) Как работает асинхронный RS-триггер?

При $S = 0$ и $R = 1$ триггер устанавливается в состояние 0, а при $S = 1$ и $R = 0$ – в состояние 1. Если $S = 0$ и $R = 0$, то в триггере сохраняется предыдущее внутреннее состояние. При $S = R = 1$ состояние триггера является неопределенным (после снятия входных сигналов S и R). Такая комбинация входных сигналов $S = R = 1$ является недопустимой (запрещенной). Для нормальной работы триггера необходимо выполнение запрещающего условия $SR = 0$.

8) Как работает синхронный RS-триггер? Какова его таблица переходов?

Как и все синхронные триггеры, синхронный RS-триггер при $C = 0$ сохраняет предыдущее внутреннее состояние, т. е. $Q_{n+1} = Q_n$. Сигналы по входам S и R переключают синхронный RS-триггер только с поступлением

импульса на вход синхронизации. При $C = 1$ синхронный триггер переключается как асинхронный. Одновременная подача сигналов $S = R = 1$ запрещена. При $S = R = 0$ триггер не изменяет своего состояния.

9) Что такое D-триггер?

Синхронный D-триггер – имеет один информационный вход D , состояние которого с каждым синхронизирующим импульсом передается на выход, т. е. выходные сигналы представляют собой задержанные входные сигналы. Поэтому D-триггер – элемент задержки входных сигналов на один такт.

10) Объясните работу синхронного D-триггера.

Схему синхронного D-триггера можно получить из схемы синхронного RS-триггера, подавая сигнал D на вход S , а сигнал $\sim D$ т. е. с выхода инвертора сигнала D , на вход R . В результате на входах RS-триггера возможны только наборы сигналов $SR = 01$ при $D = 0$ или $SR = 10$ при $D = 1$, что соответствует записи в триггер логического 0 или 1. Путем логических преобразований инвертор можно исключить и получить схему синхронного D-триггера. Синхронный D-триггер имеет один информационный вход D , состояние которого с каждым синхронизирующим импульсом передается на выход, т. е. выходные сигналы представляют собой задержанные входные сигналы.

11) Что такое DV –триггер?

Синхронный DV-триггер – имеет один информационный вход D и один подготовительный разрешающий вход V для разрешения приема информации.

12) Объясните работу DV-триггера.

DV-триггер, при $C = 0$, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние, т. е. $Q_{n+1} = Q_n$. При $C = 1$ и при наличии сигнала $V = 1$ разрешения приема информации DV-триггер принимает информационный сигнал, действующий на входе D , т. е. работает как асинхронный DV-триггер. При $C = 1$ и $V = 0$ DV-триггер сохраняет предыдущее внутреннее состояние, т. е. $Q_{n+1} = Q_n$.

13) Что такое Т-триггер? Какова его таблица переходов?

Т-триггер имеет один информационный вход T , называемый счетным входом. Асинхронный T -триггер переходит в противоположное состояние каждый раз при подаче на T -вход единичного сигнала. Таким образом T -триггер реализует счет по модулю 2: $Q_t = T t-1 \oplus Q_{t-1}$. Синхронный T -триггер имеет вход C и вход T . Синхронный T -триггер переключается в противоположное состояние сигналом C , если на счетном входе T действует сигнал логической 1.

14) Объясните работу схемы синхронного RS-триггера со статическим управлением.

При $C = 0$ триггеры переходят в режим хранения, запоминая последнее состояние.

15) Какова характерная особенность переключения синхронных триггеров с динамическим управлением записью?

Характерной особенностью синхронных триггеров с динамическим управлением записью является то, что приём информационных сигналов и передача на выход принятой информации выполняются в момент изменения синхросигнала на C -входе из 0 в 1 или из 1 в 0, т. е. перепадом синхросигнала.

16) Как работает схема синхронного D-триггера с динамическим управлением записью на основе трех RS -триггеров?

Триггер имеет асинхронные входы Sa и Ra начальной установки в состояния 1 и 0. Если схему D -триггера дополнить входом V , то получим структуру DV -триггера. Временные диаграммы D -триггера соответствуют временным диаграммам DV -триггера при $V = 1$.

17) Составьте временные диаграммы работы синхронного D-триггера с динамическим управлением записью.

В л/р

18) Какова структура и принцип действия синхронного DV-триггера с динамическим управлением записью?

Синхронный DV-триггер имеет один информационный вход D и один подготовительный разрешающий вход V для разрешения приема информации.

$$Q_t = DV + V Q_{t-1} = DV C + (V + C)Q_{t-1}$$

При $C = 0$ DV-триггер, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние.

При $C = 1$ и при наличии сигнала $V = 1$ разрешения приема информации DV-триггер принимает информационный сигнал, действующий на входе D.

При $C = 1$ и $V = 0$ DV-триггер сохраняет предыдущее внутреннее состояние.

19) Составьте временные диаграммы синхронного DV-триггера.

В л/р

20) Объясните режимы работы D-триггера.

Синхронный D-триггер – имеет один информационный вход D, состояние которого с каждым синхронизирующим импульсом передается на выход, т. е. выходные сигналы представляют собой задержанные входные сигналы.