Arquitetura de Computadores - PLE 2020

Grupo I - CRAY-1

Gabriel Martins Machado Christo

Lucas Guimarães Batista

Vinicius Lima Medeiros

- Ano de introdução

Primeiro modelo enviado em 1976 para um período de teste de 6 meses ao Los

Alamos Research Laboratory. A primeira venda oficial foi feita no ano seguinte para o

National Center for Atmospheric Research por um valor de USD 8.8 milhões

- Tecnologia utilizada no processador e memória

O processador engloba a seção de computação, de memória e de entrada/saída. A

seção de computação é composta por registradores, unidades funcionais e buffers de

instrução. A memória é construída a partir de chips LSI de 1024 bits. A seção de entrada e

saída é composta por 12 canais de transmissão cada, totalizando 24 canais.

- Largura da arquitetura (8, 16, 32 ou 64 bits)

64 bits

- Tipo da arquitetura (CISC, RISC, etc.)

RISC, implementando arquitetura de instruções load-store (utilizada por quase todos

os processadores vetoriais), que divide as instruções em dois tipos:

De acesso a memória: trabalhar dados em cima da memória e registradores

De aritmética: instruções da unidade lógica e aritmética, trabalhando dados somente

em cima dos registradores

- Tamanho e tipo do conjunto de instruções

Conjunto de 128 instruções. Conjunto de instruções aritméticas para inteiros ou

ponto fixo inclui operações de adição, subtração e multiplicação. Não há uma instrução para

divisão. O conjunto de instruções booleanas inclui operações OR, AND, XOR, uma operação de merge com uso de máscara, além de operações de shift. Há também instruções para manipulação de vetores, escalares e contagem de zeros a esquerda (Leading zero count).

- Tipo da unidade de controle

O CRAY-1 apresentava uma UCL microprogramada. Um sistema de minicomputador de 16 bits funciona como a unidade de controle de manutenção (MCU). Ela realiza a inicialização do sistema e recuperação básica para o sistema operacional. Incluído no sistema MCU está um pacote de software que permite ao minicomputador monitorar o desempenho do CRAY-1 durante seu período de uso.

- Quantidade, largura e tipo de registradores

- 8 registradores de endereço (A) de 24 bits
- 64 registradores de endereço intermediário (B) de 24 bits
- 8 registradores escalares (S) de 64 bits
- 64 registradores escalares intermediários (T) de 64 bits
- 8 registradores vetorias de 64 elementos (V), com cada elemento possuindo 64 bits

- Endereçamento e tamanho da memória

O cray 1 possui a memória principal composta por 1.048.576 palavras de 72 bits (64 bits de dados e 8 bits para validação e detecção de erros).

Opera com os modos de endereçamento de registrador para instruções lógicas e aritméticas, e endereçamento direto para instruções cuja operação se dá diretamente na memória principal.

- Velocidade do processador

Cada ciclo do processador tem período de 12.5 ns, o que significa uma frequência de 80 MHz.

- Dispositivos de armazenamento secundário (tipo, capacidade, velocidade, etc.)

O armazenamento de massa do Cray-1 é feito com uso de discos. São usadas, no

mínimo, duas unidades controladoras de disco DCU-2 com a possibilidade de expansão.

Cada unidade controladora pode ter ligada a ela até 4 discos DD-19. Cada disco tem a

capacidade de 2.242 x 10^9 bits (275 MB) com uma latência de 16.6 ms, tempo de acesso

que varia entre 15 a 80 ms e taxa de transferência de dados de 35.4 x 10^6 bits/s (4.425

MB/s).

- Sistema Operacional utilizado

O COS (Cray Operating System) é um conjunto de programas armazenados em

memória ou em disco que administram os recursos, supervisionam as tarefas sendo

realizadas e realizam as operações de I/O. O sistema operacional, assim como a maior

parte do resto do software disponibilizado pela Cray Research é escrito na linguagem de

montagem CAL (Conversational Algebraic Language).

- Principais projetistas envolvidos

O projeto do CRAY-1 desenvolvido pela Cray Research e chefiado por Seymour

Cray, fundador da empresa, após ele sair da CDC (Control Data Corporation), empresa em

que ele havia sido co-fundador anteriormente.

O engenheiro chefe do projeto foi Lester Davis, co-fundador da Cray Research.

Fontes:

Manual (1982 Revision)

Brochura do CRAY-1 com as instruções