

## **Elaborato numero 2: analisi dei margini di rumore di una cella SRAM a 6T**

Scopo dell'elaborato: acquisire la metodologia di analisi e progettazione di una cella SRAM a 6T in modo da effettuare un tradeoff tra la dissipazione di potenza statica e la robustezza della cella in fase di hold e read.

### Step da compiere per svolgere l'elaborato:

1) Dimensionare opportunamente i dispositivi di una cella di memoria a 6T in maniera tale da avere dei ragionevoli margini di rumore in fase di hold e di read per un valore di tensione di alimentazione pari a 1V. Utilizzare LTSPICE e la metodologia grafica basata sull'analisi delle "curve a farfalla"

2) Per il dimensionamento fissato al punto 1, ripetere l'analisi dei margini di rumore in fase di hold e read utilizzando il "metodo di Seevinck".

3) Prevedere per i dispositivi un modello SPICE in cui la tensione di soglia assume una distribuzione di probabilità di tipo gaussiano, in maniera tale da mimare l'effetto delle variazioni di processo interdie. Utilizzando tale modello in LTSPICE, effettuare delle analisi MonteCarlo abbassando la tensione di alimentazione con degli step fissati. In particolare, per ogni step di tensione utilizzato, tabellare il valore medio e la varianza di:

- potenza di leakage
- margine di rumore in fase di hold
- margine di rumore in fase di read

Inoltre, per ogni step di tensione di cui sopra, graficare la distribuzione di probabilità ottenuta per la corrente di leakage, il margine di rumore in fase di hold, il margine di rumore in fase di read. Fare le opportune considerazioni.

3) Utilizzando un setup di simulazione opportuno, ricavare il grafico della distribuzione di probabilità del DRV