

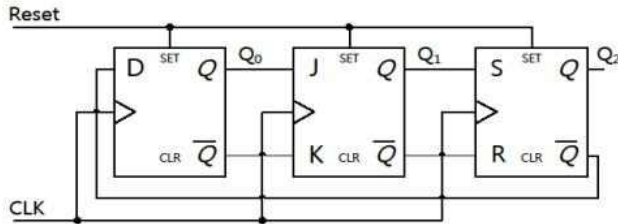
※ 답안지에 한 번 표기한 답을 백색 수정액으로 정정하거나 칼 등으로 긁어 변형할 경우 그 문항을 무효로 처리함.

1. 다음의 부울 대수식을 최대한 간략화 한 것으로 적당한 것은 무엇인가?

$$x'y'z' + x'y'z + x'yz' + x'yz + xyz' + xyz$$

- ① $x'(y' + y) + xy$ ② $x' + xy$
 ③ $x' + y$ ④ $x + y'$

2. 다음 그림에 나타난 카운터의 동작 시퀀스는? (카운터는 클럭 펄스 0에서 Reset 입력으로 초기화된다고 가정한다.)



| | ① | ② | ③ | ④ |
|-------|-------------|-------------|-------------|-------------|
| 클럭 펄스 | $Q_2Q_1Q_0$ | $Q_2Q_1Q_0$ | $Q_2Q_1Q_0$ | $Q_2Q_1Q_0$ |
| 0 | 1 1 1 | 1 1 1 | 0 0 0 | 1 1 1 |
| 1 | 1 1 0 | 0 1 1 | 0 0 1 | 1 1 0 |
| 2 | 1 0 0 | 0 0 1 | 0 1 0 | 1 0 1 |
| 3 | 0 0 0 | 0 0 0 | 0 1 1 | 1 0 0 |
| 4 | 0 0 1 | 1 1 0 | 1 0 0 | 0 1 1 |
| 5 | 0 1 1 | 1 1 0 | 1 0 1 | 0 1 0 |
| 6 | 1 1 1 | 1 1 1 | 1 1 0 | 0 0 1 |
| 7 | 1 1 0 | 0 1 1 | 1 1 1 | 0 0 0 |

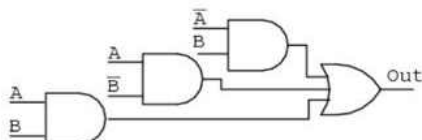
3. 다음은 마스터슬레이브 플립플롭에 대한 설명이다. 가장 옳지 않은 것은?

- ① 2개의 래치와 1개의 인버터로 구성된다.
 ② 마스터가 동작(enable)하면 슬레이브는 동작하지 않는다(disable).
 ③ 클럭이 1일 때 플립플롭의 상태에 영향을 주고, 클럭이 0이 된 후에만 출력에 새로운 상태가 나타나므로 이러한 플립플롭은 투명성(transparency)을 갖는다.
 ④ 펄스트리거드(pulse-triggered) 플립플롭이라고도 한다.

4. 2진수의 뺄셈 연산을 수행할 때 2진수를 1의 보수 또는 2의 보수로 취하면 연산이 단순화되는 경우가 있다. 실제 하드웨어 설계, 제작시 이와 같이 2진수의 보수를 취하고자 하는 경우 사용할 수 없는 소자는 무엇인가? (단, 사용되는 게이트는 단독으로 사용(1개만 사용)하는 경우로 한정한다.)

- ① NOT-GATE ② NAND-GATE
 ③ OR-GATE ④ NOR-GATE

5. 다음의 로직 회로를 가장 간단히 표현하면 무엇인가?



- ① ② ③ ④

6. 1MHz의 클럭펄스를 입력으로 받아 10kHz의 클럭펄스를 출력하는 회로를 플립플롭으로 구현하고자 한다. 필요로 하는 플립플롭의 최소 개수는?

- ① 6개 ② 7개 ③ 8개 ④ 10개

7. 아날로그를 입력으로 하는 디지털 시스템에 대한 설명으로 가장 옳지 않은 것은?

- ① 디지털 시스템에서 데이터 값의 획득 과정에는 표본화(sampling)와 양자화(quantization) 과정이 있다.
 ② 나이퀴스트(Nyquist) 표본화 이론에 의하면 표본화 주파수가 아날로그 입력의 최대 주파수의 2배 이상이면 정보의 왜곡을 막을 수 있다.
 ③ 디지털 시스템은 아날로그 시스템에 비해서 잡음에 강하고 정확성과 정밀도가 향상된다.
 ④ 엘리어링 현상은 표본화 주파수보다 낮은 주파수로 표본화 할 때 발생하는데, 등화기(equalizer)를 이용하여 보상할 수 있다.

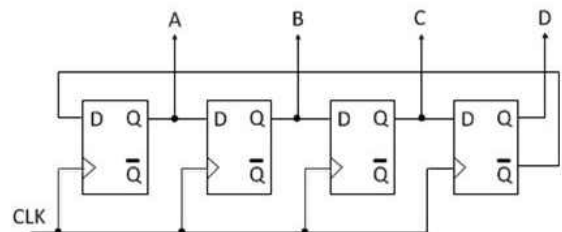
8. JK 플립플롭의 동작을 나타내는 특성표는 다음과 같다. 다음 상태 출력 $Q(t+1)$ 의 부울 논리식을 표현하는 JK 플립플롭의 특성방정식은 무엇인가?

(이때, $Q(t+1)$: 다음상태 출력, $Q(t)$: 현재상태 출력을 각각 나타낸다.)

| 입력 | | 출력 |
|----|---|-------------------|
| J | K | $Q(t+1)$ |
| 0 | 0 | $Q(t)$ |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | $\overline{Q(t)}$ |

- ① $Q(t+1) = \overline{J} \cdot Q(t) + K \cdot \overline{Q(t)}$
 ② $Q(t+1) = J \cdot \overline{Q(t)} + \overline{K} \cdot Q(t)$
 ③ $Q(t+1) = J \cdot Q(t) + \overline{K} \cdot \overline{Q(t)}$
 ④ $Q(t+1) = J \cdot Q(t) + K \cdot Q(t)$

9. 다음 회로의 현재상태(ABCD)가 1010 일 때 다음 상태의 변화 중에서 옳은 것은?

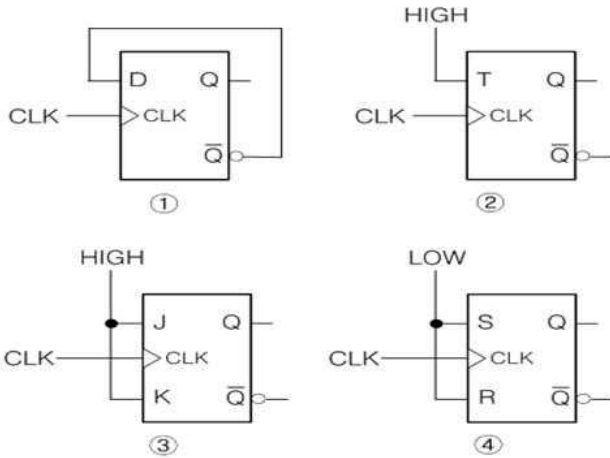


- ① 1010-1101-0110-1011-0101
 ② 1010-1011-0110-1101-1010
 ③ 1010-1011-0110-1101-0101
 ④ 1010-1101-0110-1011-1010

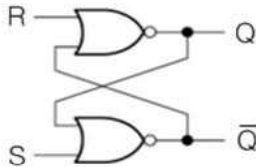
10. 표준논리장치(standard logic device)의 첫 범주는 SSI, MSI 칩으로 사용가능한 기본기능의 디지털 요소를 말한다. 다음 중에서 디지털요소가 아닌 것은?

- ① 카운터 ② 플립플롭
 ③ 디코더 ④ 마이크로컨트롤러

11. 다음 그림과 같은 4개의 회로 중 3개의 회로는 출력값 Q가 같다. 다른 출력값 Q를 발생하는 회로는 무엇인가? (이때, 각 플립플롭의 출력 초기값 Q는 0이다.)



12. 다음 그림은 2개의 NOR 게이트를 교차 결합하여 구성한 SR 래치 회로이다. 초기 조건이 $R = 1, S = 0, Q = 0, \bar{Q} = 1$ 일 때, SR 래치의 진리표로 옳은 것은? (이때, 이전값은 출력값이 변경되지 않고 그대로 유지하는 것을 의미한다.)



①

| 입력 | | 출력 | |
|----|---|-----|-----------|
| S | R | Q | \bar{Q} |
| 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 이전값 | 이전값 |

②

| 입력 | | 출력 | |
|----|---|-----|-----------|
| S | R | Q | \bar{Q} |
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | 이전값 | 이전값 |

③

| 입력 | | 출력 | |
|----|---|-----|-----------|
| S | R | Q | \bar{Q} |
| 0 | 0 | 이전값 | 이전값 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |

④

| 입력 | | 출력 | |
|----|---|-----|-----------|
| S | R | Q | \bar{Q} |
| 0 | 0 | 이전값 | 이전값 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 |

13. 프로그램이 가능한 장치(PLD) 사용의 장점이 아닌 것은?

- ① 기판공간의 절약 ② 소비 전력의 절약
③ 부품 수의 절약 ④ 응용제품의 비용이 증대

14. 프로그램 논리 장치(Programmable Logic Device)는 프로그램 가능한 어레이 평면의 퓨즈 배치 구조에 의해 분류된다. AND 어레이 평면과 OR 어레이 평면을 동시에 프로그램하여 부울식 논리를 구성하는 방식의 프로그램 논리 장치는 무엇인가?

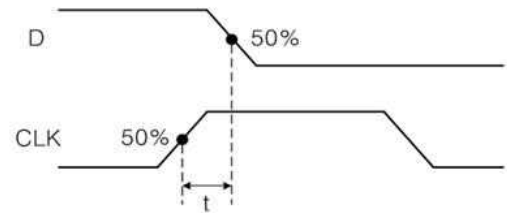
- ① PLA (Programmable Logic Array)
② PAL (Programmable Array Logic)
③ PROM(Programmable Read Only Memory)
④ GAL (Generic Array Logic)

15. 다음 표에 4가지 종류의 TTL 논리게이트에 대한 전압파라미터가 표시되어 있다. 잡음이 많은 산업환경에서 사용할 수 있는 논리게이트는 무엇인가? (단, $V_{OH(min)}$ =High 출력 최소전압, $V_{IH(min)}$ =High 입력 최소전압, $V_{OL(max)}$ =Low 출력 최대전압, $V_{IL(max)}$ =Low 입력 최대전압)

| 구분 | $V_{OH(min)}$ | $V_{IH(min)}$ | $V_{OL(max)}$ | $V_{IL(max)}$ |
|----|---------------|---------------|---------------|---------------|
| A | 2.4V | 2V | 0.4V | 0.8V |
| B | 3.5V | 2.5V | 0.2V | 0.8V |
| C | 3.2V | 2.4V | 0.2V | 0.6V |
| D | 4.0V | 3.2V | 0.2V | 0.6V |

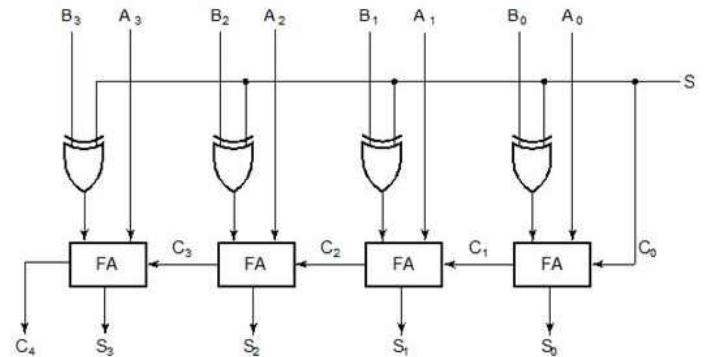
- ① A ② B ③ C ④ D

16. D 플립플롭에서 클럭펄스(CLK)가 인가된 후에 D 입력에서 논리 레벨을 유지하기 위해 지속되어야 하는 최소 시간 간격 t 를 무엇이라고 하는가? (이때, 아래 그림에서 50%는 논리 레벨값의 50% 지점을 표현한다.)



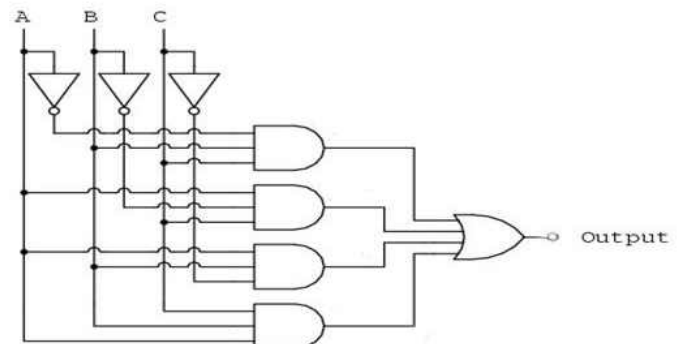
- ① 셋업(setup) 시간 ② 홀드(hold) 시간
③ 상승(rise) 시간 ④ 하강(fall) 시간

17. 다음의 회로도를 가장 잘 설명한 것은?



- ① $S=0$ 이면 4비트 가산기, $S=1$ 이면 4비트 보수기
② $S=0$ 이면 곱셈, $S=1$ 이면 나눗셈을 하는 4비트 곱셈기
③ $S=0$ 이면 덧셈, $S=1$ 이면 뺄셈을 하는 4비트 가감산기
④ $S=0$ 이면 덧셈, $S=1$ 이면 뺄셈을 하는 4비트 BCD 가산기

18. 다음의 로직 회로를 가장 간단한 부울 대수식으로 표현한 것은 아래 네 개의 보기 중 무엇인가?



- ① $A'B + B'C + AC'$
 ② $ABC + A'BC + AB'C + ABC'$
 ③ $AB + BC + AC$
 ④ $ABC + BC + AC$

19. 다음 연산들 중 그 결과가 참(truth)이 아닌 것은 ?

- ① $x \wedge x = x \vee x = x$
 ② $(x \wedge y) \wedge z = x \wedge (y \wedge z)$
 ③ $(x \wedge y) \vee x = x$
 ④ $(x \vee y) \wedge z = (x \vee z) \wedge (y \vee z)$

20. 8 비트(부호비트 포함)에서 2의 보수 방식으로 표시할 수 있는 부호표시 수(signed number)의 범위는 얼마인가?

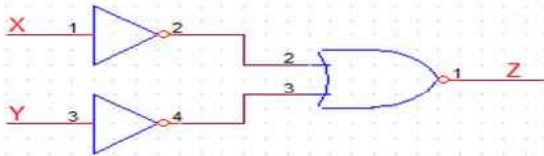
- ① -128 ~ +127 ② -127 ~ +127
 ③ -128 ~ +128 ④ -128 ~ +255

21. 다음 부울 함수를 최소화한 식은 무엇인가?

$$F(A,B,C,D) = \bar{A} \cdot \bar{B} \cdot \bar{C} + A \cdot \bar{B} \cdot \bar{C} + \bar{B} \cdot C \cdot \bar{D} + \bar{A} \cdot B \cdot C \cdot \bar{D}$$

- ① $F(A,B,C,D) = \bar{B} \cdot \bar{C} + \bar{B} \cdot \bar{D} + \bar{A} \cdot C \cdot \bar{D}$
 ② $F(A,B,C,D) = \bar{B} \cdot \bar{C} + \bar{A} \cdot C \cdot \bar{D} + \bar{B} \cdot C \cdot \bar{D}$
 ③ $F(A,B,C,D) = \bar{B} \cdot \bar{C} + \bar{B} \cdot \bar{D}$
 ④ $F(A,B,C,D) = \bar{B} \cdot \bar{C} + \bar{A} \cdot C \cdot \bar{D}$

22. 다음 그림과 같은 논리 게이트의 기능으로 옳은 것은?



- ① AND 게이트 ② OR 게이트
 ③ NAND 게이트 ④ NOR 게이트

23. 다음은 TTL 논리 게이트의 기본 회로에 대한 설명이다. 이 중 옳은 것을 모두 고르시오.

- ㉠ TTL은 포화형과 불포화형을 모두 포함한 논리 회로 중 가장 속도가 빠르다.
 ㉡ NAND 게이트를 기본단위로 해서 구성된다.
 ㉢ 입력은 멀티베이스 트랜지스터 회로가 사용된다.
 ㉣ 입력 중의 어느 하나가 '0'의 상태에 있을 때 출력 트랜지스터는 차단되고 모든 입력이 '1'의 상태일 때 출력 트랜지스터는 도통된다.
 ㉤ 표준 TTL의 팬-아웃은 10 정도이다.

- ① ㉠, ㉡, ㉢ ② ㉠, ㉢, ㉣ ③ ㉡, ㉣, ㉤ ④ ㉢, ㉣, ㉤

24. 배타 OR 논리 회로의 Boole 대수식이 아닌 것은?

- ① $Y = \bar{A}B + A\bar{B}$ ② $Y = (A+B)(\bar{A}+\bar{B})$
 ③ $Y = A + \bar{B}$ ④ $Y = (A+B)\bar{A}\bar{B}$

25. 다음 회로의 설명에서 괄호 안에 적합한 회로의 이름은 무엇인가?

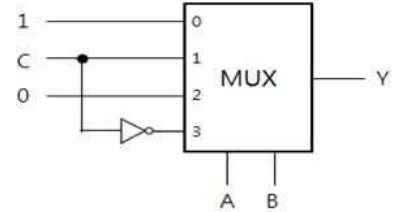
()는 여러 입력선 중에서 하나를 선택하여 출력선에 연결하는 조합논리 회로이다. 선택선의 값에 따라 여러 입력 중 하나를 선택한다. 일반적으로 2^n 개의 입력선과 n개의 선택선으로 구성된다. 이때 n개 선택선의 비트조합에 따라 입력 중 하나를 선택하므로 데이터 선택기(Data Selector)라고도 한다.

- ① 디코더 ② 멀티플렉서
 ③ 디멀티플렉서 ④ 우선순위 인코더

26. 그레이 코드는 어떤 코드로부터 다음 코드로 증가할 때 한 비트만 바뀌는 특징을 가지고 있다. 이진 코드 110010₂를 그레이 코드로 변환하였다. 올바른 코드는 무엇인가?

- ① 101011 ② 101010 ③ 100101 ④ 101101

27. 다음의 4x1 멀티플렉서로 구현되는 함수는 무엇인가?



- ① $F = \sum m(0,1,4,7)$ ② $F = \sum m(0,1,3,6)$
 ③ $F = \sum m(0,2,4,7)$ ④ $F = \sum m(0,2,3,6)$

28. 2진수의 사칙연산을 수행할 때 반드시 필요한 기본 하드웨어 (소자)가 아닌 것은?

- ① EXCLUSIVE OR GATE ② AND GATE
 ③ SHIFT REGISTER ④ ENCODER

29. 입력이 3개이고 출력이 1개인 조합논리 회로에서 입력 중 1의 개수가 0의 개수보다 많으면 1, 적으면 0을 출력하는 회로의 출력 함수 F에 해당하는 부울 함수는 무엇인가?

- ① $F = xy + yz + xz$ ② $F = x'y' + x'z' + y'z'$
 ③ $F = x'y' + yz' + x'z$ ④ $F = xy + y'z + xz'$

30. ASCII 코드는 대부분의 컴퓨터나 전자장비에서 보편적으로 사용되는 영문, 숫자 코드이다. 이 코드에 대한 설명 중 가장 옳지 않은 것은?

- ① ASCII 코드는 7-비트 2진 코드로 표현되는 128개의 문자와 기호로 구성되어 있다.
 ② 실제로는 MSB가 항상 1인 8-비트 코드로 생각할 수 있고 이 8-비트 코드는 16진수로 00~7F이다.
 ③ 처음 32개의 ASCII 문자는 표시되지 않는 문자로서 명령 목적으로 사용되는 제어문자이다. 이러한 제어문자의 예로는 null, line feed, start of text 등이 있다.
 ④ 확장 ASCII 문자는 8016~FF16까지의 코드 그룹으로 비영어권 문자, 비영어권 화폐 기호, 그리스 문자, 수학 기호 제독용 문자 등의 확장 기호와 문자를 포함하고 있다.

31. 전가산기의 입력을 A, B, C라 할 때, 합(SUM)의 논리식으로 옳은 것은?

- ① $SUM = A'B + AB' + ABC$ ② $SUM = (A \oplus B)C$
 ③ $SUM = A \oplus B \oplus C$ ④ $SUM = A(B \oplus C)$

32. 디지털 신호를 처리하기 위한 다양한 코드들이 소개되어 있다. 다음 여러 가지 코드 중, 유,무선상 데이터 전송 과정에서 생길 에러를 체크할 수 있는 코드는 무엇인가?

- ① 3-초과 코드 (Excess-3 code)
 ② 그레이 코드 (Gray code)
 ③ BCD 코드
 ④ 2-out-of-5 Code

33. 시프트 레지스터를 구성할 때 가장 이상적인 플립플롭은 무엇인가?

- ① T F-F ② SR F-F ③ M/S F-F ④ D F-F

34. 디지털 시스템에서는 2진수(Binary Number), 8진수(Octal Number) 및 16진수(Hexadecimal Number)를 사용한다. 다음에서 수의 변환이 옳은 것은?

- | | 10진수 | 2진수 | 8진수 | 16진수 |
|---|------|--------|-----|------|
| ① | 63 | 111111 | 77 | 3E |
| ② | 33 | 100001 | 41 | 21 |
| ③ | 14 | 001111 | 17 | 0F |
| ④ | 10 | 001010 | 11 | 0B |

35. 2진 비교기의 진리표는 다음과 같다. 다음 중 두 수가 같으면 1을 출력하는 출력 $E(A=B)$ 의 논리식은 무엇인가?

| A | B | $E(A=B)$ | $G(A>B)$ | $L(A<B)$ |
|---|---|----------|----------|----------|
| 0 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |

- ① $E = A \oplus B$ ② $E = A \odot B$ ③ $E = AB'$ ④ $E = A'B$

36. 다음의 진리표(Truth Table)에서 표현된 부울 함수(Boolean Function)들 중에서 옳지 않은 것은?

| A | B | C | F1 | F2 | F3 | F4 |
|---|---|---|----|----|----|----|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 |

- ① $F1 = AB + BC + CA$ ② $F2 = A + B + C$
 ③ $F3 = ABC$ ④ $F4 = A'BC' + A'B'C + AB'C'$

37. 다음은 시프트 레지스터(shift register)에 대해 설명한 것이다. 이 중 옳지 않은 설명을 모두 고르시오.

- ㉠ 시프트 레지스터의 구성은 플립플롭의 출력이 다음 단 플립플롭의 입력으로 연결되며 각 플립플롭에 클럭펄스가 비동기로 인가된다.
 ㉡ 기억하고 있는 정보를 우측 또는 좌측으로 이동시킬 수 있다.
 ㉢ 주요 기능으로는 직렬→병렬 전송, 병렬→직렬 전송, 곱셈, 나눗셈 등이 있다.
 ㉣ 시프트 레지스터의 한 종류인 회전형 시프트 레지스터(shift-around register)는 컴퓨터에서 로테이트(rotate) 명령을 수행하는데 사용된다.
 ㉤ 직렬입력-병렬출력(SIPO : Serial-In Parallel-Out) 방식은 직렬포트 범용 비동기화 송수신기(UART : Universal asynchronous receiver/transmitter)의 송신버퍼와 같이 직렬 데이터를 병렬 데이터로 변환할 때 사용된다.

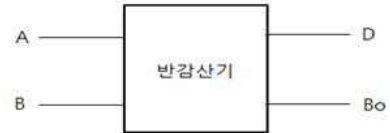
- ① ㉠, ㉡ ② ㉠, ㉢ ③ ㉡, ㉣ ④ ㉢, ㉤

38. 조합논리(Combinational Logic)와 순차논리(Sequential Logic) 회로에 관한 설명들이다. 이 중 옳은 것은 모두 몇 개인가?

- ㉠ 조합논리와 순차논리를 구분하는 것은 논리회로의 복잡도에 있다.
 ㉡ 4-비트 이진 카운터(Binary Counter)는 16개의 상태(state)를 가진다.
 ㉢ 비동기 리셋(Asynchronous Reset)단자를 포함하는 D F/F(Flip-Flop)은 전원이 가해지는 시점에서 초기치(Initial Value)를 "0"으로 설정할 수 있다.
 ㉣ 일반적으로 연산 속도측면에서 4-비트 CLA(Carry Look-ahead) 가산기(Adder)가 4-비트 리플 캐리 가산기(Ripple Carry Adder)보다 높다(빠르다).

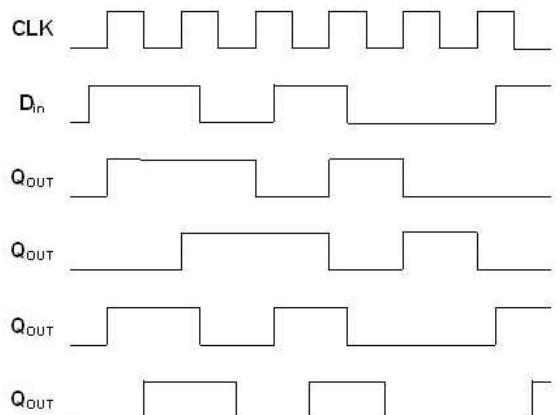
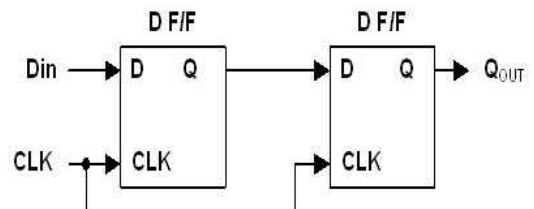
- ① 1개 ② 2개 ③ 3개 ④ 4개

39. 2진 반감산기(half-subtractor)는 A에서 B를 뺀 결과로 차(Difference)를 나타내는 D와 상위 자리에서 빌려오는 것(Borrow)을 나타내는 B_0 가 있다. D와 B_0 의 논리식은 무엇인가?



- ① $D=A \oplus B$, $B_0=AB'$ ② $D=AB$, $B_0=A'B$
 ③ $D=AB$, $B_0=AB'$ ④ $D=A \oplus B$, $B_0=A'B$

40. 다음은 D F/F(Flip-Flop)들을 포함하는 디지털 논리회로이다. 입력 신호 D_{in} 의 파형이 아래와 같이 입력될 때 출력신호 Q_{out} 의 파형으로 옳은 것은? (여기서, 모든 D F/F의 출력 신호들의 초기치는 "0"으로 가정한다).



- ① Q_{out} ② Q_{out} ③ Q_{out} ④ Q_{out}