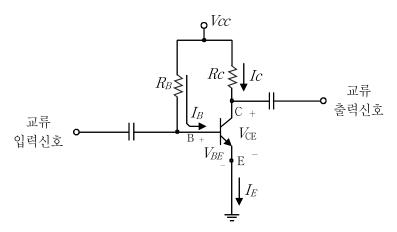
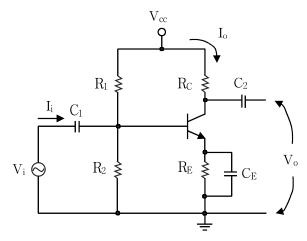
전자공학개론

- 문 1. 커패시터와 인덕터의 특징을 설명한 것으로 옳지 않은 것은?
 - ① 커패시터와 인덕터는 전기에너지 저장능력을 가진 소자이다.
 - ② DC 정상상태에서 커패시터는 개방회로처럼 보이고 인덕터는 단락회로처럼 보인다.
 - ③ 실제의 커패시터와 인덕터에는 누설전류가 존재한다.
 - ④ 커패시터 양단의 전압은 커패시터에 흐르는 전류의 변화율에 비례한다.
- 문 2. 다음 바이폴라 접합 트랜지스터 회로의 기본 관계식으로 옳지 않은 것은?



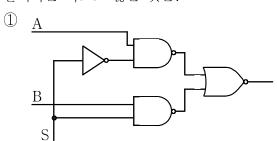
- ② $I_E = (1 + \beta)I_B$
- $\ \ \ \ I_C = \beta I_B$
- 문 3. 부울함수 $Y=\overline{ABCD}+A\overline{BCD}+\overline{ABCD}+A\overline{BCD}+A\overline{BCD}$ 를 간략히 한 것은?
 - $\Upsilon = \overline{A + C}$
 - ② $Y = \overline{B+C}$
 - (3) $Y = \overline{A+D}$
 - (4) $Y = \overline{B+D}$
- 문 4. 아날로그 신호를 디지털 신호로 바꾸려고 한다. 원 신호의 주파수 범위는 최저 20 [Hz]에서 최고 4000 [Hz]이다. 표본(sample)당 12비트를 갖는다고 할 때, 아날로그 신호로 복원시 왜곡이 없기 위한 최소비트율 [kbps]은?
 - ① 24
 - 2 48
 - 3 96
 - 4) 80

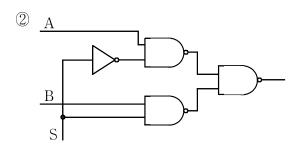
문 5. 다음 트랜지스터 회로에 대한 설명 중 옳지 않은 것은?

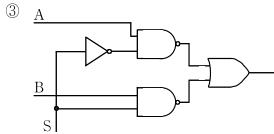


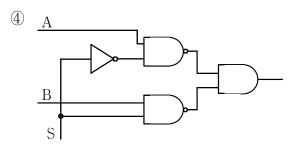
- ① R₁과 R₂는 바이어스 전압을 분배하는 역할을 한다.
- ② 출력측 교류전류는 C_E를 통해 바이패스(bypass)된다.
- ③ 전류를 증폭시키는 공통베이스회로이다.
- ④ R_{E} 는 출력측 직류전류를 제어하여 바이어스의 안정도를 개선시키는 역할을 한다.
- 문 6. BJT(Bipolar Junction Transistor)와 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)의 설명에 대하여 옳지 않은 것은?
 - ① BJT는 베이스 전류에 의해서 구동되며, MOSFET는 게이트 전압에 의해서 구동된다.
 - ② BJT는 전자 또는 정공 중 한 종류의 캐리어에 의해서 전류가 흐르며, MOSFET는 전자와 정공의 두 종류 캐리어에 의해서 전류가 흐른다.
 - ③ BJT는 MOSFET에 비하여 전력소모가 크며, 고속 동작에 주로 이용된다.
 - ④ MOSFET는 BJT에 비하여 집적회로에서 차지하는 공간이 작아서 대용량 집적이 가능한 디지털 회로에 주로 사용된다.
- 문 7. R=50[Ω], L=10[mH]인 RLC 직렬공진회로를 이용하여 주파수가 500[kHz]인 신호를 얻기 위한 동조회로를 구성하고자 할 때 커패시터 용량 C는? (단, $\frac{1}{4\pi^2}$ =0.025로 하여 계산하라)
 - ① 10 [pF]
 - 2 100 [pF]
 - ③ 10 [µF]
 - ④ 100 [μF]
- 문 8. 잡음(noise)을 포함하고 있는 입력신호를 정형하여 깨끗한 구형파로 변환하는 회로는?
 - ① Schmitt Trigger
 - ② Master-Slave Flip-Flop
 - ③ Emitter Coupled Logic
 - 4 Phase Splitter

문 9. 2개의 논리입력 A, B 중에서 논리입력 S가 0이면 A를, 1이면 B를 출력하는 회로로 옳은 것은?



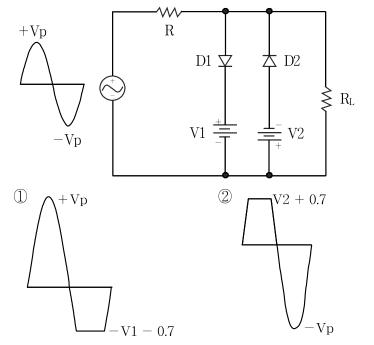


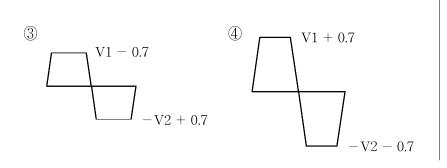




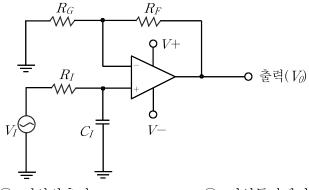
문 10. 다음 회로에 그림과 같은 정현파 입력이 인가될 때 R_L 에 나타나는 출력파형은?

 $(단, V_P > V1 + 0.7[V]$ 이고 $V_P > V2 + 0.7[V]$ 이며, 다이오드의 순방향바이어스시 양단에 걸리는 전압은 0.7[V]이다)

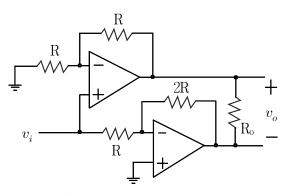




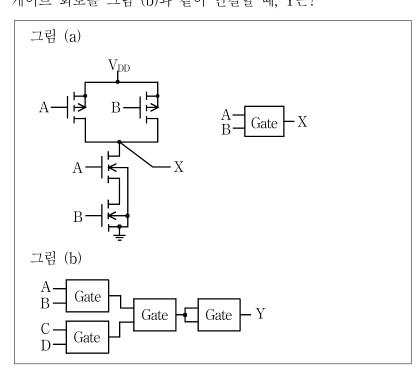
- 문 11. 내부 임피던스 $Za = 3+j5[\Omega]$ 인 발전기에 임피던스 $Zb = 2+j3[\Omega]$ 인 선로를 연결하여 부하에 전력을 공급할 때, 최대전력을 공급하기 위한 부하 임피던스[Ω]는?
 - ① 1 + j2
- ② 1 j2
- 3 5 j8
- 4) 5 + j8
- 문 12. 연산증폭기를 이용하여 구성된 다음 회로는 어떤 동작을 하는 회로인가?



- ① 전압완충기
- ② 저역통과필터
- ③ 미분기
- ④ 차동증폭기
- 문 13. 다음 연산증폭기 회로의 입력이 $v_i = 10 \sin \omega t$ [V]일 때, 출력 v_o 의 실효(rms)값[V]은?

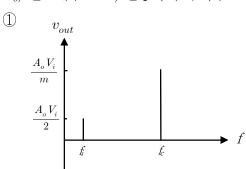


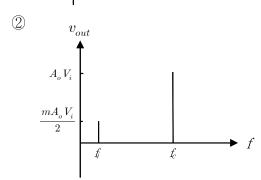
- ① $10\sqrt{2}$
- ② 20
- $3 \ 20\sqrt{2}$
- 40
- 문 14. 다음 그림 (a)는 V_{DD} 를 논리 1로 하는 증가형 MOSFET로 구현한 논리게이트 회로이다. A와 B는 입력이고 X는 출력이다. 이 논리 게이트 회로를 그림 (b)와 같이 연결할 때, Y는?

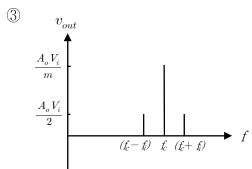


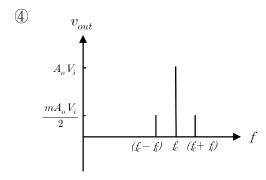
- ① Y = A + B + C + D
- ② $Y = \overline{AB} \overline{CD}$
- $(3) \quad Y = \overline{A} \, \overline{B} + \overline{C} \overline{D}$
- (4) Y = ABCD

문 15. 진폭변조회로에 $v_i = V_i {\cos} 2\pi f_i t$ 의 신호가 입력될 때 변조된 신호의 스펙트럼을 나타낸 것은? (단, 변조된 증폭단의 전압이득은 A_o , 변조계수는 m, 반송파의 주파수는 t이다)

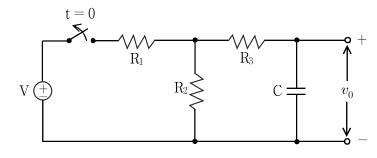






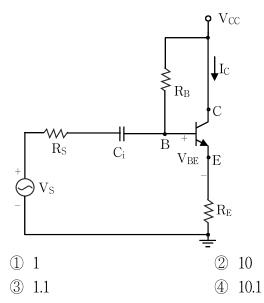


문 16. 다음 회로가 t < 0일 때 스위치를 닫은 상태로 정상상태에 도달한 후, t = 0에서 스위치를 개방할 때 출력신호는? (단, V는 직류전원이다)



$$\textcircled{4} \quad v_o = \frac{R_2 \, V}{R_1 + R_2} e^{-\frac{t}{(R_2 + R_3) \, C}} \label{eq:volume}$$

문 17. 다음 회로에서 트랜지스터의 DC 이득 $\beta=100$ 이고, $V_{BE}=0.7\,[V]$ 이다. $R_B=12\,[k\Omega]$ 이고, $V_{CC}=12\,[V]$ 일 때 콜렉터에 흐르는 DC 전류 $I_C=10\,[mA]$ 가 되도록 하는 저항 $R_E\,[k\Omega]$ 는?

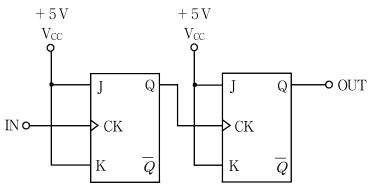


- 문 18. 완전방전 상태인 0.01 [μF]의 커패시터와 5 [MΩ]의 저항 그리고 100 [V] 전원이 직렬로 연결되었다. 50 [msec] 후에 저항에 걸리는 전압 [V]은?
 - ① 13.5

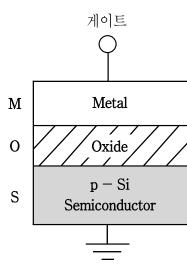
2 36.8

3 63.2

- 4 86.5
- 문 19. 다음 그림과 같이 2개의 JK 플립플롭이 연결된 회로에 2[kHz]의 구형파를 입력하면 출력파형은?



- ① 4[kHz]의 구형파
- ② 2[kHz]의 구형파
- ③ 1[kHz]의 구형파
- ④ 500 [Hz]의 구형파
- 문 20. 그림과 같은 MOS 커패시터의 게이트 단자에 전압을 (-)에서부터 시작하여 (+)로 인가할 때, 게이트 하단의 반도체 영역에서 일어나는 전기현상을 순서대로 표시한 것 중 옳은 것은?



- ① 축적 > 공핍 > 강반전 > 반전
- ② 공핍 > 반전 > 강반전 > 축적
- ③ 축적 > 공핍 > 반전 > 강반전
- ④ 공핍 > 강반전 > 반전 > 축적