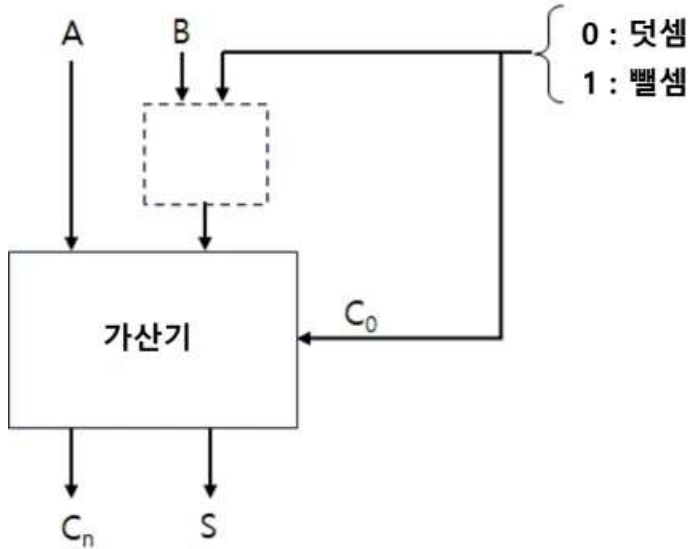


전자공학개론

1. 그림과 같은 가감산기 회로에서 B입력에 대한 2의 보수처리를 위하여 사각형 점선에 삽입되어야 할 논리게이트로 옳은 것은?

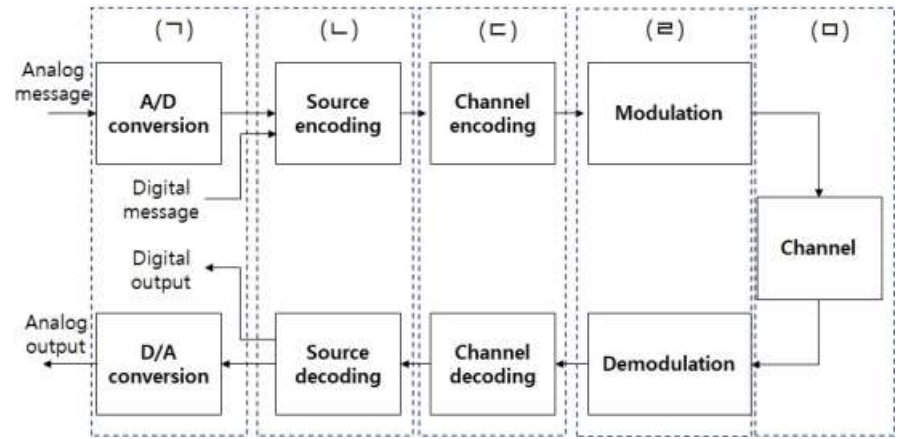


- ① OR
② XOR
③ AND
④ NAND
⑤ XNOR
2. 그림과 같은 상태표를 갖는 카운터를 3개의 T플립플롭 A, B, C를 이용하여 설계하려고 할 경우, T플립플롭 B의 입력 T_B 로 옳은 것은?

이전 상태			현재 상태		
Q_C	Q_B	Q_A	Q_C	Q_B	Q_A
0	0	0	1	0	0
0	1	0	0	1	1
0	1	1	0	0	0
1	0	0	1	1	1
1	1	1	0	1	0

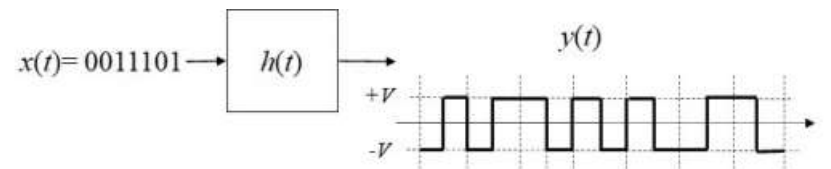
- ① $\overline{A}B + BC$
② $\overline{A}C + \overline{B}C$
③ $AC + \overline{A}B$
④ $A \oplus C$
⑤ $A + B$

3. 그림은 디지털 통신 시스템의 블록다이어그램이다. 오류정정 기능과 관련이 있는 부분으로 옳은 것은?



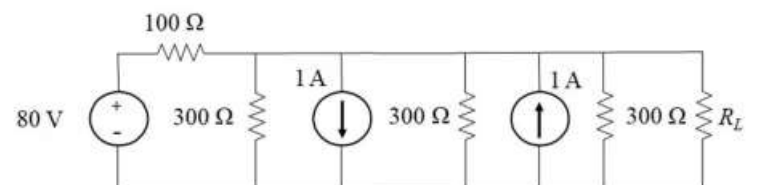
- ① (ㄱ)
② (ㄴ)
③ (ㄷ)
④ (ㄹ)
⑤ (ㅁ)

4. 그림과 같은 입력신호 $x(t)$ 를 전송하기 위한 라인코드 시스템 $h(t)$ 를 나타낸다. 해당되는 라인코드 펄스 파형 $y(t)$ 의 이름으로 옳은 것은?



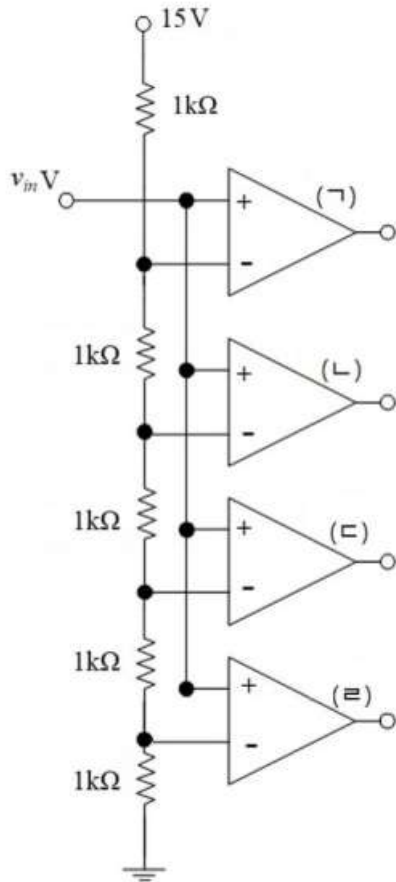
- ① 양극 NRZ 파형
② 양극 RZ 파형
③ CMI(Coded Mark Inversion) 파형
④ AMI(Alternate Mark Inversion) 파형
⑤ Manchester 파형

5. 그림과 같은 회로에서 부하 저항 R_L 이 최대 전력 전달 조건을 만족하는 저항값을 가질 경우 R_L 에 전달되는 최대 전력의 값은?



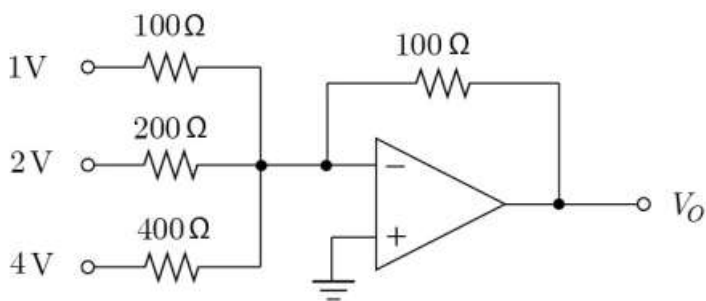
- ① 2 W
② 4 W
③ 6 W
④ 8 W
⑤ 10 W

6. 그림에서 비교전압이 5 V 이상인 비교기 회로로 옳은 것만을 모두 고르면? (단, 연산증폭기는 이상적인 소자이다)



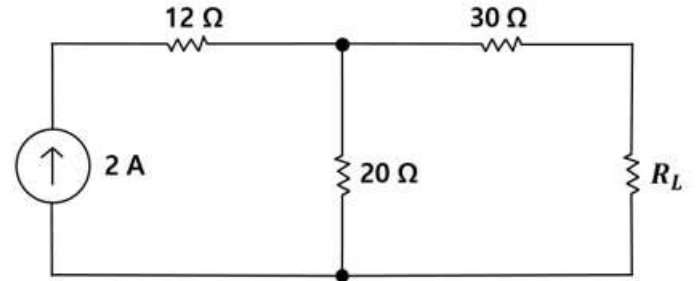
- ① ㄱ, ㄴ
 ② ㄷ, ㄹ
 ③ ㄱ, ㄴ, ㄷ
 ④ ㄴ, ㄷ, ㄹ
 ⑤ ㄱ, ㄴ, ㄷ, ㄹ

7. 그림과 같은 회로의 출력전압으로 옳은 것은? (단, 연산증폭기는 이상적인 소자이다)



- ① -1 V
 ② -2 V
 ③ -3 V
 ④ -4 V
 ⑤ -5 V

8. 그림과 같은 회로에서 부하저항 R_L 의 테브난 등가전압(V_{th})과 테브난 등가저항(R_{th})을 계산한 값은?



- ① $V_{th} = 40\text{ V}$, $R_{th} = 50\ \Omega$
 ② $V_{th} = 40\text{ V}$, $R_{th} = 32\ \Omega$
 ③ $V_{th} = 24\text{ V}$, $R_{th} = 50\ \Omega$
 ④ $V_{th} = 24\text{ V}$, $R_{th} = 32\ \Omega$
 ⑤ $V_{th} = 50\text{ V}$, $R_{th} = 50\ \Omega$

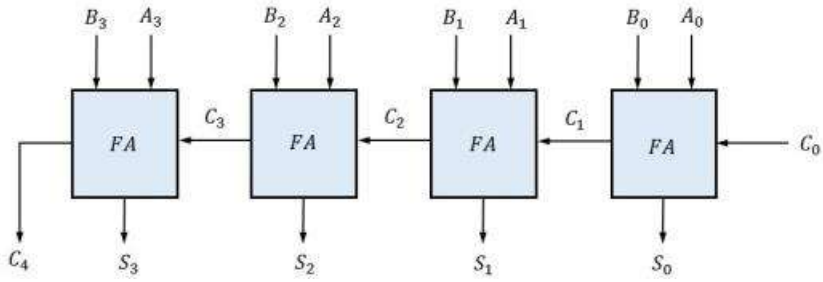
9. 래치(Latch) 회로에 대한 설명 중 옳지 않은 것은?

- ① 래치 회로는 데이터를 저장하고 유지하는 능력이 있는 기본적인 메모리 장치이다.
 ② 래치 회로는 일반적으로 플립-플롭 회로와 혼동되지만, 플립-플롭은 래치에 클럭 신호를 추가한 것이다.
 ③ SR 래치는 가장 기본적인 래치 회로로, Set(설정)과 Reset(리셋) 입력을 사용한다.
 ④ D 플립-플롭은 데이터(D) 입력과 클럭 입력을 사용하여 정보를 저장하고 전달한다.
 ⑤ 래치 회로는 출력 상태가 입력에 의존적이지 않은 비동기식 장치이다.

10. 카운터 회로에 대한 설명 중 옳지 않은 것은?

- ① 카운터는 디지털 논리 회로 중 하나로, 입력 클럭 신호의 펄스 수를 계산한다.
 ② 카운터는 분주기, 주파수 측정, 디지털 클록 등에서 사용된다.
 ③ 카운터는 상향(UP) 카운터, 하향(DOWN) 카운터, 그리고 상하향(UP/DOWN) 카운터로 나뉠 수 있다.
 ④ 모든 카운터는 동기식으로 동작한다.
 ⑤ 카운터 회로는 다수의 플립-플롭으로 구성된다.

11. 그림과 같은 병렬 가산기에 대한 설명 중 옳지 않은 것은?



- ① C_4 의 값이 1이 될 수 있다.
- ② 최종 덧셈 결과의 자릿수는 4비트이다.
- ③ 본 회로는 총 4비트 이진수의 덧셈을 구현한 회로이다.
- ④ $A=1001$, $B=0110$, $C_0=0$ 인 경우 $S=1111$, $C=0$ 이 출력된다.
- ⑤ 전가산기(FA)는 논리 게이트의 조합을 통해 표현할 수 있다.

12. BJT(Bipolar Junction Transistor) 소자 특징 중 옳지 않은 것은?

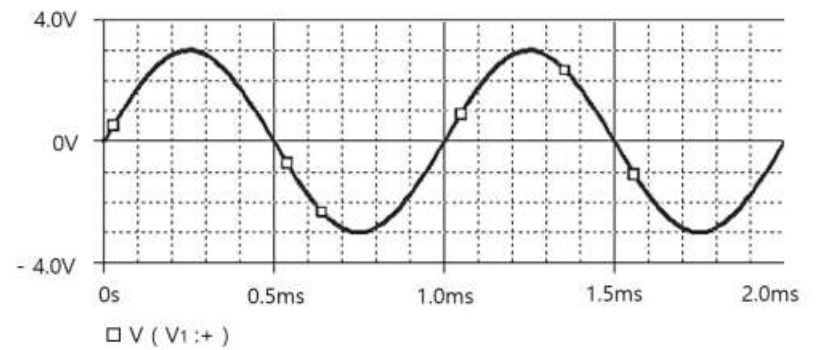
- ① 베이스와 이미터 사이 접합(Junction)의 순방향 바이어스가 인가되는 경우 BJT는 차단된다.
- ② pnp 소자에서 전류를 형성하는 다수 캐리어는 정공(Hole)이다.
- ③ 베이스 전류(Base Current)를 조절하여, 컬렉터단으로 흐르는 전류를 조절할 수 있다.
- ④ 포화(Saturation) 영역에서 동작하는 경우, 이상적인 BJT는 전압원에 근사하여 해석할 수 있다.
- ⑤ 활성(Active) 영역에서 소신호 증폭기로 사용된다.

13. 반도체에 대한 설명으로 옳은 것만을 <보기>에서 모두 고르면?

- < 보 기 > —
- ㄱ. 실리콘에 비소를 도핑하여 n형의 실리콘 반도체를 만들 수 있다.
 - ㄴ. pn접합 다이오드의 접합면에는 전위차가 발생하여, 전하 캐리어가 고갈되어 공핍영역이 형성된다.
 - ㄷ. n형의 실리콘 반도체는 정공이 다수 캐리어이다.
 - ㄹ. pn접합 다이오드에 p쪽에 음극, n쪽에 양극을 인가하면 접합면에 커패시턴스가 커진다.

- ① ㄱ, ㄴ
- ② ㄱ, ㄷ
- ③ ㄴ, ㄷ
- ④ ㄴ, ㄹ
- ⑤ ㄷ, ㄹ

14. 그림과 같은 전압 신호가 주어졌을 때, 설명 중 옳지 않은 것은?
(단, 신호의 시작점은 시간 기준 0 sec이다)

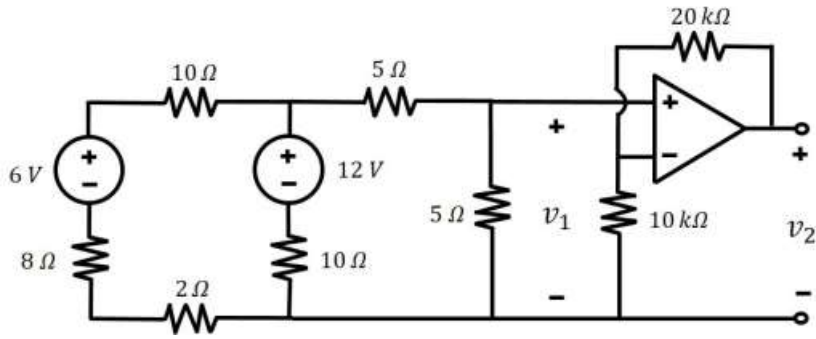


- ① $V_{p-p} = 6V$ (Peak to Peak)이다.
- ② 신호의 주기는 1 ms이다.
- ③ 신호의 주파수는 1 kHz이다.
- ④ 위 전압 신호의 실효값(RMS)은 약 2.12 V이다.
- ⑤ 위 교류 신호의 위상은 90° 이다.

15. 시변 전자기장에 대한 식들 중 오음의 법칙과 관련이 있는 것으로 적절한 것은? (단, \vec{J} : 전류밀도, σ : 전도도, \vec{E} : 전기장, \vec{D} : 전속밀도, ρ_v : 체적전하밀도, \vec{B} : 자속밀도, \vec{H} : 자기장 이다)

- ① $\vec{J} = \sigma \vec{E}$
- ② $\nabla \cdot \vec{D} = \rho_v$
- ③ $\nabla \cdot \vec{B} = 0$
- ④ $\nabla \times \vec{E} = -\frac{\partial \vec{B}}{\partial t}$
- ⑤ $\nabla \times \vec{H} = \vec{J} + \frac{\partial \vec{D}}{\partial t}$

16. 그림과 같은 회로에서 v_1 과 v_2 를 구하면? (단, 연산증폭기는 이상적인 소자이다)



- ① $v_1 = \frac{5}{3} V, v_2 = 5 V$
- ② $v_1 = \frac{3}{5} V, v_2 = \frac{6}{5} V$
- ③ $v_1 = 3 V, v_2 = 9 V$
- ④ $v_1 = 5 V, v_2 = 10 V$
- ⑤ $v_1 = 0 V, v_2 = 0 V$

17. 다음 <보기> 중 설명이 옳지 않은 것만을 모두 고르면?

< 보 기 >

- ㄱ. 제벡(Seebeck) 효과란 두 종류의 금속을 접속해서 폐회로를 만들고, 그 두 접점 사이에 온도차를 주면 열기전력이 발생하여 전류가 흐르는 현상이다.
- ㄴ. 테브난의 정리는 임의의 회로망의 일부분을 전압전원 V_{th} 와 병렬 임피던스 Z_{th} 로 나타내는데 사용된다.
- ㄷ. 펠티에(Peltier) 효과란 동일 금속을 접속하여 폐회로를 형성하고 전류를 흘리면 한쪽의 접점은 냉각되고, 다른 쪽의 접점은 가열되는 현상이다.
- ㄹ. Stretch 효과란 자유로이 구부릴 수 있는 도선에 전류를 흘리면 반발력이 발생하여 원형을 이루는 현상이다.
- ㅁ. 노튼의 정리는 테브난의 정리와 쌍대 관계(dual)를 이룬다.

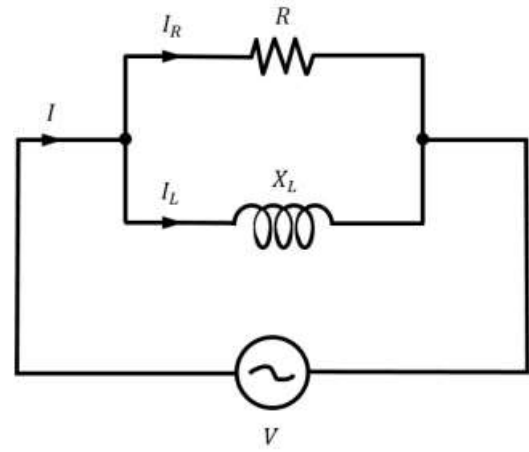
- ① ㄱ, ㄴ
- ② ㄴ, ㄷ
- ③ ㄴ, ㅁ
- ④ ㄷ, ㄹ
- ⑤ ㄹ, ㅁ

18. 다음의 8진수를 16진수로 표현한 것 중 옳은 것은?

$7341_{(8)}$

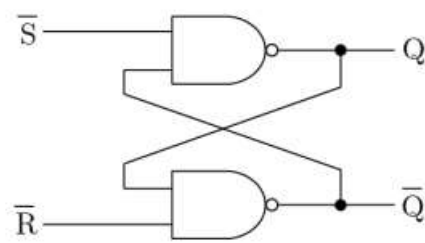
- ① $946_{(16)}$
- ② $DD1_{(16)}$
- ③ $9E1_{(16)}$
- ④ $D81_{(16)}$
- ⑤ $EE1_{(16)}$

19. 그림과 같은 회로에서 $V=96 V, R=8 \Omega, X_L=6 \Omega$ 일 때, 전체 전류 I 값은?



- ① 9.6 A
- ② 20 A
- ③ 28 A
- ④ 30 A
- ⑤ 38 A

20. 그림의 $\overline{S}\overline{R}$ 래치(Latch)의 결과를 나타낸 것으로 옳은 것은?



\overline{S}	\overline{R}	$Q(t+1)$
0	0	ⓐ
0	1	ⓑ
1	0	ⓒ
1	1	ⓓ

- ① $Q(t)$ (불변) 1 0 부정
- ② $Q(t)$ (불변) 0 1 부정
- ③ 부정 0 1 $Q(t)$ (불변)
- ④ 부정 1 0 $Q(t)$ (불변)
- ⑤ $Q(t)$ (불변) 부정 1 0