

※ 답안지에 한 번 표기한 답을 백색 수정액으로 정정하거나 칼 등으로 긁어 변형할 경우 그 문항을 무효로 처리함.

1. 디지털 시스템은 아날로그 시스템에 비해 많은 장점을 가지고 있다. 다음 중 디지털 시스템의 장점으로 보기에 가장 관련성이 적은 것은 무엇인가?

- ① 아날로그 신호를 근사화하여 사용하기 때문에, 처리해야 할 데이터 양이 줄어든다.
- ② 신호를 1(high)과 0(low)의 논리로 구분하면 되기 때문에, 잡음의 영향을 덜 받는다.
- ③ 계층구조의 설계가 용이하며, IC(integrated circuit)로 고밀도 집적화가 용이하다.
- ④ 정보를 저장하거나 가공하기가 용이하다.

2. 다음 중 10진수 -17을 8bit 2의 보수(2's complement)로 올바르게 변환한 것은 무엇인가?

- ① EF<sub>16</sub>      ② EE<sub>16</sub>      ③ F1<sub>16</sub>      ④ 8E<sub>16</sub>

3. 2의 보수 체계(2's complement number system)와 1의 보수 체계(1's complement number system)로 부호 비트를 포함하여 전체 6비트를 사용하여 양수와 음수를 표시할 때, 표시할 수 있는 수의 범위가 올바르게 표현된 것은?

	2의 보수	1의 보수
①	-63 ~ 63	-64 ~ 63
②	-64 ~ 63	-63 ~ 63
③	-31 ~ 31	-32 ~ 31
④	-32 ~ 31	-31 ~ 31

4. 음수를 1의 보수 체계(1's complement number system)또는 2의 보수 체계(2's complement number system)로 표현하고 보통의 이진 가산기를 사용하여 두 수(음수 또는 양수)에 대한 덧셈을 수행함에 있어 옳지 않은 것은?

- ① 1의 보수 체계로 표현된 두 수를 보통의 가산기로 더할 때 최종 발생된 올림(carry)이 있을 경우 가산된 결과에 다시 1을 더하여야 한다.
- ② 2의 보수 체계로 표현된 두 수를 보통의 가산기로 더할 때 최종 발생된 올림(carry)이 있을 경우 가산된 결과에서 1을 빼야 한다.
- ③ 2의 보수 체계로 표현된 양수 A와 음수 B를 더하는 경우 오버플로우(overflow)는 발생하지 않는다.
- ④ 2의 보수 체계로 표현된 두 수 A와 B를 가산할 때 A와 B의 부호비트와 가산 결과의 부호비트를 점검하는 것으로 오버플로우(overflow) 발생 여부를 체크할 수 있다.

5. 디지털 시스템에서 수를 표현하는 체계에는 2진법, 8진법, 16진법 등이 있다. 다음 중 올바르게 변환된 것은?

- ① 46<sub>10</sub> = 57<sub>8</sub>      ② 62<sub>10</sub> = 3D<sub>16</sub>
- ③ 11.3125<sub>10</sub> = 1011.0101<sub>2</sub>      ④ 33.140625<sub>10</sub> = 41.21<sub>8</sub>

6. 0부터 999까지의 세자리 10진수 숫자를 4bit BCD(Binary coded decimal)코드로 부호화한 후에, 짝수 패리티 비트(even parity bit)를 1bit 추가하여 총 13bit를 전송하는 디지털 시스템이 있다. 이러한 디지털 시스템에서 2 bit의 오류가 발생했다고 분명하게 판정할 수 있는 데이터는 다음 중 무엇인가? (단, 13bit 전송시에 3bit이상의 오류는 발생하지 않으며, 아래에서 오른쪽 마지막 비트(least significant bit)가 패리티 비트 위치이다.)

- ① 0101011000110<sub>2</sub>      ② 0001101001110<sub>2</sub>
- ③ 0100001010011<sub>2</sub>      ④ 1000001101011<sub>2</sub>

7. 다음 중 Gray코드 110101011001를 2진수로 맞게 변환한 것은?

- ① 100110010001<sub>2</sub>      ② 100101101110<sub>2</sub>
- ③ 101101111101<sub>2</sub>      ④ 101111110101<sub>2</sub>

8. 4bit 2진수 'S<sub>3</sub>S<sub>2</sub>S<sub>1</sub>S<sub>0</sub>'에서 BCD(Binary coded decimal) 코드가 아닌 2진수를 구별할 수 있는 방법을 아래 중에서 모두 고르시오.

- ㉠ S<sub>3</sub>가 1이면 BCD 코드가 아니다.
- ㉡ S<sub>3</sub>가 1이고, S<sub>2</sub>가 1이면 BCD 코드가 아니다.
- ㉢ S<sub>3</sub>가 1이고, S<sub>1</sub>가 1이면 BCD 코드가 아니다.
- ㉣ S<sub>3</sub>가 1이고, S<sub>0</sub>가 1이면 BCD 코드가 아니다.
- ㉤ S<sub>2</sub>가 1이고, S<sub>1</sub>가 1이면 BCD 코드가 아니다.

- ① ㉠      ② ㉡, ㉢      ③ ㉢, ㉣, ㉤      ④ ㉢, ㉤


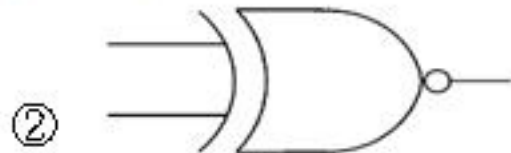
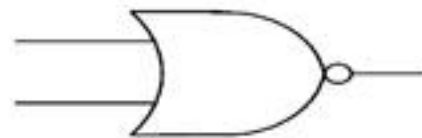
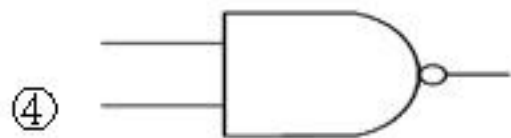
9. 아래 보기의 (㉠)~(㉤)의 식 중 exclusive-OR 게이트의 특성으로 맞는 것을 모두 골라 놓은 것은?

- ㉠  $x \oplus 0 = x$       ㉡  $x \oplus x = 0$       ㉢  $x \oplus \bar{y} = \overline{x \oplus y}$
- ㉣  $x \oplus \bar{x} = 1$       ㉤  $x \oplus \bar{y} = \bar{x} \oplus y$       ㉥  $x \oplus 1 = \bar{x}$

- ① ㉠, ㉡, ㉢, ㉤      ② ㉡, ㉢, ㉤, ㉥
- ③ ㉠, ㉡, ㉢, ㉣, ㉤      ④ 모두 맞음

10. 다음 함수 F가 나타내는 논리 게이트는 무엇인가?

$$F = \Sigma m(1, 2, 5, 6, 9, 10, 13, 14)$$

- ①       ② 
- ③       ④ 

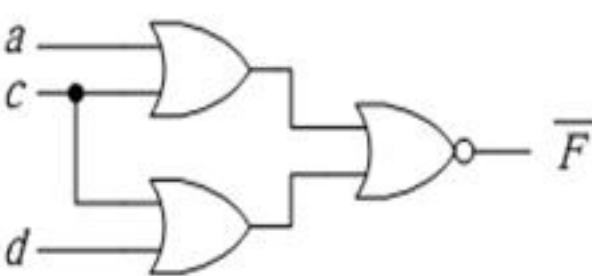
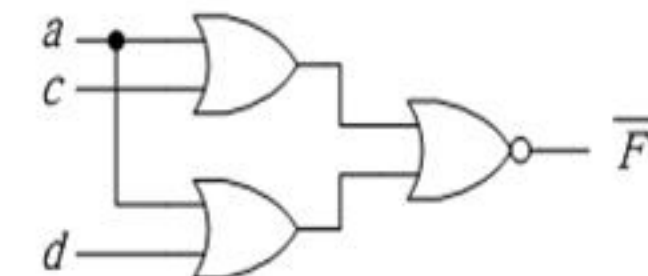
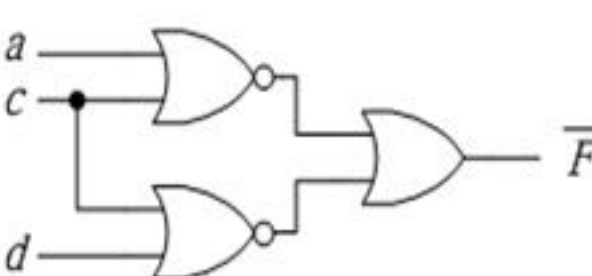
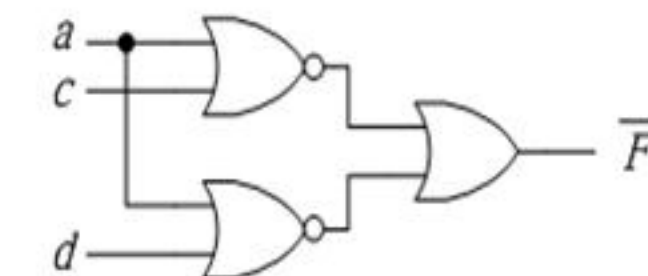
11. 다음 설명 중에서 옳은 항목을 묶은 것은?

- ㉠ TTL(Transistor-Transistor Logic)은 DTL(Diode-Transistor Logic)에 비해 전력소모는 적으나 동작속도가 느리다.
- ㉡ 게이트의 팬아웃(fan-out)은 게이트의 정규동작에 손상을 입히지 않으면서 출력단에 연결할 수 있는 표준부하의 수를 말한다.
- ㉢ CMOS(Complementary Metal Oxide Semiconductor)의 전력 드레인은 동작주파수에 비례해서 커진다.
- ㉣ 사용되지 않는 CMOS(Complementary Metal Oxide Semiconductor) 입력은 연결되지 않은 상태로 둘 수 있다.

- ① ㉠, ㉡      ② ㉡, ㉢      ③ ㉠, ㉣      ④ ㉢, ㉣

12. 아래 함수의 보수인  $\bar{F}(a, b, c, d)$ 를 NOR 와 OR 게이트로만 구현한 논리회로 중 옳바른 것은?

$$F(a, b, c, d) = \Sigma m(3, 7, 8, 9, 10, 11, 12, 13, 14, 15)$$

- ①       ② 
- ③       ④ 



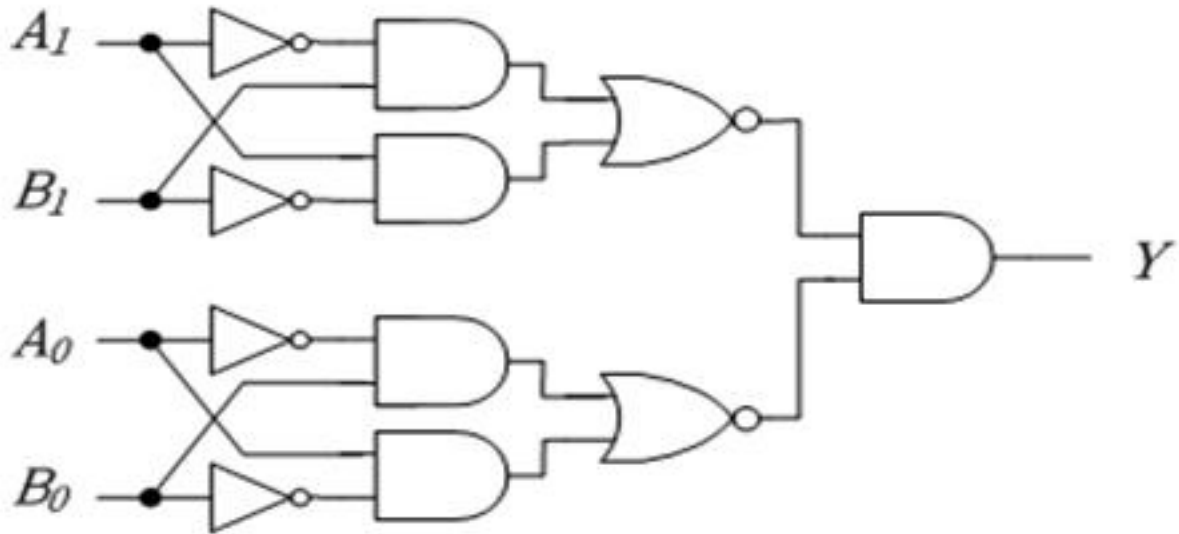
13. 디지털 집적회로에서 TTL 소자의 성능 특성을 CMOS, ECL과 비교한 것이다. 옳지 않은 것은?

- ① 전파 지연 시간은 CMOS보다는 짧지만 ECL보다는 길다.
- ② 전력 소비는 CMOS보다는 많지만 ECL보다는 적다.
- ③ 동작 속도는 CMOS보다는 늦지만 ECL보다는 빠르다.
- ④ 잡음 여유도는 CMOS보다는 작지만 ECL보다는 크다.

14. 주어진 논리식 중에서 어떠한 입력 값에도 항상 같은 논리 값을 가지는 것은?

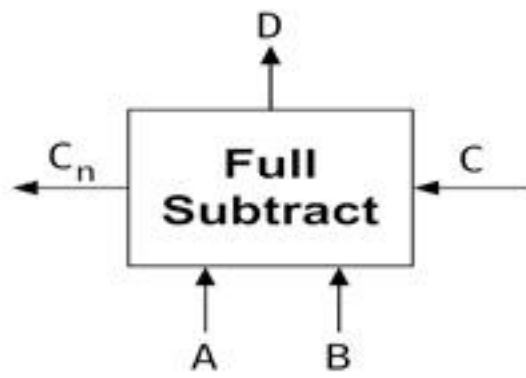
- ①  $AB(A+C)' + (AB)'(A+C)$     ②  $ABC + BC'$
- ③  $AC(B'+C')(A'+B'+C')$     ④  $AB(C+A)(A'+C)'$

15. 아래 회로에서 두 입력  $A, B$ 는  $A = A_1A_0, B = B_1B_0$ 로 각각 2비트로 구성되어 있고, 2비트 두 입력  $A$ 와  $B$ 의 값을 비교할 수 있는 비교기의 일부이다. 이 회로의 기능에 대하여 바르게 설명한 것은?



- ① 두 입력 중  $A \leq B$  일 때 출력  $Y=1$  이고, 그렇지 않을 때는  $Y=0$  이다.
- ② 두 입력 중  $A \geq B$  일 때 출력  $Y=1$  이고, 그렇지 않을 때는  $Y=0$  이다.
- ③ 두 입력 중  $A < B$  일 때 출력  $Y=1$  이고, 그렇지 않을 때는  $Y=0$  이다.
- ④ 두 입력  $A$ 와  $B$ 가 같을 경우에만 출력  $Y=1$  이고, 그렇지 않을 때는  $Y=0$  이다.

16. 다음 그림은 전뺄셈기의 심볼을 나타낸다. 전뺄셈기의 결과는 차(difference)를 나타내는  $D$ 와 상위자리에서 빌려오는 자리 내림(borrow)을 나타내는  $C_n$ 이 있다.  $D$ 를 최소항의 합으로 올바르게 표현한 것은?



- ①  $D(a,b,c) = \sum m(0,1,4,6)$     ②  $D(a,b,c) = \sum m(0,2,4,7)$
- ③  $D(a,b,c) = \sum m(1,2,4,6)$     ④  $D(a,b,c) = \sum m(1,2,4,7)$

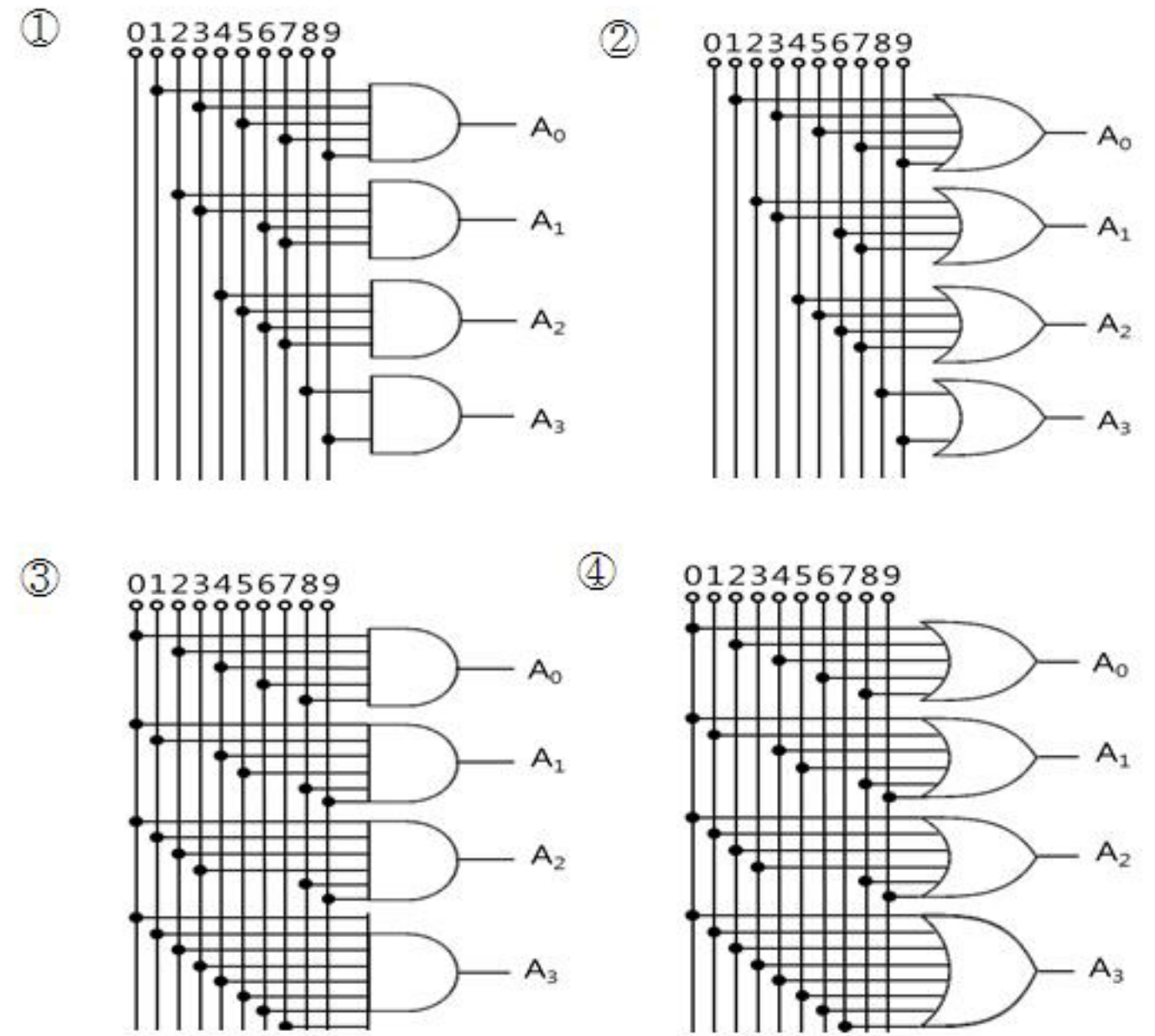
17. 아래 회로와 같이 BCD 코드의 10진 값을 공동 캐소드형 7 세그먼트 표시기에 출력하기 위한 4×7 디코더를 설계하고자 한다. 이 디코더 설계를 위해 진리표의 점선 부분을 완성한 후, 디코더의 출력  $c$ 의 가장 간략화 된 논리식을 구한 것 중 옳은 것은?

BCD-7seg. decoder										
A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	1	1	1	1	1	0	
1	0	0	1	0	1	1	0	0	0	
2	0	0	1	0	1	1	0	0	0	
3	0	0	1	1	1	1	0	0	1	
4	0	1	0	0	1	1	0	0	1	
5	0	1	0	1	1	1	0	0	1	
6	0	1	1	0	0	1	1	1	1	
7	0	1	1	1	1	1	0	0	0	
8	1	0	0	0	1	1	1	1	1	
9	1	0	0	1	1	1	0	0	1	

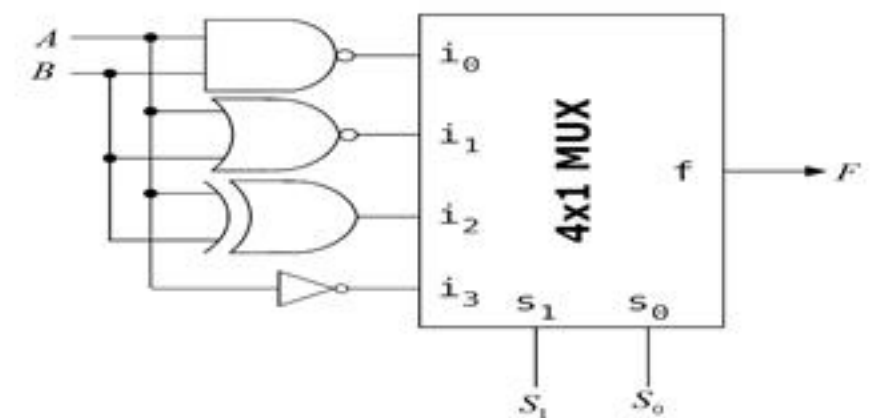
- ①  $c = B + \overline{B} \overline{C} + \overline{A} D$     ②  $c = \overline{A} B + \overline{B} \overline{C} + \overline{A} D$
- ③  $c = B + \overline{C} + D$     ④  $c = B + \overline{C} + \overline{D}$

18. 아래 표에 나타낸 것과 같이 10진수를 BCD 코드로 변환하는 인코더(Encoder)를 기본 논리회로로 올바르게 구성한 것은?

10진 숫자	BCD 코드			
	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

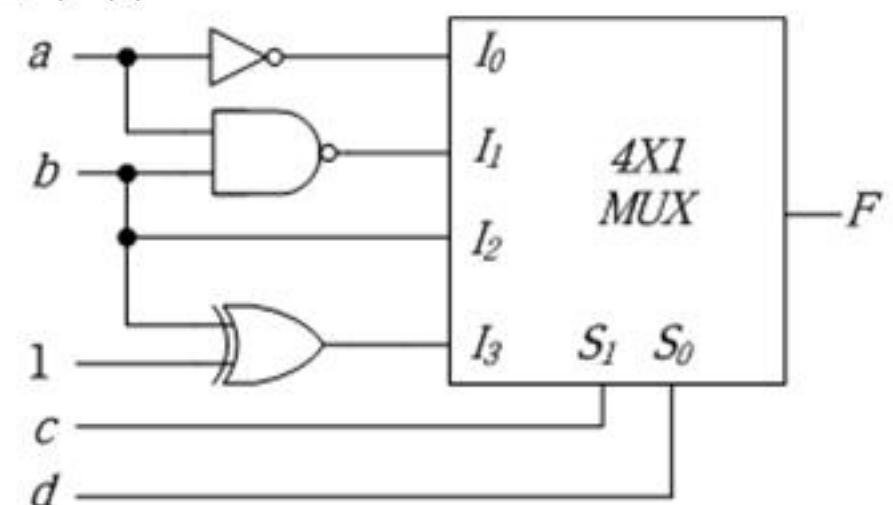


19. 다음의 4×1 멀티플렉서의 출력  $F$ 로 나올 수 없는 함수식은 무엇인가?

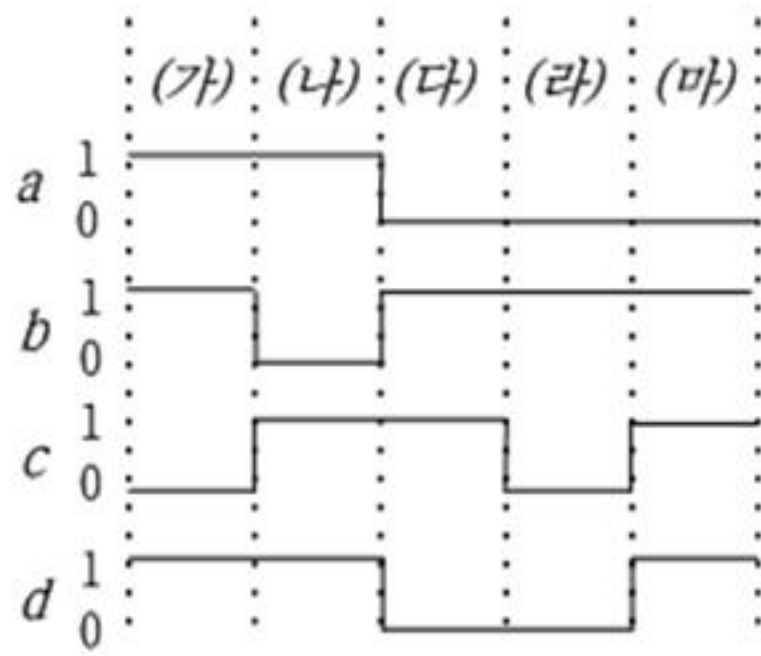


- ①  $AB + \overline{A}\overline{B}$     ②  $\overline{A}\overline{B}$     ③  $\overline{A} + \overline{B}$     ④  $\overline{A}$

20. 아래 4×1 멀티플렉서의 변수  $a, b, c, d$ 에 그림과 같은 파형을 인가하였을 때 출력 값  $F$ 를 (가)~(마) 구간 순서대로 쓴 것 중 맞는 것은? (단,  $S_0$ 는 선택선의 하위비트,  $S_1$ 는 선택선의 상위비트이다.)

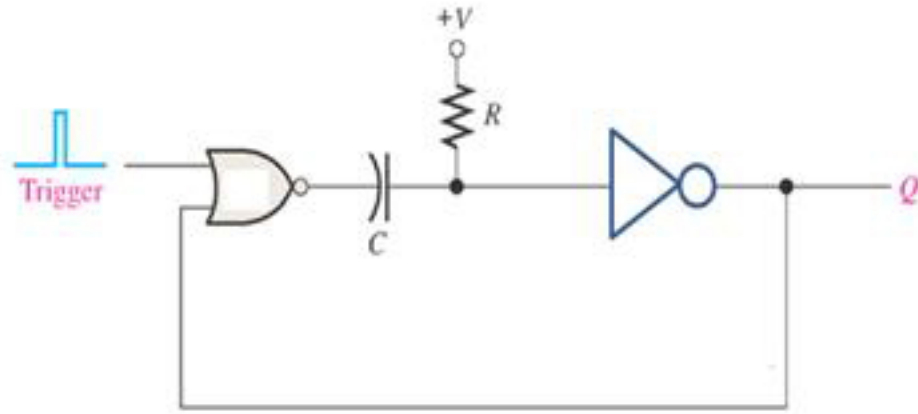






- ① 0→0→1→1→0      ② 1→0→0→0→1  
③ 1→1→0→0→1      ④ 0→1→1→1→0

21. 아래 주어진 회로에 대한 설명 중 올바른 것은 모두 몇 개 인가?



- ㉠ 이 회로는 one-shot 혹은 모노스테이블 멀티바이브레이터 (monostable multivibrator)라 불린다.  
㉡ 이 회로는 두 개의 안정된 state를 가진다.  
㉢ 이 회로는 R과 C의 값을 조정하여 원하는 시간의 하이(high) 펄스폭을 가지는 출력 신호 Q를 만들고, 이후 출력은 다시 안정된 zero(0) 스테이트로 돌아간다.  
㉣ 이 회로는 Trigger 신호의 펄스폭을 조정하여 원하는 시간의 하이(high) 펄스폭을 가지는 출력 신호 Q를 만들고, 이후 출력은 다시 안정된 one(1) 스테이트로 돌아간다.  
㉤ 이 회로의 Trigger 신호를 연속으로 입력하면 출력 Q를 계속 하이(high)로 유지할 수도 있다.

- ① 1개      ② 2개      ③ 3개      ④ 4개

22. L-M 플립플롭이 다음(㉠~㉤)과 같이 동작한다고 가정한다.

- ㉠ LM=00 이면, 플립플롭의 다음상태는 1 이다.  
㉡ LM=01 이면, 플립플롭의 다음상태는 현재상태의 보수이다.  
㉢ LM=10 이면, 플립플롭의 다음상태는 현재상태와 같다.  
㉣ LM=11 이면, 플립플롭의 다음상태는 0 이다.

이 플립플롭에 대하여 다음과 같은 여기표(excitation table)를 작성할 때, A, B, C, D는 각각 어떻게 표시되는가?(단, X는 무관조건이다)

현재상태 Q(t)	다음상태 Q(t+1)	입력	
		L	M
0	0	( A )	( B )
0	1	0	X
1	0	( C )	( D )
1	1	X	0

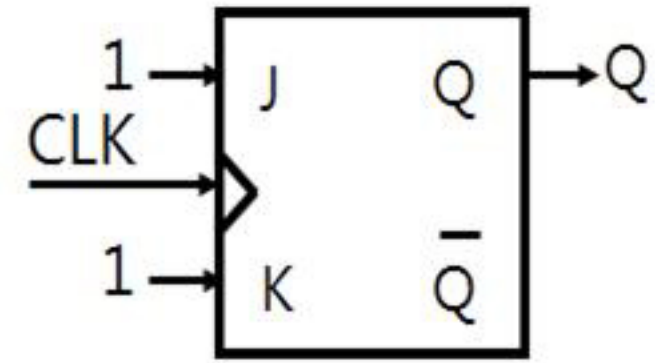
- ① A=X, B=0, C=X, D=1      ② A=1, B=1, C=X, D=X  
③ A=X, B=1, C=1, D=0      ④ A=1, B=X, C=X, D=1

23. 다음은 래치와 플립플롭에 대한 설명이다. 옳은 항목을 묶은 것은?

- ㉠ 래치 및 플립플롭 모두 제환회로를 갖는다.  
㉡ 래치는 클럭펄스를 사용하지 않는 동기식 순서논리소자이다.  
㉢ 플립플롭의 트리거(trigger) 방식에는 레벨 트리거와 에지 트리거 방식이 있다.  
㉣ 정확한 동작을 위하여 에지 트리거보다 레벨 트리거 방식을 사용한다.

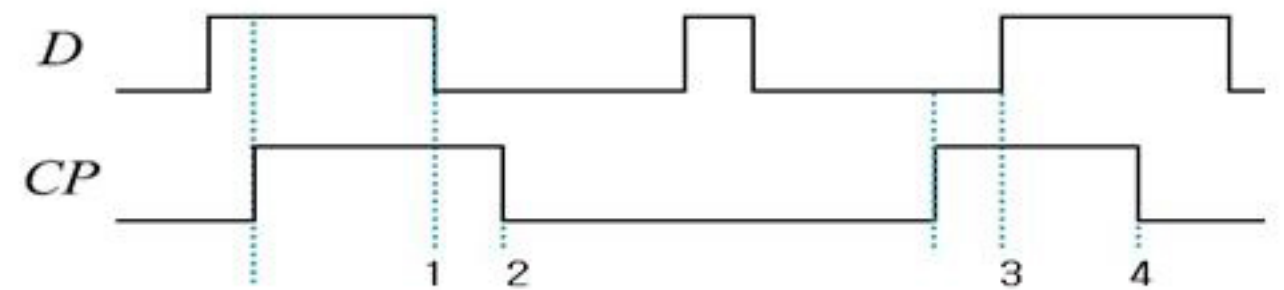
- ① ㉠, ㉡      ② ㉠, ㉢      ③ ㉡, ㉣      ④ ㉢, ㉣

24. 아래 주어진 JK 플립플롭의 동작과 같은 출력을 보이는 회로는 다음 중 어느 것인가?



- ①      ②   
③      ④

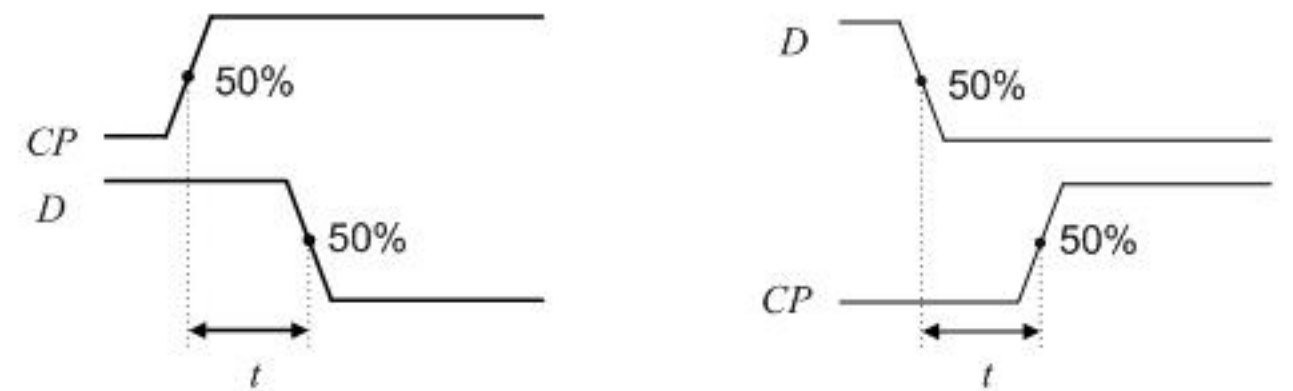
25. 다음 하강에지 트리거를 하는 D 플립플롭에 아래와 같은 파형의 신호가 입력되었을 때, 하강에지 트리거 D 플립플롭의 출력 Q의 값이 1(High) 이 되기 시작하는 시점은? (CP : 클럭펄스, 출력 Q는 0으로 초기화 되어 있으며 게이트에서의 전파지연은 없는 것으로 가정한다.)



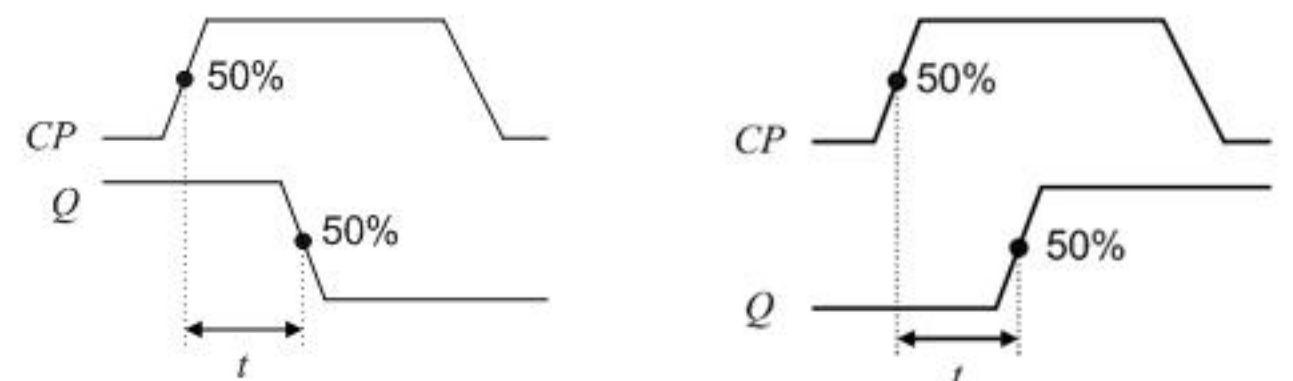
- ① 1      ② 2      ③ 3      ④ 4

26. 플립플롭의 시간 특성 파라미터  $t$  와 그에 대한 설명 그림이 잘못 짝지어진 것은? (CP : 클럭펄스, Q : 출력, D : 입력데이터, 50%는 논리 레벨 값의 50%지점을 의미함)

- ① 홀드(hold)시간      ② 셋업(set up) 시간



- ③ 전파지연(propagation delay)시간      ④ 상승(rise) 시간



27. 카운터(counter)에 대한 다음 설명 중 옳지 않은 것을 묶은 것은?

- ㉠ 카운터는 동기식과 비동기식으로 구분된다.  
㉡ 비동기식 카운터는 동기식 카운터에 비하여 속도가 빠르다.  
㉢ 동기식 카운터는 비동기식 카운터에 비하여 회로가 복잡하다.  
㉣ 비동기식 카운터는 모든 플립플롭에 공통의 클럭펄스가 인가된다.

- ① ㉠, ㉡      ② ㉡, ㉢      ③ ㉢, ㉣      ④ ㉡, ㉣



28. 다음 중 레이스(race)현상을 방지하기 위하여 사용되는 플립 플롭이 아닌 것은?

- ① 상승 에지 트리거 플립플롭    ② 레벨 트리거 플립플롭  
③ 하강 에지 트리거 플립플롭    ④ 마스터-슬레이브 플립플롭

29. 다음은 순서 논리회로를 설계할 때 필요한 과정들이다. 설계 과정의 순서를 올바르게 나열한 것은?

- ㉠ 현재 상태와 다음 상태의 리스트인 상태표(state table)를 작성한다.  
㉡ 상태가 변화하는 과정을 기준으로 상태도(state diagram)를 그린다.  
㉢ 플립플롭과 출력에 대한 상태 방정식(state equation)을 계산한다.  
㉣ 사용할 플립플롭의 진리표(truth table)를 작성한다.  
㉤ 플립플롭의 각 입출력을 게이트로 연결하고 클럭펄스(CP)를 연결하는 등 회로를 구성한다.

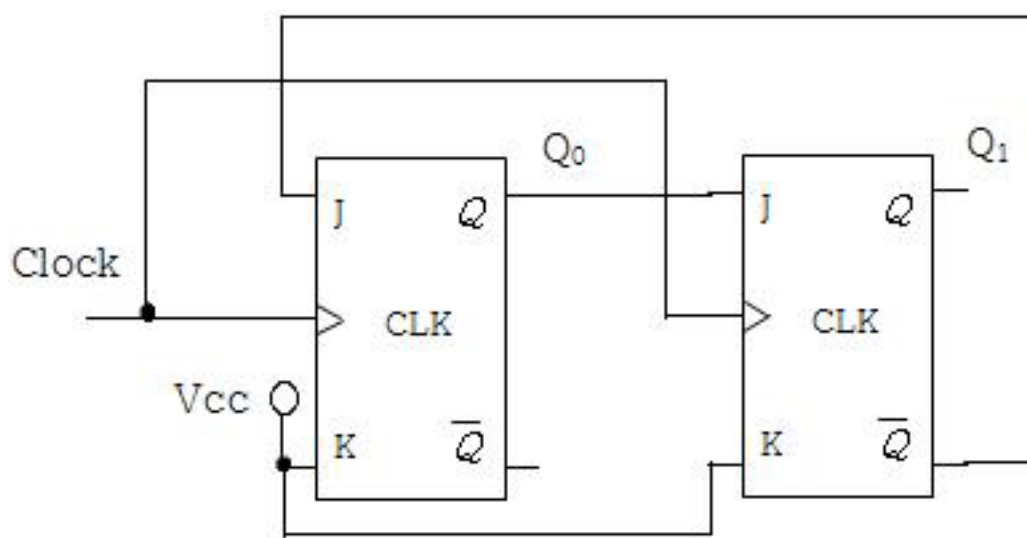
- ① ㉠→㉡→㉢→㉣→㉤    ② ㉠→㉡→㉣→㉢→㉤  
③ ㉡→㉠→㉢→㉣→㉤    ④ ㉡→㉠→㉣→㉢→㉤

30. 동작 시퀀스(sequence)가 000 → 011 → 010 → 100 → 101 → 000 등으로 상태가 반복되는 동기식 5진 카운터가 있다. 이 카운터를 T 플립플롭에 의하여 설계하고자 할 때, 다음 상태표와 플립플롭 입력표를 완성하시오.(단, 플립플롭은 A, B, C이고, T 플립플롭의 입력은 각각  $T_A$ ,  $T_B$ ,  $T_C$ 이다)

현재상태			다음상태			플립플롭의 입력		
A	B	C	A	B	C	$T_A$	$T_B$	$T_C$
0	0	0	0	1	1	( Y )		
0	1	0	1	0	0	1	1	0
0	1	1	( X )			0	0	1
1	0	0	1	0	1	( Z )		
1	0	1	0	0	0	1	0	1

- ① X=010, Y=011, Z=001    ② X=101, Y=011, Z=101  
③ X=110, Y=001, Z=001    ④ X=010, Y=011, Z=011

31. 다음은 JK 플립플롭으로 구성된 동기식 카운터이다. 현재의 출력이  $Q_1Q_0=10$ 일 때 다음 클럭부터의  $Q_1Q_0$  상태변화 중에서 옳은 것은?



- ① 11→01→10    ② 01→00→10  
③ 00→01→10    ④ 01→11→10

32.  $32K \times 8$ 의 메모리 용량을 만들기 위하여  $2K \times 8$  PROM (Programmable Read Only Memory)을 서로 연결하고자 한다. 몇 개의 PROM 칩이 필요한가? 그리고 어드레스(address) 버스는 얼마나 필요한가?

- ① 8개 PROM과 14개의 어드레스 버스가 필요  
② 8개 PROM과 15개의 어드레스 버스가 필요  
③ 16개 PROM과 14개의 어드레스 버스가 필요  
④ 16개 PROM과 15개의 어드레스 버스가 필요

33. 다음은 시프트 레지스터(Shift Register)를 설명한 것이다. 올바르게 설명한 것을 모두 선택한 것은?

- ㉠ 한 플립플롭의 출력을 다음 단 플립플롭의 입력으로 연결시키고, 각 플립플롭에 클럭펄스가 인가되도록 구성한다.  
㉡ 데이터를 일시적으로 저장할 수 있으며, 저장된 정보를 왼쪽, 혹은 오른쪽으로 이동시킬 수 있다.  
㉢ 직렬 데이터를 병렬로 변환시킬 수는 있으나 병렬 데이터를 직렬로 변환시킬 수는 없다.  
㉣ 링카운터와 존슨카운터는 시프트 레지스터를 응용한 것이며, 시프트 레지스터를 이용하여 곱셈과 나눗셈의 연산을 수행할 수 있다.

- ① ㉠, ㉡    ② ㉡, ㉣    ③ ㉠, ㉡, ㉣    ④ ㉡, ㉢, ㉣

34. 다음 중 시프트 레지스터(Shift Register)를 이용하여 구성한 장치가 아닌 것은?

- ① 멀티플렉서(Multiplexer)    ② 계산기(Calculator)  
③ 계수기(Counter)    ④ 디지털시계(Digital Clock)

35. 병렬형 A/D 변환기(converter)에 대한 설명 중 옳지 않은 항목을 묶은 것은?

- ㉠ 회로가 간단하고 잡음특성이 우수하다.  
㉡ 카운터를 사용하지 않는다.  
㉢ 변환시간이 매우 짧다.  
㉣ 사다리형 A/D 변환기라고도 한다.

- ① ㉠, ㉡    ② ㉠, ㉣    ③ ㉡, ㉣    ④ ㉢, ㉣

36. 다음 중 아날로그 입력 값에 관계없이 변환 시간이 일정한 A/D 변환기는?

- ① 플래시 A/D 변환기    ② 이중 기울기 A/D 변환기  
③ 시그마-델타 A/D 변환기    ④ 연속 근사 A/D 변환기

37. 데이터버스와 어드레스버스가 각기 8개( $D_7 \sim D_0$ )와 10개( $A_9 \sim A_0$ )를 갖는 SRAM이 있다. 이 SRAM의 메모리 용량은 비트(bit) 단위로 얼마인가?

- ①  $2^8$     ②  $2^{10}$     ③  $2^{13}$     ④  $2^{18}$

38. AND 입력은 프로그램 가능하고 OR 입력은 고정된 부울식 논리로 구성하는 방식의 프로그램 논리장치(Programmable Logic Device)는 무엇인가?

- ① PROM (Programmable Read Only Memory)  
② PLA (Programmable Logic Array)  
③ PLE (Programmable Logic Element)  
④ PAL (Programmable Array Logic)

39. 동기식 13진 카운터를 구성하려면 최소 A개의 플립플롭이 필요하고, 이 때 사용되지 않는 상태의 수는 B개이다. A와 B의 값을 구하시오.

- ① A=3, B=3    ② A=4, B=3    ③ A=4, B=5    ④ A=5, B=4

40. 아래와 같은 반도체메모리 중에서 재생(refresh)회로가 반드시 필요한 것은?

- ① DRAM (Dynamic Random Access Memory)  
② SRAM (Static Random Access Memory)  
③ EPROM (Erasable Programmable ROM)  
④ Flash Memory