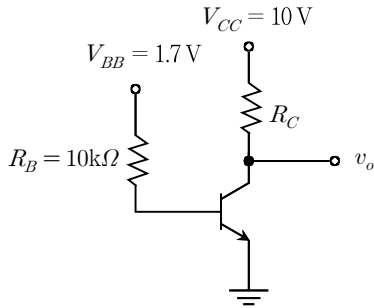


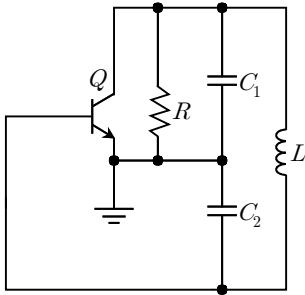
전자회로

문 1. 다음 회로에서 BJT가 $V_{CE} = 0.3[V]$ 에서 동작하기 위한 $R_C[\Omega]$ 는?
(단, β 는 50, V_{BE} 는 $0.7[V]$ 로 가정한다)



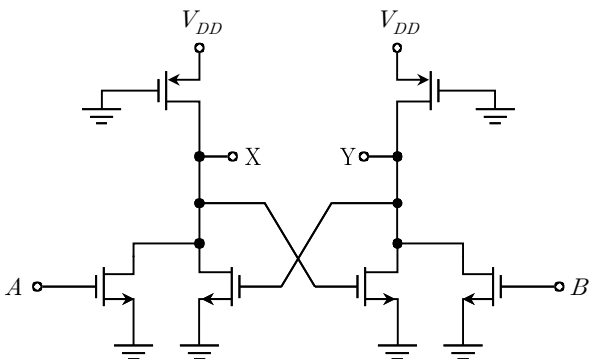
- ① 97 ② 97k
③ 194 ④ 1.94k

문 2. 다음 회로에 대한 설명으로 옳지 않은 것은?



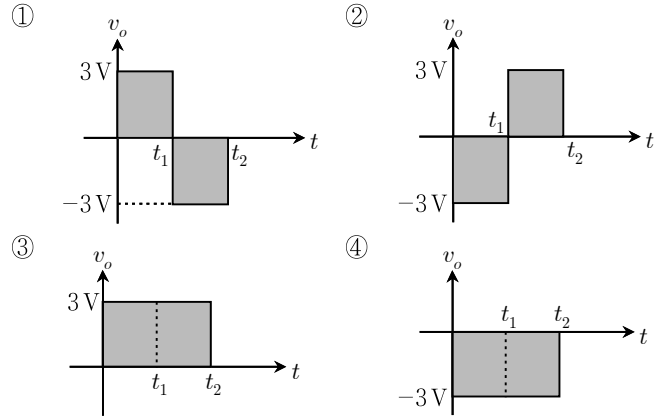
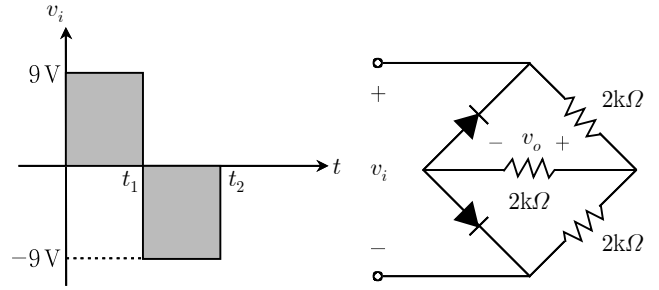
- ① 콜피츠(Colpitts) 발진기이다.
② 발진주파수는 $\frac{1}{2\pi\sqrt{L\frac{C_1C_2}{C_1+C_2}}}$ [Hz]이다.
③ A_v 가 Q 로 구성된 공통에미터 증폭기의 전압이득이라면 발진 조건은 $A_v = \frac{C_1}{C_2}$ 이다.
④ 회로의 C_1 과 C_2 를 인덕터 L_1 과 L_2 로, L 을 커패시터 C 로 바꾸면 하틀리(Hartley) 발진기로 동작한다.

문 3. 다음 논리회로에서 입력이 $A=1$ 이고 $B=0$ 일 때, 출력 X 및 Y의 값은?

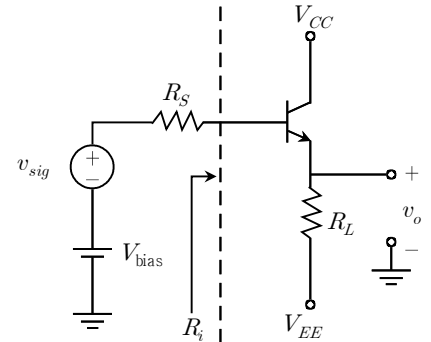


- ① X = 0, Y = 1 ② X = 1, Y = 0
③ X = 1, Y = 1 ④ X = 0, Y = 0

문 4. 이상적인 다이오드를 사용한 다음 회로에서 입력파형 v_i 에 대한 출력 파형 v_o 로 옳은 것은?



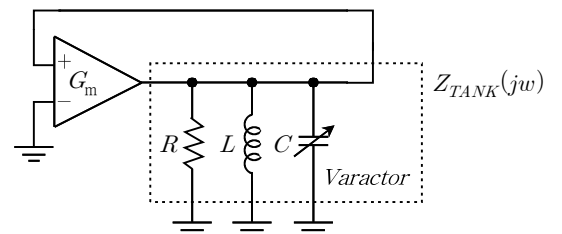
문 5. 다음 회로에서 입력저항 R_i 로 옳은 것은?



- ① $R_i = r_\pi + (\beta + 1)R_L$ ② $R_i = r_\pi + \beta R_L$
③ $R_i = r_\pi + R_L$ ④ $R_i = (\beta + 1)R_L$

문 6. 다음 회로에 대한 설명으로 옳지 않은 것은?

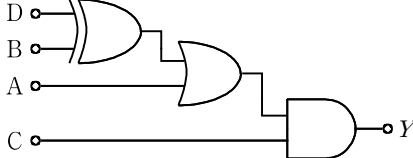
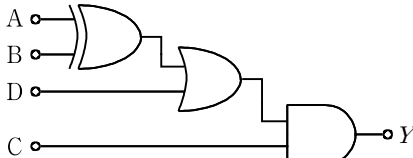
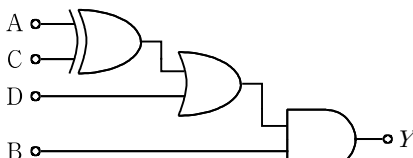
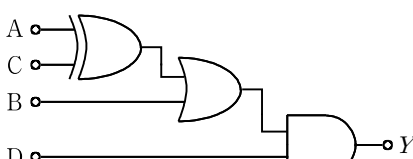
(단, v_{i1} $\begin{matrix} + \\ - \end{matrix}$ G_m $\Rightarrow i_o$ 이고, $G_m = \frac{i_o}{v_{i1} - v_{i2}}$ 이다)



- ① 버랙터(varactor)는 인가전압에 따라서 커패시턴스 값이 바뀌는 소자이며, 이 소자를 사용하면 이 회로를 전압제어발진기(VCO)로 구현할 수 있다.
② 회로의 발진주파수는 $\frac{1}{2\pi\sqrt{LC}}$ [Hz]이다.
③ 점선 안의 회로에서 R값이 커질수록 회로의 Q값(quality factor)은 커진다.
④ $G_m Z_{TANK} = -1$ 일 때 발진 조건이 만족된다.

문 7. 다음 카르노 맵이 표현하는 진리표를 논리회로로 구현하였을 때 옳은 것은? (단, X는 정의하지 않아도 되는 출력이다)

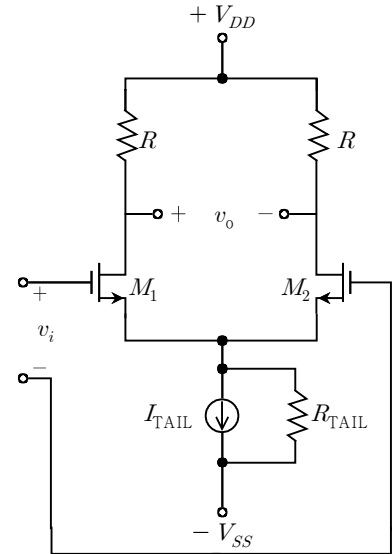
AB \ CD	00	01	11	10
00	0	0	1	0
01	0	1	X	0
11	0	X	1	0
10	0	1	0	0

- ① 
- ② 
- ③ 
- ④ 

문 8. 다이오드와 BJT의 소신호 등가회로(small-signal equivalent circuit)에 대한 설명으로 옳지 않은 것은?

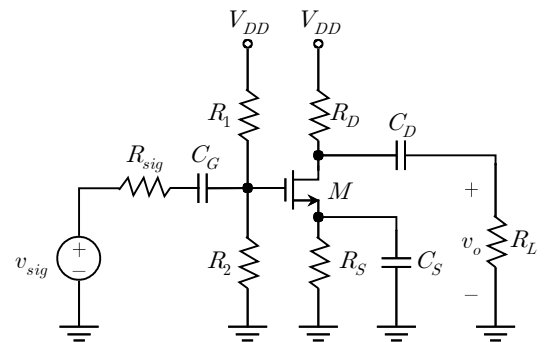
- ① 다이오드에 전류 I_D 가 흐를 때 다이오드의 소신호 등가저항 $r_d = \frac{V_T}{I_D}$ 이다. 여기서 V_T 는 열전압(thermal voltage)이다.
- ② 공통베이스 전류이득(common-base current gain) α 를 갖는 BJT에 컬렉터전류 I_C 가 흐를 때 BJT의 입력저항 $r_\pi = \frac{\alpha V_T}{(1-\alpha)I_C}$ 이다.
- ③ 공통에미터 전류이득(common-emitter current gain) β 를 갖는 BJT에 컬렉터전류 I_C 가 흐를 때 BJT의 입력저항 $r_e = \frac{\beta V_T}{(\beta+1)I_C}$ 이다.
- ④ 베이스폭 변조효과(base-width modulation effect)에 의하여 유효 베이스폭(effective base width)이 줄어들면 BJT의 출력저항 r_o 의 값은 커진다.

문 9. 다음 회로에 대한 설명으로 옳지 않은 것은?



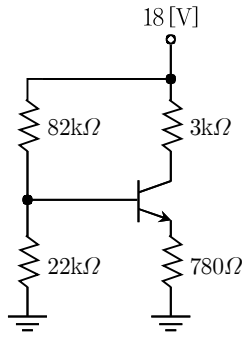
- ① R_{TAIL} 을 포함한 전류원 회로는 공통모드 입력에 대해서만 부채환(negative feedback) 역할을 한다.
- ② 트랜지스터의 차동입력(differential input)에 대한 전압이득의 크기는 $|g_m R|$ 이다.
- ③ 트랜지스터 출력저항 $r_o \gg R_{TAIL}$ 이면 공통모드 전압이득(common-mode voltage gain)의 크기는 근사적으로 $\left| \frac{g_m R}{1 + 2g_m R_{TAIL}} \right|$ 이다.
- ④ 전류원의 출력저항인 R_{TAIL} 을 감소시키면 일반적으로 잡음에 대해 영향을 덜 받게 된다.

문 10. 다음 공통소스 증폭기 회로에 대한 설명으로 옳은 것은? (단, M 은 포화상태에 있고 채널길이 변조와 바디 효과는 없다고 가정한다)



- ① $|A_v| \gg 1$ 일 때 고주파대역에서 R_S 값이 클수록 증폭기의 입력 커패시턴스도 커진다.
- ② C_G 에 의한 저주파대역에서의 극점주파수는 $\frac{1}{2\pi C_G (R_{sig} \parallel R_1 \parallel R_2)}$ [Hz]이다.
- ③ C_S 에 의한 저주파대역에서의 극점주파수는 $\frac{1}{2\pi C_S (R_S + \frac{1}{g_m})}$ [Hz]이다.
- ④ $|A_v| \gg 1$ 일 때 고주파대역에서 $\frac{1}{2\pi (C_{ds} + C_{gd})(R_D \parallel R_L)}$ [Hz]의 극점주파수를 갖는다.

문 11. 다음 회로에서 에미터 전류 $I_E = 4 [\text{mA}]$ 일 때 베이스-에미터 간 바이어스 전압 $V_{BE} [\text{V}]$ 는? (단, $I_B = 0$ 이고, 소수점 셋째 자리에서 반올림한다)

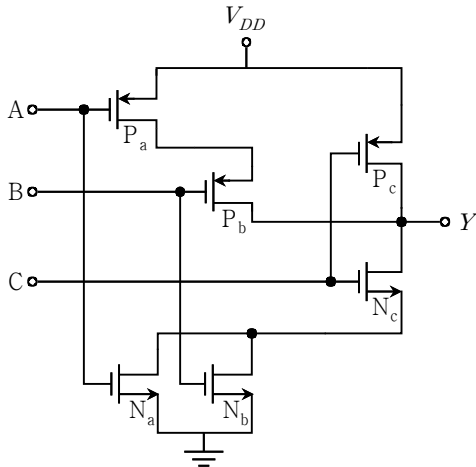


- ① 0.65 ② 0.69
③ 0.72 ④ 0.75

문 12. 정류기 부하 양단의 평균전압이 200 [V], 맥동률 $r = 5\%$ 일 때, 교류전압 [V]은?

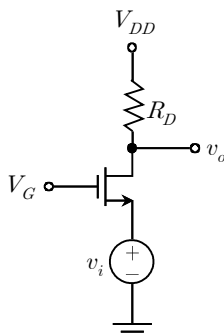
- ① 10 ② 20
③ 30 ④ 40

문 13. 다음 논리회로의 출력 Y의 논리식으로 옳은 것은?



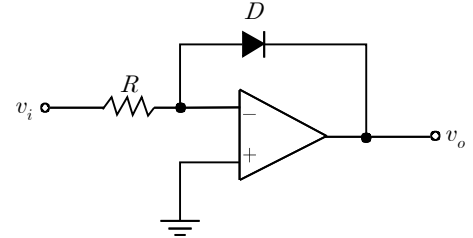
- ① $Y = \overline{(AB) + C}$ ② $Y = \overline{(A+B)C}$
③ $Y = \overline{(A+B+C)}$ ④ $Y = \overline{A(B+C)}$

문 14. 다음 회로는 공통게이트(common-gate) 증폭기이다. 출력단에 부하를 연결하지 않은 상태에서 입력단의 소신호(small-signal) 입력저항(input resistance) 표현식으로 옳은 것은?



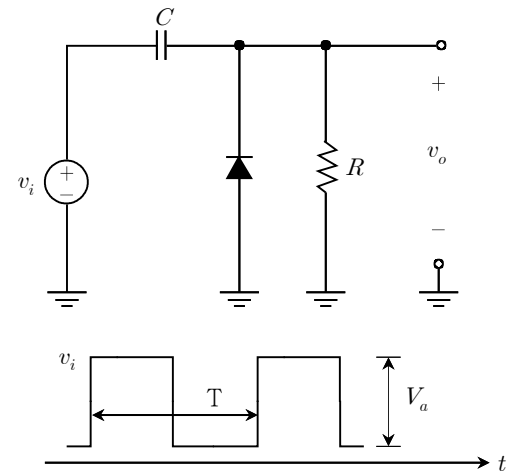
- ① $\frac{R_D + r_o}{1 + g_m r_o}$ ② $\frac{R_D + r_o}{g_m r_o}$
③ $R_D(1 + g_m r_o) + r_o$ ④ $R_D + r_o(1 + g_m r_o)$

문 15. 이상적인 연산증폭기를 이용한 다음 회로에서 입력전압 $v_i = 2 [\text{V}]$ 일 때, 출력전압 $v_o [\text{V}]$ 는? (단, 다이오드 D의 역방향 포화전류(reverse saturation current) $I_S = 1 [\mu\text{A}]$, 열전압(thermal voltage) $\frac{kT}{q} = 25 [\text{mV}]$, $R = 1 [\text{M}\Omega]$ 이며, $\ln(2) = 0.7$ 의 값을 사용한다)



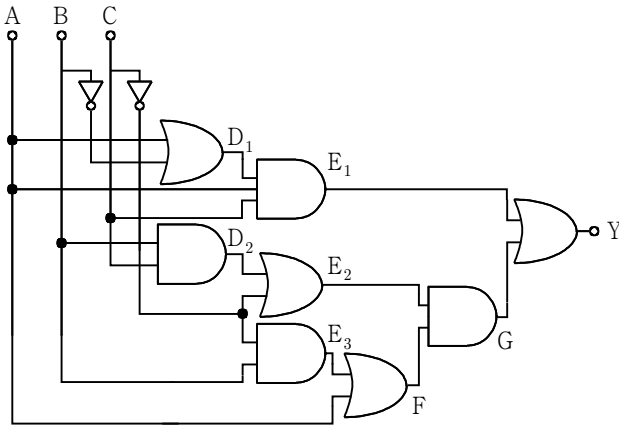
- ① -0.025 ② -0.0175
③ -0.0275 ④ -0.0375

문 16. 다음 회로에서 입력전압 v_i 의 파형이 그림과 같이 인가될 때, 출력전압 v_o 의 파형으로 옳은 것은? (단, $V_a = 10 [\text{V}]$, $T = 1 [\text{ms}]$, $C = 1 [\mu\text{F}]$, $R = 5 [\text{k}\Omega]$ 이며, Si 다이오드의 순방향 저항 $R_d \ll R$ 이라 가정한다)



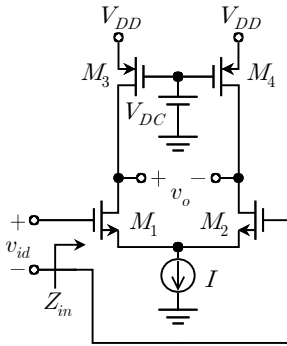
- ① ②
③ ④

문 17. 다음 논리회로의 출력 Y를 간략화한 논리식으로 옳은 것은?



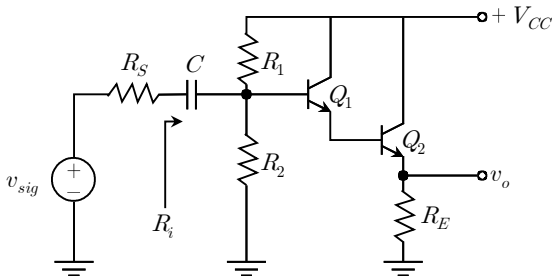
- ① $Y = AC + B$ ② $Y = AC + \bar{B}$
 ③ $Y = A + BC$ ④ $Y = A + \bar{B}\bar{C}$

문 18. 고주파대역에서 다음 회로의 입력 커패시턴스에 대한 표현식으로 옳은 것은? (단, $g_{m1} = g_{m2} = g_{m3} = g_{m4} = g_m$, $r_{o1} = r_{o2} = r_{o3} = r_{o4} = r_o$, $C_{gs1} = C_{gs2} = C_{gs3} = C_{gs4} = C_{gs}$, $C_{gd1} = C_{gd2} = C_{gd3} = C_{gd4} = C_{gd}$ 이다)



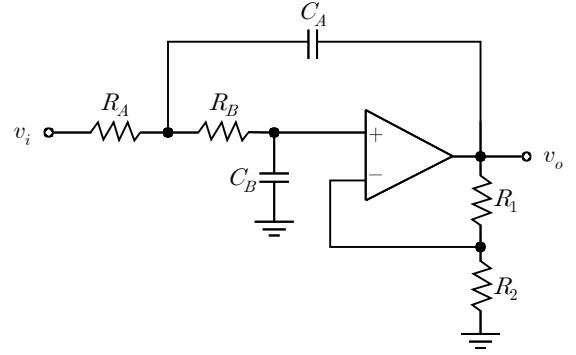
- ① $\frac{C_{gs} + C_{gd}(1 + \frac{g_m r_o}{2})}{2}$ ② $2[C_{gs} + C_{gd}(1 + \frac{g_m r_o}{2})]$
 ③ $\frac{C_{gs} + C_{gd}(1 + g_m r_o)}{2}$ ④ $2[C_{gs} + C_{gd}(1 + g_m r_o)]$

문 19. 다음 회로에서 교류 신호에 대한 트랜지스터의 r_e 등가모델을 이용한 입력저항 R_i 의 표현식으로 가장 가까운 것은? (단, β_1 과 r_{e1} 은 트랜지스터 Q_1 , β_2 와 r_{e2} 는 트랜지스터 Q_2 에 해당하는 파라미터이다. Early 효과는 없으며, 커패시터 C는 충분히 커서 교류 신호에 대해서는 임피던스가 0[Ω]이라고 가정한다)



- ① $R_1 \parallel R_2 \parallel (\beta_1 r_{e1} + \beta_1 \beta_2 (r_{e2} + R_E))$
 ② $R_1 \parallel R_2$
 ③ $R_1 \parallel R_2 \parallel (\beta_1 r_{e1} + \beta_2 r_{e2} + R_E)$
 ④ $R_1 \parallel R_2 \parallel (\beta_1 r_{e1} + \beta_1 \beta_2 r_{e2} + R_E)$

문 20. 다음 회로는 이상적인 연산증폭기를 이용한 회로이다. 이 회로에 대한 설명으로 옳은 것을 모두 고른 것은?



ㄱ. 고주파대역에서 감쇠특성을 얻기 위한 능동 저역 통과 필터(Low Pass Filter) 회로이다.

ㄴ. $R_A = R_B = R$ 이고 $C_A = C_B = C$ 인 경우 차단

주파수는 $\frac{1}{2\pi\sqrt{RC}}$ [Hz]이다.

ㄷ. 저항 R_1 과 저항 R_2 는 능동필터의 전압이득을 조정하는 데 사용된다.

ㄹ. 저지대역에서 -20 dB/decade의 롤-오프(roll-off) 특성을 갖는다.

- ① ㄱ, ㄴ, ㄹ ② ㄱ, ㄷ
 ③ ㄴ, ㄹ ④ ㄱ, ㄷ, ㄹ