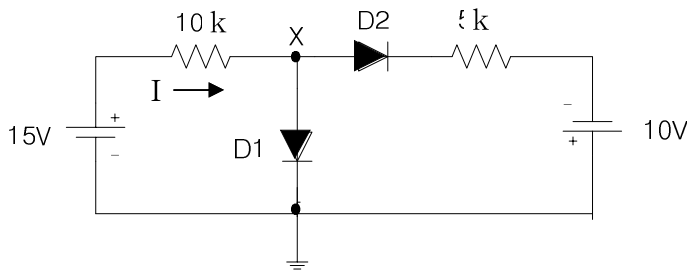


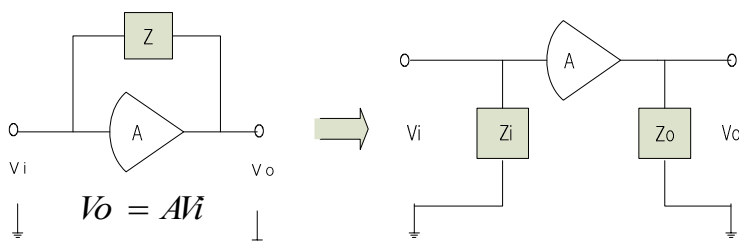
## 전자공학개론

문 1. 다음 회로에서  $10k\Omega$  에 흐르는 전류  $I[mA]$ 와 노드 X의 전압  $V_X[V]$ 는? (다이오드의 순방향 전압강하  $V_D = 0[V]$ 로 한다.)



- ①  $I = 1.67, V_X = -1.67$
- ②  $I = 1.5, V_X = 0$
- ③  $I = 0, V_X = 15$
- ④  $I = 0.33, V_X = 11.7$
- ⑤  $I = 2, V_X = -5$

문 2. 왼쪽의 브리지회로를 오른쪽의 Miller 등가회로로 나타낼 때 옳은 것은?

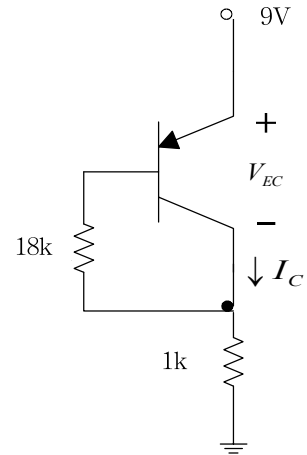


- ①  $Z_i = \frac{Z}{1-A}, Z_o = \frac{Z}{1-1/A}$
- ②  $Z_i = \frac{Z}{1-1/A}, Z_o = \frac{Z}{1-A}$
- ③  $Z_i = \frac{Z}{1-A}, Z_o = Z$
- ④  $Z_i = Z, Z_o = \frac{Z}{1-1/A}$
- ⑤  $Z_i = Z, Z_o = Z$

문 3. 2진수 (1001001100)를 16진수로 변환한 값은?

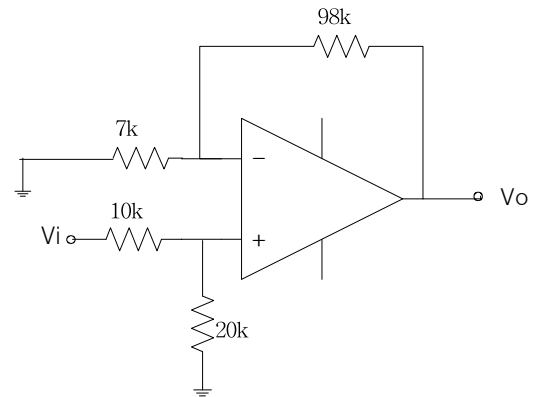
- ① 1F2                      ② 216
- ③ 24C                     ④ 2A2
- ⑤ 23B

문 4. 다음 PNP 회로의 동작점( $I_C[mA]$ ,  $V_{EC}[V]$ )는?  
(단,  $V_{EB} = 0.7V$ ,  $\beta = 50$ )



- ①  $I_C = 3, V_{EC} = 6$
- ②  $I_C = 2, V_{EC} = 7$
- ③  $I_C = 1, V_{EC} = 8$
- ④  $I_C = 4, V_{EC} = 5$
- ⑤  $I_C = 6, V_{EC} = 3$

문 5. 다음 회로는 이상적인 OP앰프를 사용한 증폭기이다. 전압이득  $V_o/V_i$  은?

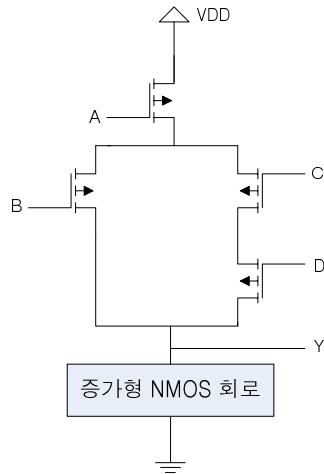


- ① 14                              ② 7
- ③ 5                                ④ 10
- ⑤ 15

문 6. 저항, 인덕터, 커패시터에 관한 설명 중 옳지 않은 것은?

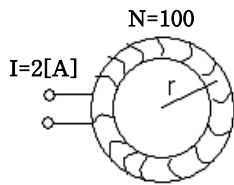
- ① 저항은 전력을 소모하는 소자이다.
- ② 인덕터는 자기장에 에너지를 저장한다.
- ③ 커패시터는 전기장에 에너지를 저장한다.
- ④ 커패시터에 흐르는 전류 파형은 불연속일 수 있다.
- ⑤ 인덕터에 흐르는 전류 파형은 불연속일 수 있다.

문 7. 다음의 CMOS 로직으로 구현된 논리식은?



- ①  $Y = A(B + CD)$   
 ②  $Y = \overline{A(B + CD)}$   
 ③  $Y = \overline{\overline{A}(\overline{B + CD})}$   
 ④  $Y = \overline{A(B + CD)}$   
 ⑤  $Y = \overline{A + B(C + D)}$

문 8. 그림과 같은 환상 솔레노이드 내부에서 자계의 세기는?  
 ( 단, 단위는 [AT/m]이며, 평균 반경  $r = 10$  [cm], 권선수  $N = 100$ 회, 전류  $I = 2$  [A]이라 가정한다.)



- ① 159                                      ② 238  
 ③ 318                                      ④ 477  
 ⑤ 512

문 9. 다음 논리식을 최소화한 표현식으로 옳은 것은?

$$Y = \overline{A} \overline{B} C + ABC + \overline{A} BC$$

- ①  $Y = (\overline{A} + \overline{B})C$                       ②  $Y = (A + B)C$   
 ③  $Y = (\overline{A} \overline{B} + B)C$                     ④  $Y = (A + \overline{B})C$   
 ⑤  $Y = (\overline{A} + B)C$

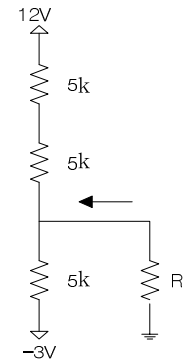
문 10. 어떤 회로에 전력을 전달하는 전압  $v(t)$  와 전류  $i(t)$  가 다음과 같을 때 공급되는 평균 전력[W]은?

$$v(t) = 100\sin\omega t + 20\sin 5\omega t + 10\sin(7\omega t + 30^\circ) \text{ [V]}$$

$$i(t) = 2 + 10\sin(\omega t - 60^\circ) + 10\sin(7\omega t - 30^\circ) \text{ [A]}$$

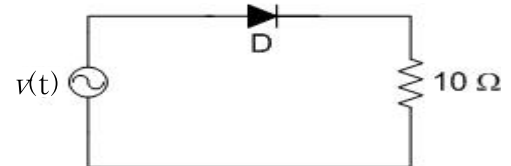
- ① 125                                      ② 175  
 ③ 225                                      ④ 275  
 ⑤ 325

문 11. 다음 회로를 R에서 바라볼 때의 Thevenin 등가전압  $V_{th}$  [V]과 등가저항  $R_{th}$  [kΩ]은 ?



- ①  $V_{th} = 1, R_{th} = 3.3$   
 ②  $V_{th} = 2, R_{th} = 2.2$   
 ③  $V_{th} = 2, R_{th} = 3.3$   
 ④  $V_{th} = 4, R_{th} = 4.4$   
 ⑤  $V_{th} = 3, R_{th} = 4.4$

문 12. 이상적인 다이오드로 구성된 다음 회로에서  $v(t) = 10\sin 120\pi t$  [V]일 때 10 [Ω]의 저항에서 소비되는 평균 전력[W]은?



- ① 2    ② 2.5  
 ③ 5    ④ 7.5  
 ⑤ 10

문 13. 일반적인 PN접합에 관한 설명 중 옳지 않은 것은?

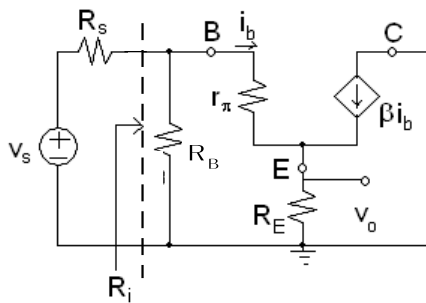
- ① PN접합에 순방향 바이어스가 인가될 경우 전이 영역 폭은 바이어스가 가해지지 않을 때보다 감소된다.  
 ② 순방향 바이어스가 인가될 경우 표동(drift) 전류보다 확산(diffusion) 전류 성분이 크게 된다.  
 ③ 순방향 바이어스가 인가될 경우 평형상태일 때보다 전위장벽은 낮아진다.  
 ④ P+와 N을 접합 시킬 경우 전이 영역은 P+쪽으로 더 많이 침투된다.  
 ⑤ 순방향 바이어스가 인가될 경우 storage capacitance 성분이 junction capacitance 성분보다 크다.

문 14. 공통 이미터 전류 이득  $\beta$  가 1.5인 트랜지스터의 공통 베이스 전류 이득  $\alpha$  와 이 트랜지스터의 컬렉터 전류가 30mA일 때 이미터 전류  $I_E$  [mA]는?

- ①  $\alpha = 3, I_E = 18$                       ②  $\alpha = 3, I_E = 50$   
 ③  $\alpha = 0.6, I_E = 18$                       ④  $\alpha = 0.6, I_E = 50$   
 ⑤  $\alpha = 0.5, I_E = 50$

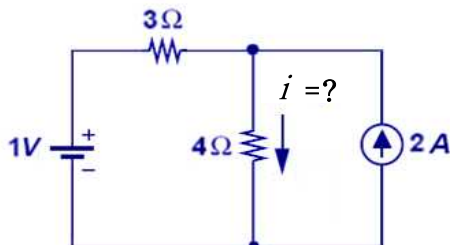
문 15. 그림과 같은 에미터 폴로워(emitter follower) 회로의 소신호 등가모델에서, 입력 저항( $R_i$ ) [k $\Omega$ ] 값은?

(단,  $r_\pi = 1$  [k $\Omega$ ],  $\beta = 100$ ,  $R_E = 2$  [k $\Omega$ ],  $R_B = 25$  [k $\Omega$ ],  $R_S = 2.5$  [k $\Omega$ ]이다.)



- ① 8    ② 18  
 ③ 22    ④ 34  
 ⑤ 45

문 16. 다음 회로에서  $i$  [A]는?



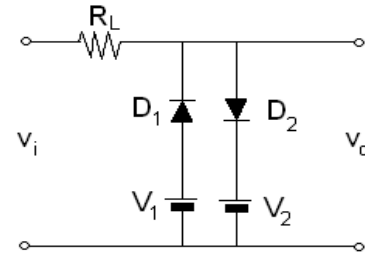
- ① 0    ② 1  
 ③ 2    ④ 3  
 ⑤ 4

문 17. MOSFET 소자에 관한 설명 중 옳지 않은 것은?

- ① 전류제어 소자인 BJT와 달리 MOSFET은 전압제어 소자이다.  
 ② 소스와 드레인간의 전류는 드리프트 전류성분에 의해 지배된다.  
 ③ 문턱전압(threshold voltage)은 반도체 표면에 반전층이 형성되기 위해 필요한 전압으로 정의된다.  
 ④ 문턱전압의 크기는 산화막의 두께와 금속 전극의 일함수에 의해 영향을 받는다.  
 ⑤ 핀치오프 전압은 일종의 절연과피전압으로 소자의 오동작을 일으키는 임계전압을 의미한다.

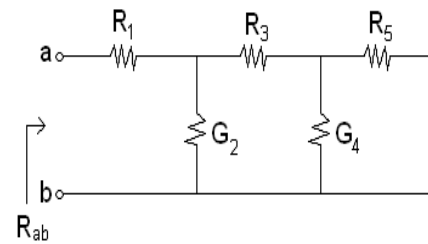
문 18. 그림과 같은 2개의 이상적인 다이오드로 구성된 이중 다이오드 클리핑 회로에서 출력전압( $V_o$ )의 최대값 [V]은?

(단, 저항  $R_L = 1$  [k $\Omega$ ], 입력전압  $v_i = 5\sin\omega t$  [V],  $V_1 = -1$  [V],  $V_2 = 3$  [V]이고, 다이오드의 순방향 전압강하  $V_D = 0$  [V]로 한다.)



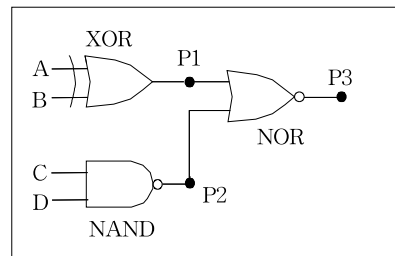
- ① -3    ② -1  
 ③ 5    ④ 3  
 ⑤ 0.5

문 19. 사다리형 회로의 단자 ab에서 본 합성저항( $R_{ab}$  [  $\Omega$  ]) 값은? (그림에서 R은 저항, G는 컨덕턴스를 의미하며,  $R_1 = 1$  [  $\Omega$  ],  $R_3 = 1/3$  [  $\Omega$  ],  $R_5 = 0.5$  [  $\Omega$  ],  $G_2 = 3$  [ S ],  $G_4 = 4$  [ S ]이다.)



- ①  $\frac{6}{5}$     ②  $\frac{4}{3}$   
 ③  $\frac{5}{3}$     ④  $\frac{7}{3}$   
 ⑤  $\frac{7}{4}$

문 20. 그림과 같은 XOR, NAND, NOR로 구성된 논리회로에 아래 표와 같이 입력신호가 주어졌을 때, P1, P2, P3의 위치에서 논리 값은?



입력값			
A	B	C	D
1	0	1	0

- ① 1, 1, 0    ② 0, 1, 0  
 ③ 1, 1, 1    ④ 0, 0, 0  
 ⑤ 1, 0, 0