

电子系统设计与实践

王建校 张 虹 金印彬 编写

西安交通大学电气工程学院

2004-8-27

目 录

1	电子系统设计基础	1
1.1	概论	1
1.1.1	电子系统	1
1.1.1.1	模拟电子系统	1
1.1.1.2	数字电子系统	2
1.1.1.3	模拟—数字混合型电子系统	2
1.1.2	现代电子系统设计的新特点	3
1.1.2.1	中、大规模集成电路和专用芯片设计电路	3
1.1.2.2	现代电子系统设计方法	3
1.1.2.3	系统设计模式的开放化和对象化	4
1.2	电子系统设计教学环节	4
1.2.1	目的与要求	4
1.2.2	系统设计的教学过程	5
1.2.2.1	方案设计与参数计算阶段	5
1.2.2.2	系统安装与调试阶段	5
1.2.2.3	撰写总结报告阶段	5
1.3	电子系统设计的一般方法与步骤	6
1.3.1	电子系统设计基本方法	6
1.3.2	电子系统设计一般步骤	7
1.3.2.1	总体方案设计与论证	8
1.3.2.2	单元电路设计与参数计算	10
1.3.2.3	绘制电路图和 Related 设计文件	14
1.4	电子系统的安装与调试	15
1.4.1	电子系统的安装	15
1.4.1.1	插接方式	16
1.4.1.2	焊接方式	16
1.4.2	电子系统的调试	17
1.4.2.1	调试方法	17
1.4.2.2	常用调试仪器	18
1.4.2.3	调试步骤	18
1.4.2.4	注意事项	19
1.5	电子系统的故障分析与排除	20
1.5.1	常见故障原因	20
1.5.2	常用故障诊断方法	21

1.5.3 常见故障及其排除	23
1.6 电子系统的抗干扰技术	28
1.6.1 常见干扰源	28
1.6.2 常见的抗干扰措施	29
1.6.2.1 正确选择元器件	29
1.6.2.2 合理分布元器件	29
1.6.2.3 施加屏蔽措施	29
1.6.2.4 抑制电网高频噪声	30
1.6.2.5 采用合理的接地方式	30

2 传感器及其应用

2.1 概论	33
2.1.1 传感器的分类	33
2.1.2 传感器的基本性能参数	34
2.1.3 传感器输出信号的特点	35
2.2 传感器电子电路	36
2.2.1 传感器电子电路的设计要求	36
2.2.2 典型传感器电子电路的组成	36
2.2.2.1 传感器输出电压信号或电荷量	37
2.2.2.2 传感器输出电阻、电容、电感变化量	37
2.2.2.3 带有温度补偿的电子电路	38
2.3 常用传感器及其应用实例	39
2.3.1 温度传感器	39
2.3.1.1 热敏电阻温度传感器	39
2.3.1.2 热电阻温度传感器	42
2.3.1.3 集成温度传感器 AD590	44
2.3.1.4 数字式温度传感器 DS18B20	46
2.3.2 霍尔元件及霍尔传感器	49
2.3.2.1 霍尔元件	49
2.3.2.2 集成霍尔传感器	52
2.3.2.3 霍尔元件和霍尔传感器的应用	54
2.3.3 光电传感器	55
2.3.3.1 光敏电阻	55
2.3.3.2 光电池	57
2.3.3.3 光电断路器	59
2.3.4 压阻式压力传感器	61
2.3.4.1 压阻式压力传感器原理	61

2.3.4.2 压阻式压力传感器供电方式·····	62
2.3.4.3 压阻式压力传感器的应用·····	63

3 电子系统设计中常用的数值处理方法·····65

3.1 非线性补偿技术·····	65
3.1.1 非线性函数补偿法·····	65
3.1.2 线性差值法(多段折线逼近法)·····	66
3.1.3 曲线拟合的最小二乘法(二次抛物线差值法)·····	67
3.1.4 三次样条函数差值法·····	69
3.1.5 查表法·····	71
3.1.5.1 顺序查表法·····	72
3.1.5.2 对分查表法·····	72
3.2 数值积分与数值微分·····	73
3.2.1 数值微分·····	73
3.2.2 数值积分·····	75
3.3 标度变换·····	76
3.3.1 标度变换原理·····	76
3.3.2 线性信号的标度变换·····	77
3.3.3 非线性信号的标度变换·····	77
3.4 数字滤波技术·····	79
3.4.1 滤波器的原理与分类·····	79
3.4.1.1 数字滤波器的基本原理·····	79
3.4.1.2 数字滤波器的分类·····	81
3.4.1.3 数字滤波器的技术要求·····	83
3.4.2 数字滤波器的设计方法·····	84
3.4.3 IIR 与 FIR 滤波器的比较·····	88
3.4.4 整系数数字滤波器·····	89
3.4.5 常用简单数字滤波方法·····	98
3.5 数据压缩技术简介·····	104

4 PID 控制技术·····106

4.1 引言·····	106
4.1.1 位(或开关)控制·····	106
4.1.2 比例控制·····	106
4.1.3 积分控制·····	106
4.1.4 比例—积分控制·····	106

4.1.5	微分控制	107
4.1.6	比例—微分控制	107
4.1.7	比例—积分—微分控制	107
4.1.8	比例—微分—反馈—前馈控制	107
4.2	数字 PID 算法	108
4.2.1	数字 PID 控制方法的基本原理	108
4.2.2	数字 PID 控制算法	109
4.3	数字 PID 控制算法的改进	110
4.3.1	积分分离 PID 控制算法	110
4.3.2	遇限削弱积分 PID 控制算法	112
4.3.3	不完全微分 PID 控制算法	113
4.3.4	微分先行 PID 算法	114
4.3.5	带死区的 PID 控制	115
4.4	PID 参数整定	116
4.4.1	模拟 PID 参数整定	116
4.4.1.1	齐格勒-尼柯尔斯规则第一种方法	116
4.4.1.2	齐格勒-尼柯尔斯规则第二种方法	117
4.4.2	数字 PID 控制的参数选择和采样周期选择	118
4.4.2.1	凑试法	118
4.4.2.2	经验法	119
4.4.2.3	PID 控制的自整定方法	121
4.4.2.4	采样周期的选择	121
4.5	单片机 PID 程序设计	122
4.5.1	PID 算法程序的设计	122
4.5.2	增量型 PID 算法的程序设计	124

5 单片机与 PC 机构成的电子系统.....127

5.1	RS-232C 串行接口及应用	127
5.1.1	RS-232C 总线标准接口及电器特性	127
5.1.1.1	RS-232C 接口标准及电器特性	127
5.1.1.2	RS-232C 电平转换芯片介绍	129
5.1.2	RS-449/423/422/485 标准总线接口及其应用	129
5.1.2.1	RS-232C 接口的主要缺点	129
5.1.2.2	RS-422 串行总线标准及应用	129
5.1.2.3	RS-485 标准	130
5.1.2.4	RS-232C、RS-422A、RS-485 性能比较	130
5.1.2.5	RS-485 驱动芯片介绍	130

5.1.3 PC 机与单片机串行通信的实现	131
5.1.3.1 PC 机与单片机通信的硬件设计	131
5.1.3.2 通信软件设计	131
5.1.3.3 基于 VB6.0 的程序实现方案	132
5.1.3.4 基于 VC6.0 的程序实现方案	134
5.2 USB 接口及应用	135
5.2.1 USB 出现的动因	135
5.2.2 适用的对象和目标	136
5.2.3 设计原则和特性	137
5.2.4 USB 性能	138
5.2.4.1 不同接口传输速率对比	138
5.2.4.2 USB 的传输方式	139
5.2.4.3 USB 接口设备供电	139
5.2.4.4 USB 接口连接距离	139
5.2.5 USB2.0	139
5.2.6 全速 USB 总线接口控制器芯片简介	140
5.3 IEEE 1394 接口	141
5.3.1 IEEE1394 的特点与结构	142
5.3.2 IEEE1394 的连接方式	143
5.3.3 IEEE1394 与 USB 发展前景比较	144
5.4 并行接口及应用	144
5.4.1 PC 机并行打印机接口各信号作用	144
5.4.2 基于 PC 机并行接口的数据采集系统	146
5.4.3 使用转换器	149

6 现场可编程应用技术	153
6.1 现场可编程逻辑器件	153
6.1.1 概述	153
6.1.2 FPGA 器件的基本结构	154
6.1.2.1 逻辑元素 (LE)	156
6.1.2.2 嵌入式阵列模块 (EAB)	157
6.1.2.3 逻辑阵列块 (LAB)	158
6.1.3 FPGA 器件的配置	159
6.1.3.1 FPGA 器件的配置原理	159
6.1.3.2 FPGA 配置模式	160
6.1.3.2.1 被动串行 (PS) 配置方式	161
6.1.3.2.2 使用配置器件的配置方式	163
6.1.3.2.3 使用 JTAG 的配置方式	164

6.1.4	FPGA 器件设计流程	165
6.1.4.1	创建一个新项目	166
6.1.4.2	新建一个 VHDL 文件	168
6.1.4.3	编译	170
6.1.4.4	项目仿真	174
6.1.4.5	器件配置	179
6.1.5	图形输入文件	181
6.2	现场可编程模拟器件	184
6.2.1	AN10E40 芯片介绍	185
6.2.1.1	AN10E40 特性	185
6.2.1.2	可用的 IP 模块功能	186
6.2.1.3	AN10E40 的工作原理	186
6.2.1.4	AN10E40 结构	187
6.2.1.5	可配置模拟模块 (CAB)	187
6.2.1.6	开关电容电路简介	188
6.2.1.7	CAB 详述	188
6.2.1.8	布线资源	189
6.2.1.9	时钟发生器	189
6.2.1.10	参考电压	190
6.2.1.11	参考电压发生器	190
6.2.1.12	模拟输入输出单元	190
6.2.1.13	配置引擎	191
6.2.1.14	Mode 0-微机模式 (并行装载)	192
6.2.1.14.1	微机模式的最大数据传输率	194
6.2.1.14.2	发送器件复位命令	196
6.2.1.14.3	微机模式——配置过程	196
6.2.1.14.4	配置存储器的组织形式—ASC II Hex 配置文件格式	196
6.2.1.15	Mode 1-从 ROM 引导	198
6.2.1.16	复位过程	200
6.2.1.17	引脚说明	201
6.2.2	AN10E40 工作模式 0 使用方法举例	207
6.2.2.1	AN10E40 与 51 单片机接口方式	207
6.2.2.2	用 AnadigmDesigner 设计所需的模拟电路	208
6.2.2.3	用 51 单片机配置 AN10E40 的程序设计	209
6.2.3	借助 I ² C EEPROM 的工作模式 0 使用方法举例	212
6.2.3.1	用 AnadigmDesigner 设计频率合成器	212
6.2.3.2	用学习机将配置数据文件写入 24C64	213
6.2.3.3	89C52 将 24C64 中的配置数据传入 AN10E40	219

6.2.4 AN10E40 工作模式 1 使用方法举例·····	222
6.2.4.1 51 单片机与 AT17C65 的接口方式·····	223
6.2.4.2 AN10E40 与 AT17C65 的接口方式·····	223

7 电子系统设计设计实例·····226

7.1 简易数字频率计·····	226
7.1.1 总体方案比较与论证·····	227
7.1.2 模块电路设计与参数计算·····	228
7.1.3 系统电路的实现·····	231
7.1.4 误差分析·····	233
7.1.5 软件设计·····	234
7.1.6 系统调试与指标测试·····	235
7.2 数字式工频有效值多用表·····	237
7.2.1 总体方案设计与论证·····	238
7.2.2 模块电路设计与参数计算·····	239
7.2.3 软件设计及流程·····	243
7.2.4 系统调试与指标测试·····	244
7.3 存贮式数字式示波器·····	244
7.3.1 总体方案设计与论证·····	245
7.3.2 模块电路设计与实现·····	246
7.3.3 软件设计·····	254
7.3.4 系统调试及指标测试·····	256
7.3.5 系统性能分析·····	257
7.4 简易逻辑分析仪·····	258
7.4.1 方案论证和比较·····	260
7.4.2 系统设计·····	263
7.4.3 软件设计·····	267
7.4.4 系统调试与指标测试·····	270
7.5 低频数字式相位测试仪·····	271
7.5.1 方案设计与论证·····	272
7.5.2 理论分析与具体电路实现·····	276
7.5.3 软件设计与流程图·····	285
7.5.4 系统调试与指标测试·····	286
7.5.5 结果与误差分析·····	289
7.6 液体点滴速度监控装置·····	290
7.6.1 总体方案设计与论证·····	292
7.6.2 理论分析与计算·····	298

7.6.3 系统测试及数据	303
7.6.4 数据分析和处理	305
7.6.5 设计完成情况	305
8 电子系统调试技术	308
8.1 开环系统调试方法	308
8.1.1 电子秒表的调试	308
8.1.2 单级放大器模块电路的调试	310
8.1.3 反相比例放大器	311
8.2 闭环系统调试方法	312
8.2.1 三个反相器构成的多谐振荡器的调试	312
8.2.2 集成运放构成的三角波发生器的调试	314
8.3 单片机系统调试方法	315
8.3.1 简单单片机程序调试	315
8.3.2 单片机最小系统验证	317
8.3.3 单片机 P1 口的测试	318
8.3.4 调试软件延时程序	319
8.3.5 单片机串行口的测试	320
8.3.6 调试 A/D 转换模块电路	321
8.3.7 调试 D/A 转换模块电路	324
8.3.8 单片机扩展外部数据存贮器的测试	325
8.3.9 调试中断服务程序	327
附录 电子系统设计思考题及答案	329

7 电子系统设计实例

前面各章主要就电子系统设计的一般方法、步骤以及一些常用技术进行了介绍，本章将精选一些历届电子竞赛的赛题，通过对它们的具体分析和设计、实施，将理论与实践紧密的结合起来，通过具体的设计训练提高实际能力。

7.1 简易数字频率计

简易数字频率计的设计我们已在第一章中作为设计范例给出了具体的

设计方案和系统结构。该设计方案主要采用传统的高频测频、低频测周的电子计数器法，以中介频率作为其分界线，从而可保证足够高的测量精度。此处我们仍以该题为例，介绍另外一种设计方法—高精度恒误差测量法。为此，我们不妨再将设计任务的要求列出，以便阅读。

该题目要求设计一台简易数字频率计。具体性能、指标要求如下：

1. 基本要求

(1) 频率测量：

- a. 测量范围 信号：方波、正弦波信号
 幅度：0.5V~5V
 频率：1Hz~1MHz
- b. 测量误差 $\leq 0.1\%$ 。

(2) 周期测量：

- a. 测量范围 信号：方波、正弦波信号
 幅度：0.5V~5V
 频率：1Hz~1MHz
- b. 测量误差 $\leq 0.1\%$ 。

(3) 脉冲宽度测量：

- a. 测量范围 信号：脉冲波
 幅度：0.5V~5V
 脉冲宽度 $\geq 100\mu s$
- b. 测量误差 $\leq 1\%$ 。

(4) 显示器：十进制数字显示，显示刷新时间1~10秒连续可调。

(5) 具有自校功能，时标信号频率为1MHz。

(6) 自行设计并制作满足本设计任务要求的稳压电源。

说明：不能采用频率计专用芯片。

2. 发挥部分

(1) 扩展频率测量范围为0.1Hz~10MHz（信号幅度0.5V~5V），测量误差降低为0.01%（最大闸门时间 $\leq 10s$ ）。

(2) 测量并显示周期脉冲信号（幅度0.5V~5V、频率1Hz~1kHz）的占空比，占空比变化范围为10%~90%，测量误差 $\leq 1\%$ 。

(3) 在1Hz~1MHz范围内及测量误差 $\leq 1\%$ 的条件下，进行小信号的频率测量，提出并实现抗干扰的措施。

摘 要

本设计系统采用高精度恒误差频率测量法。以单片机作为控制和测量的核心部件，由现场可编程逻辑器件EPM7128SLC84-15实现大部分外围电路。

信号的调理整形部分由快速微分比较器 LM361 完成，为防止正弦信号在过零点的毛刺造成比较器的误动作，LM361 采用迟滞比较器的接法。另外，测量结果由键盘显示控制器 Zlg7289 实现。

7.1.1 总体方案比较与论证

方案 1：采用中小规模数字电路构成频率计，由计数器构成主要的测量模块。用定时器组成主要的控制电路。电路框图如图 7-1 所示。此方案软件设计简单，但外围芯片过多，且频带窄，实现起来较复杂，功能不强，而且不能程控和扩展。

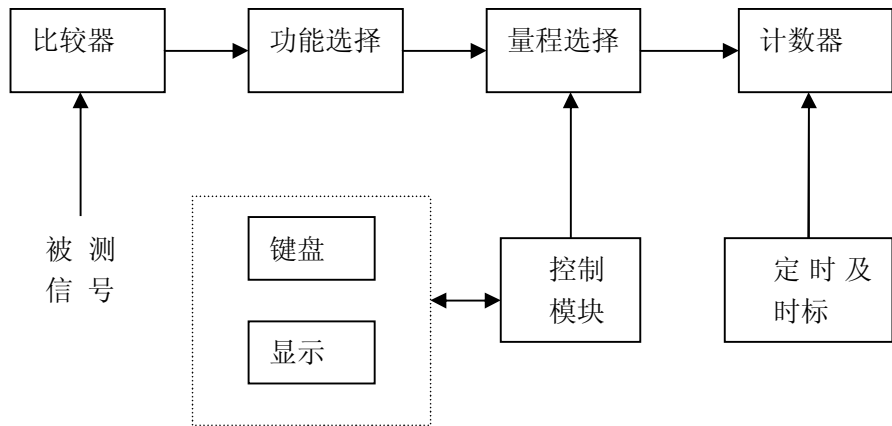


图 7-1 方案 1 电路框图

方案 2：采用专用的频率计模块构成主要的控制及测量电路。电路框图如图 7-2 所示。特点是结构简单，外围电路不多，功能较强。

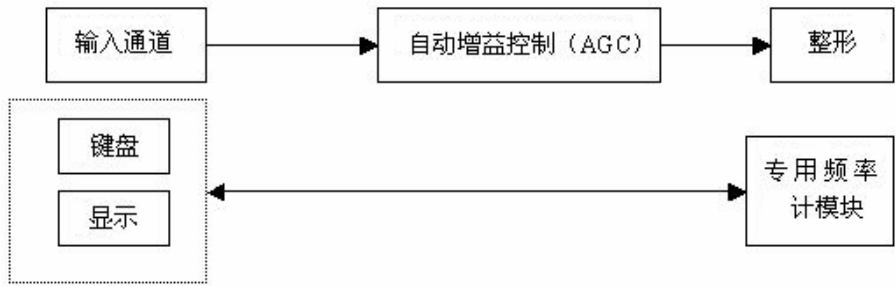


图 7-2 方案 2 电路框图

方案 3：采用单片机和大规模现场可编程逻辑器件实现。单片机采用 89c52，大规模现场可编程器件采用 ALTERA 公司生产的 7128SLC84-15 实现外围计数功能。

比较：方案 1 采用中小规模集成电路来实现，系统电路较复杂，扩展性能差。方案 2 不符合题目要求。方案 3 用可编程逻辑器件实现大部分硬件电路的功能。加上单片机控制，有利于系统进行扩展，并且调试简单。故采用方案 3。

7.1.2 模块电路设计与参数计算

1. 频率测量模块

目前，频率的测量主要有以下四种方法。

(1) 直接测频法

直接测频法是将被测信号整形后加到闸门的一个输入端，在闸门开通的时间 (T) 内，被测信号的脉冲被送计数器进行计数。假设计数器的计数值为 N ，由频率计算式可得被测信号频率为 $f = N/T$ 。分析可知，本方法在频率较低时误差较大。增大 T 可以提高测量精度，但仍难以满足题目发挥部分的要求。

(2) 组合法

被测信号频率较低时，通过直接测量周期可提高精度。因此，当被测信号频率较高时采用直接测频，而当被测信号频率较低时采用测其量周期的方法，然后换算成频率，就称为组合测量法。无论是测频还是测周，对同一信号而言，所产生的误差相等时对应的频率即为中介频率，它成为测频与测周的分水岭。这种方法可在一定程度上弥补方法 (1) 的不足，提高测量精度。

(3) 倍频法

由于直接测频法在被测信号频率较高时测量精度高，故可以将被测信号分为几个频段，在不同的频段采用不同的倍频系数，将低频信号转化成高频信号，从而提高测量精度。这种方法即为倍频法。

(4) 高精度恒误差测量法

根据高精度恒误差测量法的原理，具有如下的测频方案。电路原理见图 7-3。电路中，预置门控信号控制计数的时间，可由计数器实现，CNT1 和 CNT2 是两个可控计数器，标准信号从 CNT1 的时钟输入端 CLK1 输入，设其频率为 F_s ，被测信号经过整形后从 CNT2 的 CLK 端输入，设其频率为 F_x ，测量值为 F_{xe} 。

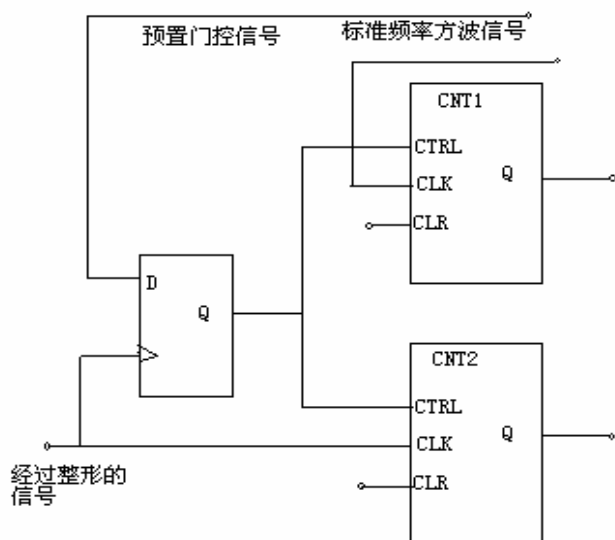


图 7-3 高精度恒误差测量法框图

当预置门控信号为高电平时，经整形后的被测信号的上升沿通过 D 触发器后，输出 Q 端启动两计数器同时进行计数，当预置门控信号为低电平时，经整形后的被测信号的一个上升沿使两计数器同时停止计数。

设在一次记数过程中，对标准信号计数值为 N_S ，被测信号计数值为 N_x ，则存在以下关系：

$$F_x / N_x = F_S / N_S$$

即：

$$F_x = (F_S / N_S) * N_x$$

相对误差公式为

$$d = \pm 2 / N_x + \Delta F_S / F_S$$

从相对误差公式中分析可知，其测量精度与被测信号无关，只与标准信号频率精度有关。显然， N_S 决定于预置门时间 T_S 和标准信号源的频率，其关系如下：

$$N_S = T_S * F_S$$

如果采用频率为 1 MHz 的标准信号源，则有

$$|d| \leq 1/N_s$$

若预置门时间 T_s 取 0.1 秒，则

$$N_s = 0.1 \times 100\,000 = 10\,000, \quad |d| \leq 1 \times 10^{-4}$$

可见，在整个测量范围内，精度可达到题目要求，若采用更高频率的信号源或适当延迟预置门时间，则可达到更高的测量精度。本设计就采用高精度恒误差测量法。

2. 周期测量模块

由于周期与频率存在倒数关系，故在测得频率后，求出倒数，即得周期值。

3. 脉冲宽度测量模块

在进行脉冲宽度测量时，首先对被测信号进行整形，然后送测量计数器进行测量。测量电路在检测到脉冲信号上升沿时开始计数，上升沿的检测由软件实现。在检测到被测信号下降沿时停止计数，这可由整形后的信号控制计数器的使能信号来实现，当信号下降为低电平时，自动结束计数器的使能状态，停止计数。由下式即可计算出脉冲的宽度。

$$T_{wx} = N_x / F_s$$

4. 周期脉冲信号占空比测量电路

测得一信号的脉冲宽度，设其值为 T_{wx1} ；再测信号的周期，记录其值为 T ，则其占空比可由下式得到：

$$\text{占空比} = [T_{wx1}/T] \times 100\%$$

5. 频标发生电路

当给 89C52 单片机 12M 的晶振频率，并且不执行读写外部数据存储器指令时，单片机的 ALE 信号为频率 2M 的方波信号，经过 2 分频后，即可作为标准频率。分频电路可由 D 触发器组成。电路图如 7-4 所示。

3. 脉冲宽度测量模块

用软件检测被测信号的上升沿, 利用中断控制计数器对脉宽进行计数, 脉冲的下降沿自动锁存计数, 即可实现对脉冲宽度的测量, 电路图见图 7-6。

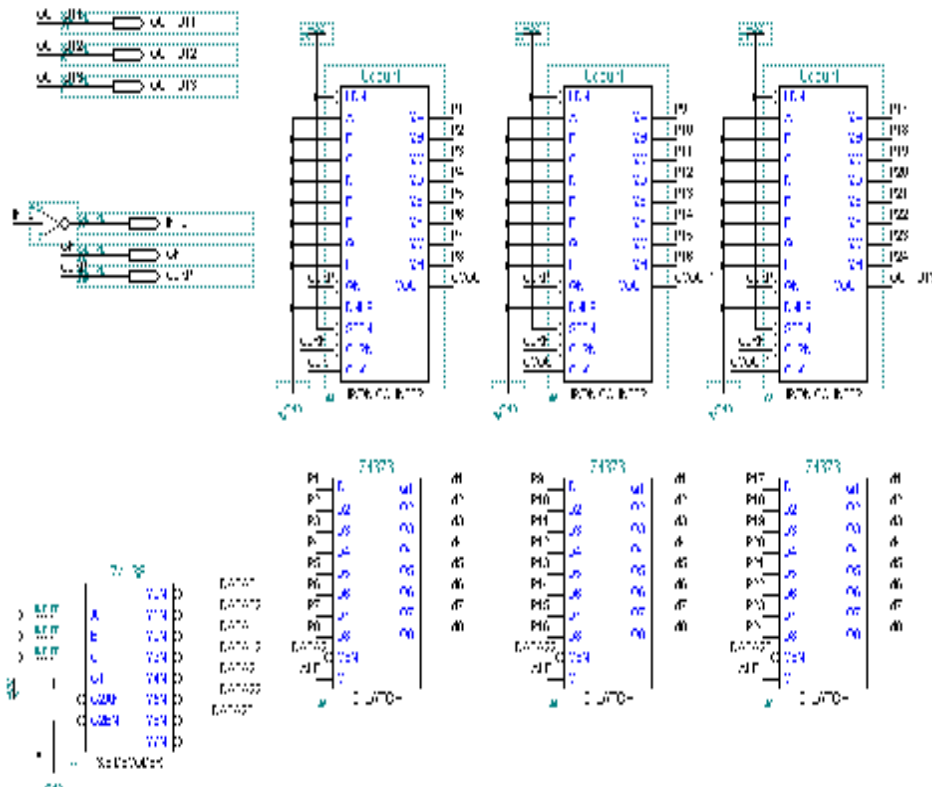


图 7-6 脉冲宽度测量模块电路

4. 占空比测量

占空比的测量依赖于频率和脉冲宽度测量电路，测得脉宽和频率（经求倒数得到周期）后，由软件计算得到占空比。

5. 信号整形处理模块

输入的信号，经过 LM361 整形之后，变成了严格的方波信号，然后送入计数器进行计数。具体调理电路见图 7-7。图中，LM361 接成了迟滞比较器的

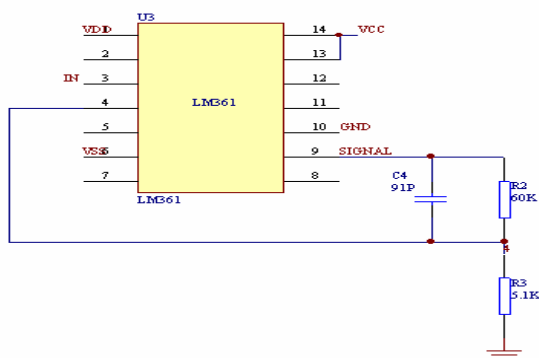


图 7-7 调理电路原理图

号的误翻转。图中电容是为了消除噪声的干扰。

7.1.4 误差分析

1. 高精度恒误差测频法误差分析

(1) 量化误差

设测的频率为 F_x ，被测频率真实值为 F_{xe} ，标准频率为 F_s ，在一次测量中，预置门信号时间为 T_p ，被测信号计数值为 N_x ，标准时钟信号计数值为 N_s 。

F_x 计数的起止时间都是由被测信号的上升沿触发的，在 T_p 时间内对 F_x 计数 N_x 无误差，在此时间内 F_s 的计数值 N_s 最多相差一个脉冲，即

$$|\Delta_s| \leq 1$$

而

$$F_x / N_x = F_s / N_s$$

$$F_{xe} / N_x = F_s / (N_s + \Delta_s)$$

由以上两式可得

$$F_x = (F_s / N_s) * N_x$$

$$F_{xe} = (F_s / (N_s + \Delta_s)) * N_x$$

根据相对误差公式有

$$|d| = \frac{\Delta F_{xe}}{F_{xe}} = \frac{|F_{xe} - F_x|}{F_{xe}}$$

将以上各式整理可得

$$\frac{\Delta F_{xe}}{F_{xe}} = \frac{\Delta_s}{N_s}$$

因为

$$|\Delta_s| \leq 1,$$

所以

$$\frac{\Delta_s}{N_s} \leq \frac{1}{N_s}$$

即
$$|d| = \frac{\Delta F_{xe}}{F_{xe}} \leq \frac{1}{N_s}$$

$$N_s = T_p \times F_s$$

由此可得出以下结论：

① 相对测量误差与被测频率无关

② 增大 T_p 或提高 F_s ，可以减少误差，提高测量精度。

(2) 标准频率误差

标准频率误差为 $\Delta F_s / F_s$ ，因为晶体的稳定度很高，标准频率误差可以进行校准，相对于量化误差，校准后的标准频率误差可以忽略。

2. 脉冲宽度测量误差理论分析

设被测信号脉冲宽度为 T_w ，标准信号频率为 F_s ，脉冲宽度的测量值为

T_w ，计数器计得值为 N_x ，则存在以下关系：

$$T_w = N_x / F_s$$

因为在测量过程中， N_x 可能存在 ± 1 个标准频率信号周期的计数误差，则脉宽的相对误差为

$$\left| \frac{\Delta T_w}{T_w} \right| = (1 / F_s) / N_x / F_s = 1 / N_x$$

其中， $N_x = T_w * F_s$ 。可以看出，在 F_s 一定时，脉宽越小，误差越大。

当 $T_w = 100\mu s$ ， $F_s = 1\text{MHz}$ 时， $N_x = 100$ ，则有 $\left| \frac{\Delta T_w}{T_w} \right| = 1 / 100 = 1\%$ ，精度

达到题目要求。

7.1.5 软件设计

在软件设计中，将现场可编程逻辑器件中的 16 位计数器溢出信号送到单片机的计数器 T0、T1 两个 16 位计数器进行串行计数，整体组成 32 位计数器进行计数。

图 7-8 给出了系统总体设计电路原理图。

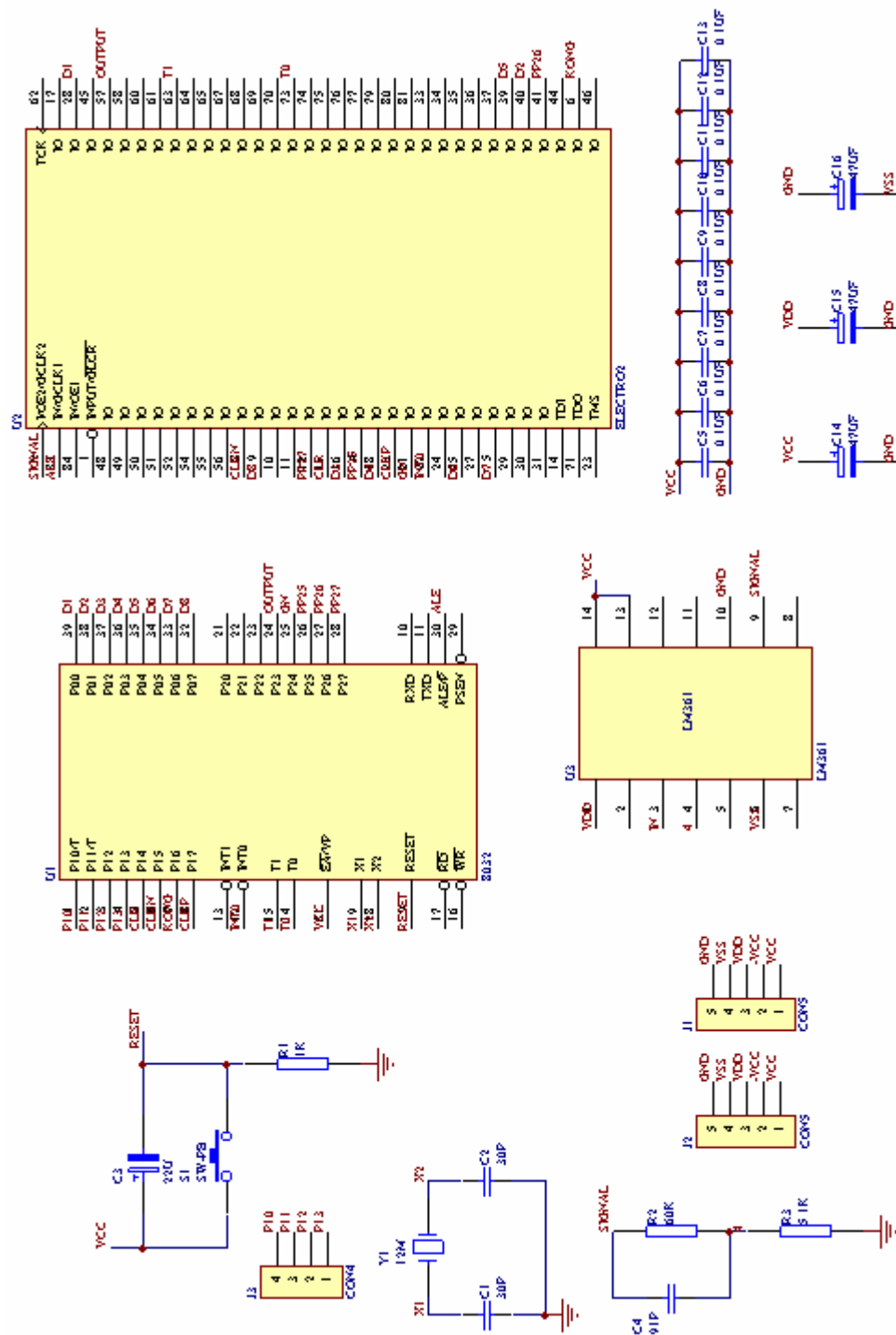
7.1.6 系统调试与指标测试

由于该频率计主要由单片机控制模块、可编程逻辑器件模块和键盘/显示模块等三部分组成。因此，在调试中应首先分模块考查这些模块的功能和指标是否符合设计要求。对于测试中暴露出的问题，通过分析研究，理清是设计的问题，还是制作方面的问题，然后采取相应对策逐一加以解决。在分模块进行调试时，往往需要由另一个模块提供信号，此时，应用信号发生器输出的信号代替，但注意将信号发生器输出信号的波形、幅度、频率等指标调节到与由另一模块提供时尽可能接近的水平。最后，再将各部分连接起来进行总体测试。期间要对照频率计设计任务书所要求达到的性能指标，逐一进行测试验证。因此，用上述方法进行测试时，大部分的工作量和时间均在各模块的测试上，只要将各模块调试成功，最后总体测试的一次性成功率将会很高。这是一种值得推荐的测试方法。

指标测试时所用仪器包括：函数发生器、通用计数器（可测量频率、周期、时间等）；交流电压表；示波器。仪器工作频率应覆盖 0~20MHz 的范围。其中，通用计数器的测量精度应比所制作的频率计的设计指标高一个数量级，以用来检查所制作的频率计的各项指标是否达到要求。

电源接通后，首先定性的检查频率计面板上的各个按键、开关和选钮的功能，对其操作均应有预期的反应。然后用函数发生器的输出作为测试信号，同时接到所制作的频率计和通用计数器的输入端，按测量项目逐一进行测试，并按设计任务书要求改变测试信号幅度和频率，将频率计和通用计数器的读数分别记录下来。

根据记录的测量数据计算各个测量项目的测量误差，给出测试结论。



7.2 数字式工频有效值多用表

本设计要求制作一台数字式工频有效值多用表。具体要求如下：

1. 基本要求

(1) 测量功能及量程范围

- a. 交流电压：0~500V；
- b. 交流电流：0~50A；
- c. 有功功率：0~25kW；
- d. 无功功率：0~25kW；
- e. 功率因数（有功功率/视在功率）：0~1。

为便于本试题的设计与制作，设定待测 0~500V 的交流电压、0~50A 的交流电流均已经相应的变换器转换为 0~5V 的交流电压。

(2) 准确度

- a. 显示为 4 位（0.000~4.999），有过量程指示；
- b. 交流电压和交流电流： $\pm (0.8\% \text{读数} + 5 \text{个字})$ ，例：当被测电压为 300V 时，读数误差应小于 $\pm (0.8\% \times 300V + 0.5V) = \pm 2.9V$ ；
- c. 有功功率和无功功率： $\pm (1.5\% \text{读数} + 8 \text{个字})$ ；
- d. 功率因数： ± 0.01 。

(3) 功能选择：用按键选择交流电压、交流电流、有功功率、无功功率和功率因数的测量与显示。

2. 发挥部分

- (1) 用按键选择电压基波及总谐波的有效值测量与显示。
- (2) 具有量程自动转换功能，当变换器输出的电压值小于 0.5V 时，能自动提高分辨率达 0.01V。
- (3) 用按键控制实现交流电压、交流电流、有功功率、无功功率在测试过程中的最大值、最小值测量。
- (4) 其它（例如扩展功能，提高性能）。

说明

(1) 调试时可用函数发生器输出的正弦信号电压作为一路交流电压信号；再经移相输出代表同一路的电流信号。

(2) 检查交流电压、交流电流有效值测量功能时，可采用函数发生器输出的对称方波信号。电压基波、谐波的测试可用函数发生器输出的对称方波作为标准信号，测试结果应与理论值进行比较分析。

摘要

本设计方案以 AT89C52 为核心，主要分为数据采集模块、数据处理模块和显示模块，完成对工频交流电压有效值、有功功率、无功功率和功率因

数的准确测量。在设计中运用可编程运算放大器 PGA103 实现量程自动转换功能，以提高测量精度，并采用锁相环 CD4046 对被测信号进行倍频，可实现电压、电流信号的精确采样。

7.2.1 总体方案设计与论证

方案 1：采用集成真有效值/直流转换器 AD637 对电压、电流信号分别进行测量，将电压、电流分别输入模拟乘法器 AD534 实现功率的测量。原理框图如图 7-9 所示。

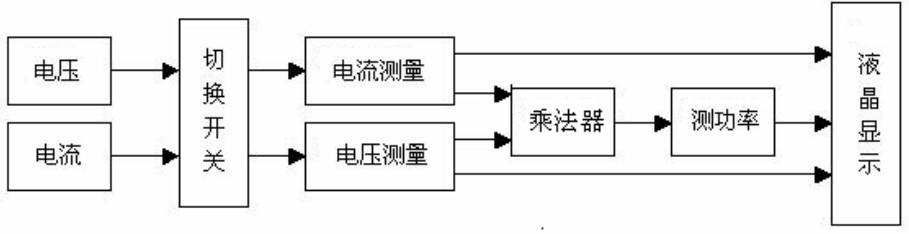


图 7-9 方案 1 原理框图

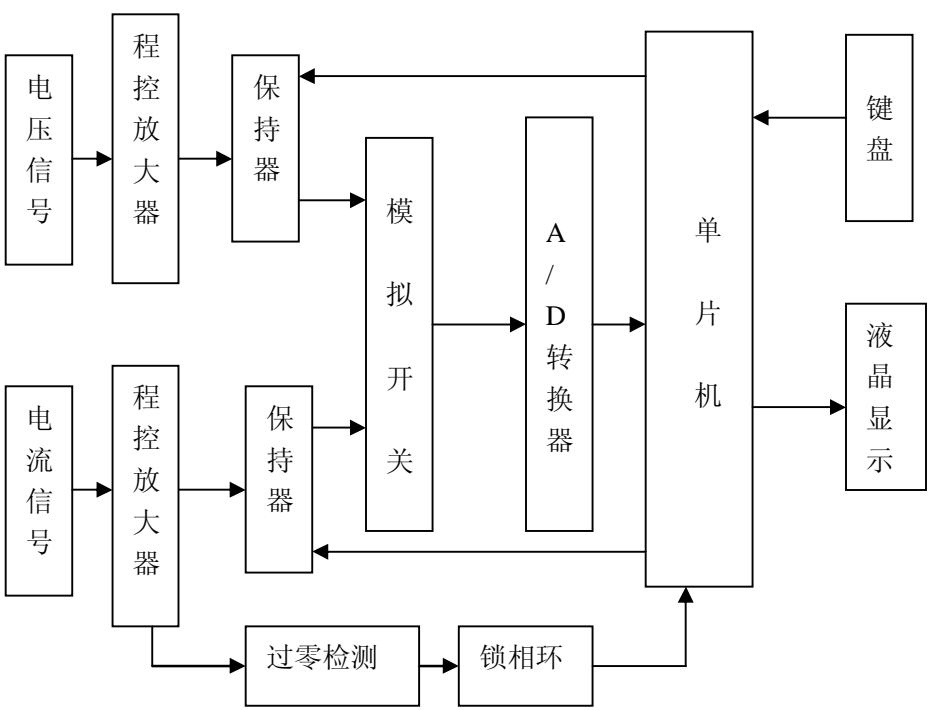


图 7-10 方案 2 原理框图

方案 2：采用 89C52 单片机作为系统核心，电压和电流两路输入信号分

别经电压跟随器缓冲和程控放大器放大后,利用锁相环产生的倍频信号对两路信号同时进行采样保持,并利用倍频信号作为单片机外部中断信号,在中断子程序中先后对两路信号进行 A/D 转换,利用软件实现电压电流有效值、相位和功率的计算。其原理框图见图 7-10。

以上两方案比较可知,方案 1 采用模拟电路实现信号的检测和运算,省去了采样保持等诸多环节,但难于实现功率因数的测量,且硬件电路具体设计较复杂,成本较高。方案 2 主要采用软件实现检测、计算等功能,电路设计较简单、灵活,且易于系统的功能扩展。故本设计拟采用方案 2。

7.2.2 模块电路设计与参数计算

1. 信号处理模块

(1) 放大电路部分

为提高小信号时的测量精度,可采用以下 3 种方法:

- ① 采用 A/D、D/A 电路实现。当从 A/D 采样得到的粗测结果小于一定数值,例如 50 时,可让单片机控制 D/A 电路输出一个小于 5 伏的电压(例如 0.5 伏)作为 A/D 的参考电压。
- ② 采用简单的比例放大电路,将输入小信号扩大 N 倍后作为 A/D 的输入,电路图见图 7-11。此时,电路电压放大倍数为

$$N=V_{OUT}/V_{IN}=1+R_2/R_3$$

- ③ 采用可编程运算放大部分件 PGA103。它可以通过单片机对其放大倍数进行控制,得到不同的放大倍数,例如 $\times 1$ 和 $\times 10$ 两种放大倍数,这样,在输入信号比较小时,可采用 $\times 10$ 的放大倍数,当输入信号较大时可以采用 $\times 1$ 的放大倍数,从而实现了题目精度要求。

以上三种方法中,方法 1 硬件电路较复杂。方法 2 放大倍数固定,不利于信号的调节。方法 3 可实现精度要求,且硬件电路简单,容易实现,故本设计中采用方法 3 实现信号的程控放大。

(2) 数据采样部分

用 12 位 A/D 转换器 AD574 完成数据的采集工作。数据采样有以下两种方法:

- ① 轮流采样,即第一个点对电压采样,第二个点对电流采样,然后再对电

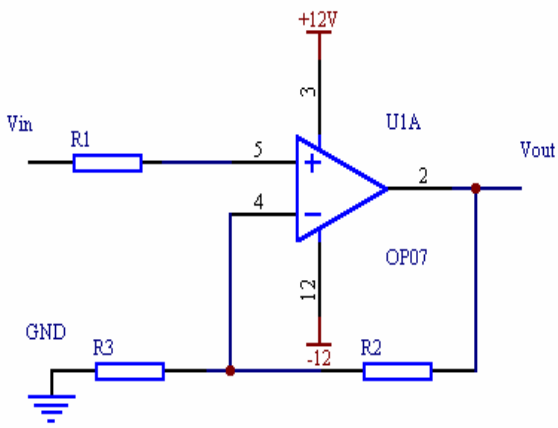


图 7-11 同相比比例放大电路

压采样，如此反复轮流进行。

② 用单片机定时中断控制两片采样保持器 LF398 对电压、电流信号分别采样/保持，并在中断过程中进行 A/D 转换。电路图见图 7-12。

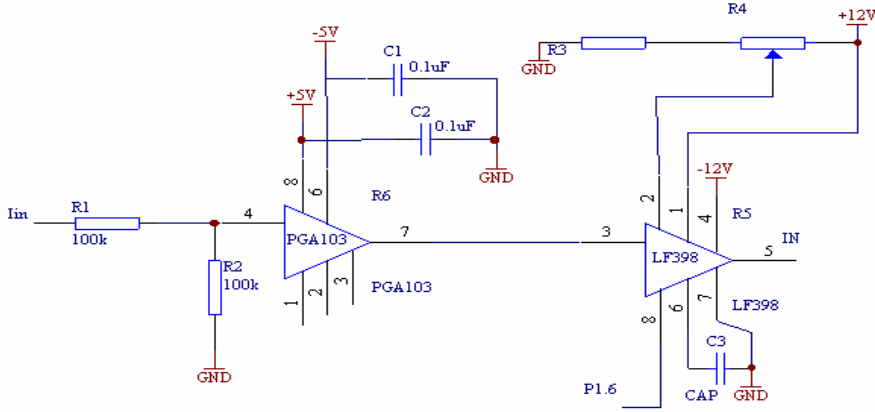


图 7-12 数据放大和采样/保持电路

方法 1 硬件电路简单，主要通过软件编程实现采样保持功能。但轮流采集将会产生一个采样点间隔的相位差，在测量功率过程中，由于电压、电流信号非同步，会给测量结果带来误差。而方法 2 可以对电压、电流信号同时进行采样保持，保证了两路信号的同步性，故精度较高，误差较小。考虑到题目对精度要求较高，故本设计中采用方法 2。

(3) 功率和功率因数的计算

根据电压、电流的有效值 U 、 I ，可求出其它参数。其中，

$$\text{视在功率 } S = UI$$

$$\text{有功功率 } P = \left(\frac{1}{T}\right) \int_0^T u i dt$$

$$\text{无功功率 } Q = \sqrt{S^2 - P^2}$$

$$\text{功率因数 } \cos \Phi = P/S$$

(4) 基波电压有效值的提取

提取电压基波有以下两种方法：

① 利用软件提取。根据傅里叶变换可知，所测电压信号可表示为

$$u(t) = \sum_{n=0}^{\infty} [b_n \cos n \omega_1 t + a_n \sin n \omega_1 t]$$

式中 $n=0, 1, 2, 3, \dots$; a_n 和 b_n 分别为各次正弦和余弦项的振幅; b_0 为直

流分量； a_1 和 b_1 分别为基波分量的正、余弦分量的幅值。根据傅里叶基数的原理，可以求出：

$$a_1 = (2/T) \int_0^T u(t) \sin \omega_1 t \, dt$$

$$b_1 = (2/T) \int_0^T u(t) \cos \omega_1 t \, dt$$

则 $u(t)$ 中基波分量为 $u_1 = a_1 \sin \omega_1 t + b_1 \cos \omega_1 t$

将上式化简可得

$$a_1 = \sqrt{2}U \cos \alpha_1 \quad b_1 = \sqrt{2}U \sin \alpha_1$$

$$U_1^2 = (a_1^2 + b_1^2) / 2, \quad \tan \alpha_1 = b_1 / a_1$$

式中， U_1 为基波的有效值， α_1 为 $t=0$ 时的基波分量的相角。

用单片机处理时， a_1 和 b_1 的积分可用梯形法求得，即

$$a_1 = (2/N) \left[\sum_{k=1}^{N-1} [u_k \sin (2p / N)] \right]$$

$$b_1 = (2/N) \left[\sum_{k=1}^{N-1} [u_k \cos (2p / N)] \right]$$

式中 N 为一个周期内采样点数， u_k 为第 K 次采样值。谐波总有效值可由下式求得

$$U_{\Sigma} = \sqrt{U^2 - U_1^2}$$

式中， U 为电压总有效值， U_1 为基波有效值， U_{Σ} 为谐波总有效值。

② 利用硬件滤波取出电压基波信号。用四阶巴特沃斯开关电容器 TLC04 实现对电压基波的提取，电路图见图 7-13。TLC04 的时钟频率与截止频率的比值为 50: 1，利用锁相环提供的 64 倍电压信号的脉冲作为 TLC04 的时钟频率信号，使其截至频率为 64Hz，则被测信号中只有基波可以通过，这样可以获得基波的有效值，由公式

$$U_{\Sigma} = \sqrt{U^2 - U_1^2}$$

可求出总谐波的有效值。

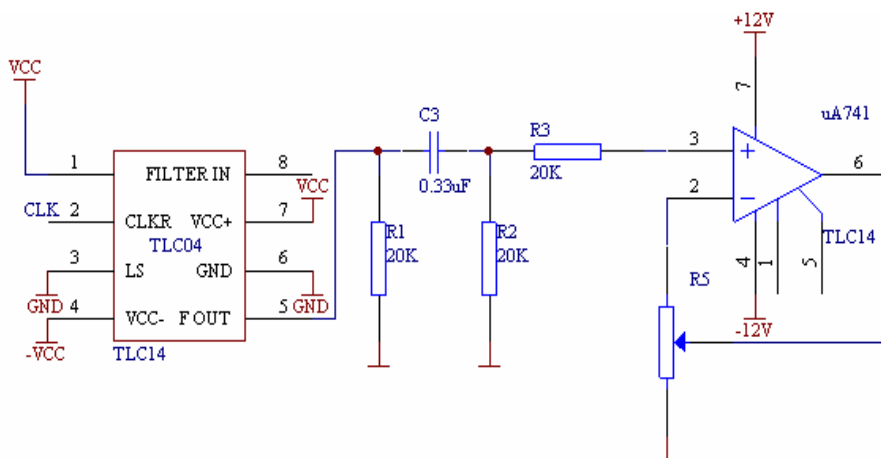


图 7-13 利用硬件电路提取电压基波信号的原理图

本设计系统采用软件提取电压基波分量的方法。

2. 采样/保持控制模块

采样/保持控制电路信号的产生可采用以下两种方法：

- ① 固定采样频率。用固定频率，例如 $64 \times 50 = 3200\text{Hz}$ 的固定频率对信号进行采样/保持。固定频率信号可由晶振提供。
- ② 利用锁相环倍频电路产生采样/保持信号。锁相环回路是一个反馈系统，通常由鉴相器 (PD)、环路滤波器 (LPF)、压控振荡器 (VCO) 三部分组成。框图如图 7-14 所示。通过锁相环，可以实现 $f_o = N \times f_i$ 的频率，可实现用 N 倍信号的频率去对信号进行采样，并且不会因为信号频率的变化造成一个周期信号内采点的不一致。

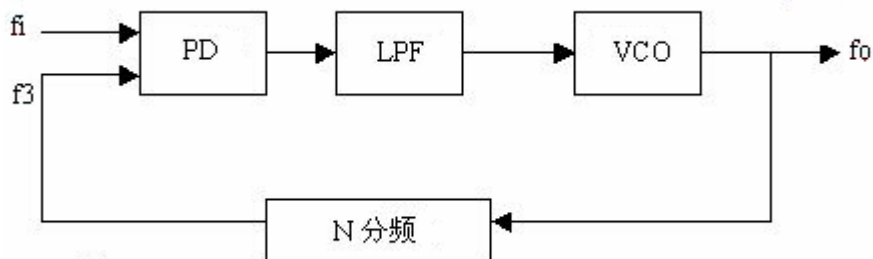


图 7-14 锁相环电路组成框图

由于方法 2 可以实现严格的 N 倍信号频率的采样/保持，不受信号频率

变化的影响,且无须单片机进行频繁读写控制,有利于系统资源的充分利用,故本设计中采用方案2。

3. 显示模块

(1) 键盘设计

本系统设定6个按键,即

① 开始键:开始键按下后,液晶屏幕显示交流电压、交流电流、有功功率、无功功率。

② 附加功能键:当附加功能键按下后,液晶屏幕依次显示交流电压最大值、交流电流最大值、有功功率最大值、无功功率最大值,若按下正循环或者反循环键还可看到电压基波有效值、总谐波有效值。

③ 正向循环键:若液晶屏幕显示的为基本功能,按下正循环键则循环显示交流电压、交流电流、有功功率、无功功率、功率因数,若正在显示的为附加功能,则按下正循环键后则可依次循环显示电压最大值、交流电流最大值、有功功率最大值、无功功率最大值、电压基波有效值、总谐波有效值。

④ 反向循环键:与正向功能键功能类似,当屏幕显示附加功能时,按反向功能键可以循环显示总谐波有效值、电压基波有效值、无功功率最大值、有功功率最大值、电流最大值、电压最大值;若屏幕显示为基本功能,则按方向功能键则可循环显示功率因数、无功功率、有功功率、电流有效值、电压有效值。

⑤ 复位键:复位键按下后,整个系统进行复位,屏幕不显示内容。

⑥ 打印键:打印键按下后,可打印显示内容。

(2)液晶显示:采用 TRULY M12864 图形点阵显示器进行显示,左半屏幕显示“交流电压”等内容,右半屏幕显示具体数值。

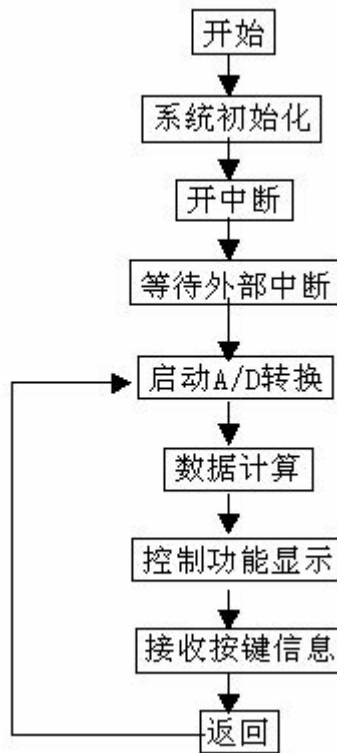


图 7-15 软件流程图

7.2.3 软件设计及流程

软件设计及流程图见图 7-15。主要完成各部分的控制和协调。

7.2.4 系统调试与指标测试

电路的调试采用先各单元模块，再整机统调的方法。

(1) 数据采集、放大模块的调试

可编程放大器 PGA103 的管脚 1 和 2 用单片机的 P3.4 和 P3.5 来控制，将 PGA103 的输入与函数发生器输出相联，先通过改变 P3.4 和 P3.5 脚的电平来设定放大倍数，再调节函数发生器的输出，用万用表测试输入、输出电压是否正确；数据保持器 LF398 的管脚 8 由单片机的 P1.4 来控制，并用示波器观察这部分的有关波形。

(2) 被测信号频率倍增模块的调试

将函数发生器的输出与锁相环倍频电路的输入相联，调节函数信号发生器的输出频率，用示波器观察锁相环倍频电路信号的输出频率，检查锁相环倍频电路的工作情况。

(3) A/D 采样模块

因系统软件较大，不宜用来调节 A/D 转换电路，可编制一个简单的程序进行测试，并用示波器监视几个控制信号（如片选、启动等）是否正确。采取这种方法可很快的将 A/D 转换器工作调至正常。

(4) 显示模块调试

将显示器与仿真器相连，编制一个简单的程序进行调试。

各单元均调通后，进行整机联调：将各模块连接起来，用函数发生器模拟交流电压和交流电流两路输入，先用仿真器代替 89C52 单片机进行调试，对每一芯片的片选、启动等信号进行检测，并对数据线和地址线也进行检测。调试成功后再将程序写到单片机中进行调试，直至整个系统能够正常工作。

指标测试时所用仪器包括：函数发生器/计数器；万用表；示波器等。仪器精度、工作频率应能满足测试要求。

电源接通后，首先定性的检查面板上的各个按键、开关和选钮的功能，对其操作均应有预期的反应。然后用函数发生器的输出作为测试信号，按测量项目逐一进行测试，并按设计任务书要求将读数分别记录下来。功率的测量可由电压、电流的测量间接地得到。

根据记录的测量数据计算各个测量项目的测量误差，给出测试结论。

7.3 简易数字式存储示波器

本设计要求制作一台简易的数字式存储示波器。具体要求如下：
设计并制作一台用普通示波器显示被测波形的简易数字存储示波器，示意图如图 7-16 所示：

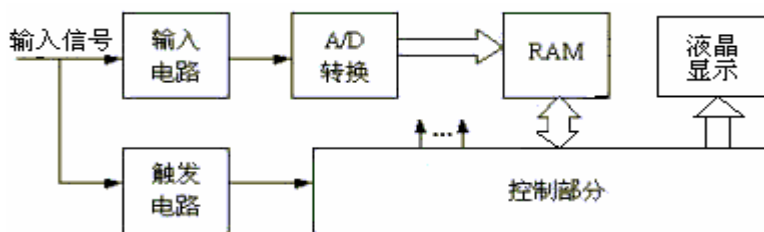


图 7-16 简易数字存储示波器示意图

要求

- (1) 要求仪器具有单次触发存储显示方式，即每按动一次“单次触发”键，仪器在满足触发条件时，能对被测周期信号或单次非周期信号进行一次采集与存储，然后连续显示。
- (2) 要求仪器的输入阻抗大于 $100k\Omega$ ，垂直分辨率为 16 级/div，水平分辨率为 10 点/div；设液晶显示屏水平刻度为 12div，垂直刻度为 4div。
- (3) 要求设置 0.2s/div、0.2ms/div、10us/div 二档扫描速度，仪器的频率范围为 DC~10kHz，误差 $\leq 8\%$ 。
- (4) 要求设置 0.1V/div、1V/div 二档垂直灵敏度，误差 $\leq 8\%$ 。
- (5) 仪器的触发电路采用内触发方式，要求上升沿触发、触发电平可调。
- (6) 观测波形无明显失真。

摘要

该数字存储示波器以 AT89C52 最小系统为控制核心，由信号调理模块、信号采样存储模块、信号处理模块、键盘与显示模块、以及波形存储模块等功能模块组成。被测信号通过调理模块经 A/D 转换，在采样存储模块控制下，被依次存入双口 RAM (CY7C007) 后，由信号处理模块将信号波形信息读出，在液晶屏幕上显示并存入 EEPROM 中。本系统的特色是信号采样模块和信号处理模块相对独立，模块间通过双口 RAM 传递信息；采样存储模块核心功能的实现使用了可编程逻辑器件 (EPM7128)，简化了电路，增强了功能。

7.3.1 总体方案设计与论证

本系统采用单片机 (89C52) 和可编程逻辑器件 (7128) 作为信号处理和信号采集的核心，如图 7-17。由于单片机处理速度有限，使用可编程逻辑器件将被测信号采样，存入双口 RAM，然后由单片机从 RAM 中读出采样信息，进行显示和存储。由于使用可编程逻辑器件，使系统具有很大的灵活性，便于实现各种复杂控制，从而能方便地对系统进行功能扩展和性能改进。

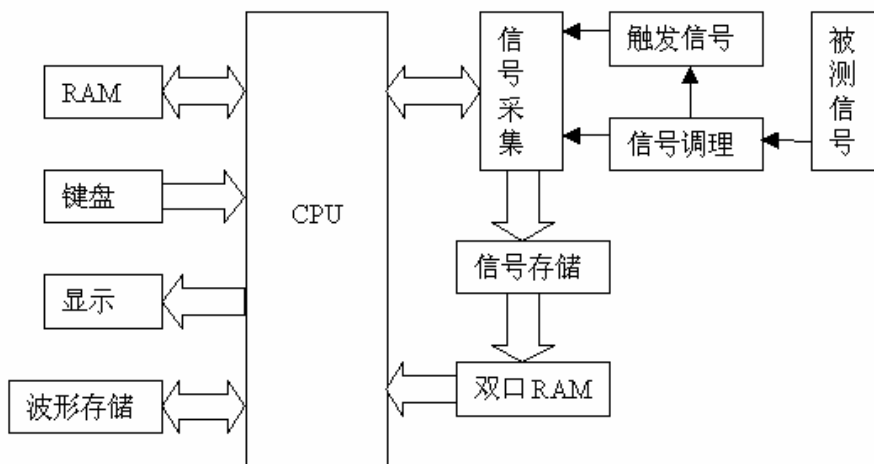


图 7-17 系统总体框图

7.3.2 模块电路设计与实现

1. 信号调理电路的设计与实现

信号调理部分的功能是将各种幅值的被测信号按照确定比例，转换到 A/D（TLC5510）可处理的电压范围 0~2V 之内。

① 方案比较

控制双端电压信号的放大倍数并将其转换为单端电压信号的方法是，控制改变减法电路中的比例电阻。

通常实现可变电阻的方法为控制模拟开关来改变电阻网络的阻值，完成换档。该方法的缺陷在于模拟开关的状态有限，不能充分利用 A/D 转换的分辨率。常见的模拟开关还存在较大的导通电阻、带宽限制和延迟，影响信号采集精度。为避免以上缺陷，本系统使用数字电位器（X9241）代替模拟开关和电阻组成的网络，提高了信号采样的精度，增强了信号采样的实时性。

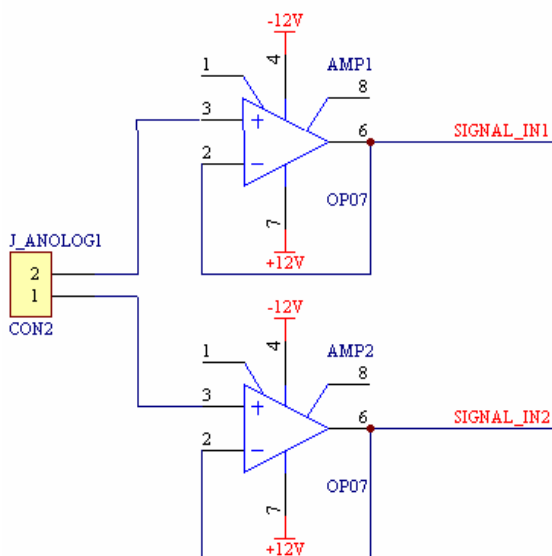


图 7-18 提高输入阻抗部分电路

② 实现方法

将双端电压信号经过两个 OP07 组成的电压跟随器，使系统的输入阻抗得以大幅度的提高，可达到题目输入阻抗大于 100K 的要求，如图 7-18 所示。

双端信号通过 OP07 组成的比例减法器，变成单端信号。由 CPU 控制数字电位器（X9241）改变输出电压的幅值，使其变化范围不超过 $\pm 1V$ ，如图 7-19 所示。

$\pm 1V$ 范围的电压信号经过图 7-20 加法电路，叠加 +1V 直流电压，达到 A/D 可以处理的 0~2V 电压。同时信号在图 7-21 的比较电路中由零电位上升到某个比较电位时即可产生一个扫描触发信号，实现了电平触发功能。

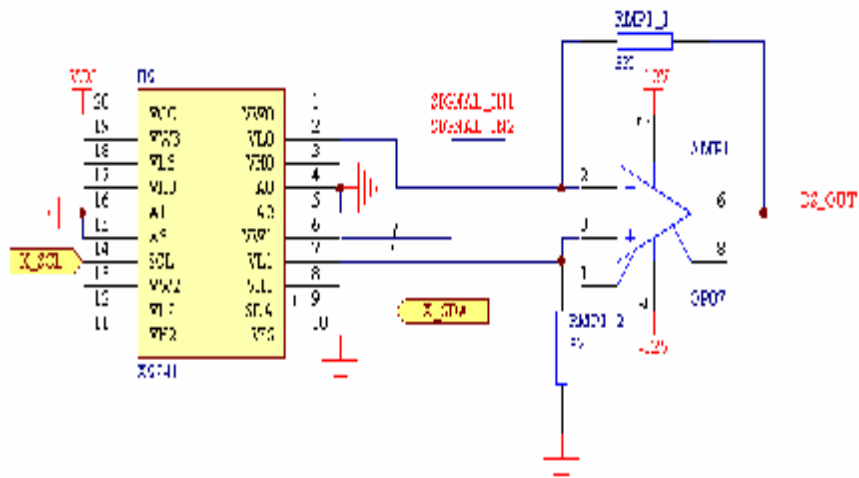


图 7-19 双端转单端部分电路

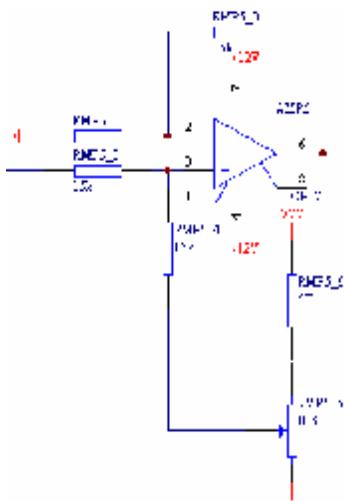


图 7-20 加法电路

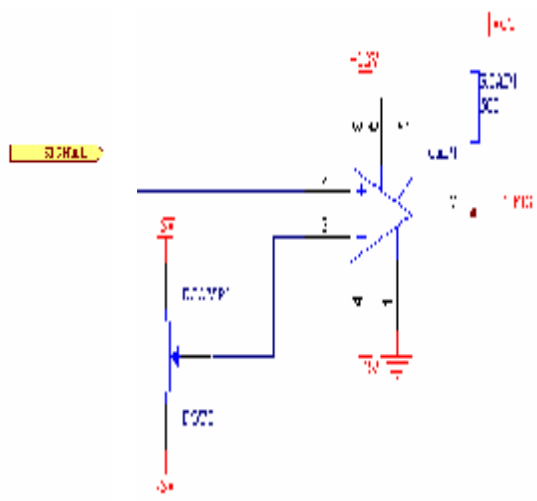


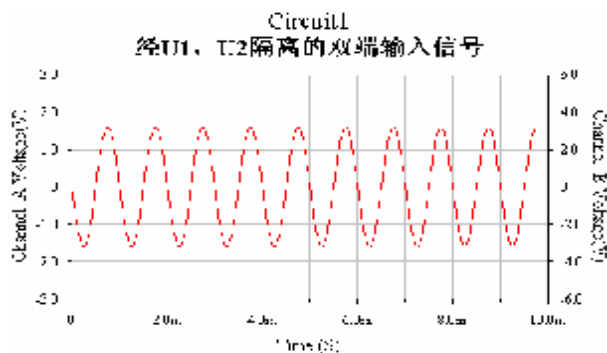
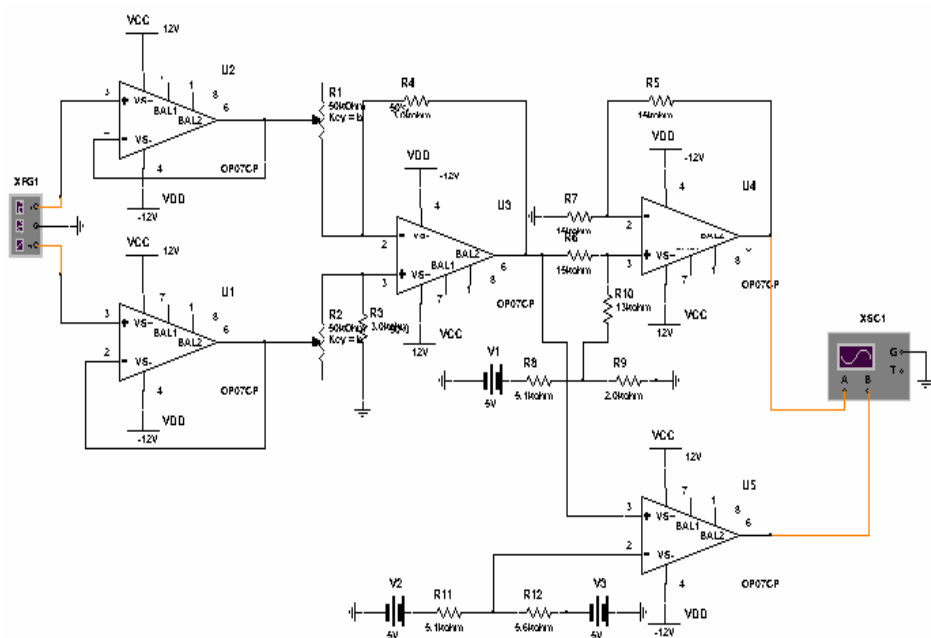
图 7-21 扫描触发电路

③ 仿真结果

如图 7-22 所示，计算公式如下：

$$U_3 = (R_4 / R_1)(U_{20} - U_{10})$$

$$U_4 = (1 + \frac{R_5}{R_7})(\frac{R_6 \parallel R_{10}}{R_6} U_3 + \frac{R_6 \parallel R_{10}}{R_{10}} \frac{5R_9}{R_8 + R_9})$$



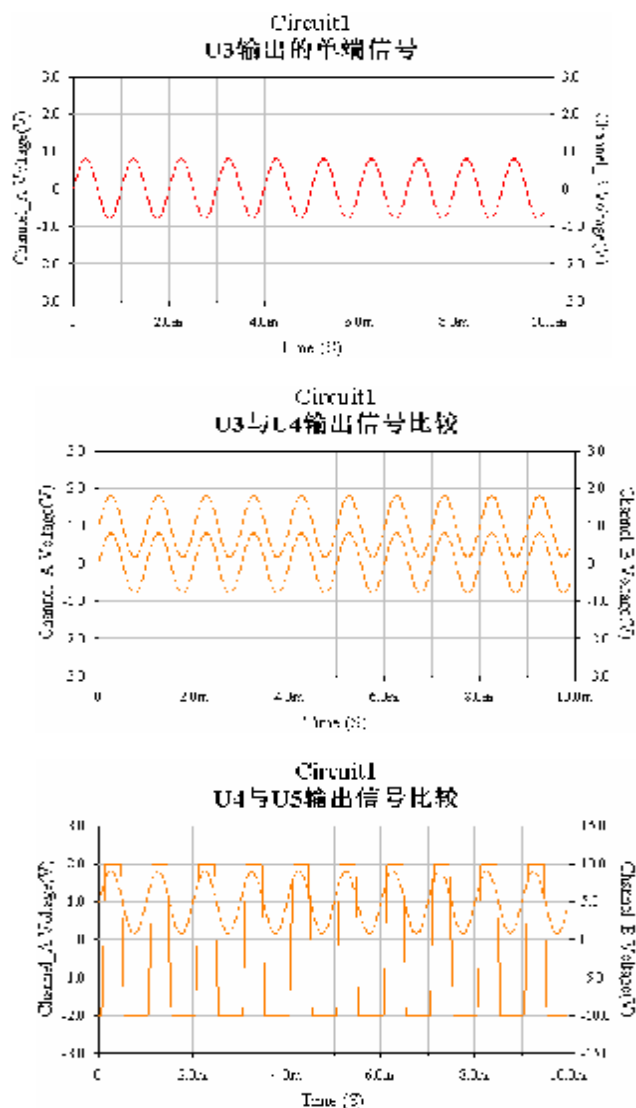


图 7-22 信号调理模块的 Multisim 仿真结果

2. 信号采样存储电路的设计与实现

信号采样存储模块在高速的可编程逻辑器件控制下,按照给定频率,从 A/D 中读取采样信号,并将采样信号依次存入双口 RAM,完成后通知 CPU 进行进一步处理。A/D 模块使用高速的 TLC5510 具有 20M 最大采样带宽,足以满足要求。

① 方案比较

a 采样控制部分

CPU 控制采样的速度过慢,不能满足使用要求。通常使用的采样控制电路是由分频器、计数器等逻辑元件实现。这种方法硬件电路过于复杂,且

实现的功能单一，可扩展性差。本系统使用可编程逻辑器件实现采样控制，使系统具有很大的灵活性，便于实现各种复杂控制，从而能方便地对系统进行功能扩展和性能改进。

b 信息存储部分

由于信号采集存储和数据处理的过程是分时进行的，故可使用普通的 SRAM，并用多片 74245 进行双向总线隔离，实现信息读写共享。但实现该方案的硬件电路复杂，同时也增加了软件编程的规模。本系统的存储部分使用双口 RAM (CY7C007)，使用两套独立的数据总线和地址总线，使上述问题得到解决。

② 实现方法

图 7-23 给出了信号采样存储部分的电路原理框图。CPU 通过两根控制线对分频器进行预制，然后由测试信号产生的触发信号与 CPU 的 CLEAR 信号共同对分频器使能，提供 A/D 采样节拍的同时改变累加器 ADD13 产生的地址信号，将 A/D 的采样数据存入双口 RAM 的相应单元中。当 ADD13 累加到一定大小，即采完了所需的样点之后，由 ADD13 产生 INTEND 信号通知 CPU 采样成功。CPU 使用 CLEAR 信号停止采样，然后使用双口 RAM 的另一套总线到 RAM 中读取采样数据进行处理。

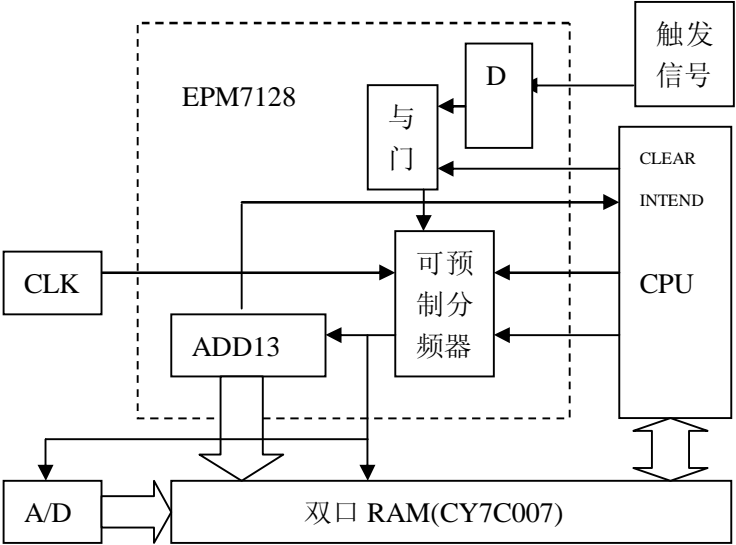


图 7-23 采样存储部分的电路原理框图

图 7-24 给出了可编程逻辑器件内部电路设计原理图。当硬件和软件触发条件满足时，D 触发器输出高电平选通 CLK 信号。CLK 信号经过三分频和六分频电路，分别产生 RAM 的写信号和 A/D 的采样控制信号。同时 CLK 信号通过一系列分频电路产生八种不同频率的时钟信号，送入多

3. 信号处理部分的设计与实现

本系统的逻辑控制电路放弃使用传统的逻辑门电路而采用 GAL16V8,

节省电路空间。GAL16V8 的可编程性，使系统其它功能模块的扩展易于实现。

② 实现方法

如图 7-26 所示，CPU 通过 573 扩展最小系统，使用 GAL16V8 译码选通双口 RAM、液晶显示和 EEROM。

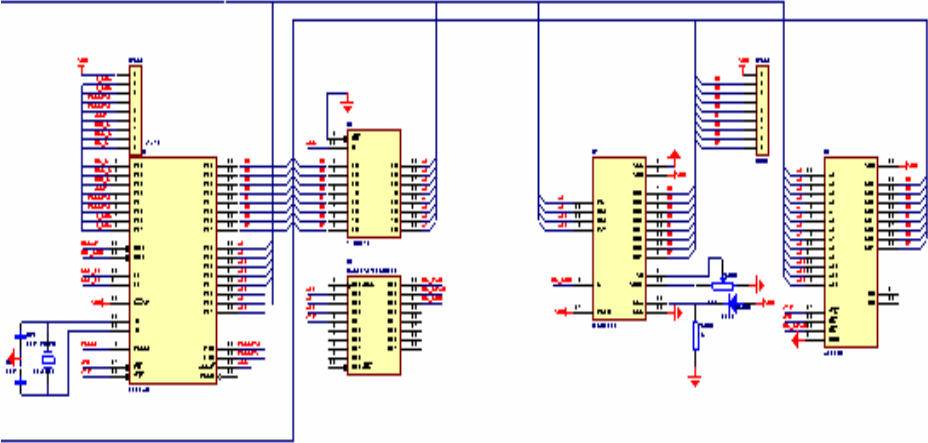


图 7-26 信号处理模块原理图

关于软件辅助触发功能的讨论：

单纯使用电平触发的采样方法，无法正确采样某些变化过程中波形不经过触发电平的被测信号。使用软件辅助触发的办法可以确保信号的正确采样。

软件辅助触发算法，采用从采样数据中寻找过触发点的办法，准确触发信号。并对超过查找点数的波形，进行软件硬触发，从而实现了触发的功能。通过测试，对于幅值范围和采样频率设置合适的正弦波和三角波都可以稳定良好的触发，对于方波信号由于信源的影响，触发稍差，但如设置合适，也可正确触发。

4. 键盘/显示部分的实现

本系统键盘扫描模块选用 ZLG7289。该芯片自动完成键盘扫描功能，通过中断信号，使用 SPI 接口与 CPU 通信，节省 CPU 的 I/O 口线资源。值得一提的是还有 ZLG7289 的硬件去抖功能，使用户对系统的操作更加便利。

显示模块使用 MSG12864 的液晶控制模块，该模块接口界面友好，集成度高，有较高的性价比。

图 7-27 和 7-28 分别给出了键盘扫描电路和液晶接口电路的电路图。

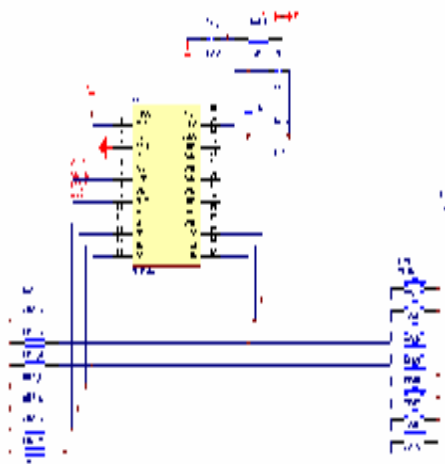


图 7-27 键盘扫描电路

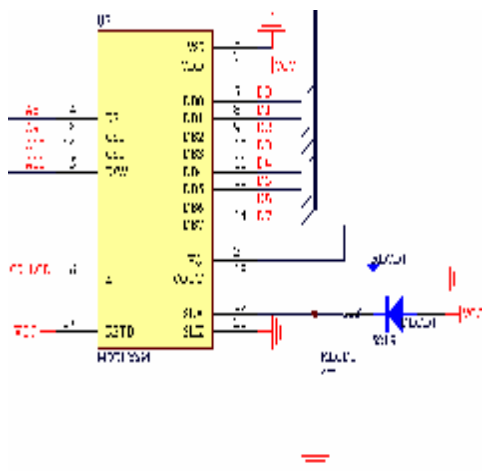


图 7-28 液晶接口电路

5. 波形存储模块的设计与实现（发挥部分）

波形存储模块的功能是将双口 RAM 中储存的临时采样信息存入 EEPROM，从而可以在仪器关机状态下长期保存某些重要的波形信号。为了防止存储数据被意外破坏，每次存储数据时都对数据进行备份，并对主存储数据进行 CRC 校验。读取存储数据时，先对数据进行 CRC 校验，如有错误，则使用备份数据。图 7-29 是波形存储模块示意图。

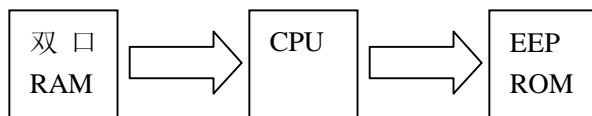


图 7-29 波形存储模块示意图

6. 打印接口与自校信号的实现

本系统除了信号波形的存储与显示外还预留了微型打印机接口，可以实现波形的打印。此外，本系统还自带 5.6kHz 的三种信号源—正弦波，三角波和方波，用于系统的校准和做为一般的信号源使用。实现电路如图 7-30。

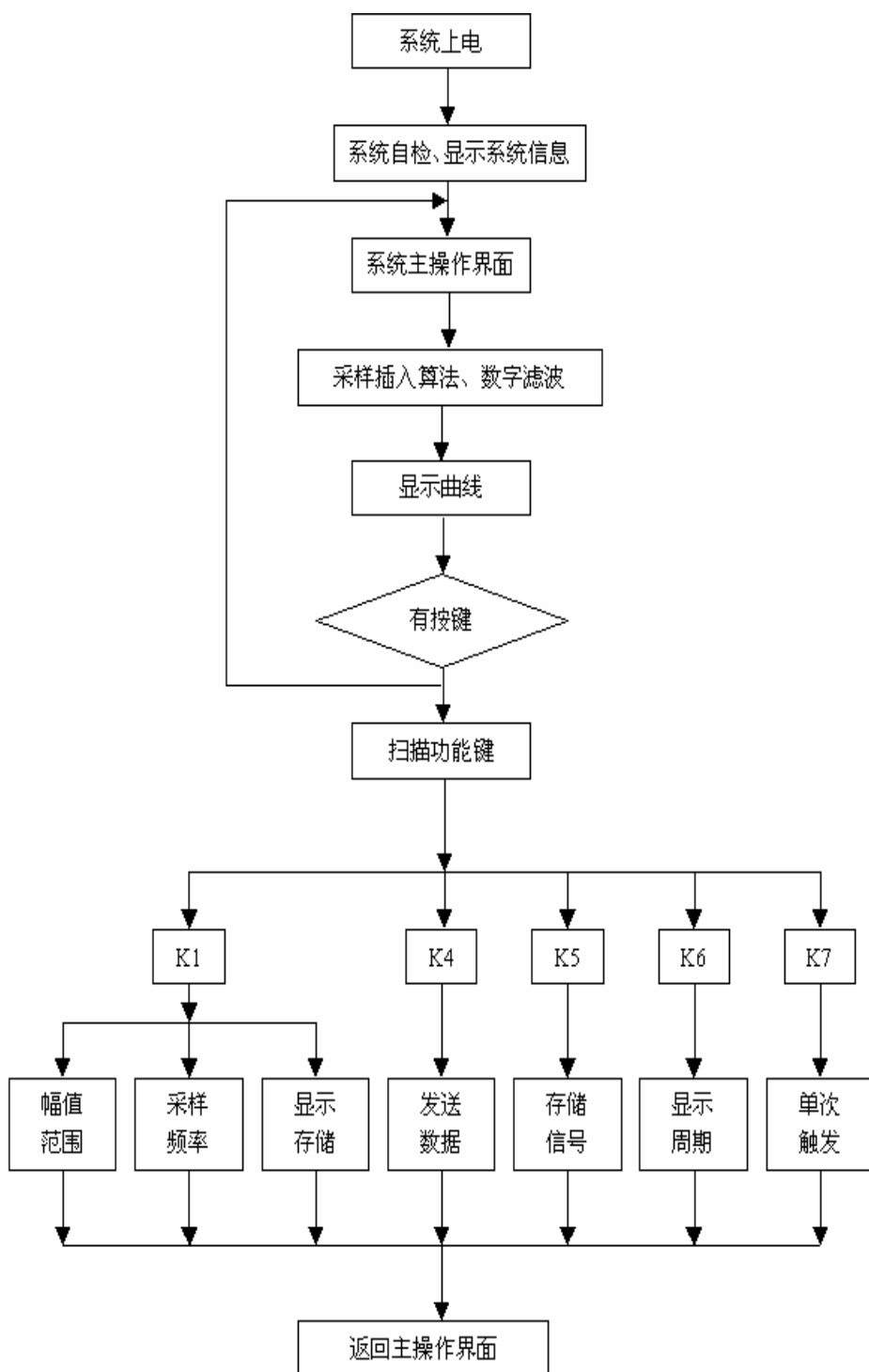


图 7-31 总体软件流程图

① 菜单组织结构

由于系统菜单结构复杂，为了便于编程，采用菜单指针对系统菜单进行组织和管理。系统根据菜单指针对菜单进行调用，其过程见图 7-32。

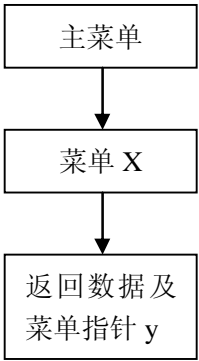


图 7-32 菜单调用过程

② 关键算法分析

a 低通滤波器算法分析：

使用软件模拟差分方程： $Y(n) = a \times X(n) + (1 - a) \times Y(n - 1)$

截至频率：
$$F(1) = \frac{a}{2\pi t}$$

a 为滤波系数，t 为采样时间。

低通滤波器的特点主要是本次采样值主要取决于上次的滤波值。本程序中针对不同的采样速率，设定相应的滤波系数，在单片机中实现了低通滤波器算法。

b 内插算法分析：

内插法采用在两个采样点之间插入数据的方法提高示波器的带宽。通常的内插法分为 a 型内插和平均内插等几种。考虑到程序的时间代价和空间代价，本监控程序采用平均内插，其方程如下：

$$Y(insert) = \frac{[Y(n) + Y(n - 1)]}{2}$$

7.3.4 系统调试及指标测试

系统调试应遵循从简单到复杂、从局部到整体的过程。应注意三点：第一，理论设计的电路不一定能立即实现，必须认真分析和排除各种影响因素才能达到预期结果；第二，必须从单元电路或模块电路开始调试，不能急

于求成，否则只能事倍功半；第三，电路的负载能力问题，后级电路是前一级的负载，前级电路应有足够的带负载能力，否则电路就不能正常工作。这个问题在模块电路调试时不一定会出现，但联调时时有发生。在控制器中，数据、地址和控制总线的负载能力更需要仔细考虑，必要时应选择相应的缓冲器。

与硬件相比，软件的调试更需要耐心和智慧。通常应注意拟定程序流程图，先调试短的小程序，例如，I/O 的选通功能，数据计算子程序等等，再调试系统程序。调试程序中难免出现反复，因为系统程序由各个小程序或子程序连接在一起，它们的连接可能出现互相排斥和制约，需要耐心的分析，排除故障，以期得到预期的结果。

系统指标测试所用仪器应包括：信号发生器（作信号源用）；标准示波器（校准测量结果）；万用表（作一般测量）等。注意信号发生器产生信号的幅度和频率的精度应优于 1%；标准示波器用于校准通用示波器和检验测量结果，其精度要求优于 0.5%。总之，注意所采用的仪器必须满足一定的测量精度要求，否则将使测量结果失去实用价值。通常要求测量仪器的精度高于被测量仪器精度一个数量级，至少应高于 3 倍。

根据系统设计任务书的要求逐一测试各项性能指标，并进行记录，给出测试结论。

7.3.5 系统性能分析

1. 频率误差分析

本系统采用 PLD 器件构成可预置分频器，对准确的 6M 时钟信号进行分频，控制采样。控制采样系统硬件电路简单，工作稳定。保证采样频率有较高的稳定性。因此，系统在各个采样频率的条件下，频率误差都非常小。

2. 幅值误差分析

本系统采用 x9241 数字电位器构成输入差分电路，x9241 的步进有限，且存在一定误差，是造成系统幅值测量误差的主要原因。信号输入通道的耦合干扰和运放电路的电压漂移也是产生幅值测量误差的原因。对于幅值较大的信号，在噪声不变的情况下，信噪比相对较大，同时运放的偏置漂移误差也相对较小，因此，大信号的幅值测量误差相对较小。

3. 信号失真度分析

信号失真度主要取决于所选用器件的带宽限制，在本系统中，信号调理通道中的运放成为系统带宽的瓶颈。运放带宽除了取决于增益带宽积以外，还主要取决于压摆率。由于小信号要求运放的压摆率较小，因此，系

统显示小信号时带宽较高。

4. 供电电压分析

本系统由于含有数字、模拟混合的电路，供电电压需要 $\pm 5\text{V}$ ， $\pm 12\text{V}$ 四组。其中， $+5\text{V}$ 电压供给数字电路部分， -5V ， $\pm 12\text{V}$ 电压供给模拟电路部分。本系统在硬件选择上优先选用宽电压供电的器件，因此，数字器件使用 $4.5\text{V}\sim 5.5\text{V}$ 范围的电压可以正常工作，模拟器件使用 $-8\text{V}\sim 15\text{V}$ 范围的电压可以正常工作。但要保证正负电压的对称，否则会降低测量的精确度。

5. 系统功耗分析

系统中消耗功率的器件主要是液晶显示器的背光、单片机、和 ALTERA-7128S，下面对这几个主要器件的功耗进行分析：

单片机：工作电压 5V ，电流典型值为 20mA 。

液晶显示器：液晶的背光电压为 $4.2\sim 4.6\text{V}$ ， 4.2V 时电流典型值为 260mA ， 4.6V 时为 440mA ；在电路中串联一个二极管(IN4007)对主电源(5V)进行降压处理。IN4007的典型压降将为 0.7V ，故液晶背光大约消耗电流 300mA 的电流。

ALTERA-7128S：器件典型的工作电流为 25mA ，供电电压 5V ，正常工作时功耗 125mW 。

综上所述，系统总功耗小于 1.5W 。

7.4 简易逻辑分析仪

本设计要求制作一台8路数字信号发生器与简易逻辑分析仪，其结构框图如7-33图所示。具体要求如下：

1、基本要求

(1) 制作数字信号发生器

能产生8路可预置的循环移位逻辑信号序列，输出信号为TTL电平，序列时钟频率为 100Hz ，并能够重复输出。逻辑信号序列示例如图7-34所示。

(2) 制作简易逻辑分析仪

- 具有采集8路逻辑信号的功能，并可设置单级触发字。信号采集的触发条件为各路被测信号电平与触发字所设定的逻辑状态相同。在满足触发条件时，能对被测信号进行一次采集、存储。
- 能利用模拟示波器清晰稳定地显示所采集到的8路信号波形，并显示触发点位置。
- 8位输入电路的输入阻抗大于 $50\text{k}\Omega$ ，其逻辑信号门限电压可在 $0.25\sim 4\text{V}$

范围内按 16 级变化，以适应各种输入信号的逻辑电平。
d. 每通道的存储深度为 20bit。

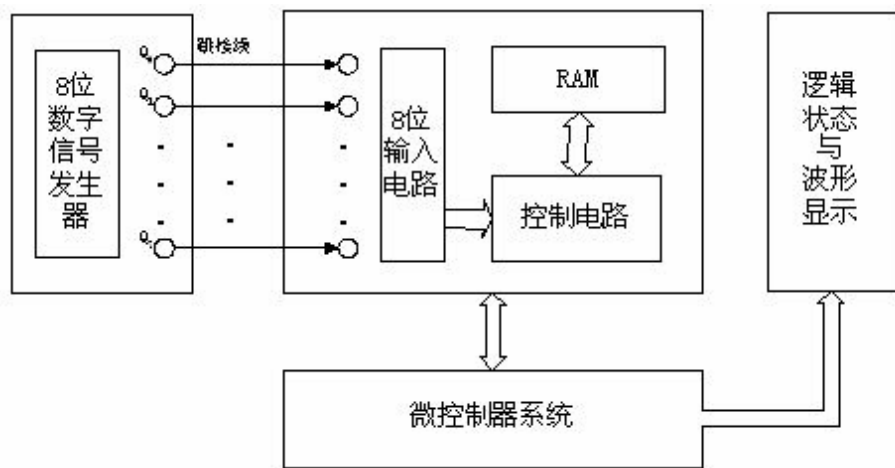


图 7-33 信号发生器与简易逻辑分析仪系统组成框图

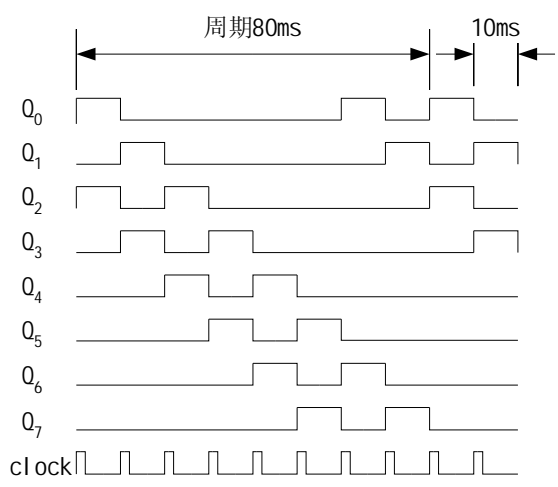


图 7-34 重复输出循环移位逻辑序列 00000101

2. 发挥部分

- (1) 能在示波器上显示可移动的时间标志线，并采用 LED 或其它方式显示时间标志线所对应时刻的 8 路输入信号逻辑状态。
- (2) 简易逻辑分析仪应具备 3 级逻辑状态分析触发功能，即当连续依次捕捉到设定的 3 个触发字时，开始对被测信号进行一次采集、存储与显示，并显示触发点位置。3 级触发字可任意设定（例如：在 8 路信号中指定连续依

次捕捉到两路信号 11、01、00 作为三级触发状态字)。

(3) 触发位置可调 (即可选择显示触发前、后所保存的逻辑状态字数)。

(4) 其它 (如增加存储深度后分页显示等)。

摘 要

本系统由数字信号发生器、简易逻辑分析仪两部分组成。数字信号的发生以单片机 AT89C52 为核心, 利用键盘显示控制器 7289 实现信号序列的预置, 在 P1 口输出 8 路循环移位逻辑信号。信号频率可调, 分为 10Hz、100Hz、1kHz、10kHz 四种, 信号发生器的缺省频率为 100Hz。简易逻辑分析仪由控制模块、信号采集模块、键盘显示控制模块、D/A 转换模块组成, 并且单片机扩展了 32K 字节的外部 RAM。各部分的功能为: 控制模块为核心部分, 保证系统的正常运行; 信号采集模块为外界信号的输入通道, 功能为增加系统的输入阻抗, 并对输入信号的门限电压进行控制; 键盘显示控制模块为人机界面, 可对系统参数进行设置; D/A 转换模块为 8 路信号提供不同的偏置电压, 从而实现 8 路信号在模拟示波器上的同时显示。整个系统结构优化, 可完成题目的所有基本要求与发挥部分的扩展要求。

7.4.1 方案论证和比较

根据题目的任务和要求, 如何实现逻辑信号的 8 路显示是顺利完成该设计任务的关键。因此, 我们主要就显示部分的设计进行了较详细的方案论证。

1. 多路信号显示的实现

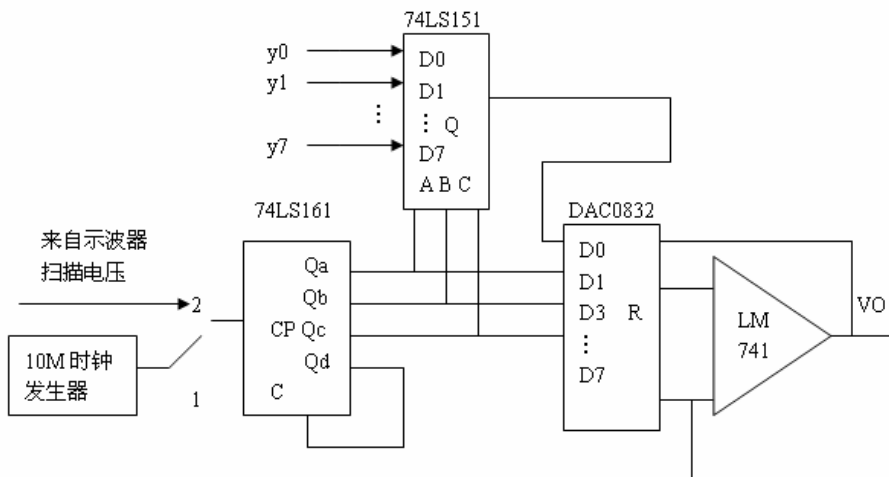


图 7-35 方案 1 多路信号显示框图

方案 1: 如图 7-35 所示, $y_0 \sim y_7$ 为 8 路数字信号, 数据选择器 74LS151

为多路电子开关，任意时刻只能选通 1 路用于显示。DAC0832 电路将输入的数字代码转换为相应的模拟电压，控制各路信号在示波器屏幕上的垂直位移量；计数器 74LS161 接成八进制计数方式，其时钟信号受开关 K 控制，或接 10M 时钟发生器；VO 接示波器垂直通道 Y 输入端。当 K 置位为 1 时，在 10M 时钟信号作用下，计数器 74LS161 的 Qa、Qb、Qc 状态 y 依次转换，每经过 8 个脉冲，完成一个计数循环。多次重复循环，对应 8 个状态，屏幕上显示的 VO 为 8 根断续的水平线，即为扫描线，当时钟脉冲信号频率足够高时，每个扫描线的光点足够密。同时，随着计数器状态的转换，逐一的选择输入信号 y0~y7，并将其送至 DAC0832 的 D0 端，于是 8 路信号同时显示在相应的扫描线上。

若将 K 置于位置 2，此时计数器时钟来自于示波器的扫描电压，每个扫描周期选择一路信号。这样就实现了 8 路通道信号在示波器上的同时显示。

此方案的优点是无需单片机即可实现多路信号的并行显示，条理也较清楚。但此种方案不利于系统的扩展。另外，由于没有单片机进行控制，系统不够灵活，对于题目中要求的显示时标线等功能难以实现。

方案 2：逻辑框图如图 7-36 所示，与方案 1 相同，多路显示电路都是在 8 路信号上叠加不同的直流分量。与方案 1 不同的是，此方案直流分量的叠加是由模拟器件组成的加法器来实现。图中 74LS161、74LS151 和 74LS138 组成电路的作用是依次选通 8 路中的一路通过。74LS161 接成模 8 计数器，单片机输出的同步信号作为它的脉冲信号，74LS151 为 8 选 1 数据选择器，ABC 由 74LS161 的 Qa、Qb、Qc 进行控制，每次只能选通 8 路中的一路通过。74LS138 为 3~8 译码器，通过反向器及电阻网络给 74LS154 输出的信号叠加相应的直流分量，实现信号波形的分离。

此种方案未采用 D/A 转换器，由 3~8 译码器和电阻网络实现了 8 路信号偏移量的获取，性能价格比较高。但此方案也存在明显的缺点，即电阻网络组成的直流偏置电路不够精确，容易造成两路信号的混叠。

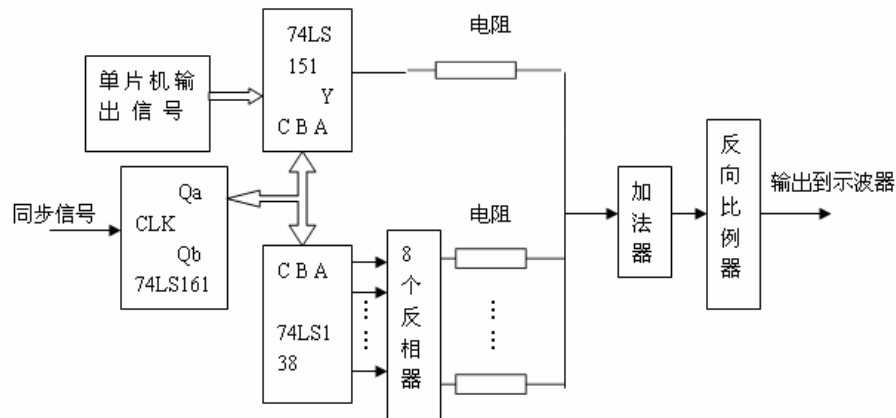


图 7-36 方案 2 多路信号显示逻辑框图

方案 3: 不同于前两种方案, 此方案主要利用单片机的指令对 D/A 转换器进行控制, 从而实现 8 路信号的显示。其逻辑框图如图 7-37 所示。单片机利用 P0 口采集从输入通道输入的 8 路信号进行存储。当要将 8 路信号进行显示时, 由单片机发出示波器的触发扫描信号, 并将相应的一路信号数据送入 D/A 转换器。根据不同信号的路数给 D/A 转换器置入不同的偏移量, 从而使输出的各路信号具有不同的直流电压分量, 并显示在示波器 Y 轴的不同位置上。

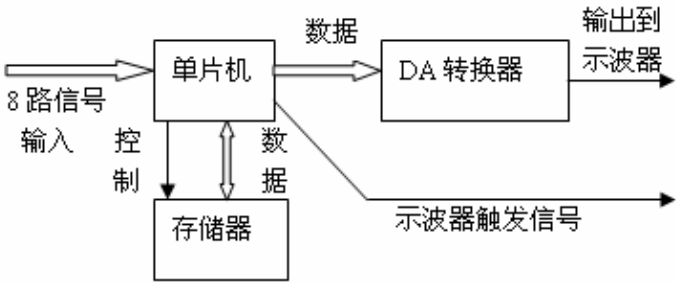


图 7-37 方案 3 多路信号显示逻辑框图

描信号, 并将相应的一路信号数据送入 D/A 转换器。根据不同信号的路数给 D/A 转换器置入不同的偏移量, 从而使输出的各路信号具有不同的直流电压分量, 并显示在示波器 Y 轴的不同位置上。

方案 3 虽然电路较简单, 但由于采用了单片机进行控制, 灵活性比较强。8 路信号的偏移量均由一片 DAC0800 便可实现, 系统硬件电路比较简单, 在理论上可实现很高频率输入信号的观测。

比较可知, 方案 1 和方案 2 不仅硬件电路复杂, 而且可靠性较低, 而方案 3 硬件电路简单, 易于实现, 控制比较灵活, 通过编程可实现题目要求的发挥功能, 故本设计选用方案 3。

2. 示波器扫描方式的选择

示波器的显示方式有两种, 即断续显示和交替显示。都可以实现信号的多路显示。

方案 1: 断续方式显示。将示波器设置为 X-Y 工作方式, 此时 X 轴为扫描工作状态。通道 1 与通道 2 分别输入 x 坐标与 y 坐标信号, 此处 x、y 坐标信号均由单片机提供, 输出的第一个点为 1 通道的第一点, 输出的第二点作为 2 通道的第一点, 以此类推, 实现了 8 路信号同时进行输出显示。此种方式类似于双踪示波器的断续工作方式。

方案 2: 交替方式显示。将示波器设置为交替显示工作方式, 并由单片机提供相应的触发信号, 通道 1 输入待显示信号, 作为显示波形的 y 坐标。示波器工作于交替显示方式, 显示完第一路信号后再显示第二路信号, 如此循环显示 8 路。

在设计中, 我们令示波器每页输出 10 位逻辑电平, 分 8 页显示 80 个逻辑电平。由于人的视觉暂留时间为 40ms 左右, 所以为实现题目要求“清晰稳定地显示”, 两个比特位之间的切换时间应小于 20ms。这样, 要实现 8 路信号全部清晰稳定地显示在示波器上, 若采用交替方式, 信号输入切换时

间需要小于

$$\frac{20}{20 \times 8} \text{ ms} = 256 \text{ us}$$

即输入信号频率大于 4KHz。同理，若采用断续方式，因为每一个逻辑电平都要显示多次才能构成一完整波形，设每一逻辑电平显示 20 次，则信号输入的切换时间要小于

$$\frac{20}{20 \times 10 \times 8} \text{ ms} = 25.6 \text{ us}$$

可见，同样的信号输入频率，采用交替显示的方式比采用断续显示的方式效果要好得多。因此本设计中选用交替显示方式，逐行显示每一路信号。

7.4.2 系统设计

1. 总体方案设计

数字信号发生器部分设计框图见图 7-38，简易逻辑分析仪部分逻辑框图见图 7-39。

(1) 信号发生器框图

① 信号预置模块：采用键盘显示控制器 7289 电路模块对信号发生器进行预置，考虑到系统的按键数目有限，采用二进制输入，即分 8 次输入“0”或“1”，完成一次信号序列的预置。

② 单片机控制模块：在单片机控制下，使用软件编程，在 P0 口输出预置的循环移位逻辑信号序列，输出信号为 TTL 电平，序列时钟由频率发生控制模块进行控制。

③ 总线驱动模块：由于信号发生器与逻辑分析仪制作在两块线路上，并且考虑到 TTL 电平的传输距离有限，因此，在单片机控制模块 P0 口的输出上增加了总线驱动模块，提高了信号的传输距离和抗干扰能力。

④ 频率发生控制模块：设计了四种信号发生频率，以适应不同场合的要求。

(2) 简易逻辑分析仪框图

① 信号输入模块：在信号输入前进行处理，以满足题目输入阻抗和逻辑信号门限电压 0.25~4V 变化的要求。

② 测试启动：采用按键控制信号采集的开始。

③ 触发字预置模块：采用键盘显示控制器 7289 电路模块进行触发字的预

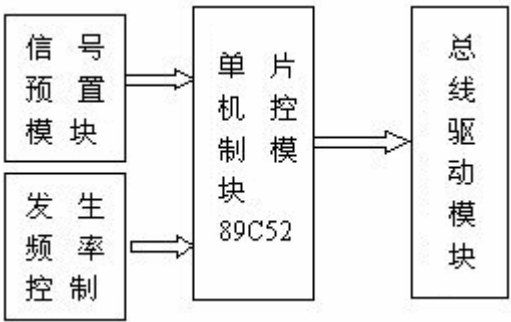


图 7-38 数字信号发生器部分设计框图

置。

④ 采样频率控制模块：设计了四种接收频率，以适应信号发生器四种相应的信号发生频率。

⑤ 多路显示模块：由于普通示波器只能实现双踪显示，所以自行设计了多路显示模块。用 DAC0800 给不同信号叠加相应的直流分量实现了信号的 8 路显示。

⑥ 外扩 RAM62256：为了扩展存储深度，使用了 32K 字节的外部数据存储。

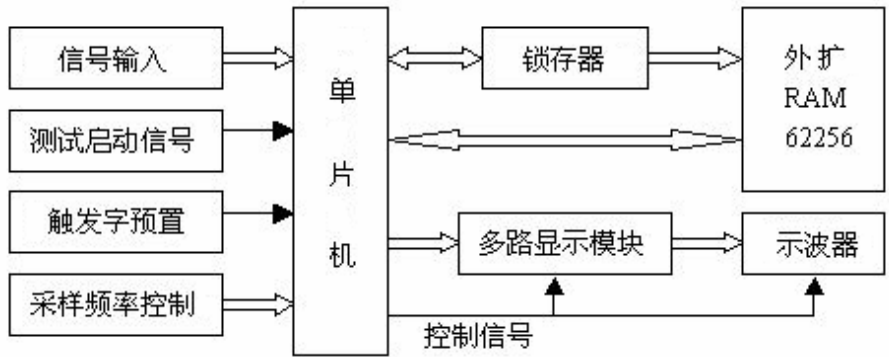


图 7-39 简易逻辑分析仪部分框图

2. 模块电路设计

(1) 数字信号发生器的设计

对于题目中信号发生器的要求，例如能产生 8 位可预置的循环移位逻辑信号序列，序列时钟频率为 100Hz 等，都可由软件编程实现。另外，在软件设计中，还可实现信号发生频率的控制，即信号发生频率分四档可调。8 路信号在单片机的 P1 口输出。在硬件方面，采用一片 7289 键盘显示控制器来取得信号的预置初值和信号发生频率初值，并将其显示在数码管上。采用三态 8 通道收发器 74ALS245 对输出信号进行驱动，以提高 TTL 电平的传输距离和系统的抗干扰能力。

(2) 简易逻辑分析仪输入通道的设计

为满足题目输入电路的输入阻抗大于 50KΩ 的要求，在信号输入通道的前端增加了一级电压跟随器。考虑到电压跟随器会给系统带来延时，故采用高速器件宽带 J-FET 单运放 LF356。LF356 的工作频率可达 20MHz，相对输入信号的频率 100Hz，引起的延迟完全可以忽略。电路如图 7-40 所示。

另外，对于题目要求，逻辑门限电压可在 0.25~4V 范围内 16 级变化，可采用电压比较器 LM311 和数模转换器 DAC0832 实现，如图 7-41 所示（注意：图中的 P0-P7 分别对应于数据总线的 D0-D7）。采用 DAC0832 的输出作为比较器的反相端输入，通过给 DAC0832 置不同的数值，即可控制比较

器反相端的电压变化，从而实现了比较器比较门限的分级变化。LM311 为高速器件，相应速率可达 200ns，完全可以满足系统的响应时间要求。

(3) 多路显示模块的设计

由于一般模拟示波器只能实现双踪显示，为实现题目要求的清晰稳定地显示 8 路信号波形，所以设计了多路显示部分。

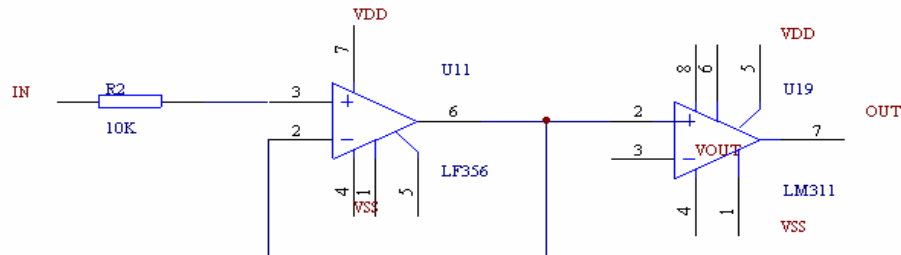


图 7-40 逻辑分析仪输入通道

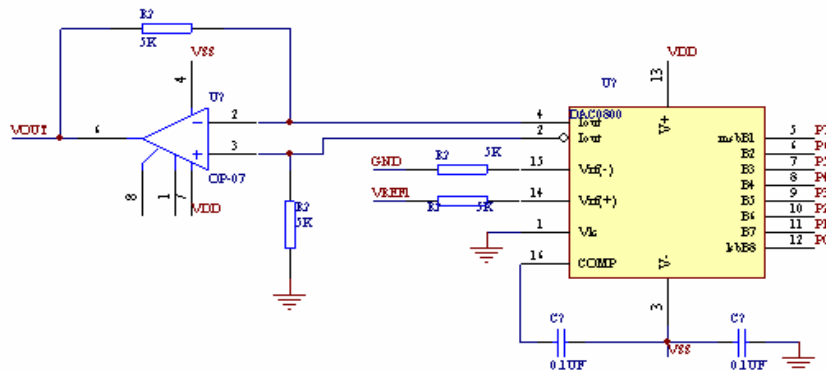


图 7-41 信号门限电压控制模块

我们知道，普通模拟示波器双踪显示通常由电子开关控制，被测波形进行时间上的分割（交替和断续方式）得到双路输出。交替工作时，电子开关的频率受时基电路的控制，各通道的信号分别在不同的时刻被加于偏转系统，在重复扫描信号的作用下，各通道信号轮流显示，在偏置电压作用下，交替变换的速度很快，由于示波器的余晖和眼睛的视觉暂留作用，使 8 路波形能同时显示在示波器上。断续工作方式时，电子开关受自激振荡器控制，开关速度很高，各通道波形为断续线。多路示波器所显示的多个波形，实际上都是非实时的。

因此，为了将 8 路信号同时显示在示波器屏幕上，需要把待显示信号分别与不同的直流电位相加，使 8 路波形能够显示在示波器 Y 轴不同位置上。电路如图 7-42 所示。对于输入的每一路信号，由软件给模数转换器置入不

The diagram shows a DAC0800 (U5) connected to a 2K resistor (R10) leading to a reference voltage divider. The divider consists of a 10K resistor (R20) and a 741 op-amp (U6) configured as a voltage follower. The op-amp's non-inverting input (+) is connected to the reference voltage (VREF) and its output (VOUT) is connected to its inverting input (-). The DAC0800's V+ pin is connected to VCC, V- to VSS, and its Iout pins are connected to GND. The DAC0800's data inputs (D0-D7) are connected to a bus labeled 'D0' through 'D7'. The DAC0800's control inputs (CS, WR, VEE) are connected to GND, GND, and VCC respectively. The reference voltage (VREF) is also connected to the VEE pin of the DAC0800.

不同位置。为了实现 8 路信号的视觉“同时”显示,在规定的时间内必须给示波器 8 次触发信号,使之扫描 8 次,每次显示一路信号。设计中采用单片机的 P1.3 定时产生外触发信号。为提高触发能力,使单片机产生的触发信号

经比较器 LM311 后变为 $\pm 15V$ 输出对示波器进行触发。另外，考虑到输入信号频率扩展后对模数转换器速度要求较高，因此，采用高速器件 DAC0800，外部电流建立时间可达 100ns，可以满足 8 路信号稳定显示的要求。

(4) 简易逻辑分析仪部分的单片机控制系统设计

单片机是整个硬件系统的核心，它既是协调整机工作的控制器，又是数据处理器。由于在设计中将 8 通道中每通道的存储深度设计为 80 bit，因此，设计中又扩展了 32k byte 外部 RAM 62256。P1 口作为 8 路逻辑信号的输入端口，P1.3 为示波器提供外触发信号，P1.4 作为数字信号发生器与简易逻辑分析仪的同步信号。

(5) 键盘显示控制器 7289 的设计

如图 7-43 所示，键盘显示控制模块以串行接口 zlg7289 芯片为核心，附带 8 位 LED 数码管与 4×4 按键，其 /CS、CLK、DIO、/KEY 受单片机控制，可以进行输入、显示、与单片机通信等功能。在设计中，采用 8MHz 晶振为 7289 提供时钟信号，并设计了专门的复位电路。整个模块结构紧凑，功能齐全，可以方便地实现信号的预置及输入信号的显示。

数字信号发生器部分，设置了以下按键：(1)逻辑“0” (2)逻辑“1” (3)10Hz 发送频率 (4)100Hz 信号发送频率 (5)1KHz 信号发送频率 (6)10KHz 信号发送频率 (7)信号发送频率预置键 (8)确认键 (9)撤销操作键 (10)发送信号键 (11)逻辑信号序列预置键 (12)测试按键（用于测试系统能否正常工作）。

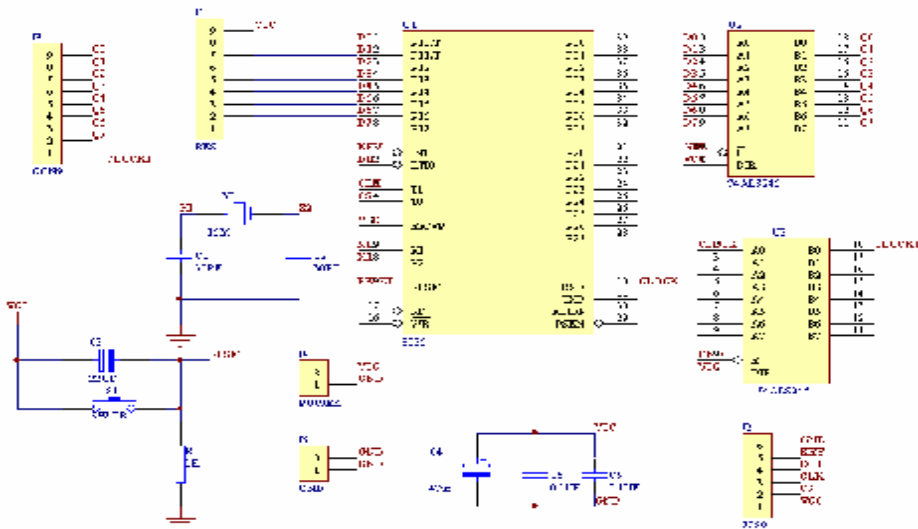


图 7-44 数字信号发生器部分原理图

三、软件设计

数字信号发生器部分软件流程见图 7-46，简易逻辑分析仪部分软件流程见图 7-47。

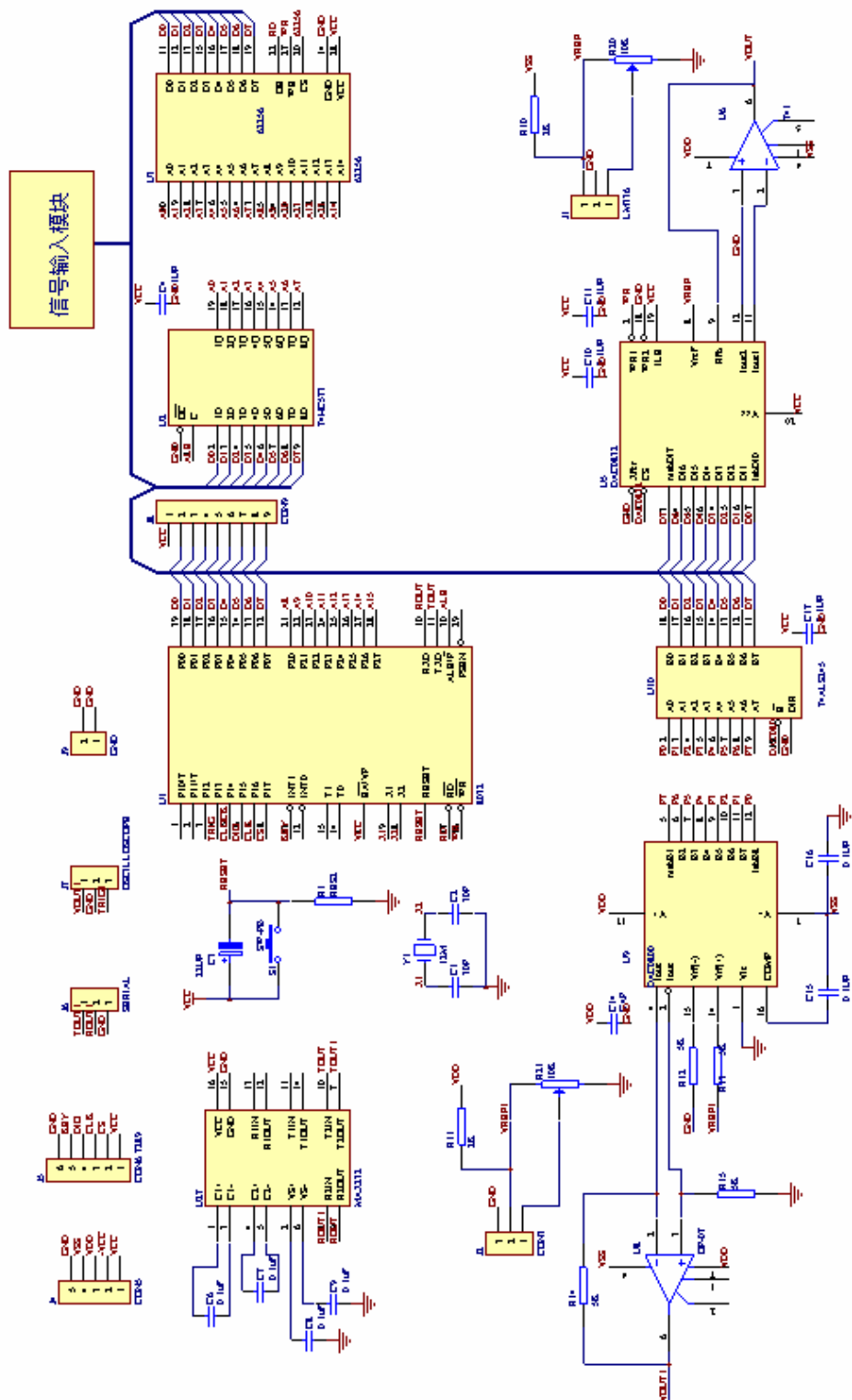


图 7-45 简易逻辑分析仪系统原理图

简易逻辑分析仪部分，设置的按键分别为：(1)逻辑“0” (2)逻辑“1” (3)接收频率预置键 (4)触发字预置键 (5)10Hz 接收频率 (6)100Hz 接收频率 (7)1KHz 接收频率 (8)10KHz 接收频率 (9)门限电压预置键 (10)“+” (11)“-” (12)确认键 (13)显示键 (14)前翻键 (15)后翻键 (16)打印键

3. 系统总体设计原理图

数字信号发生器部分见图 7-44。简易逻辑分析仪部分见图 7-45。

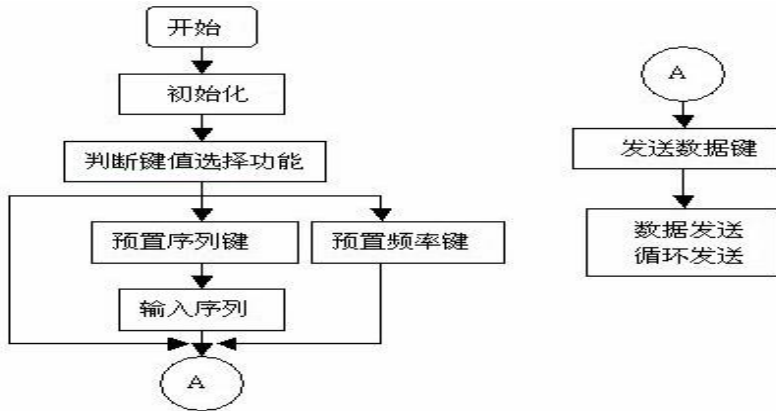


图 7-46 数字信号发生器部分软件流程图

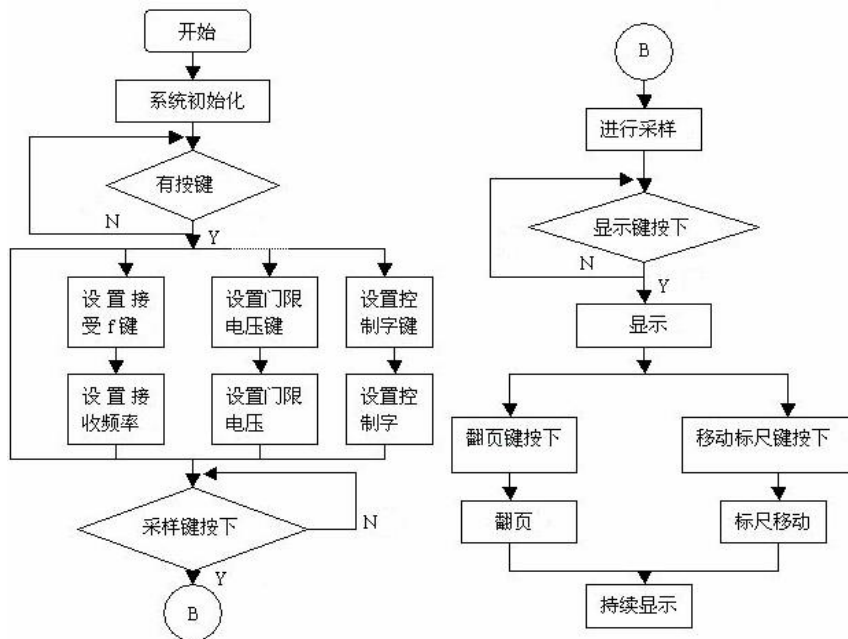


图 7-47 简易逻辑分析仪软件流程图

整个软件系统采用汇编语言调用 C 语言的方式，汇编语言作为整个程序的主体，通过函数调用的方式采用 C 语言实现 8 路信号在示波器上的显示及显示触发点的位置。

7.4.4 系统调试与指标测试

根据方案设计的要求,分别进行硬件调试、软件调试和软硬件联合调试。电路按模块调试,各个模块都调试通过后再对整个系统进行联合调试。单片机软件先在最小系统板上调试,确保外部 RAM 工作正常后,再与硬件系统联合调试。

指标测试所用仪器包括:

- (1) 模拟示波器: COS 5021CH (用以显示 8 路信号)

仪器指标: 频率宽度 0~20MHz, 灵敏度为 5mV/div, 最快扫描速率达 0.02us/div。

- (2) 数字示波器: Tektronix TDS 210 (用以测量数字信号源输出信号的频率)

仪器指标: 带宽为 60MHz, 通道采样速率为 1GS/s, 记录长度为 2500 点。

- (3) 双显数字万用表: FLUKE 45 (用以测量 8 路输入电路输入阻抗)

仪器指标: 电阻测量范围为 0.01 Ω ~ 300.0M Ω 。

指标测试项目包括:

- (1) 数字信号发生器部分

- ① 逻辑信号序列是否可预置;
- ② 数字信号发生器是否可产生循环移位的逻辑信号序列;
- ③ 序列时钟分为四档, 分别为 10Hz, 100Hz, 1KHz, 10KHz。可否由按键进行选择控制。

- (2) 简易逻辑分析仪部分

- ① 可否实现 8 路信号采集;
- ② 可否设置单级触发字, 或预置三级触发字, 且三级触发字可以任意设定。(实现了扩展功能);
- ③ 触发条件满足, 在满足触发条件下可否对信号采集、存储;
- ④ 是否能利用模拟触发器清晰稳定地显示所采集到的 8 路信号并且可显示触发点位置;
- ⑤ 8 位信号输入通道输入阻抗可否达到要求。逻辑信号门限电压可否满足 0.25~4V 范围内步进 0.25V 变化, 共分为 16 级;
- ⑥ 每通道的存储深度可否达 80bit (实现了扩展功能);
- ⑦ 时间标线可否在示波器上移动显示, 移动由“+”(向右移动)和“-”(向左移动)控制, 同时由 LED 数码管显示时间标志线所对应的逻辑状态 (实现了扩展功能);
- ⑧ 触发位置是否可调 (实现了扩展功能);
- ⑨ 可否实现分页显示, 因为每一通道存储深度为 80 bit, 所以分 8 页显示, 时间标志线前显示 4 页, 时间标志线后显示 4 页(实现了扩展功能)。

7.5 低频数字式相位测量仪

设计并制作一个低频相位测量系统，包括相位测量仪、数字式移相信号发生器和移相网络三部分，示意图如下：

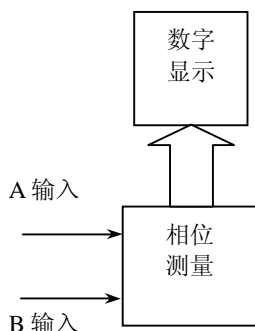


图 7-48 相位测量仪

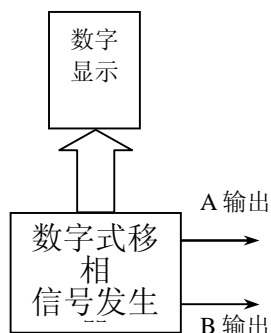


图 7-49 数字式移相信号发生器

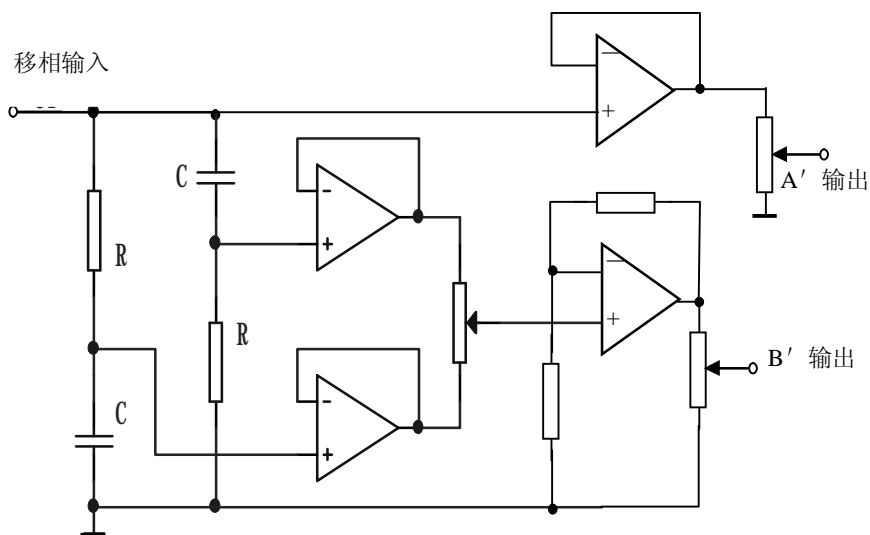


图 7-50 移相网络

1. 基本要求

(1) 设计并制作一个相位测量仪（参见图 7-48）

- a. 频率范围：20Hz~20kHz。
- b. 相位测量仪的输入阻抗 $\geq 100\text{k}\Omega$ 。
- c. 允许两路输入正弦信号峰-峰值可分别在 1V~5V 范围内变化。
- d. 相位测量绝对误差 $\leq 2^\circ$ 。
- e. 具有频率测量及数字显示功能。

f. 相位差数字显示：相位读数为 $0^{\circ}\sim 359.9^{\circ}$ ，分辨力为 0.1° 。

(2) 参考图 7-50 制作一个移相网络

a. 输入信号频率：100Hz、1kHz、10kHz。

b. 连续相移范围： $-45^{\circ}\sim +45^{\circ}$ 。

c. A'、B' 输出的正弦信号峰-峰值可分别在 0.3V~5V 范围内变化。

2. 发挥部分

(1) 设计并制作一个数字式移相信号发生器（图 7-50），用以产生相位测量仪所需的输入正弦信号，要求：

a. 频率范围：20Hz~20kHz，频率步进为 20Hz，输出频率可预置。

b. A、B 输出的正弦信号峰-峰值可分别在 0.3V~5V 范围内变化。

c. 相位差范围为 $0\sim 359^{\circ}$ ，相位差步进为 1° ，相位差值可预置。

d. 数字显示预置的频率、相位差值。

(2) 在保持相位测量仪测量误差和频率范围不变的条件下，扩展相位测量仪输入正弦电压峰-峰值至 0.3V~5V 范围。

(3) 用数字移相信号发生器校验相位测量仪，自选几个频点、相位差值和不同幅度进行校验。

(4) 其它。

摘 要

本设计分为四个模块：相位测量仪、移相网络、数字式移相信号发生器以及键盘显示模块。相位测量仪的鉴相电路由比较器 LM311 以及双 D 触发器组成，用于对两路同频正弦信号鉴相，鉴相输出采用等精度测量法得到被测信号的频率和相位差值；移相网络由微分和积分电路组合构成，通过电位器的调节，可实现两路信号的幅值和相位差的连续可调；数字式移相信号发生器采用了直接数字合成（DDS）技术，结合单片机控制，实现了对两路信号的幅值、频率值和相位差值的预置，并通过字符液晶显示双路输出信号的相关信息。本设计外围电路简单，主要数字电路均集成在 CPLD 中。

7.5.1 方案设计与论证

（一）相位测量仪设计方案

该模块用于测量信号的相位差和频率，并能输出显示。

1. 信号频率测量方案

方案一：脉冲数定时测量法，即在确定时间 T_c 内，记录被测信号的脉冲个数 Mx 。则被测信号频率为

$$f_x = Mx / T_c$$

时间 T_c 为准确值，测量的精度主要取决于计数值 Mx 的误差。该方法的特点是被测信号频率越高，精度越高；测量时间越长，误差越小。其缺点是被测信号在频率较低的情况下，测量误差较大。

方案二：脉冲周期测量法，即在被测信号的一个周期 T_x 内，记录标准频率信号变化次数 M_0 。则被测信号频率为

$$f_x = M_0 / T_x$$

该方法的特点是低频信号测量精度高，但高频信号测量误差较大。

方案三：等精度测量法

该测量方法的时序如图 7-51 所示。

测量开始后，将闸门控制信号置为高电平（开闸门）。在待测信号的第一个上升沿到来时，使同步门控制信号变为高电平，同时启动两个计数器分别对时标脉冲和待测脉冲计数（开同步门）。当达到预置的闸门时间 T_c 时，将闸门控制信号置为低电平（关闸门），但两个计数器仍然继续计数，直到待测信号的下一个上升沿到来时，两计数器才同时停止计数（关同步门）。若同步门开通时间为 T_d ，设在该时间内，时标脉冲计数和待测脉冲计数分别为 M_0 和 M_x ，并令时标信号周期为 T_0 。则

待测信号频率是
$$f_x = f_0 M_x / M_0$$

此法的测量精度与待测信号的频率无关，无论在低频还是高频测量时，其精度都一样。

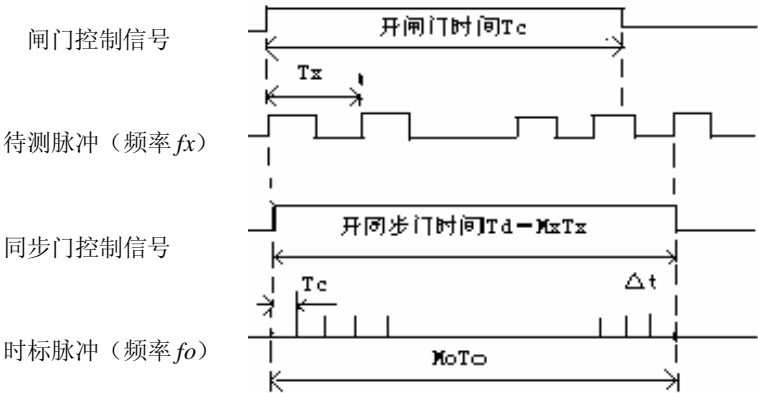


图 7-51 等精度测量法时序原理图

综合分析上述三种方案，方案一低频测量的误差较大；方案二高频测量的误差较大；方案三的测量精度与待测信号频率无关，无论是高频还是低频测量，均可实现高精度测量。因此，信号频率测量选用方案三来实现。

2. 相位差测量方案

方案一：将两路输入信号通过比较器整形，再利用门电路鉴相得到与输入信号同频率的相位差脉冲序列。通过 RC 电路对多个相位差脉冲积分，然后输出进行 A/D 转换。根据相位差与电平成正比的关系，由单片机经过查表或简单计算处理后得到相位差值。

方案二：鉴相部分同方案一，但后级电路是采用鉴相器输出的相位差脉

冲信号控制高速计数器计数，计数值经单片机计算后得到相位差值。

方案一在低频段时，积分电路输出波动会很大，相位精度不能保证。方案二的相位精度主要由计数器的时钟频率决定，与被测信号的频率关系不大，易于实现高精度测量。故选用方案二来实现相位差的检测。

（二） 数字式移相信号源

该模块的功能是产生相位测量仪所需要的双路正弦信号，这两路信号的频率、幅值及相位差值均可预置和显示，且能满足规定精度的步进。

1. 信号源的设计方案

方案一：用集成锁相环 74HC4046 作主振电路，用反馈回路分频系数的预置值指示信号频率，用 EPROM 作角度/幅度的波形变换，用改变 D/A 变换器基准电压的方法调节输出电压的幅度。系统的原理框图如图 7-52 所示。

方案二：用集成函数发生器 ICL8038 作主振电路，应用锁相环稳定工作频率，用锁相环反馈回路分频系数的预置值指示信号频率，通过调节输出放大器的增益来改变输出信号幅度。系统的原理框图如图 7-53 所示。

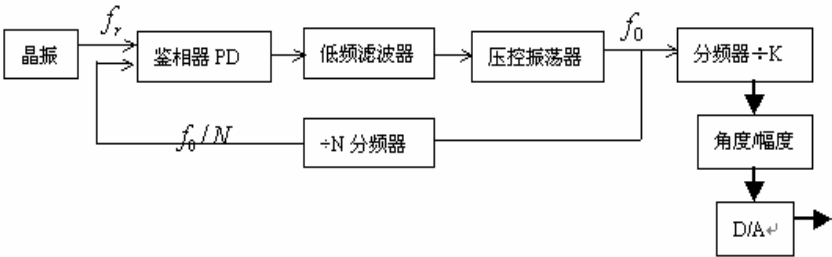


图 7-52 74HC4046 作主振电路的信号源原理框图

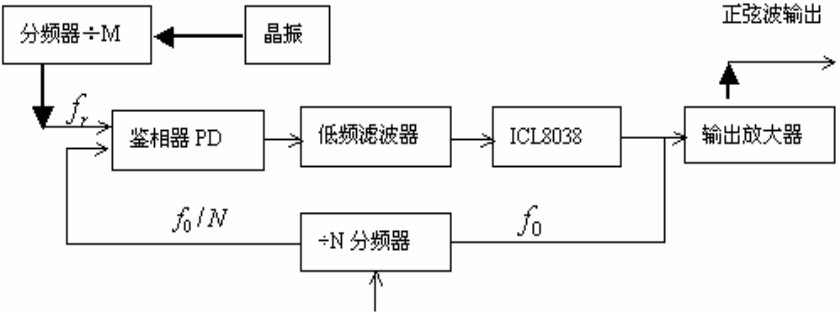


图 7-53 ICL8038 作主振电路的信号源原理框图

方案三：采用直接数字频率合成（DDS）方法获得所需信号的相位数据，用 EPROM 作角度/幅度变换和波形变换，用相位累加器的输入数据指示信号频率，用调节 D/A 变换器基准电压的方法调节输出信号的幅度。系统的原理

框图如图 7-54 所示。

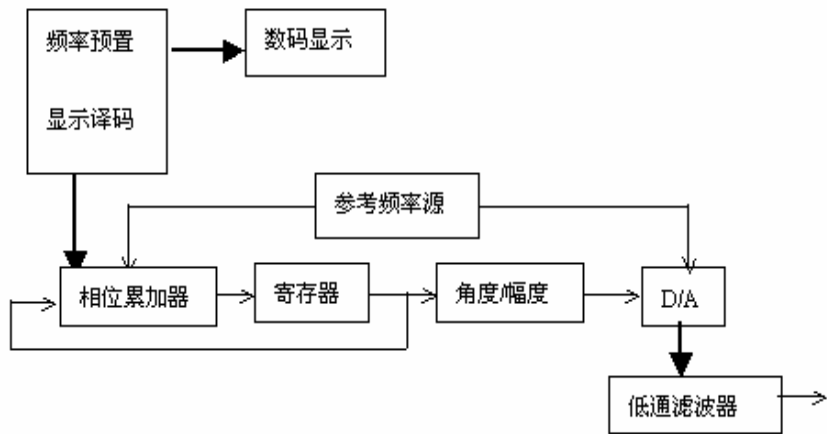


图 7-54 采用 DDS 方法的信号源原理框图

三种方案相比较，方案一和方案二硬件电路较为复杂，由于采用较多的模拟电路，在具体方案实现中会带来不少困难。方案一可以做到高频率和高分辨力，可实现相位差值的预置，缺点是其滤波器要求通带可变，电路实现起来较为复杂。方案二的相位差预置部分不易实现。方案三采用 DDS 技术，从原理框图上看 DDS 是一个开环系统，其合成频率的转换时间主要由低通滤波器的延迟时间决定，其合成频率时间比用锁相环的方法要快几个数量级。且方案三在具体实现中可将数字电路部分集成在可编程逻辑器件(CPLD)中，为移相功能的实现提供了有力的支持，系统可靠性高，外围电路简单，也便于调试。

综上所述，选用方案三来完成信号源的设计。

2. 移相功能的实现方案

前面分析确定了采用 DDS 技术实现信号源的设计，这也为移相功能的实现提供了有力的支持。

方案一：设置两个相位累加器和两块外部数据存储 RAM。两个 RAM 中写入的是同样的波形数据，输出波形的相位差是通过两个 RAM 的访问地址的差来实现的。所以要改变两路正弦信号的相位差值，只需改变它们访问各自访问波形表中的查询地址即可。

方案二：与方案一所不同的是只需设置一个相位累加器。系统工作时，是用同一个地址对两个 RAM 查询表同时进行数据查询，输出波形的相位差是通过向两个 RAM 中写入不同的波形数据来实现的。具体方法就是相位差值每改变一次，单片机根据相位差值重新组织波形表，向其中的一个 RAM 写入新的波形数据（两个波形表中一个波形表的数据固定，另一个波形表的数据不断更新）。待数据加载完毕后，再按照 DDS 合成原理进行两路信号的合成。

两种方案相比较，方案一占用的硬件资源较多，实际电路中需采用两片

CPLD (EPM7128SLC84—15) 来实现, 而方案二只需采用一片 CPLD 即可实现同样的功能, 具有资源利用率高的优势。并且更有效地保证了两路输出信号相位差的精度。

故选用此方案二来实现移相功能。

7.5.2 理论分析与具体电路实现

1. 相位测量仪的理论分析和具体实现

两路同频的参考信号 U_i 和被测信号 U_o 经鉴相器整形鉴相后, 输出同频率的相位差脉冲序列。若相位差脉宽为 t , 被测信号周期为 T , 则相位差的计算式为

$$j = (t/T) \times 360^\circ \tag{1}$$

式 (1) 中的相位差脉冲的脉宽 t 和信号周期 T 可通过计数的方法测得。只测量一个周期的 t 和 T 的值, 无法满足宽频带被测信号的测量精度, 因此设计中采用了多周期同步计数法 (也即等精度测量法)。

测量电路的原理方框图如图 7-55 所示。

单片机控制一路信号向多周期同步脉冲发生器发送一个长度约为 100ms 的参考信号, 使同步脉冲发生器处于工作状态。同步脉冲发生器输出一个长度为 Γ 的同步闸门信号, Γ 的大小满足是被测信号周期 T 的整数 (M) 倍, 也即 $\Gamma = TM$ 。计数器 1 用于记录 Γ 时间内被测信号的周期个数 M , 计数器 2 用来记录 Γ 时间内的多个相位差脉冲被基准脉冲 (100MHz 晶振产生) 所填充的个数 n , 计数器 3 用来记录 Γ 时间内的多个周期的待测信号被计数脉冲 (由 100MHz 的基准时钟 50 分频得到) 所填充的个数 m 。

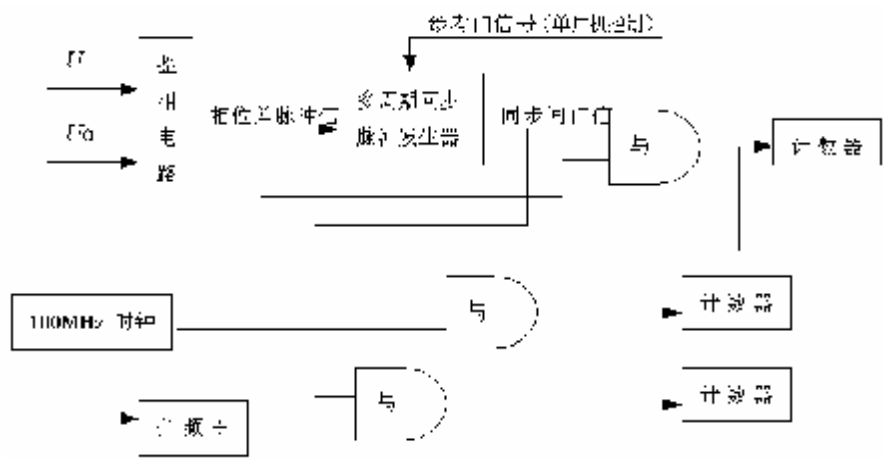


图 7-55 相位测量仪原理方框图

计算可得, 被测信号周期 $T=50m/f_0$,

相位差大小为

$$j = \frac{Mt}{MT} \times 360^\circ = \frac{n/f_0}{50m/f_0} \times 360^\circ = \frac{n}{50m} \times 360^\circ \quad (2)$$

为了实现题目要求的相位差分辨率，考虑最坏的情况，即正弦信号频率为 20kHz。此时 0.1° 的相位差所对应的脉冲宽度为

$$T_W = \frac{0.1^\circ}{360^\circ} \times \frac{1}{100 \times 10^6} = 13.9\text{ns} \quad (3)$$

要实现相位差 0.1° 的分辨力，晶振的振荡周期应小于等于鉴相器输出的最小相位差脉宽。设测量分辨力为 a ，被测信号频率为 f （题目要求为 20Hz~20kHz），测量相位差的基准时钟为 f_0 。

则上述参数应满足计算式 $f/f_0 \leq a/360^\circ$ (4)

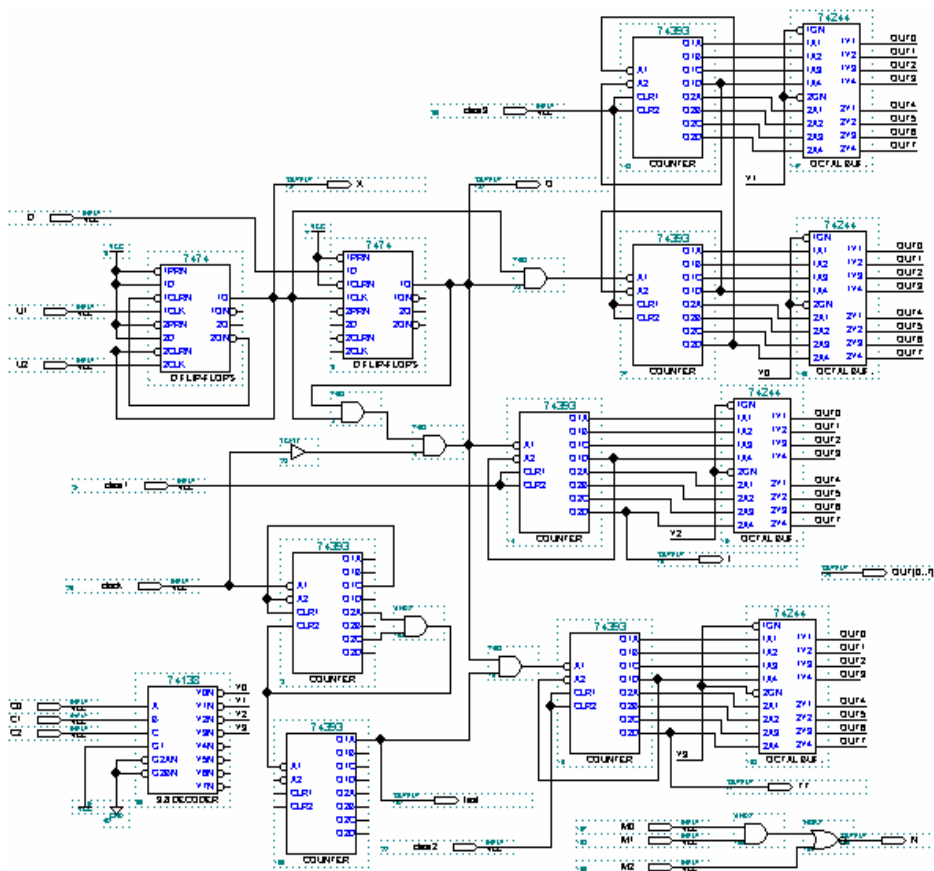


图 7-56 相位测量仪设计中的 CPLD 内部逻辑

当 $f_0=60\text{MHz}$ 时, 要满足所测相位差的分辨力为 0.1° , 被测信号最高频率为 16.67kHz ;

当 $f_0=100\text{MHz}$ 时, 要满足所测相位差的分辨力为 0.1° , 被测信号最高频率为 27.78kHz 。

为达到题目要求的 $20\text{Hz}\sim 20\text{kHz}$ 测频范围和 0.1° 的相位差分辨力, 该相位测量仪的基准时钟由 100MHz 晶振产生。

相位测量仪的CPLD内部逻辑电路设计如图7-56所示。图中CLK端输入 100MHz 的时钟, 它直接作为相位差脉冲的计数脉冲; CLK经计数器50分频后的信号作为信号周期的计数脉冲; X端输出相位差脉冲信号; Q端输出同步闸门脉冲; test端输出CLK50分频后得到的 2MHz 的脉冲信号。50分频器是由两片计数器(74LS393)实现, 由于CPLD的工作频率高达 100MHz , 考虑到实际工作中器件的延时影响, 设计中首先选用了高速的CPLD(EPM7128SLC84-7), 然后又对逻辑电路进行了严格的仿真和实际测试, 保证了其工作状态的稳定。

下面再来具体分析其内部电路。

(1) 鉴相电路

鉴相电路如图7-57所示。相同频率的标准信号 $PHASE0$ 与被测信号 $PHASE1$ 经过零比较器LM311整形为对称的方波信号。当 $PHASE0 < 0$ ($PHASE1 < 0$)时, $U1-7$ ($U2-7$) 为低电平; 当 $PHASE0$ ($PHASE1$) 由负向电压减小到零时, $U1-7$ ($U2-7$) 跃变到高电平; 当 $PHASE0$ ($PHASE1$) 由正向电压减小到零时, 由于LM311具有滞回特性, $U1-7$ ($U2-7$) 依然保持高电平; 直到 $PHASE0$ ($PHASE1$) 增加到负向电压的某一值时, $U1-7$ ($U2-7$) 再次跳变到低电平。由于此次测量仅用到两信号的上升沿, 所以滞回特性对测量无影响。

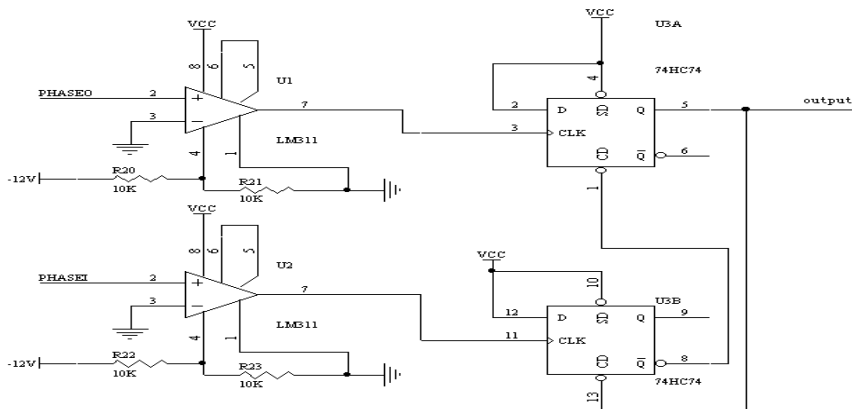


图7-57 鉴相电路图

经整形后的 $PHASE0$ 和 $PHASE1$ 进入由两个 D 触发器组成的鉴相器进行鉴相。假设 $PHASE0$ 比 $PHASE1$ 相位超前， $PHASE0$ 的上升沿出发 $U3A$ ，使 $U3A-Q$ 变为高电平， $U3B$ 处于工作状态。随后 $PHASE1$ 的上升沿出发 $U3B$ ，使 $U3B-Q$ 变为低电平， $U3A$ 恢复工作状态，等待 $PHASE0$ 下一个上升沿的到来。这样循环往复，就在 $U3A-Q$ 端形成了相位差脉冲。然后利用鉴相器输出的相位差脉冲信号控制计数器在一定个数周期的时间内计数，计数值经过并/串转换后，由单片机通过串口读入，并计算出相位差值。鉴相电路的时序图如图 7-58 所示。

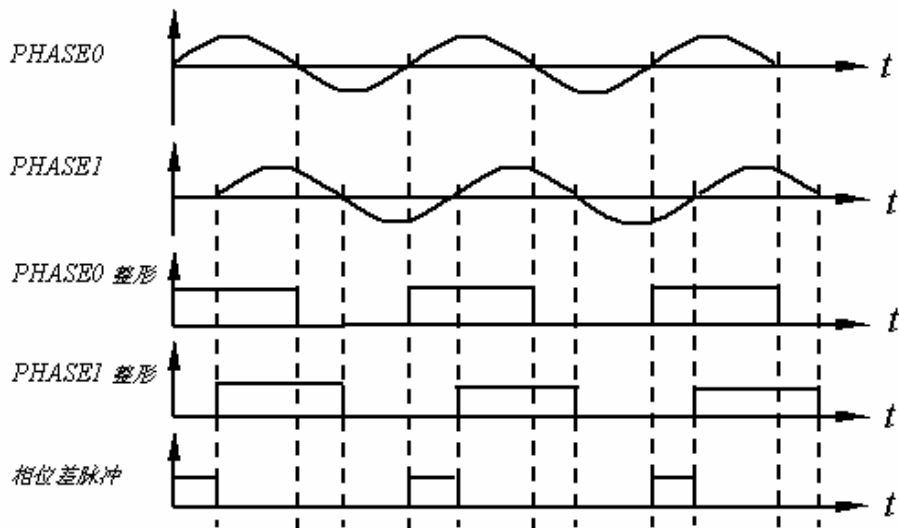


图 7-58 鉴相电路的时序图

假设计数器在一个正弦波周期内计数，正弦信号频率为 f ，计数器时钟为 f_{CP} ，得到的计数值为 M ，则相位差的计算公式为

$$\Delta\phi = 360^\circ \times f \times M / f_{CP}。$$

(2) 多周期同步脉冲发生器

用单片机的一个 I/O 口控制 D 触发器的 D 端。D 触发器在收到该信号后的第一个相位差脉冲的上升沿处开始向外输出高电平——同步闸门脉冲；D 触发器在参考门脉冲结束后的第一个相位差脉冲的上升沿处结束同步闸门脉冲。

这样，相位差脉冲、同步闸门脉冲以及由 100MHz 晶振产生的计数脉冲经过与门电路，将计数脉冲填充到 M 个相位差脉冲中，并由计数器进行计数。实际电路的连接相当于将 CPLD 中的计数器和单片机的计数器相级联，扩大了频率的测量范围。单片机对计数值进行处理后即可得到待测信号的相位差

值和频率值。

2. 数控相移信号源的理论分析和具体实现

(1) DDS 组成原理

图 7-59 是 DDS 的一个基本原理框图，它主要是由参考频率源、相位累加器、波形存储器、A/D 转换器及低通滤波器组成。

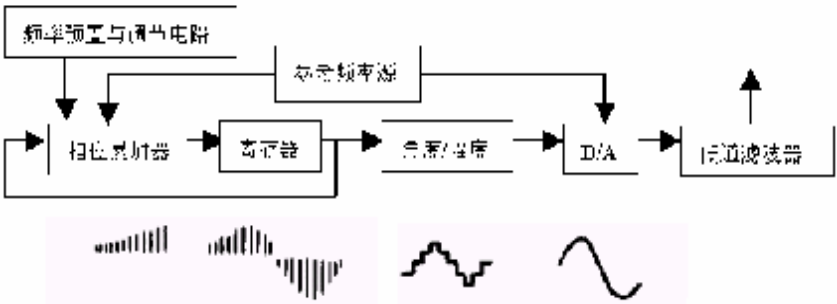


图 7-59 DDS 基本原理框图

DDS 技术是根据奈奎斯特取样，从连续信号的相位 Φ 出发将一个正弦波形信号取样、量化、编码，形成一个波形查询表，存在 EPROM 中。合成时，通过改变相位累加器的频率控制字，来改变相位增量。相位增量越大，则一周期内的取样点数变少，输出信号的频率变高。为使该移相信号发生器满足相位差值可预置、步进为 1° 、范围为 $0 \sim 359^\circ$ 的要求，波形查询表中至少要存入 360 个正弦波的等间距采样数据。

(2) 电路实现

单片机芯片采用的是 89C52 芯片，外部扩展两片数据存储器（2 片 62256），用于存放两路信号的波形数据。控制电路选用一片 CPLD(EPM7128SLC84-15)来实现。

该数控式相移信号发生器的 CPLD 设计电路如图 7-60 所示。74LS373 用来锁存相位增量，相位累加器由三片 8 位加法器（8fadd）构成，实质构成一个带反馈的 24 位加法器。数据锁存器采用三片 74374，用来锁存累加和。在每一个时钟周期，相位累加器把输出数据作为另一路输入数据与从微处理器送来的频率控制字进行连续相加，产生有规律的 24 位相位地址码，取其结果的高 9 位作为 RAM 查询表的地址，然后从 RAM 中读出相应的幅度值送到 DAC。

DDS 部分是一个带锁存器的模为 2^n 的加法器（ n 为加法器的位数），功能是对频率控制数 K 进行反复累加，用单个 TTL 加法器芯片如 8fadd（8 位全加器）可实现模为 $2^8=256$ 的加法，而多个这类芯片级联可实现模为 2^{na} 的加法（ a 为芯片的个数），考虑到 $N=360 \in (256, 512)$ ，故选用 3 片 8fadd 级

联的高 9 位作为外部数据 RAM 的查询地址。为了实现相位差步进为 1° ，加法器的模数应为 360 的整数倍。而 9 位加法器的模数实际为 512，如果不采取其它措施，相位差的步进值不可能实现整数角度的步进。所以考虑采取措施把 9 位加法器的模修正为 360，具体修正方法如下：设加法器模为 N ，则在加法器两次进位溢出之间的时间内，让加数提前加一个修正数 C ，使加法器提前 C 点溢出，等效于使加法器的模被修正为 $N-C$ 。当修正值 $C=152$ 时，该 9 位加法器的模为 360。当频率控制字等于 2^{15} 时，恰好可以实现题目要求的相位差步进值为 1° 。

系统开始工作时，等待预置频率、相位差和幅值的大小。预置完毕后，由单片机控制将两组序列不同的波形数据查询表分别写入各自的外部 RAM 中，待数据加载完毕后，按照 DDS 合成原理进行信号合成。单片机将接收到的频率值转换成频率控制字，送到相位累加器。相位累加器在每一个时钟周期进行相位累加，然后将每次的累加和作为地址去寻址 RAM，读出与该地址所对应的波形幅度值，然后送到 D/A 转换器转换成模拟信号，最后经滤波放大后输出。系统采用中断查询的方式接收键盘预置的频率值。该频率值一方面送到数码管显示，另一方面转化成频率控制字送往相位累加模块。

若加法器的模未被修正，则输出频率 f_{out} 与频率控制字 K 的关系为：

$f_{out} = Kf_c/2^N$ ，其中 f_c 为相位累加器的时钟频率， N 为相位累加器的位数。

当选用 24M 的晶振时，可得

$$f_{out} = (24 \times 10^6 \times K) / (2^{15} \times 512) = 1.4305K \text{ (Hz)}$$

定义 $K=1$ 时的 f_{out} 为系统频率分辨率，即 $f_c/2^N = 1.4305 \text{ (Hz)}$ 。

若加法器的模经过修正，则输出频率 f_{out} 与频率控制字 K 的关系为：

$f_{out} = Kf_c/N$ ，其中 f_c 为相位累加器的时钟频率， N 为相位累加器的位数。

当选用 24M 的晶振时，可得

$$f_{out} = (24 \times 10^6 \times K) / (2^{15} \times 360) = 2.0345K \text{ (Hz)}$$

定义 $K=1$ 时的 f_{out} 为系统频率分辨率，即 $f_c/2^N = 2.0345 \text{ (Hz)}$ 。

这样只要控制 K 的值就可以改变输出频率，满足了频率步进小于 10Hz

的要求。 K 值可通过键盘预置，单片机通过乘法运算后得到输出信号频率送液晶显示。

(3) 双 D/A 信号输出电路

电路如图 7-61 所示，信号输出采用双 D/A 转换器实现。DAC0832 的模拟输出接入 DA0800 的参考电压输入端。DA0800 与 RAM 直接相连，当 DDS 启动时，它将输出正弦波。单片机通过控制 DAC0832 的输出电压，从而控制了 DAC0800 输出的正弦信号的幅值。

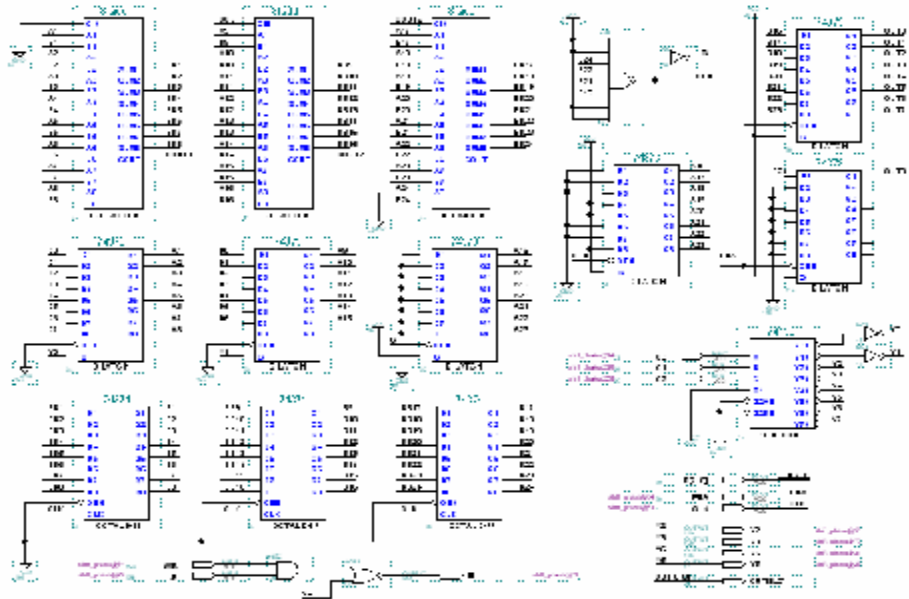


图 7-60 数控式相移信号发生器的 CPLD 设计电路

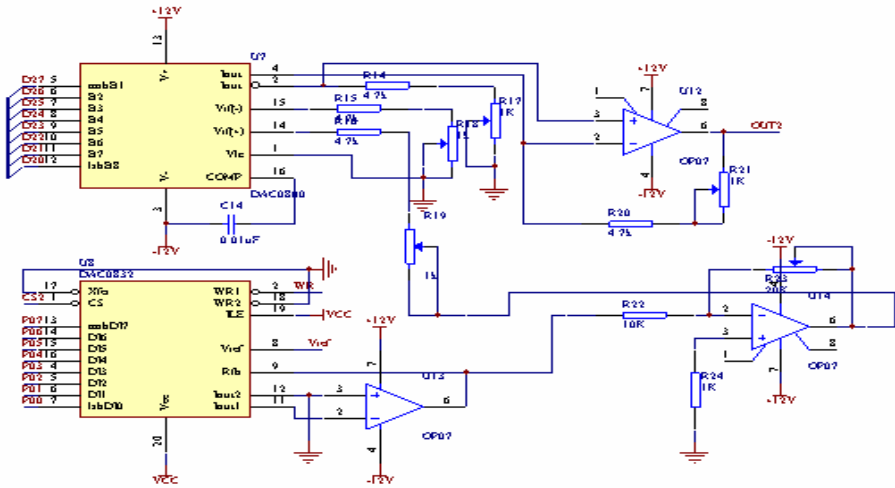


图 7-61 双 D/A 信号输出电路

(4) 分级滤波电路

经 D/A 输出的正弦波呈阶梯状,为平滑其输出波形,后级输出需要滤波。因为输出信号频带较宽,为了得到更好的输出波形,电路设计中采用了分级滤波。电路如图 7-62 所示。

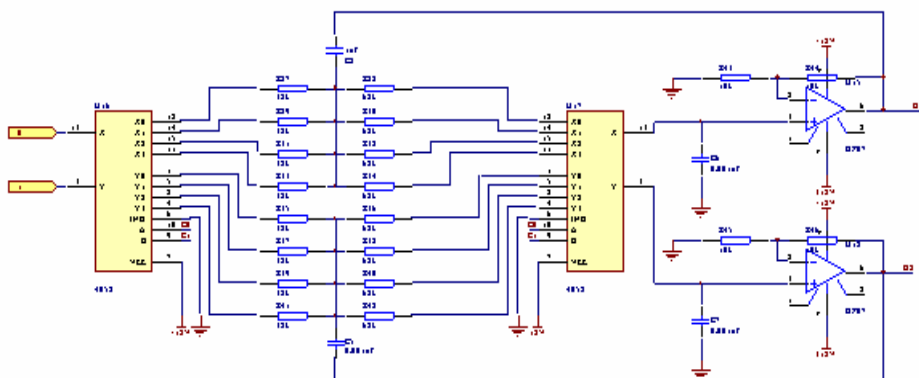


图 7-62 分级滤波电路

3. 移相网络

图 7-63 所示电路是微分型和积分型结合使用的移相网络, 可实现正负相移和幅值的连续改变。电压跟随器采用 NE5532 来实现。当输入信号频率不同时, 通过跳线短路块切换网络中的电阻、电容参数值。

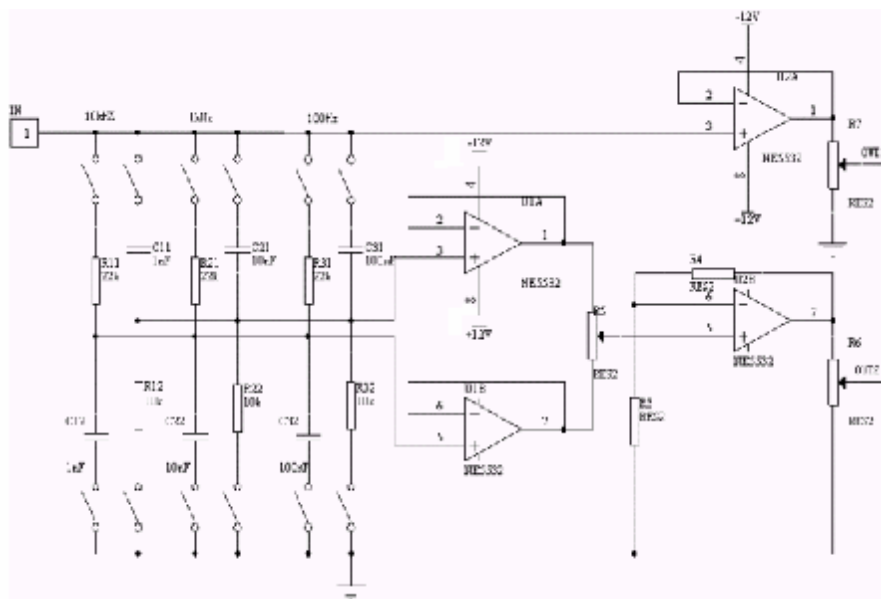


图 7-63 移相网络

设输入信号为 U_{IN} ，两路输出信号中未经移相输出的为 U_{OUT1} ，移相后的输出为 U_{OUT2} ，电位器 R_5 的滑动端将 R_5 分成上下阻值比为 k ： $(1-k)$ 的两部分，其中 $0 \leq k \leq 1$ 。若积分、微分部分电路所选参数对称，则 R_5 滑动端输出的电压值为

$$U_3 = \frac{j\omega CR(1-k) + k}{1 + j\omega CR} U_{IN}$$

要满足 $0 \leq k \leq 1$ 时，电压移相在 $-45^\circ \sim +45^\circ$ 之间变化，只需令 $2pfCR = 1$ 即可。

实际电路中，根据电阻、电容的标称值和用 Multisim2001 软件的仿真结果对电路参数进行了调整，具体数据如表 3-1 所示。

表 3-1 移相电路阻容参数

频率/ kHz \ 阻容值	Ri 1 /k Ω	Ci 1 /nF	Ri 2 /k Ω	Ci 2 /nF
10(i=1)	22	1	10	1
1(i=2)	22	10	10	10
0.1(i=3)	22	100	10	100

4. 键盘显示控制器 7289 的设计

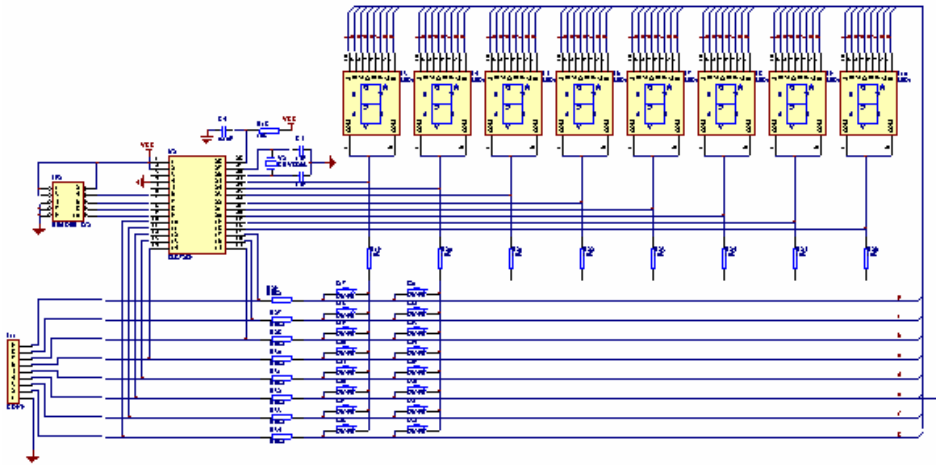


图 7-64 键盘数码管显示接口电路

如图 7-64 所示，键盘显示控制模块以串行接口 zlg7289 芯片为核心，附带 8 位 LED 数码管和 16 个按键。设计中采用 8MHz 的晶振为 7289 提供时钟信号，并有专门的复位电路。用于显示数字式移相信号发生器两路信号频率、相位差以及幅值的参数预置值。

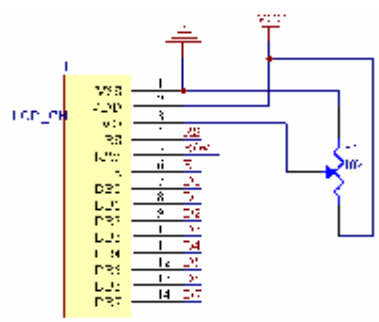


图 7-65 液晶显示器接口电路

5. 字符式液晶显示模块

接口电路如图 7-65 所示。题目要求相位测试仪和数字式移相信号发生器采用独立的控制显示电路，因此系统选用了两块字符液晶分别显示两个模块输出信号的信息。对于相位测试仪，液晶显示器显示被测信号的频率和相位差值。对于移相信号发生器，液晶显示器显示输出信号的频率、相位差及两路信号的幅值。

7.5.3 软件设计与流程图

1. 相位差测量仪的程序流程图

如图 7-66 所示。系统上电后，先初始化，清零所有计数器，为相位差和频率的检测做准备。因为计数时间越长，测量精度越高，软件中采用了 100ms 的延时，这就严格保证了被测信号周期个数足够多，目的是减少测量误差。

2. 数字式移相信号发生器的程序流程图

如图 7-67 所示。系统上电后，先初始化，设置两路信号的幅度、频率及相位差为默认值，然后进行键盘扫描，根据所按下的功能键（四个功能键：频率预置、相位差

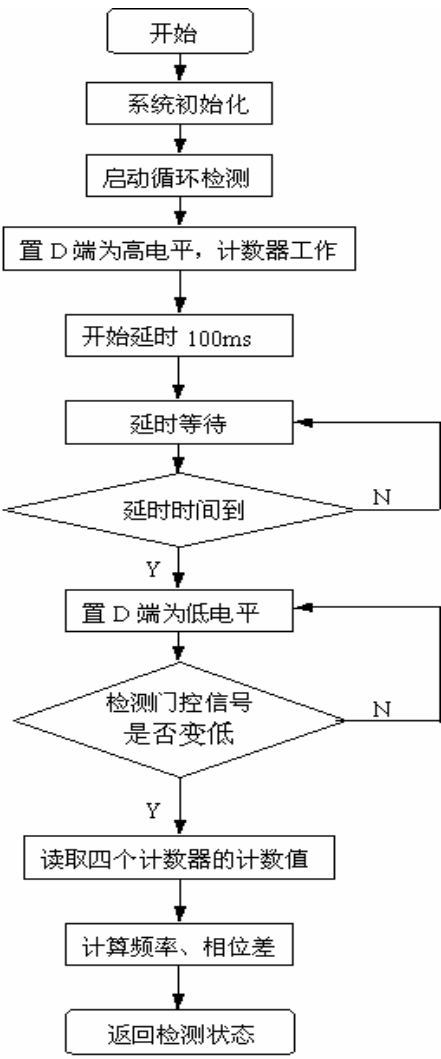


图 7-66 相位差测量仪的程序流程图

预置、A 路幅值预置、B 路幅值预置) 转入相应的处理子程序。

7.5.5 系统调试与指标测试

为确保电路的正常稳定工作, 采用 MAX+plus II 软件对 CPLD 的内部逻辑电路进行模拟仿真测试, 用伟福仿真器对硬件电路的各模块进行联机调试。各模块都调试通过后, 再对整个系统联合调试。测试仪器如表 7-1 所示。

将移相网络的两路输出信号作为相位测量仪的被测信号, 相位测量仪测得的相位差值作为实际测量值; 同时用数字式荧光示波器对移相网络输出的两路正弦信号的相位差进行测量, 可将此测量值作为相位差的真值。通过真值和实测值的比

较, 可得相位测量仪测量的绝对误差和相对误差, 具体测量数据如表 7-2

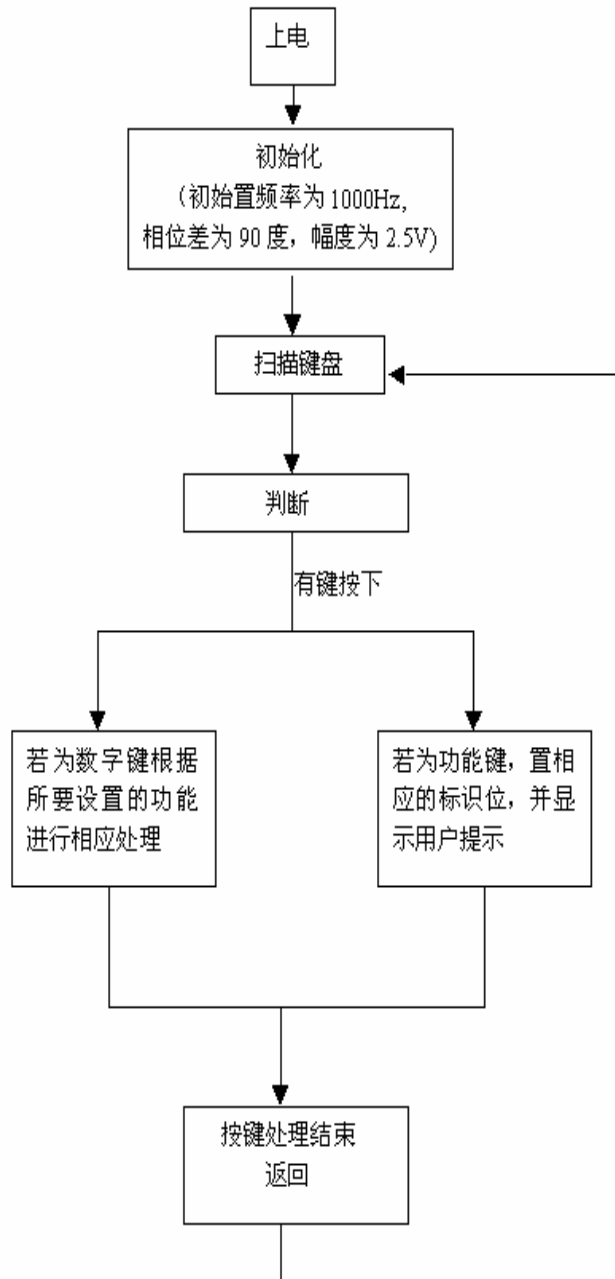


图 7-67 数控式相移信号发生器的程序流程图

所示。相位测试量仪性能指标实现情况如表 7—3 所示。

1. 测试仪器：

表 7—1 测试仪器型号及主要参数

仪器	型号	主要参数
函数发生器	AFG310	带宽 0.01Hz~16MHz，幅值 0.050V~10.00V
双踪数字示波器	TDS210	带宽 60MHz，双通道，每个通道取样速率 1GS/s
数字万用表	FLUKE	5 位数字万用表
双路可跟踪直流恒压源	HY1711-3S	输出电压 0~30V，输出电流 0~3A
数字式荧光示波器	TDS3032B	带宽 300M，双通道，每个通道取样速率 2.5GS/s

2. 测试数据与指标实现情况

相位测量仪的测试方法：采用高精度的数字式荧光示波器对相位测量仪进行校准测量。

表 7—2 相位测量仪测试数据

频率/ kHz 峰—峰值/ V		0.01	0.1	1	5	10
0.3	真值/度	39.34	15.80	31.58	137.5	7.232
	实测值/度	39.3	15.7	31.5	136.9	7.3
1	真值/度	107.1	43.10	86.82	182.9	39.01
	实测值/度	107.4	43.3	86.4	182.5	39.2
3	真值/度	277.0	93.29	126.7	273.2	99.74
	实测值/度	277.3	93.0	126.5	273.3	100.1
5	真值/度	-1.451	126.5	154.8	330.8	123.2
	实测值/度	-0.9	125.4	154.6	329.5	123.3
频率/ kHz 峰—峰值/ V		10	15	20	40	50
.3	真值/度	157.8	29.50	222.8	4.957	87.79
	实测值/度	157.1	30.8	223.6	5.1	88.3
1	真值/度	221.0	126.6	269.4	85.34	183.2
	实测值/度	220.5	126.4	269.8	86.0	183.6
3	真值/度	278.4	225.9	327.9	184.3	271.0
	实测值/度	277.8	225.8	328.4	184.3	271.8
5	真值/度	331.9	326.5	18.10	334.8	12.03
	实测值/度	331.5	326.4	18.9	334.6	12.1

表 7-3 相位测试仪测量性能指标测试

项目	要求	实测值
测试频率范围	20Hz~20kHz	10Hz~50kHz
输入阻抗	$\geq 100k\Omega$	满足
输入信号峰—峰值	0.3~5.0V	0.2~5V
相位测量绝对误差	$\leq 2^\circ$	满足
频率测量与数字显示功能	有	实现
分辨力	0.1°	满足

说明：因为相位测试仪输入信号在接入主电路之前，先通过了一射级跟随器，因此可实现很高的输入阻抗，理论上可达兆欧级。此项目未经实测。

移相网络的测试方法：由 AFG310 函数发生器产生移相网络的输入信号，移相网络输出的两路同频正弦信号的相位差用数字式荧光示波器测量。改变移相网络中电位器的阻值，观察两路输出信号的幅值和相位差的变化情况。通过示波器显示的波形测量数据可得移相网络的连续移相范围和输出信号峰—峰值的范围。具体性能指标测试数据如表 7-4 所示。

表 7-4 移相网络性能指标测试

信号频率 (KHz)	连续移相范围		输出信号峰—峰值范围	
	要求	实测值	要求	实测值
0.1	$-45^\circ \sim +45^\circ$	$-55^\circ \sim +57^\circ$	0.3V~5V	0.2V~6V
1	$-45^\circ \sim +45^\circ$	$-55^\circ \sim +57^\circ$	0.3V~5V	0.2V~6V
100	$-45^\circ \sim +45^\circ$	$-53^\circ \sim +58^\circ$	0.3V~5V	0.2V~6V

数字式移相信号发生器的测试方法：将数字式移相信号发生器所产生的信号作为相位测量仪（已校准）的被测信号。改变信号发生器频率、幅度以及相位差的值，观察相位测试仪的测量读数。同时用数字式荧光示波器测量移相信号发生器输出的两路正弦信号的相位差，比较后得到数字式移相信号发生器性能指标测试表，如表 7-5 所示。

本设计不仅完成了题目的基本要求，而且实现了发挥部分的要求，并在原有基础上功能有所扩展。

表 7—5 数字式移相信号发生器性能指标测试

测试项目	要求	实测值
输出信号频率范围	20Hz~20kHz	20Hz~50kHz
输出信号频率步进	20Hz	2Hz
频率预置	可预置	实现
输出信号峰—峰值	0.3~5.0V	0.3~5.0V
相位差范围	0° ~359°	0° ~359°
相位差步进	1°	实现
相位差预置	可预置	实现
信号频率、相位差显示	可显示	实现
其他		可独立预置信号的幅值，并能显示

7.5.6 结果与误差分析

1. 测试仪的误差分析与处理

(1) 等精度测频法误差分析

在同步门控制信号时间 T 内，对待测信号（频率为 f_x ）和频标（频率为 f_s ）同时计数，计数值分别为 M 和 N ，则待测信号频率 f_x 和测频相对误差 E 分别为

$$f_x = (M/N) \times f_s \quad (5)$$

$$E = M/M + N/N + f_s/f_s \quad (6)$$

式（6）中前两项分别表示计数器对被测信号和频标的计数误差，第三项为频率稳定度。在门控信号 T 的起闭时刻分别有时间零头无法计入，故存在 ± 1 的误差。当忽略频率稳定度误差时，此测频法度最大误差为

$$e_{\max} = \pm 1/N = \pm 1/(T \times f_s)$$

因此，测频误差和被测信号频率的大小无关，只与门控时间和标准频率的大小有关，实现了等精度测量。

(2) 脉宽测量误差分析

设被测信号脉冲宽度为 T_x ，标准信号频率为 f_s ，脉冲宽度的测量值为 T_w ，计数器计得值为 N_x ，则存在以下关系：

$$T_x = N_x / f_s$$

因为在测量过程中， N_x 可能存在 ± 1 个标准频率信号周期的计数误差，则

脉宽的相对误差为

$$\left| \frac{\Delta T_w}{T_w} \right| = \frac{(1/f_s)}{N_x/f_s} = 1/N_x$$

其中, $N_x = T_x \times f_s$ 。可以看出, 在 f_s 一定时, 脉宽越小, 误差越大。为了提高测量精度, 在测量相位差脉宽时采用了多脉冲测量法, 且标准信号频率为 100MHz。

此外, 由于计数电路全部集成在 CPLD 中, 减少了硬件电路的干扰, 电路延迟小。经高精度仪器校准后, 采用软件补偿法消除了系统的固有误差。

2. 式移相信号发生器误差分析

CPLD 的时钟采用 24MHz

的晶振, 并不是理想的 2^N (N 为累加器的位数), 预置值输出显示时要通过 C 语言计算转换, 引入了计算误差。在信号频率较低时, 影响较大。但由于晶振频率选用较高, 在题目要求的频带范围内, 输出信号的频率误差仍能满足要求。

为减小相位差预置与实际输出之间的误差, 设计中对加法器的模 2^N 进行了修正, 使其恰好为 360 的整数倍, 避免了非整数运算所引入的计算误差, 很好的实现了相位差步进值 1° 的要求。

当信号幅值较小时, 波形出现毛刺, 引入了较大的测量误差。输出信号经过分级滤波, 毛刺被滤除, 改善了输出信号的波形。

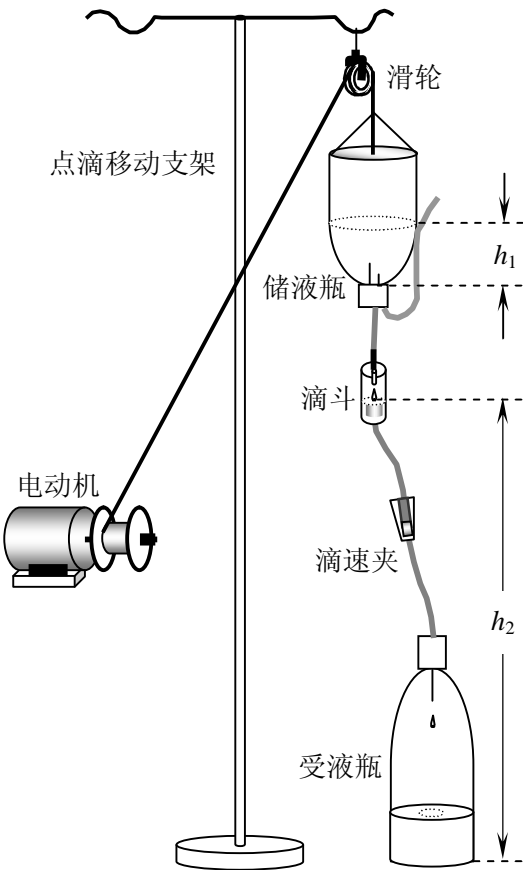


图 7-68 系统示意图

7.6 液体点滴速度监控装置

设计并制作一个液体点滴速度监测与控制装置, 示意图如图 7-68 所示。

1. 基本要求

- (1) 在滴斗处检测点滴速度，并制作一个数显装置，能动态显示点滴速度（滴/分）。
- (2) 通过改变 h_2 控制点滴速度，如图 7-68 所示；也可以通过控制输液软管夹头的松紧等其它方式来控制点滴速度。点滴速度可用键盘设定并显示，设定范围为 20~150(滴/分)，控制误差范围为设定值 $\pm 10\% \pm 1$ 滴。
- (3) 调整时间 ≤ 3 分钟（从改变设定值起到点滴速度基本稳定，能人工读出数据为止）。
- (4) 当 h_1 降到警戒值（2~3cm）时，能发出报警信号。

2. 发挥部分

设计并制作一个由主站控制 16 个从站的有线监控系统。16 个从站中，只有一个从站是按基本要求制作的一套点滴速度监控装置，其它从站为模拟从站（仅要求制作一个模拟从站）。

(1) 主站功能：

- a. 具有定点和巡回检测两种方式。
- b. 可显示从站传输过来的从站号和点滴速度。
- c. 在巡回检测时，主站能任意设定要查询的从站数量、从站号和各从站的点滴速度。
- d. 收到从站发来的报警信号后，能声光报警并显示相应的从站号；可用手动方式解除报警状态。

(2) 从站功能：

- a. 能输出从站号、点滴速度和报警信号；从站号和点滴速度可以任意设定。
- b. 接收主站设定的点滴速度信息并显示。
- c. 对异常情况进行报警。

(3) 主站和从站间的通信方式不限，通信协议自定，但应尽量减少信号传输线的数量。

(4) 其它。

3. 说明

- 1、控制电机类型不限，其安装位置及安装方式自定。
- 2、储液瓶用医用 250 毫升注射液玻璃瓶（瓶中为无色透明液体）。
- 3、受液瓶用 1.25 升的饮料瓶。
- 4、点滴器采用针柄颜色为深蓝色的医用一次性输液器（滴管滴出 20

点蒸馏水相当于 $1\text{ml} \pm 0.1\text{ml}$)。

5、赛区测试时，仅提供医用移动式点滴支架，其高度约 1.8m，也可自带支架；测试所需其它设备自备。

6、滴速夹在测试开始后不允许调节。

7、发挥部分第(2)项从站功能中，c 中的“异常情况”自行确定。

摘 要

本系统为一个液体点滴速度检测与控制装置。在滴斗处，系统可以检测当前点滴速度，并通过数显装置将其动态地显示出来。系统通过步进电机控制储液瓶的高度，从而控制点滴速度，设置速度通过键盘设定并显示。最大滴速调整时间约为 2 分钟。当储液瓶内液面高度降到警戒值(2~3cm)以下时，能发出报警信号。以上面所述地装置为一个结点，我们还建立了一个由主站控制 16 个从站的有线监控系统。每个从站都可以和主站通信。主站可以工作在定点和巡回检测两种方式下，可以显示从站传输来的从站号和点滴速度，可设定要查询的从站数量，从站号，各从站点滴速度。主站还可以在检测到从站的报警信号后，发出声光语音报警，可手动解除报警状态。主站和从站之间采用 RS485 串行协议通信，大大增长了有效传输距离。除此以外，还附加了系统扩展功能，带有计算机接口，以便开发 Windows 下的专用操作应用程序等功能。

7.6.1 总体方案设计与论证

(一) 方案论证与比较

由于题目所要求的系统比较复杂，涉及速度检测、速度控制、电机控制、数码显示、自动报警、主从机通信等各个方面。所以我们考虑利用 89C52 单片机作为核心控制部分来构成题目所要求的系统。

1. 速度检测部分：为了检测液滴下落的速度并且将其转换为电信号，需要利用合适的传感器来完成这项工作。可以考虑的方式有：

- (1) 利用光电传感器完成功能。将光电传感器发射和接收端分别置于滴斗两端。当液滴下落时，通过光电传感器的瞬间，由于水对光的折射作用，会使接收端接收到的可见光能量降低，以此进行计数，再传入单片机进行处理，完成检测速度功能；
- (2) 利用主动式红外发射接收传感器完成功能。液滴下落时，利用其对红外线的吸收和折射能力，使红外接收在液滴下落至红外线发射接收通路上时接收红外线发生衰减，来进行规律性的计数，完成检测速度功能。
- (3) 利用导线自制一对探针置于滴斗内，在液滴落下的瞬间，利用液滴导电性使两个探针导通，以达到检测的目的。

其中第一项方案由于是利用水对可见光的折射来计数,所以对于题目要求的无色液体来说,水对其吸收作用很弱,基本上完全靠折射来工作。而第二项则是利用水对红外线的吸收和折射作用来计数,有较强的适应性,可以应用于无色液体。第三项方案则为有损探测,与前两项无损探测相比,局限性较大。所以选择方案二。

2. 速度控制部分: 由题目可知,控制液滴下落速度主要有两种方法:

- (1) 通过步进电机和滑轮系统控制储液瓶的高度,来达到控制液滴流速的目的;
- (2) 通过控制滴速夹的松紧程度来控制液滴流速。

第一项方案实现较为简便,通过步进电机可方便地实现对储液瓶高度的调节,从而达到控制液滴流速的目的,但缺点是调节储液瓶移动的距离比较大,所需时间比较长,而且储液瓶高度与流速的关系非线性,并且没有现成的理论公式可以利用,而只能取足够多的采样点,来分析两者之间的关系,得出大致的经验公式。在自变量(储液瓶移动距离)变化范围较大的情况下,这项工作更为繁杂。第二项方案控制滴速夹移动的距离很小,但是滴速夹的松紧调节过程中,移动距离,移动阻力等参数难于计算,用机电系统实现起来较为困难。经过综合比较,我们决定选择第一项的方案。

3. 主从机通信部分: 我们考虑了以下几种方案:

- (1) 单片机之间并行通信:此种方案实现较为简单。由于题目要求有 16 个从机,所以通过地址译码可以方便地实现从机辨识,巡回检测等功能。但是线路利用率较低,电路连线较为复杂;
- (2) 单片机之间利用 RS232 协议进行串口通信:此种方法利用串口通信,解决了线路复杂性和利用率的问题,而且 RS232 也是较为成熟的串口通信协议;
- (3) 单片机之间利用 RS485 协议进行串口通信:此方法也是利用单片机串口进行主从机之间通信,但协议采用 RS485。

综合考虑各种因素,并结合题目中“尽量减少信号传输线的数量”的要求,我们选用了串口通信协议。但是考虑到本系统的实用性,由于在实际使用中,主从机之间的距离可能比较远(例如从机分布在 16 个病房),而 RS232 采用负逻辑,并且传输距离短,一般用于 20m 以内的通信。因此,RS232 接口不能满足系统的要求。RS485 总线作为一种允许多点、差分数据传输的通讯电气规范,定义了一个坚固可靠的通信链路,具有长传输距离、宽共模范围、信号冲突保护和良好的抑制高噪声等特性,并且支持最多 128 个单机在总线上相连。RS485 是在 RS422 的基础上,为了扩展应用范围和通讯能力,增加了多点、双向通信能力,也就是说,允许多个发送器连接到同一条总线上,同时,增加了发送器的驱动能力和通讯冲突的保护特性,通过差分传输扩展总线的共模范围。因此,RS485 协议适合于本系统的应用要求。所以,我们选用 RS485 作为主从机之间的通信协议。

4. 系统算法选择：为了实现题目要求中控制液滴流速达到预置值的要求，需要选择合适的控制算法。主要有以下两种：

- (1) **距离对分法：**根据检测到的流速和预置流速，在流速—高度查找表中查出当前储液瓶高度和期望储液瓶高度。将这两个高度相加，取其平均值作为系统调节的高度，然后再检测液滴流速，查找高度，如此循环，最终达到预置流速。这种方法理论计算、算法设计都比较简单，但是有一个技术上的瓶颈问题，就是难以找到一个较为精确的流速—高度关系查找表。我们曾经测试过，在一定的高度，将液滴流速调节到一定值之后，测量流速—高度关系，每一次测量的数据离散性很大，也就是说环境稍有变化，就会对流速—高度关系带来很大的影响。所以这个方案实现起来，可操作性不是很高；
- (2) **PID 控制算法：**PID 算法是工业上较为流行的一种控制算法。其核心思想是根据误差的比例项、微分项、积分项来确定系统的变化趋势及调整方案。这种算法在理论上和程序实现上较为复杂，但是能够保证较高的精确度，而且不受流速—高度关系变化的影响，适应性比较强。

对以上两种方案进行比较之后，我们决定选择第二种方案，来实现对系统的精确控制。

(二) 系统方案设计

1. 总体方案：以 89C52 单片机作为系统处理和控制的中心。总体方案框图如图 7-69：

由红外对管接收的液滴流速电信号经过放大、滤波、整形之后，送入单片机。单片机接收到流速信号之后进行处理，并将数据传到显示电路部分显示。键盘控制部分用来设置预置流速值，经单片机送入显示部分。单片机对采集来的数据和键盘设置的数据进行综合分析处理后，通过相应的驱动电路控制步进电机工作，以达到改变图 7-68 中 h_2 高度，从而调节液滴流速的目的。

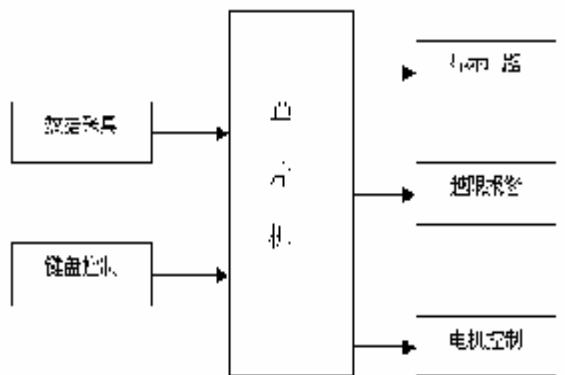


图 7-69 系统总体设计框图

2. 数据采集：如前所述，将红外对管置于滴斗两侧，使液滴下落时通过其发射—接收位置。液滴下落时，由于对红外线具有吸收和折射衰减作用，会使红外接收管接收到的红外线能量降低。虽然这个衰减是瞬变的并且幅度

较小，但是经过后处理后，已经足以分辨。

直接由红外对管接收到的信号非常微弱而且干扰很大，所以必须经过处理才能送入单片机处理。在这部分我们从两个方面入手：

- (1) 加大发射和接收功率：直接在红外发射管上加直流恒压电源，通过发射管的电流较小造成发射功率难以提高，所以接收部分接收到的信号也很微弱，难以辨识。因此我们采用了如图 7-70 所示的电路进行红外发射和接收。该电路中主要改进的地方是发射部分采用对管放大，进一步提高了发射功率；而接收到的信号也大大增强，提高了信号的灵敏度。
- (2) 对接收到的信号进行后处理：虽然经过前述处理，红外接收管接收到的信号有了很大改善，但是要送入单片机处理，还需要进一步优化。我们通过放大、滤波、整形几个步骤，使接收信号边沿变的陡峭，幅值达到合适的电平，以送入单片机进行计数。

- a. 放大电路：红外接收管输出信号是叠加在直流偏置之上的低频交流信号，并且幅度很微弱。为了便于进一步处理，并去除信号中的直流部分，需要对信号进行差动放大。此步骤可用分立元件搭成差动放大电路，也可直接利用仪用放大器实现。相比之下，分立元件由于存在电阻无法完全精确匹配，所用元件较多等问题，在稳定性和集成度上远不如集成仪用放大器。因此我们选用集成仪用放大器 AD623 来对接收信号进行放大处理。

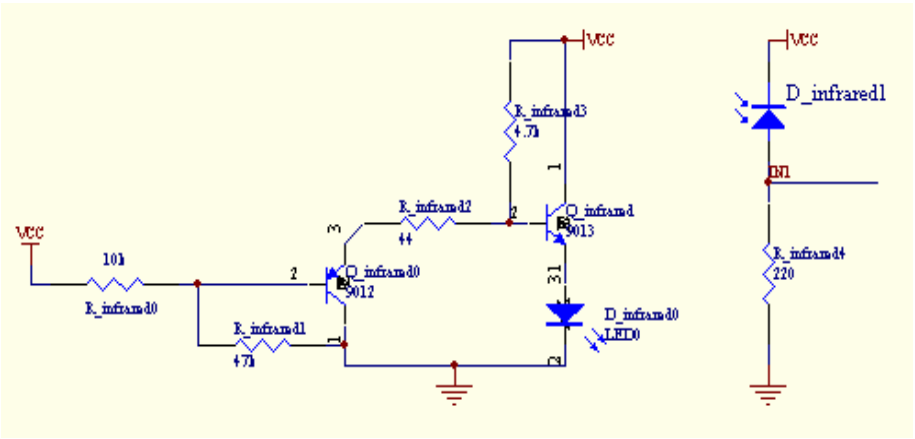


图 7-70 红外发射接收部分电路图

- b. 滤波电路：经过放大后的信号含有较多的干扰和噪声。如果不去除这些干扰和噪声，会对测量结果产生很大影响。

由于本系统中接收到的信号频率为 20 次/分~150 次/分，即产生的信号处在低频段，而噪声干扰一般频率较高，所以通过低通滤波器即可将其去除。考虑到由红外接收管接收到的信号幅值较小且干扰严重，如果从接收管引线到单片机系统，可能由于连线过长而造成信号失真。所以我们将红外发射接收对管放大滤波电路设计在一块规格较小的电路板上，并将此电路板置于测量处，这样就避免了微弱信号在传输中失真的风险。但是因为要将几部分电路设计在一起还要能够置于滴斗、储液瓶口等测量位置，所以电路板的规格不能太大。基于这种考虑，我们并没有将滤波器的阶数设计的过高，而是综合滤波效果和电路板规格等各方面因素，取 4 阶低通巴特沃思滤波器。

- c. 整形电路：经过滤波、放大之后，信号已经具有较为良好的特性。为了实现单片机对液滴流速的检测，必须将所得信号与一门限信号相比较，以判定有无液滴落下，并尽量避免误动作。这部分电路是由 LM311 组成的电压比较器来实现的。信号通过电压比较器之后，产生边沿陡峭的脉冲，选择合适的电平，即可将此脉冲送入单片机进行计数。

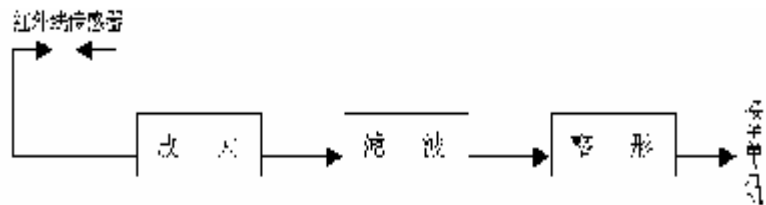


图 7-71 速度检测信号采集电路

3. 键盘控制及显示电路：我们将键盘控制和显示的功能用一块 7289 系统板来完成。检测到的液滴流速和预置的液滴流速都用 3 位 LED 数码管显示。键盘的各个键位功能设置如表 7-6 所示：

表 7-6 键盘键位功能表

键 位	功 能
0~9	键入数字 0~9
设定	设定预置流速值
查看	查看当前预置流速值
从机	选择从机号码（发挥部分使用）
确认	确认操作
取消	取消操作

表 7-7 显示格式表 (8 位 LED 显示—7289)

显 示 位 置	显 示 内 容
0~2 位	当前检测到的液滴流速或预置的液滴流速值
3~4 位	当前系统操作状态
5~7 位	从机号码

4. 越限报警电路：同速度检测部分一样，我们也提出了两种实现方法，即有损探测和无损探测。考虑到系统的实用性，医用吊瓶中应尽量避免异物进入，所以我们仍然选择了红外无损探测方案。虽然吊瓶壁厚度和外直径都比滴斗大的多，但是在增大了红外发射功率后，通过有水的储液瓶和无水的储液瓶的接收信号差异还是可以达到 30~40mV，这说明红外无损探测对于越限报警电路来说也是可行的。

由于越限报警电路只需要在液面下降到红外发射接收通路高度以下时发出警报，因此传感器部分接收到的信号不需要经过滤波，而只需放大即可，出于尽量减小信号传输损耗的考虑，我们还是把初级放大部分电路与传感器一起设计在储液瓶旁边。再设定一个门限电平，使接收信号高于门限电平时给单片机送入一个信号，控制产生警报，即构成了越限报警电路。电路框图如图 7-72 所示。

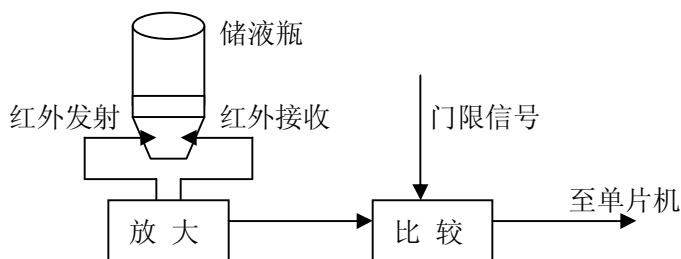


图 7-72 越限报警电路

5. 电机控制电路：电机通过滑轮系统来带动储液瓶移动，从而改变 h_2 以达到改变液滴流速的目的。控制步进电机工作的信号由单片机发出，经驱动电路传送到电机。驱动电机的具体信号需要实测之后才能得出参数，这点将在报告中后面的部分进一步详述。

步进电机参数：57BYGH203

步距角：0.9/1.8 DEG
 绝缘电阻：500V DC 100M Ω
 绝缘强度：500V AC 1 MINUTE

温升：65K
 环境温度：-10~+55℃
 绝缘等级：B

步进电机驱动器：二相混合式步进电机驱动器 SH2024A，采用 PWM 方式驱动，具有工作电压范围宽，效率高，相电流可调等特点，相电流设定从 0.5~2A。采用一组直流供电电压值为 15~36V，电流 1.5A。电压由市电经变压后提供。

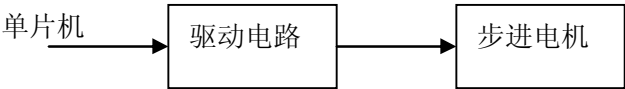


图 7-73 电机控制电路

7.6.2 理论分析与计算

(一) 单元电路设计

1. 液滴流速检测
 前置电路：电路图如图 7-74、图 7-75 所示，包括了前置放大和滤波部分的电路在一块功能板上实现，避免了微弱信号长距离传输可能带来的失真。

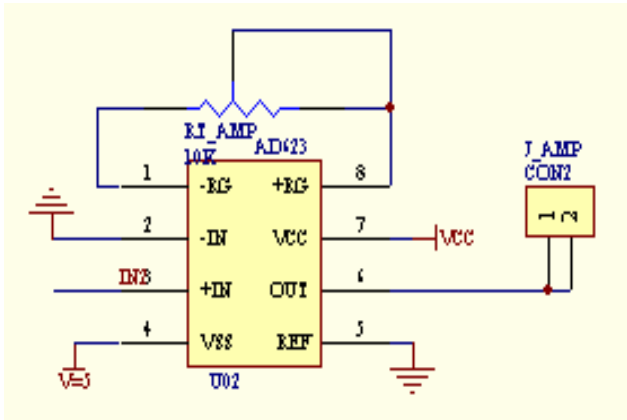


图 7-74 液滴流速检测信号

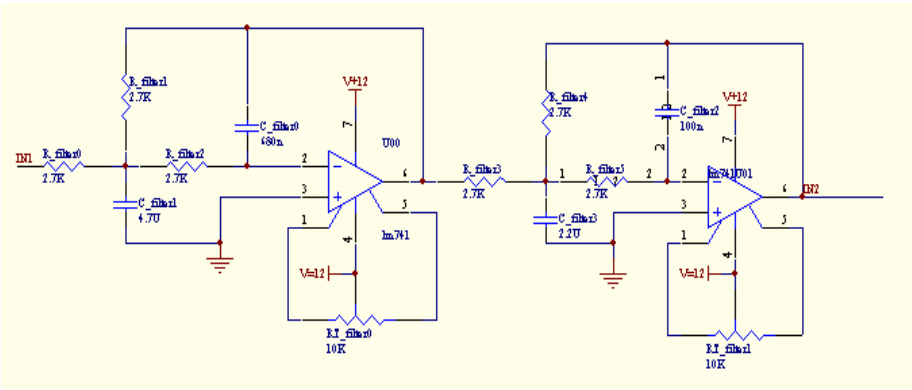


图 7-75 液滴流速检测滤波电路图

在图 7-74 中, 我们使用了仪用放大器 AD623, 以对接收到的信号进行共模抑制和差模放大。AD623 的差模放大倍数 A_d 与跨接电阻 R_G (接于 $+R_G$ 和 $-R_G$ 之间) 的关系为:

$$A_d = \frac{u_{od}}{u_{id}} = 1 + \frac{100k}{R_G} \quad (3-1)$$

在电路中, 我们用了一个 $10k\Omega$ 电位器, 参考电压接地。这样就使差模增益在 $11 \sim 1000$ 之间连续可调。

由于我们搭建的是 4 阶巴特沃思低通滤波器, 所以采用了两个 2 阶巴特沃思低通滤波器级联而成, 但参数略有不同。具体参数由专用计算机软件计算, 在图 7-75 中所标识。

经 Multisim 软件仿真, AD623 放大电路输出端的差模放大倍数为 11 倍 (取 $R_G = 10k\Omega$), 滤波器输出截止频率为 56Hz, 足以滤除接收信号中的高频干扰。

2. 滴速检测比较器门限电压确定: 从滤波电路输出的信号送入比较器整形。为了较为精确的辨识液滴下落引起的信号变化, 需要在比较器设定一门限电压。根据测试得出的数据, 接收信号的直流偏置约为 3V, 而计数信号的下降幅度约为 2V, 所以设置门限电压为 3.5V, 即可将计数信号转换为逻辑电平送入单片机进行计数。在实际操作中, 我们还发现, 一般情况下, 接收信号会在每一个液滴下落时产生相距很近的双脉冲, 这会给计数带来极大的干扰。为了消除这种干扰, 我们采取了软件滤波的方式, 将相距很近的两个脉冲滤去一个, 这就保证了计数的精确性。

3. 越限报警部分电路确定: 将集成了信号放大电路的红外探头检测电路板置于储液瓶瓶口处, 使红外发射接收通路处于距瓶口 2~3 厘米处 (即题目要求的液面超限报警的高度)。考虑到红外线在液体中传播时会有折射效应, 我们将红外发射和接收探头稍微上仰一个角度。当液面低于安全高度时, 红外接收器接收到的红外线能量由于没有了液体的折射而大大增加, 接收电平会有较大的变化。将这个变化用放大器放大之后, 与门限电压相比较。为了避免误报, 我们在软件中设定了每隔 5 秒检测一次的程序。当结果在数次检测之后都确定为超限之后, 就向单片机送出一个中断信号, 由单片机调用相应的中断服务程序进行处理。与滴速检测类似, 这部分电路也需要确定一个比较器门限电压。通过实验调试, 发现红外接收信号在液面下降到报警高度以下时, 经过放大处理会有一个比较大的突变。这个突变相当明显, 足以使比较器输出发生变化。因此我们参考滴速检测比较器门限电压的设置, 将越限报警比较器门限电压设置为 2.25V。具体实现电路如图 7-76 所示。

5. 主机部分电路设计：主机部分负责与各个从机通信，扫描或定点检测从机状态，控制从机，并处理从机传来的各种异常情况。异常情况分为以下几种：

- (1) 从机控制的流速过高;
- (2) 从机控制的流速过低;
- (3) 从机控制的储液瓶液面下降到预设值以下而报警;
- (4) 从机接收到错误指令。

主机接收到异常情况之后,需要根据不同的错误发出不同的报警。报警实现方式采用集成语音芯片,来发出各种不同的报警语音,并发出报警光信号,实现声光报警。

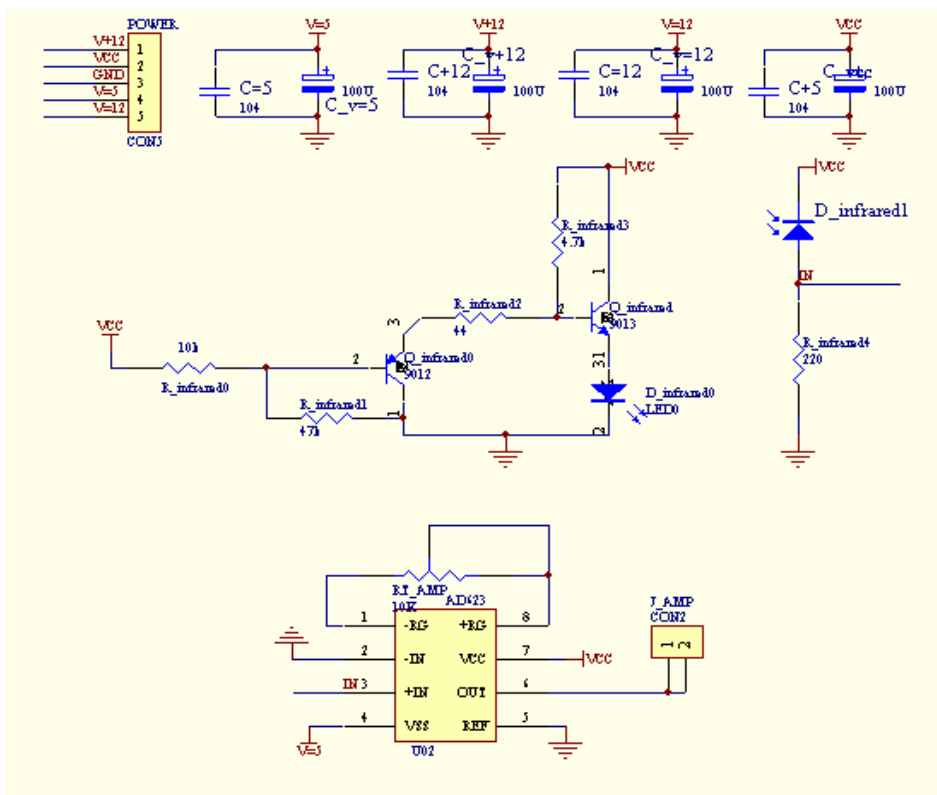


图 7-76 超限报警检测部分电路图

6. 步进电机控制部分：步进电机接收单片机传送来的控制信号而工作，带动通过滑轮相连的储液瓶上下移动，从而改变液滴流速。步进电机的电源外接 220V 市电经变压器得到合适的输入电压，单片机传来的控制信号通过相应的驱动电路，使步进电机发生相应的动作。

（二）系统控制算法

在本系统中，我们采用了工业上较为流行的 PID 控制算法。

PID 算法简介：

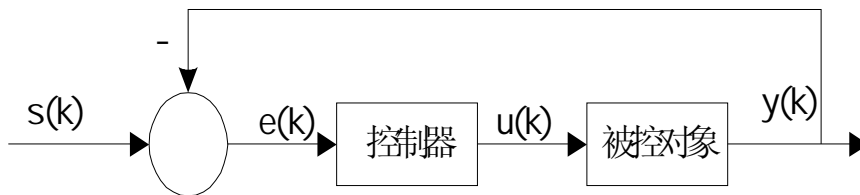


图 7-77 PID 算法原理框图

基本的 PID 算法有两种：

（1）直接算法：就是直接计算当前所需要的控制量。公式如下：

$$P_{out} = K_p \times e(k) + K_i \times \sum e(k) + K_d \times [e(k) - e(k-1)]$$

（3-2）

这种方法需要作累加运算，而且保存所有的 $e(k)$ ，需要的存储空间很大。

（2）增量算法：就是相对于标准算法的两次运算之差。公式如下：

$$\begin{aligned} \Delta P &= P_{out}(k) - P_{out}(k-1) \\ &= K_p \times [e(k) - e(k-1)] + K_i \times e(k) + K_d \times [e(k) - 2e(k-1) + e(k-2)] \end{aligned}$$

（3-3）

几个基本概念：

基本偏差： $e(t)$ 表示当前测量值与设定目标之差，设定目标是被减数，结果可以是正或负，正数表示还没有达到，负数表示已经超过了设定值。这是面向比例项用的变动数据。

累计偏差： $\sum e(t) = e(t) + e(t-1) + e(t-2) + \dots + e(1)$ ，这是我们每一次测量到的偏差值的总和，这是代数和，考虑到正负符号的运算，这是面向积分项用的变动数据。

基本偏差的相对偏差： $e(t) - e(t-1)$ ，用本次的基本偏差减去上一次的基本偏差，用于考察当前控制的对象的趋势，作为快速反应的重要依据，这是面向微分项的一个变动数据。

积分调节作用：是使系统消除稳态误差，提高无差度。因为有误差，积分调节就进行，直至无差，积分调节停止，积分调节输出一常值。积分作用的强弱取决与积分时间常数 T_i ， T_i 越小，积分作用就越强。反之 T_i 大则积分作用弱，加入积分调节可使系统稳定性下降，动态响应变慢。积分作用常与另两种调节规律结合，组成 **PI 调节器**或 **PID 调节器**。

[illegible]

在本次作品中，我们采用的是 PID,PD,变速积分三种算法综合运用方案。当偏差较大时，使用 PD 算法；当偏差较小时，采用 PID 算法；当偏差适中时，采用变速积分算法。

（三）软件设计

1. 软件设计思路:

本系统软件将滴速检测与超限报警两个功能模块整合在从机程序中,通过调用相应的子程序,来实现实时监控功能。主程序可以控制主机工作在定点和巡回检测两种方式下,通过 RS485 串行接口,定义了与从机通信的协议,在主机向从机发出控制工作指令之前,从机始终处于被动地位,只能设置自身的状态字等待主机查询,而不能主动向主机发出信号,这就保证了串行总线不会发生信息拥挤的情况。

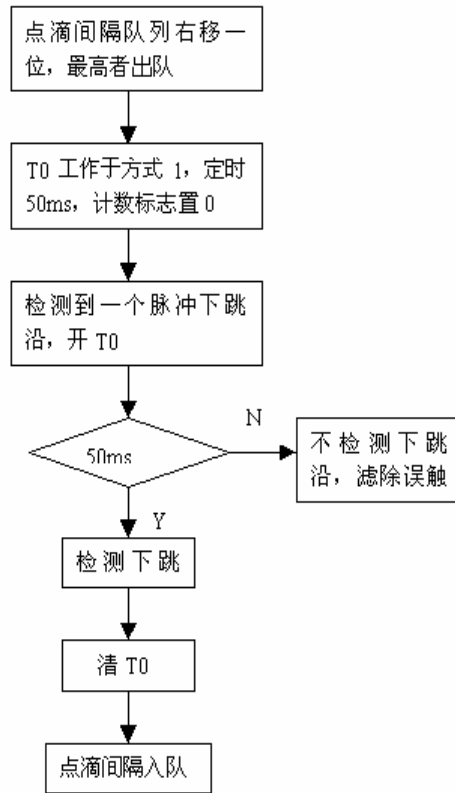


图 7-79 测定滴速子程序流程图

2. 系统软件流程图: 图 7-78 为从机程序流程图, 图 7-79 为测定滴速度子程序流程图, 图 7-80 为串口初始化子程序流程图。

7.6.3 系统测试及数据

(一) 系统测试方法

1.液滴流速检测部分测试:选取 0~255 滴/分测量范围之间的任意几个速度,用手表计时一分钟,目测下落液滴数目,与系统测量的结果进行比较,并持续 30 秒。由于手表计时也存在一定误差,目测液滴数也无法完全精确,所以这项测试主要为了验证测量结果的一致性和稳定性。

2.流速调整测试:这部分主要测量两个指标。

- (1) 调整精度: 设定一个

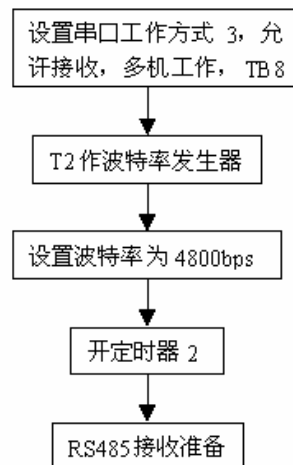


图 7-80 串口初始化子程序流程图

流速预置值，由系统进行调节。当调节稳定后，目测实际结果与预置值是否一致，稳定时间多久。

(2) 调整时间：测量系统由最低流速值调整到最高流速值和由最高流速值调整到最低流速值的时间，验证其是否在题目要求得 3 分钟以内。

3.超限报警检测：检测液面在临界高度附近的报警情况，检验是否有漏报和误报情况。

4.主从机通信情况检测：检测主机的巡回检测和定点检测功能；检测主机对从机的远程设置情况；检测从机设置自身标志位以便主机查询时报警的功能。

(二) 系统测试仪器

HY1711-3S 双路可跟踪直流稳定电源	2 台
TDS210 双踪示波器	1 台
手表	1 块

(三) 系统测试数据

表 7-8 液滴流速检测测试数据

目测流速（滴/分）	30 秒内机测流速（滴/分） 每 5 秒刷新一次					
65	63	65	65	65	64	65
32	32	31	31	32	33	31
78	76	79	78	79	78	78
95	93	93	94	96	95	96
110	108	110	109	110	112	110
123	123	125	123	124	124	125

表 7-9 流速精度调整测试

原始滴速 （滴/分）	预置滴速 （滴/分）	调整后滴速 （滴/分）	稳定时间（秒）
70	50	49	108
84	40	39	114
56	90	90	112

表 7-10 流速调整时间测试

测试范围（滴/分）	调整时间（按进入 ± 10% ± 1 滴 精度范围内 计算）（秒）
35~130	112
130~35	127

注：由于西安地区无法买到题目中所规定的点滴器，所以代替品的精度差距决定了调整范围无法达到 20~150 滴/分。最大可控范围为 35~130 滴/分。

超限报警功能检测及主从机通信功能检测均顺利完成。当液面下降到安全高度以下时，相应的从机置对应的错误标志位，当主机检测到本台从机时，读取相应的标志位，送回主机处理，发出相应的语音报警和警示灯报警，并显示相应的从站号。报警状态可由手动解除。主机对从机的远程设置也成功完成，可设定要查询的从站数量，从站号和各从站的点滴速度。

7.6.4 数据分析和处理

1. 液滴流速检测数据分析

液滴流速的检测结果可用 30 秒内 6 次检测结果的平均值求得：

$$v = \frac{v1 + v2 + v3 + v4 + v5 + v6}{6} \quad (5-1)$$

$$\text{则相对误差 } \delta = \left| \frac{v - v0}{v0} \right| \times 100\% \quad (5-2)$$

由（5-2）式求得液滴流速检测的相对误差为 1.2% 。

2. 流速调整测试

根据（5-2）式，可求得流速调整的相对误差为

$$\delta = \left| \frac{v - v0}{v0} \right| \times 100\% = 1.5\%$$

调整至速度稳定所需时间随调整幅度而略有变化，但最长时间不超过 130 秒，远低于题目规定的 180 秒（3 分钟）。

3. 其它测试

其它的一些定性测试，如超限报警，主从机通信等测试项目都成功完成。

超限报警：当储液瓶液面下降到安全高度以下时，主机报警指示灯被点亮，并发出语音报警：× “×××号机输液用完”

主从机通信：主机巡回检测各个从机状态，随时检测异常状态，并可设定从机号及其设置流速值。也可定点检测某个特定从机，进行监控。

以上测试项目成功完成，说明本次设计是较为成功的。

7.6.5 设计完成情况

(一) 基本要求

1. 通过红外传感器及前置处理电路组成的电路板置于滴斗处检测点

滴速度，通过单片机传送到数显装置，能动态显示点滴速度，每 5 秒刷新一次。

2. 通过单片机传送的控制信号，控制步进电机工作，调整题目图中 h_2 的高度，从而达到控制液滴流速的目的。点滴速度通过键盘设定并显示，设定范围由于制定设备无法购买到，而被限制在 35~130 滴/分。控制误差范围远远小于规定的 $\pm 10\% \pm 1$ 滴，仅为 1.5%，大大提高了精度。
3. 调整时间不超过 130 秒，低于 180 秒（3 分钟），达到了题目要求。
4. 当 h_1 降到警戒值（2~3cm）时，能发出声光报警信号。

（二）发挥部分

设计并制作了一个由主站控制 16 个从站的有线监控系统。16 个从站中，有一个是按照基本要求制作完成的一套点滴速度监控装置。其它从站为模拟从站（实际制作一台）。系统留下了充足的可扩展空间，可扩展至 128 个从站实现远程监控。

1. 主站功能：

- （1）具有定点和巡回检测两种工作方式；
- （2）可显示从站传来的从站号和点滴速度；
- （3）在巡回检测时，主站能任意设定要查询的从站数量、从站号和各从站的点滴速度。
- （4）收到从站发来的报警信号后，能声光报警并显示相应的从站号，还可通过语音具体提示错误类型；可用手动方式解除报警状态。

2. 从站功能：

- （1）能输出从站号、点滴速度和报警信号；从站号和点滴速度可以任意设定；
- （2）接收主站设定的点滴速度信息并显示；
- （3）对异常情况进行报警。异常情况分为以下几种：
 - I 从机控制的流速过高；
 - I 从机控制的流速过低；
 - I 从机控制的储液瓶液面下降到预设值以下而报警；
 - I 从机接收到错误指令。

3. 主站和从站采用 RS485 串行协议进行通信，采用半双工的三根信号传输线，可大大减少信号传输线的数量；

4. 其他功能：

- （1）主站报警方式采用语音芯片，可实现语音报警；
- （2）预留扩展空间，可扩展至 128 个从站；
- （3）编制了系统的计算机 Windows 环境下的界面程序，改善了

系统的可操作性，人机界面友好。

(三) 作品特色

本设计完成了题目要求的各种基本功能和扩展部分功能，并将其性能指标大大改善。除此以外，还附加了许多增值部分。

由于主站接收到的报警信号不止一种，所以我们采用了语音系统。不仅可以实现普通的声光报警，还可以用语音读出警报类型。

系统留下了充足的从机扩展空间，整个系统可容纳 128 个从机，可以在中小型病房等地点使用，具有很强的实用性。

考虑到单片机系统的界面友善性不是很强，可以在本系统开发上位机接口和 Windows 界面，使系统更易于操作，易于使用。