

Trabajo Práctico 2

A- Buses

A.01 Complete la siguiente tabla indicando cuántas palabras pueden ser direccionadas en computadoras con las siguientes cantidades de líneas (bits) en el bus de direcciones (sin esquema de multiplexado). Indique también la capacidad máxima de almacenamiento para los distintos tamaños de palabra.

Bus de direcciones	Palabras direccionables	Palabra 8 bits	Palabra 16 bits	Palabra 32 bits
4	16	16 B	32 B	64 B
8				
10				
12				
14				
16				
20				
24				
28	256 M	256 MB	512 MB	1 GB
30				
31				
32				
40	1 T	1 TB	2 TB	4 TB

A.02 Si se desea direccionar la cantidad de palabras indicadas a continuación, indique cuantas líneas son necesarias en el bus de direcciones.

Palabras a direccionar	Líneas bus de direcciones
140	8
65536	
65537	
130000	
4294967296	

4294967297	
------------	--

A.03 Indique en hexadecimal la dirección más alta (comenzando en 0) para computadoras cuyos buses de direcciones poseen:

Líneas bus de direcciones	Dirección más alta en hexadecimal
8	FF
10	3FF
11	
12	
15	
16	
19	
20	
22	
29	
30	
32	
33	

A.04 Dada una computadora con una estructura de 3 buses cuya memoria responde siempre en dos ciclos de reloj y los dispositivos de entrada/salida responden en tres ciclos de reloj. Justifique si es más conveniente un esquema de bus síncronico o asíncronico.

A.05 Dada una computadora con una estructura de 3 buses cuya memoria responde siempre en dos ciclos de reloj y los dispositivos de entrada/salida responden también en dos ciclos de reloj. Justifique si es más conveniente un esquema de bus síncronico o asíncronico.

A.06 Dada una computadora con una estructura de 4 buses cuya memoria responde siempre en dos ciclos de reloj y los dispositivos de entrada/salida responden en tres ciclos de reloj. Justifique si es más conveniente un esquema de bus síncronico o asíncronico.

A.07 Dada una computadora con una estructura de 3 buses cuya memoria responde siempre entre dos y tres ciclos de reloj y los dispositivos de entrada/salida responden en tres ciclos de reloj. Justifique si es más conveniente un esquema de bus síncronico o asíncronico.

B- Arquitecturas

B.01 Describa la arquitectura de programación y la estructura de un sistema de computación. Enuncie la diferencia entre ambos conceptos.

B.02 Describa los distintos bloques que componen un sistema de computación.

B.03 Describa los distintos bloques que componen una unidad central de proceso.

B.04 Se dispone de una arquitectura orientada al stack con las siguientes operaciones:

- **PUSH DirOperando:** Toma el valor almacenado en DirOperando y lo inserta al tope de la pila.
- **PULL DirOperando:** Almacena el valor del tope de la pila en DirOperando (quitandolo de la pila).
- **SUMA:** Retira del tope de la pila 2 valores, los suma y almacena el resultado en el tope de la pila.
- **RESTA:** Toma el tope de la pila y le resta el valor siguiente en la pila, quitando ambos y almacenando el resultado en el tope de la pila.
- **MULT:** Retira del tope de la pila 2 valores, los multiplica y almacena el resultado en el tope de la pila.
- **DIV:** Toma el tope de la pila y lo divide por el valor que sigue en la pila, quitando ambos y almacenando el resultado en el tope de la pila.
- **UNO:** Inserta el valor inmediato 1 al tope de la pila.

Escriba la secuencia para resolver las siguientes instrucciones. No debería ser necesario guardar valores intermedios fuera del stack, pero en el caso de hacerlo tenga en cuenta que no necesariamente todas las direcciones de memoria son de lectura/escritura. La dirección de "a" en todos los casos es de lectura/escritura.

ej:

$$a = 2$$

UNO

UNO

SUMA

PULL a

Resuelva las siguientes operaciones:

$$a = 4$$

$$a = b + c$$

$$a = b - c$$

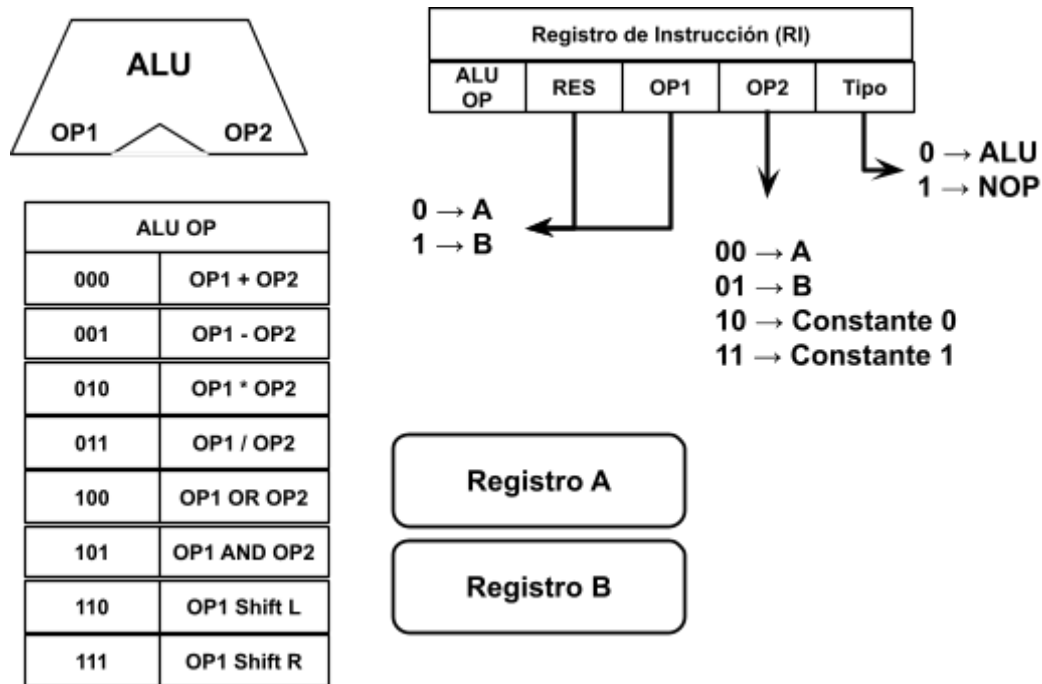
$$a = b^3$$

$$a = \frac{b^2}{c} * 2$$

$$a = \frac{b^2}{c * 2}$$

$$a = \frac{b^2 - c^3}{(d - 2) * (e + f)}$$

B.05 Dada la siguiente arquitectura, con dos registros (A y B) y una ALU que soporta 8 operaciones:



Indique el valor que debe tomar la instrucción (teniendo en cuenta el formato de RI) para resolver las siguientes operaciones:

- $A = B + 1$ (ej: 00001110)
- $A = B$
- $A = 0$
- $A = A^2$
- $B = A$
- $B = A^2$
- $B = B^2$
- $B = B * 2$
- $B = A / 2$
- $A = B$ [dígito menos significativo]
- $B = 1$
- $A = A / B$
- $A = B / A$

B.06 Busque en la figura 3 (página 19 del PDF, 5 del documento)

<http://www.zilog.com/docs/z80/um0080.pdf> e identifique las líneas del bus de direcciones y del bus de datos. Haga una conjetura en base a esos tamaños de buses sobre la capacidad de direccionamiento y la capacidad total de memoria.

B.07 Busque en la figura 2 (página 5 del PDF)

http://archive.6502.org/datasheets/rockwell_r65c00_microprocessors.pdf e identifique las líneas del bus de direcciones y del bus de datos. Haga una conjetura en base a esos tamaños de buses sobre la capacidad de direccionamiento y la capacidad total de memoria.

C- Ordenamiento y alineamiento

C.01 Dada una computadora que trabaja con palabras de un byte, y puede direccionar 256 palabras, indique (en hexadecimal) como queda almacenado el número decimal 4660 si la computadora ordena los bytes utilizando big-endian y el número se almacena en la dirección más alta (comienza por 0). Usamos 0x o \$ para indicar hexadecimal indistintamente.

Ej: El 4660 es 0x1234 en hexadecimal. La dirección más alta es 0xFF, por ende se almacena:

0xFE → \$12

0xFF → \$34

C.02 Dada una computadora que trabaja con palabras de un byte, y puede direccionar 4096 palabras, indique (en hexadecimal) como queda almacenado en memoria el número decimal 305419896 si la computadora ordena los bytes utilizando big-endian y el número se almacena en la dirección más baja (comienza por 0).

C.03 Dada una computadora que trabaja con palabras de un byte, y puede direccionar 4096 palabras, indique (en hexadecimal) como queda almacenado en memoria el número decimal 305419896 si la computadora ordena los bytes utilizando little-endian y el número se almacena en la dirección más baja (comienza por 0).

C.04 Dada una computadora que trabaja con palabras de un byte, y puede direccionar 4096 palabras, indique (en hexadecimal) como queda almacenado en memoria el número decimal 305419897 si la computadora ordena los bytes utilizando big-endian y el número se almacena en la dirección más alta (comienza por 0).

C.05 Dada una computadora que trabaja con palabras de un byte, y puede direccionar 4096 palabras, indique (en hexadecimal) como queda almacenado en memoria el número decimal 305419897 si la computadora ordena los bytes utilizando little-endian y el número se almacena en la dirección más alta (comienza por 0).

C.06 Dada una computadora que trabaja con palabras de un byte, y puede direccionar 4096 palabras, indique (en hexadecimal) como queda almacenado en memoria el número decimal 305419896 si la computadora ordena los bytes utilizando little-endian y el número se almacena a partir de la mitad del direccionamiento (comienza por 0).

C.07 Dada una computadora que trabaja con palabras de un byte, y puede direccionar 4096 palabras, indique (en hexadecimal) como queda almacenado en memoria el número decimal 305419896 si la computadora ordena los bytes utilizando little-endian y el número se almacena terminando en la mitad del direccionamiento (comienza por 0).

C.08 Repita los ejercicios C.02 ~ C.07 pero teniendo en cuenta que las palabras ahora son de dos bytes. El direccionamiento y el esquema de ordenamiento es idéntico.

C.09 Asumiendo los direccionamientos al byte, indique para los siguientes tamaños de palabra si la dirección accedida se encuentra alineada o no.

Tamaño de palabra [bytes]	Dirección	Alineada
4	0x00001200	Si
4	0x00001201	No
4	0x00001202	
2	0x00001202	
2	0x00001201	
1	0x00001200	
1	0x00001201	
4	0x00001204	
4	0x00001205	
2	0x00001205	

C.10 Dada una computadora que direcciona 65536 bytes, la misma trabaja con palabras de 32 bits y posee una memoria de 4KB (direccionable por palabra) ubicada a partir de la posición de memoria 0xF000. La computadora utiliza una instrucción para cargar el acumulador A con una palabra ubicada en una posición de memoria (LOAD 0xYYYY). El bus de direcciones de la memoria direcciona palabras. Indique si las siguientes instrucciones se encuentran alineadas:

- LOAD 0xF000
- LOAD 0xF001
- LOAD 0xF002
- LOAD 0xF003
- LOAD 0xF004
- LOAD 0xF005

C.11 En la computadora del punto anterior se desea almacenar una estructura de datos que contiene InicialNombre (char - 1 byte) , InicialApellido (char - 1 byte), DNI (unsigned int - 4 bytes). Se puede definir la estructura como:

- A. struct Persona { char InicialNombre; char InicialApellido; unsigned int DNI; };
- B. struct Persona { char InicialNombre; unsigned int DNI; char InicialApellido; };
- C. struct Persona { unsigned int DNI; char InicialNombre; char InicialApellido; };

Si la estructura Persona se ubica a partir de la posición de memoria 0xF000 indique cuántos accesos a memoria son necesarios en cada caso para ejecutar LOAD Persona.DNI (se resuelve como la dirección donde se encuentra el campo DNI dentro de la estructura).

C.12 *En las estructuras del punto anterior se puede agregar padding (relleno) para alinear el acceso a datos. Indique en cada caso la ubicación y cantidad de bytes de relleno.*

D- Modos de direccionamiento y eficiencia

D.01 *Describa con sus palabras cómo funcionan los siguientes modos de direccionamiento:*

Absoluto

Relativo

Directo

Indirecto

Implícito o inherente

D.02 *Describa con sus palabras cómo funcionan los siguientes modos de direccionamiento:*

Paginado

Inmediato

Indexado

Registro base y desplazamiento

D.03 *Indique la eficiencia (en MIPS) de una computadora que opera con una señal de reloj de 10 MHz y cada instrucción tarda 10 ciclos de reloj en completarse.*

D.04 *Dada una computadora que posee una eficiencia de 2 MIPS y sus instrucciones tardan 4 ciclos de reloj en ejecutarse, indique la frecuencia de su señal de reloj.*

D.05 *Dada una computadora que tiene una eficiencia de 10 MIPS y trabaja con una señal de reloj de 50MHz, indique en cuántos ciclos de reloj (en promedio) resuelve las instrucciones.*

D.06 *Dada una computadora con bus de direcciones de 16 bits, bus de datos de 16 bits, cuyos códigos de operación son de 12 bits, posee 16 registros acumuladores y las palabras son de 16 bits. Se desea ejecutar una suma donde el primer operando funciona en modo registro y el segundo operando se accede de modo indirecto. El resultado se guarda en el registro. Codificación y ejecución en 1 ciclo c/u. La memoria responde en 1 ciclo. Calcule la eficiencia de la CPU sabiendo que la frecuencia de la misma es 24 MHz. Indique el formato de la instrucción.*

D.07 Indique el formato de instrucción para una computadora donde la cantidad de operaciones que puede realizar equivale a 2 elevado a la cantidad de bits de la palabra, la cantidad de líneas del bus de direcciones equivale a la siguiente tabla (basada en su nro de DNI), y se accede a dos operandos para los cuales la forma de acceso a cada uno está descrita en la tabla acorde al último dígito de su DNI. Si el bus de datos posee la mitad de líneas que el bus de direcciones y la palabra coincide con el ancho del mismo (bus de datos), calcule la frecuencia de reloj para que esta computadora ejecute con una eficiencia de 4MIPS. La computadora utiliza dos ciclos de reloj para ejecutar, tres para decodificar y uno para acceder a memoria.

Recomendamos que lo practique para todas las combinaciones de DNI.

DNI terminado entre	Líneas bus de direcciones	DNI terminado en	Primer operando	Segundo operando
00 ~ 08	32	0,1,2	inmediato	absoluto
09 ~ 16	24	3,4,5	inmediato	indirecto
17 ~ 32	20	6,7,8,9	absoluto	inmediato
33 ~ 99	16			