

## **Diseño Jerárquico en VHDL- Secuenciador de 4 bits AMD2909**

El diseño jerárquico en VHDL es el método más importante de diseño para proyectos de gran tamaño donde sea necesario la utilización de diferentes componentes y reutilización de recursos.

**El proyecto debe ser entregado el lunes 14/08/2017.**

### **Modo de Evaluación:**

1. Realizar grupos de 3 personas máximo, para la realización del proyecto. La elección de los compañeros y formación de los grupos queda a la elección de los estudiantes.
2. Cada grupo deben entregar un reporte final sobre todo el procedimiento de realización del proyecto por grupo, deben entregarlo en formato físico y digital por Edmodo. El trabajo debe contener presentación formal con el logo de la universidad, índice, introducción, desarrollo, diagramas, conclusión y bibliografía.
3. Montar todo el entorno de desarrollo ISE Xilinx y el proyecto secuenciador AMD2909 en una sola PC por grupo de 3, presentar el proyecto funcionando al profesor para evaluación práctica.
4. La presentación del funcionamiento del proyecto se evaluará si está funcionando (en caso de no funcional solo se evaluará el esfuerzo por él intento) haciendo preguntas aleatorias a los miembros del grupo, 5 minutos máximo por grupo.
5. Las personas con un alto rendimiento en el proyecto y buen dominio de la teoría y manejo del programa Xilinx y VHDL, más un buen desempeño en las tareas y exámenes anteriores tendrán el beneficio de ser exonerados del examen final. (Estas personas tendrán A en la materia)
6. El profesor podrá valorar el esfuerzo de algunos estudiantes que demostraron interés y entrega durante el desarrollo de todo curso (dígase participando, entregando sus tareas, trabajando en equipo durante el desarrollo de proyectos, buena actitud en los chats y trabajo en equipo, responsabilidad, dominio básico de los temas tratados, video exposición y haciendo preguntas), aunque su resultado en el examen haya sido bajo. Algunos podrán ser

exonerados también, si logran demostrar que entiende y tienen competencias con ISE Xilinx, VHDL y conocen a fondo el proyecto. (Estos estudiantes tendrán B en la materia y la opción de tomar o no el examen final para tratar de alcanzar la A.)

7. Los demás estudiantes deberán tomar un examen final para poder alcanzar los puntos necesarios para pasar la materia. La máxima calificación posible que alcanzar para estos estudiantes es B si tienen un alto rendimiento en el examen final, el cual sería de 85 a 100 % de la calificación en este examen y hayan realizado todas sus tareas y proyectos subidos correctamente a Edmodo. Los estudiantes que no superen el 60% en esta prueba no superaran el curso.

### Descripción general del proyecto:

1. Para este proyecto será necesario instalar **ISE de Xilinx**, la razón es simple, sabemos que existen varias herramientas de desarrollo libre que pueden servir para desarrollar proyectos FPGA y pueden ser útil para esta práctica, pero decidimos usar los productos Xilinx por su estabilidad y por su expansión en el mercado laboral.

Link de descarga de ISE Xilinx:

<https://www.xilinx.com/support/download/index.html/content/xilinx/en/downloadNav/design-tools.html>

2. Durante el desarrollo de este proyecto nos enfocaremos en el **Diseño Jerárquico en VHDL**, utilizamos este lenguaje por su estabilidad y el soporte internacional que posee al ser un estándar de la IEEE se convierte en el lenguaje de descripción de hardware más influyente y con mejores prácticas. El diseño jerárquico es el más utilizado a nivel de grandes proyectos por esta razón será el implementado.

Links a videos útiles para realizar este proyecto:

Electrónica Digital: Diseño Jerárquico en VHDL:

<https://www.youtube.com/watch?v=zzEEI3OMvE4>

Video 4: El uso de COMPONENTS (Sumador de 4 bits)

<https://www.youtube.com/watch?v=MbTtgx0rvPQ>

3. El proyecto consiste en realizar la puesta en marcha del secuenciador AMD2909 utilizando herramientas de simulación y pruebas de Xilinx, el estudiante deberá estudiar este proyecto a profundidad lograr completar la simulación y prueba del AMD2909 con sus componentes. En los siguientes enlaces ponemos a disposición toda la información necesaria para entender y desarrollar este integrado usando VHDL y Xilinx.

Secuenciador AMD2909 Prueba en placa de desarrollo:

<https://www.youtube.com/watch?v=PL6lStmzhTc>

DataSheet del Integrado AMD2909:

<http://pdf1.alldatasheet.es/datasheet-pdf/view/127607/AMD/AM2909A/BXA.html>

Teoría del proyecto tomada del libro “VHDL: El arte de programar sistemas digitales” de Martinez-Alcala:

[https://drive.google.com/open?id=0B9vfQLVhIn\\_VdXdXSIIJO\\_GFHVIk](https://drive.google.com/open?id=0B9vfQLVhIn_VdXdXSIIJO_GFHVIk)

Código del proyecto copiado del libro anterior, con el objeto de agilizar el traspaso a Xilinx:

[https://drive.google.com/open?id=0B9vfQLVhIn\\_VRUVRMG\\_M2STFnS3M](https://drive.google.com/open?id=0B9vfQLVhIn_VRUVRMG_M2STFnS3M)

4. Recomiendo aprenden a usar paquetes y librerías en Xilinx con VHDL. Secciones fundamentales de VHDL: librerías, entidad y arquitectura:

<https://www.youtube.com/watch?v=rrUxGtBALhQ&t=32s>

5. Aprender a simular usando Xilinx y VHDL:

Como simular un programa en VHDL con TestBench:

<https://www.youtube.com/watch?v=7OgJyqdd8wU>

6. Otros videos que pueden ayudar para el desarrollo de este proyecto instalación de Xilinx y uso del mismo desde 0.

Herramienta de trabajo ISE para la programación de FPGA:

[https://www.youtube.com/watch?v=76ZFf\\_e8rjc](https://www.youtube.com/watch?v=76ZFf_e8rjc)

Implementación de un diseño en VHDL sobre la tarjeta SIE:

[https://www.youtube.com/watch?v=wouxr\\_bwlPo](https://www.youtube.com/watch?v=wouxr_bwlPo)

7. Aclaraciones y dudas se responderán en clases.