Ασκηση 8

ΗΥ225-Οργανωση Υπολογιστων

csd4569-Χρηστος Παπασταμος

Ασκηση 11.1

$$t_{eff}$$
 =1 + 0.025 * 40 = **2** κυκλοι ρολογιου

Ασκηση 11.2

- α) TotalClockCount = CPI * Instructions = 1.3 * 1.000.000 = 1.300.000 ClockCycles
- β) Ο επεξεργαστης θα προσπελασει την ICache **1.000.000 φορες** (μια για καθε εντολη) ενω την DCache 1.000.000 * 0.25 + 1.000.000 * 0.15 = 250.0000 + 150.000 =**400.000 φορες**
- γ) 1.000.000 * 0.02 = **20.000** αστοχες προσπελασεις ICache, 400.000 * 0.05 = **20.000** αστοχες προσπελασεις DCache
- δ) (20.000 + 20.000) * 16 = 640.000 εξτρα κυκλους ρολογιου
- ε) Θα χρειαστει 1.300.000 + 640.000 = **1.940.000** κυκλους ρολογιου
- $\sigma\tau$) CPI = 1.940.000/1.000.000 = **1,94 CPI**

ζ)
$$\frac{t_{real}}{t_{ideal}} = \frac{N*CPI_{real}*T_{real}}{N*CPI_{ideal}*T_{ideal}} = \frac{1.94}{1.3} = 1.49$$
Ο πραγματικός επεξεργαστης τελικα ειναι **49**% πιο αργός από τον ιδανικό

Ασκηση 11.3

- α) Η κεντρική μνημή ειναι 4.294.967.296 Bytes / 8 = 536.870.912 Blocks τα οποία έχουν **29-bit** addresses ($2^{29} = 536.870.912$). Από τα 32bits της διευθυνσής της κεντρικής μνημής, τα **3 LS-bits** επιλέγουν **Byte** μέσα στο Block ένω τα υπολοίπα **29 MS-bits** επιλέγουν το ιδιό το **Block**.
- β) Η κρυφη μνημη ειναι 65.536 Bytes / 8 = 8.192 Blocks τα οποια εχουν 13-bit Index ($2^{13}=8.192$). Τα bits που καθοριζουν το Index θα ειναι τα 13 LS-bits απο τα 29 bits διευθυνσης των block της κεντρικης μνημης, ενω τα υπολοιπα 16 MS-bits της διευθηνσης ειναι τα tag bits.
- γ) Σε καθε Block της κρυφης μνημης μπορυν να μπουν (536.870.912/8.192=) **65.536 Blocks** απο την κεντρικης μνημη.Το νουμερο αυτο σχετιζεται με το μεγεθος του tag γιατι καθε 65.536 Blocks της κεντρικης μνημης αλλαζει και το tag (2^{16} =65,536)

Ασκηση 11.5

```
α) 100 (001) A, 72 (010) A, 56 (110) A, 96 (000) A, 76 (011) A, 60 (111) A, 52 (101) A, 100 (001) E, 80 (100) A, 96 (000) E, 72 (010) E, 52 (101) E, 76 (011) E, 104 (010) A, 60 (111) E, 100 (001) E, 80 (100) E, 52 (101) E, 96 (000) E, 84 (101) A, 100 (001) E, 80 (100) E, 52 (101) A, 104 (010) E, 60 (111) E, 56 (110) E, 108 (011) E, 76 (011) A, 52 (101) E, 96 (000) E, 76 (011) E, 52 (101) E, 104 (010) E, 64 (000) A, 60 (111) E, 76 (011) E
```

- β) Συνολικα η μνημη βρηκε 14 αστοχιες αρα σε 40 εντολες ειχε ποσοστο αστοχιας 35%
- δ) $t_{eff} = 1 + 0.35*5 = 2.75$ clock cycles

Ασκηση 11.6

- α) Η νεα μνημη θα εχει χωρο για 4 Blocks (32/8) οποτε χρειαζεται 4 address tags
- β) 100 (00) A, 72 (01) A, 56 (11) A, 96 (00) E, 76 (01) E, 60 (11) E, 52 (10) A, 100 (00) E, 80 (10) A, 96 (00) E, 72 (01) E, 52 (10) A, 76 (01) E, 104 (01) A, 60 (11) E, 100 (00) E, 80 (10) A, 52 (10) A, 96 (00) E, 84 (10) A, 100 (00) E, 80 (10) E, 52 (10) A, 108 (01) E, 104 (01) E, 60 (11) E, 56 (11) E, 108 (01) E, 76 (01) A, 52 (10) E, 96 (00) E, 76 (01) A, 56 (11) E, 100 (00) E, 60 (11) E, 52 (10) E, 104 (01) A, 64 (00) A, 60 (11) E, 76 (01) A
 15 αστοχίες 25 ευστοχίες
- γ) Η καινυρια μνημη πετυχε 15 αστοχειες αρα με 40 εντολες ειχε ποσοτο αστοχιας 37,5%
- **ε)** Με την καινουρια μνημη ο επεξεργαστης ειχε **ποσοστο αστοχιας 47,5%**, ενω με την παλια μνημη ειχε **ποσοτο αστοχιας 52,5%**. Αρα υπαρχει βελτιωση κατα **5%** (για το αρχειο ex11_6e_trace.txt)
- $\sigma\tau$) t_{eff} = 1 + 0.475*6 = 3.85 clock cycles
- **ζ)** Το αρχειο ex11_6z_trace.txt εχει **ποσοστο επιτυχιας 20%** με την καινουρια μνημη (8B/Block) ενω με την παλια (\$B/Block) εχει **ποσοτο επιτυχιας 60%**

Ασκηση 11.7

Με 1-way set associative cache, η ακολουθια εχει ποσοτο ευστοχιας 0%. Αυξανοντας βεβαια το set association σε 2-way,τα bits του index μειονονται κατα 1bit (γιατι η μνημη χωριζεται δια δυο για να γινει το 2-way) και το ποσοτο ευστοχιας ανεβαινει στο 50%. Αυτο συμβαινει διοτι το 2-ways association αφηνει 2 θεσεις (ways) για καθε index, οποτε οταν ερθουν καινουρια data στο ιδιο index, δεν τα διαγραφουν κατα την αποθηκευση τους, απλα πανε στο αλλο way.