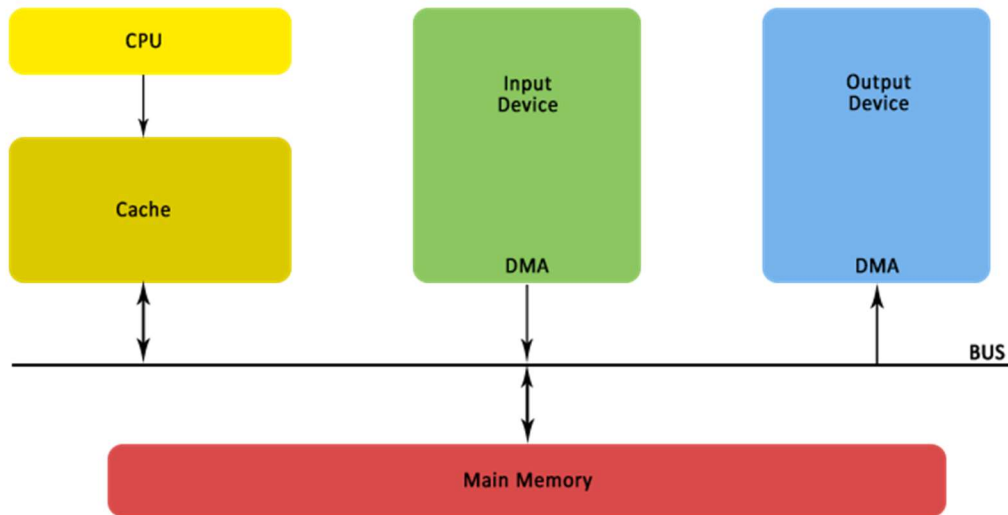


Ασκηση 14

HY225-Οργάνωση Υπολογιστών

csd4569-Χρηστος Παπασταμος

Ασκηση 14.1



- (α) Λογω της cache, αν αυτή έχει τα δεδομένα που άλλαξε το input device στην main memory και ο επεξεργαστής τα ζητήσει, θα πάρει τα παλιά δεδομένα της cache και όχι τα καινούρια της Main memory. Αν βεβαίως η cache δεν έχει ήδη τα δεδομένα αυτά και τα πάρει από την Main memory, αυτά θα είναι τα σωστά.
- (β) Με cache τύπου Write Through τα δεδομένα στην Main Memory θα είναι πάντα ενημερωμένα, εξου και τα δεδομένα που παίρνει η συσκευή
- (γ) Αν η cache είναι Write Back, τα δεδομένα δεν θα ενημερωθούν μέχρι να χρειαστεί να φύγουν από την cache, και αν δεν γίνει αυτό η συσκευή θα διαβάσει τα παλιά δεδομένα και όχι τα ενημερωμένα

Ασκηση 14.3

- (α) Χωρίς πρωτόκολλο σθνοχής στην αρτηρία όταν ο επεξεργαστής A αλλάξει την τιμή της μεταβλητής (iv) με Write Back θα την αποθηκεύσει στην Main Memory. Όταν ο επεξεργαστής B όμως πάει να διαβάσει την μεταβλητή θα την διαβάσει από την cache του με την παλιά τιμή (από την εντολή (iii))
- (β) Με το πρωτόκολλο snooping coherence όταν ο επεξεργαστής A (ο οποίος έχει την μεταβλητή σε κατάσταση S) αλλάξει την τιμή θα στείλει ένα σήμα Invalidate στο bus, το οποίο θα δει ο επεξεργαστής B και θα κάνει Invalidate την μεταβλητή. Έπειτα όταν ο B θα θελήσει ξανά να πάρει την μεταβλητή θα την διαβάσει κατευθείαν από την cache του επεξεργαστή A

- (γ) Με το πρωτοκολλο MSI, μετα την εντολη iv. η μεταβλητη απο S θα γινει M. Με το πρωτοκολλο MESI απ την αλλη απο S περναι σε E

Ασκηση 14.4

Εστω οτι $x=120, a=124, y=128, b=132$

(α)lw t0,124
addi t1,t0,1
sw t1,120
lw t2,128
addi t3,t2,2
sw t0,132

(β)lw t0,124
lw t1,132
addi t2,t0,1
sw t2,120
addi t3,t1,1
sw t3,128

(γ)lw t0,0(x15)
addi t1,t0,1
sw t1,0(x14)
lw t2,0(x17)
addi t3,t2,2
sw t3,0(x16)

Χρησιμοποιοντας pointers αντι για μεταβλητες, ο compiler δεν ξερει που δειχνουν αυτοι, και γι αυτον τον λογο δεν μπορει να κανει instruction scheduling.

- (δ) Αν ο rx ταυτιζεται με τον rb, η εντολη load θα πρεπει να περιμενει την εντολη store να τελειωσει για να εχει τα καινουρια δεδομενα της μεταβλητης

Ασκηση 14.5

- (α) Η εντολη load ξοδευει 80 κυκλους ρολογιου, ο επεξεργαστης βρισκει εντολες για 8 κυκλους αρα συνολικα 72 κυκλοι ρολογιου χαθηκαν
- (β) Οχι, η ταχυτητα του νηματος Α παραμενει η ιδια. Αυτη που αλλαζει ειναι η ταχυτητα του Β μιας και οσο το Α "φερνει" τα δεδομενα απ την κεντρικη μνημη, "βοηθαι" τον Β εκτελοντας τις εντολες του.
- (γ) Οταν το νημα Α αστοχησει, θα εκτελεσει τις εντολες του νηματος Β (οι οποιες δεν αστοχουν για τουλαχιστο 80 κυκλους) οποτε δεν θα χαθει κανενας κυκλος ρολογιου