

A

A

B

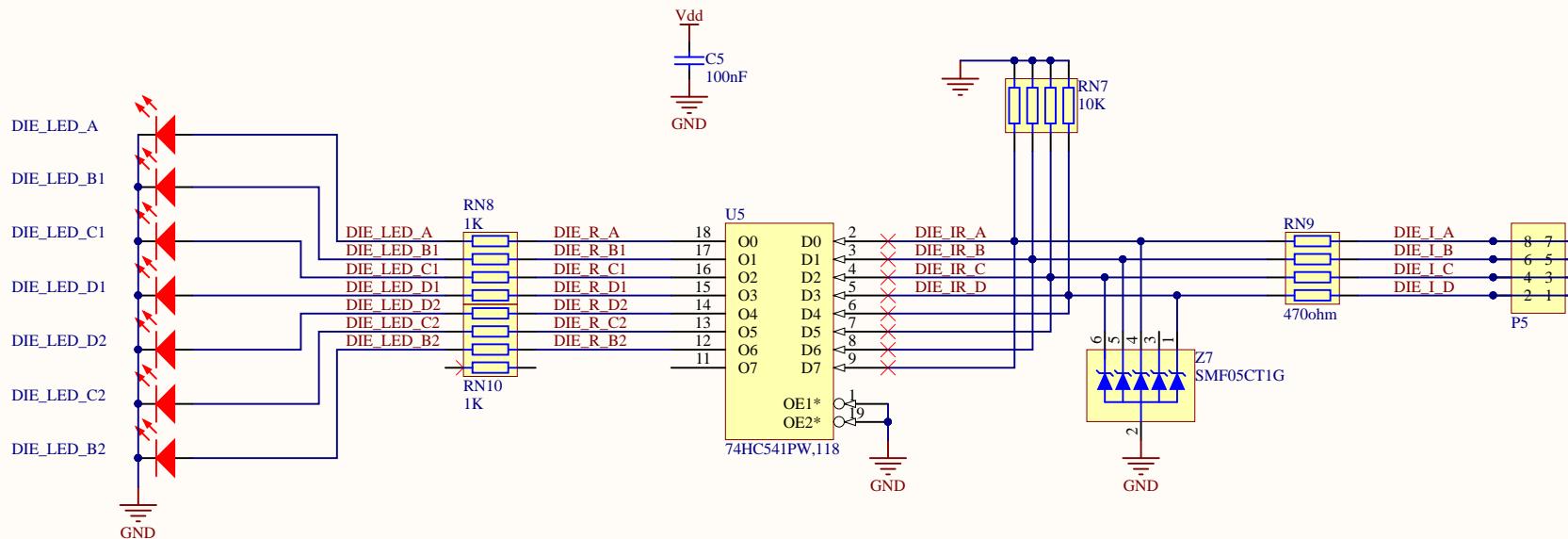
I

C

6

E

1



Title	DigitalLabBoard_Die.SchDoc		
Size A4	Number		Revision 0.1
Date:	6/11/2019	Sheet	of
File:	C:\Users\..\DigitalLabBoard_Die.SchDoc	Drawn By:	

A

A

B

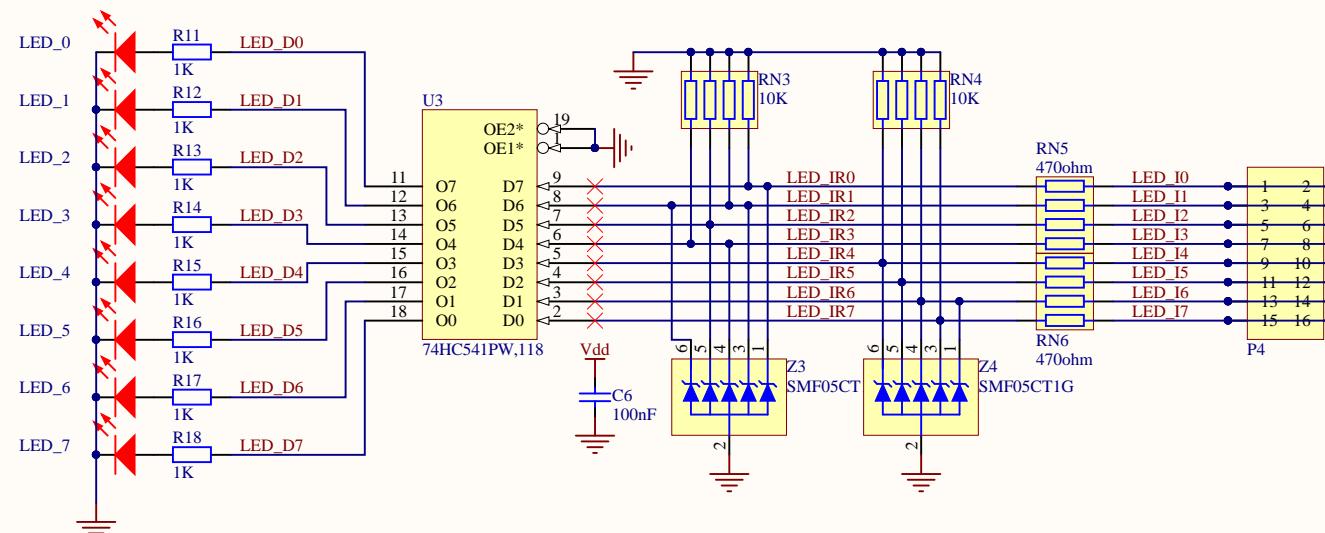
B

C

C

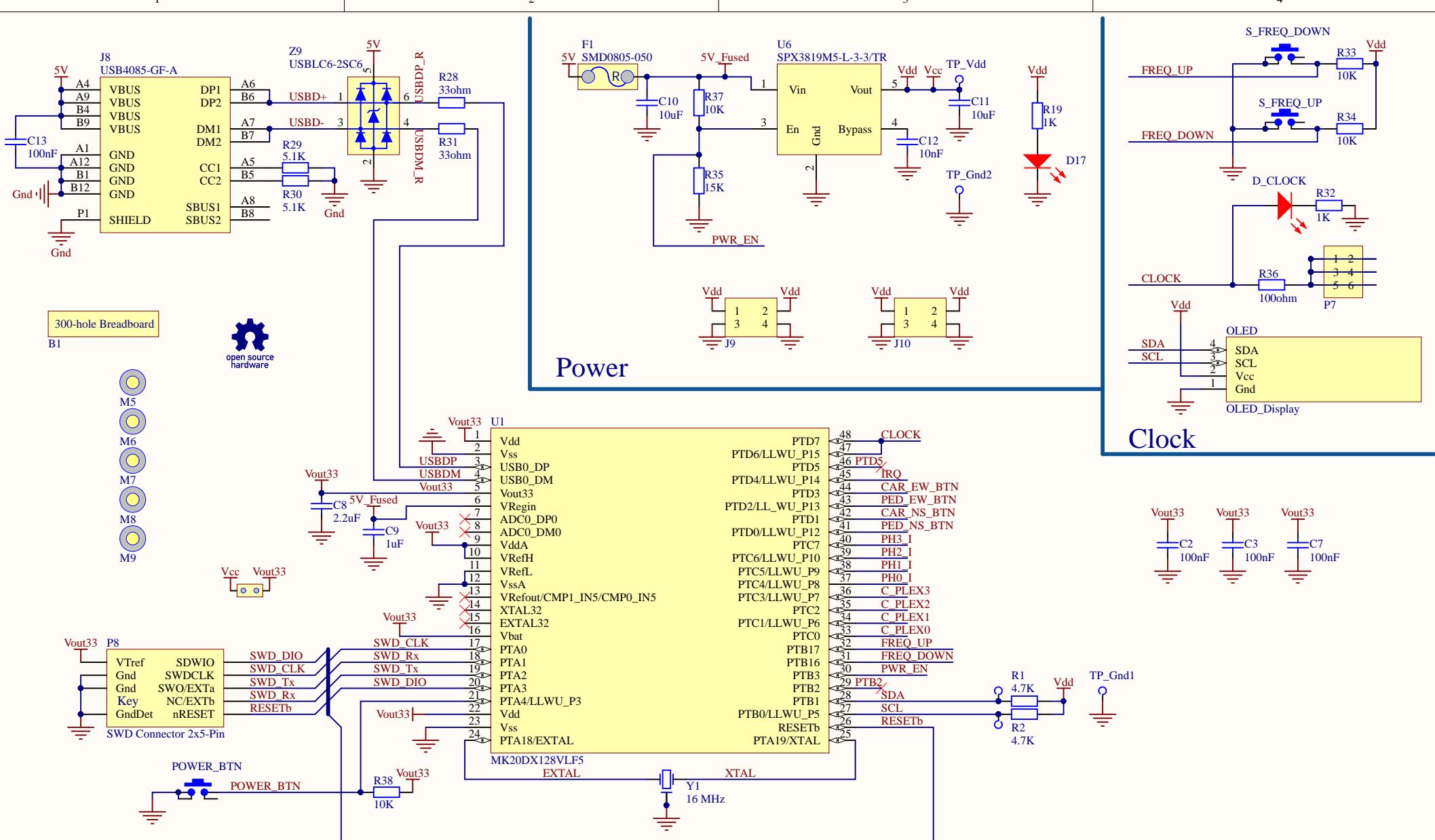
D

D



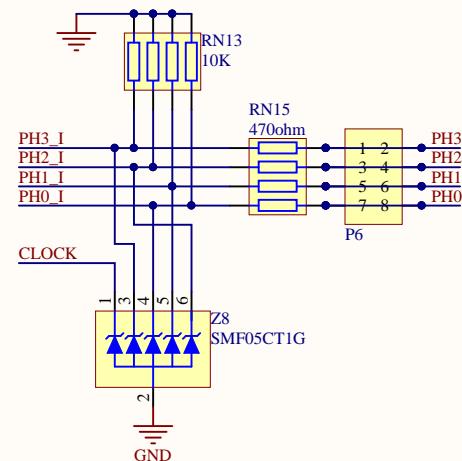
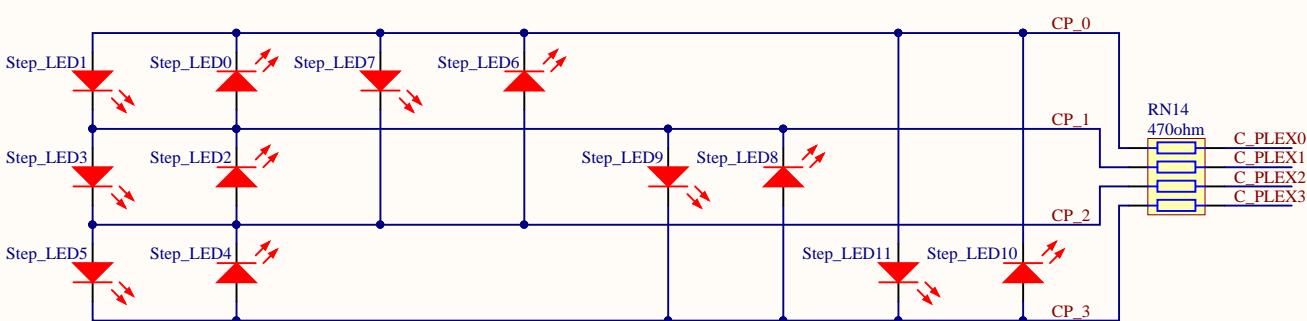
Title: DigitalLabBoard_LEDs.SchDoc

Size	Number	Revision
A4		0.1
Date:	6/11/2019	Sheet of
File:	C:\Users\...\DigitalLabBoard_LEDs.SchDoc	Drawn By:



Title	DigitalLabBoard_Processor.SchDoc		
Size	Number	Revision	
A4		0.1	
Date:	6/11/2019	Sheet	of
File:	C:\Users\..\DigitalLabBoard_Processor.SchDoc	Drawn By:	

A



Size	Number	Revision
A4		0.1
Date:	6/11/2019	Sheet of
File:	C:\Users\...\DigitalLabBoard_Stepper.SchDoc	Drawn By:

A

1

B

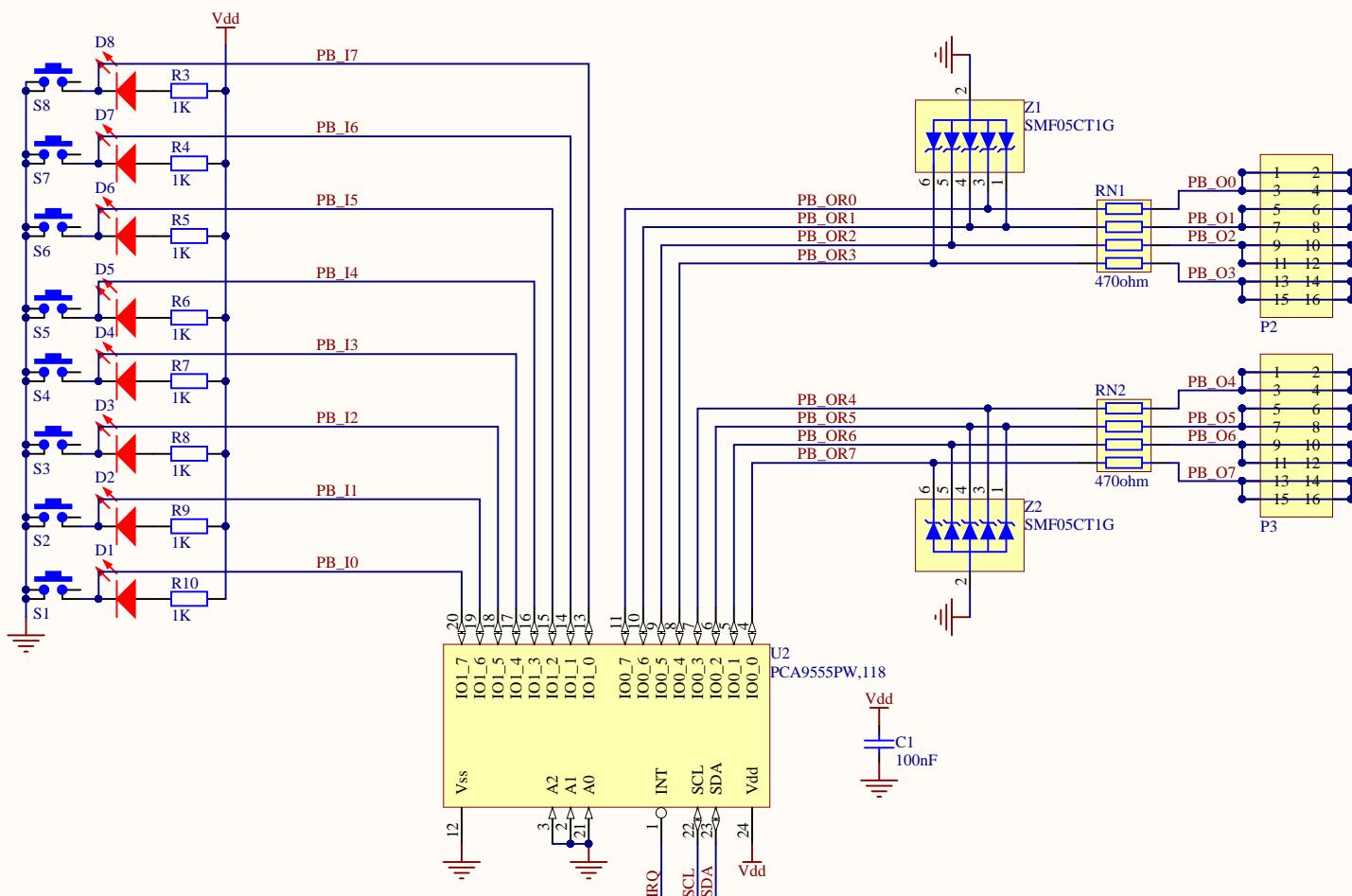
1

6

1

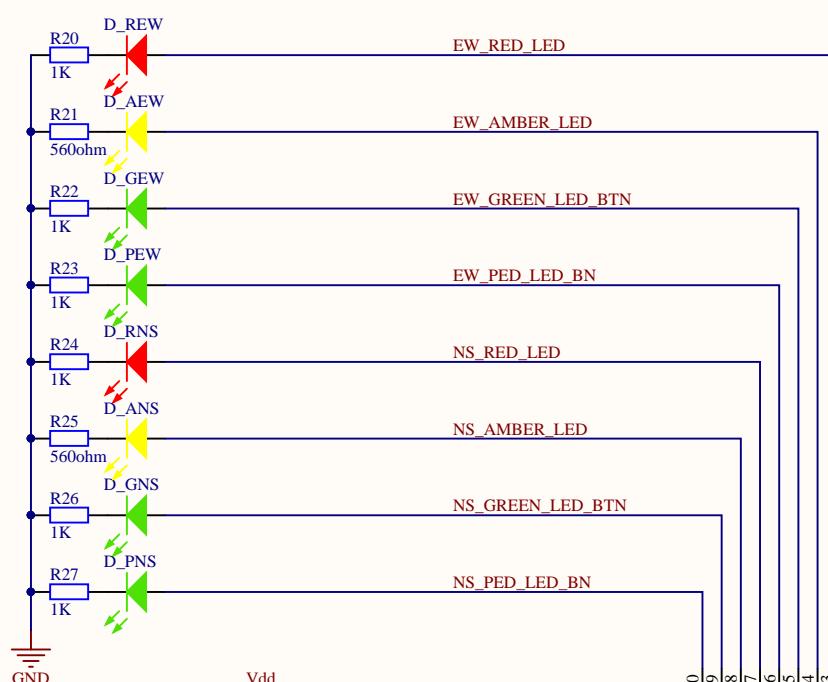
E

1

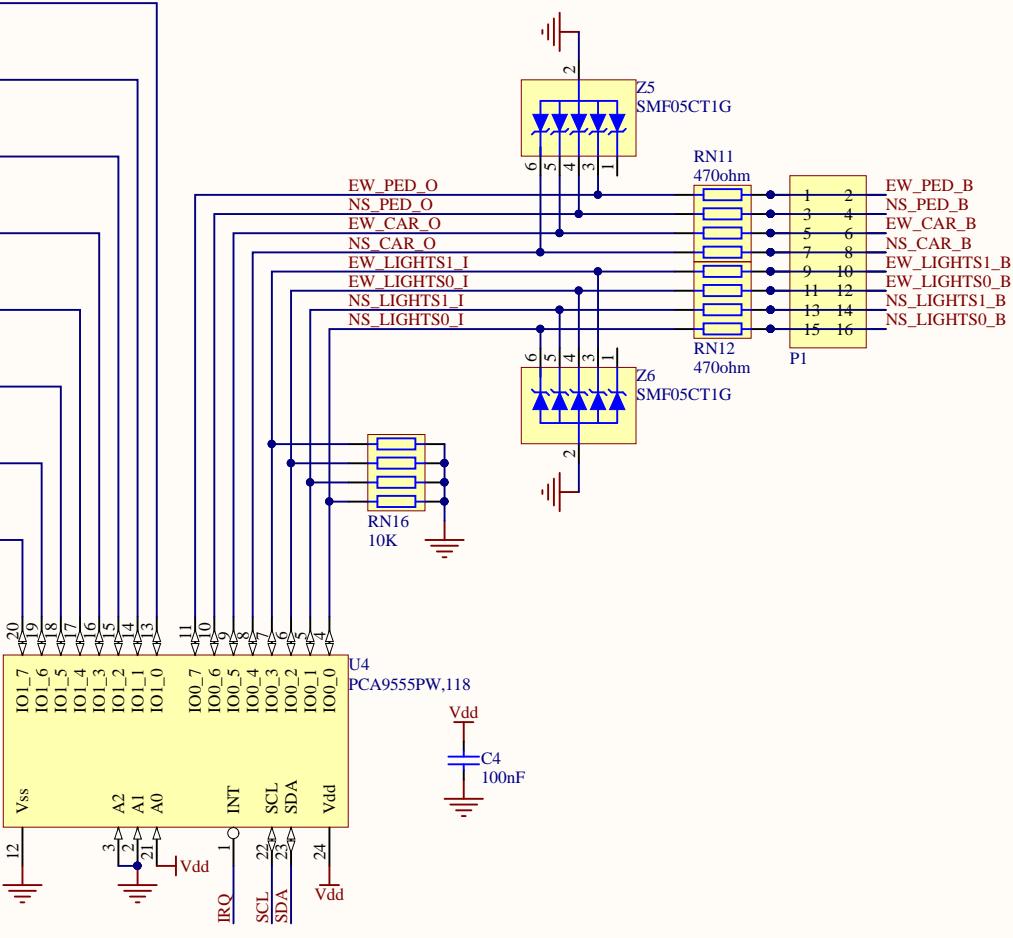


Title		DigitalLabBoard_Switches.SchDoc	
Size	Number		Revision
A4			0.1
Date:	6/11/2019	Sheet	of
File:	C:\Users\..\DigitalLabBoard_Switches.Sch	Drawn By:	

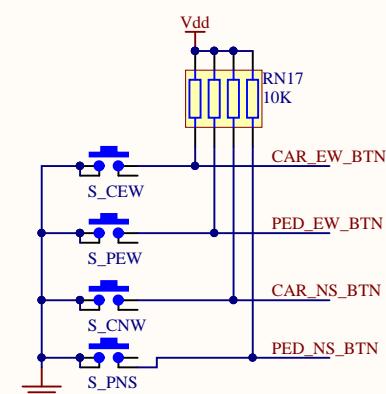
A



B



C



D

Title		
DigitalLabBoard_Traffic.SchDoc		
Size		Number
A4		0.1
Date:		Sheet of
6/11/2019		
File:		C:\Users\...\DigitalLabBoard_Traffic.SchDoc
Drawn By:		

145.00

SDA

SCL

Vcc

Gnd

Clock

RN4

Z1

Z2

Z3

Z4

Z5

Z6

Z7

Z8

Z9

Z10

Z11

Z12

Z13

Z14

Z15

Z16

Z17

Z18

Z19

Z20

Z21

Z22

Z23

Z24

Z25

Z26

Z27

Z28

Z29

Z30

Z31

Z32

Z33

Z34

Z35

Z36

Z37

Z38

Z39

Z40

Z41

Z42

Z43

Z44

Z45

Z46

Z47

Z48

Z49

Z50

Z51

Z52

Z53

Z54

Z55

Z56

Z57

Z58

Z59

Z60

Z61

Z62

Z63

Z64

Z65

Z66

Z67

Z68

Z69

Z70

Z71

Z72

Z73

Z74

Z75

Z76

Z77

Z78

Z79

Z80

Z81

Z82

Z83

Z84

Z85

Z86

Z87

Z88

Z89

Z90

Z91

Z92

Z93

Z94

Z95

Z96

Z97

Z98

Z99

Z100

Z101

Z102

Z103

Z104

Z105

Z106

Z107

Z108

Z109

Z110

Z111

Z112

Z113

Z114

Z115

Z116

Z117

Z118

Z119

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

Z126

Z127

Z128

Z129

Z120

Z121

Z122

Z123

Z124

Z125

DIGITAL ELECTRONICS DESIGN
SWINBURNE UNIVERSITY
OF TECHNOLOGY



Based on a design by
Jordan Boekel, Ben Gregg,
Patrick Curtain

Ver = 0.1

If found please call (+613) 9214.8319

