[neo]\$ Атаки по сторонним каналам на микроархитектуру, основанные на исполнении кода

Digital Security

2018

- >>> План
- 1. Введение
- 2. Теория
- 3. Типы атак
- 4. Атаки, основанные на аппаратных дефектах
- 5. Meltdown & Spectre
- 6. Заключение



1. Введение

Дисклеймер

Атаки по сторонним каналам

Атаки на микроархитектуру



1. Введение

Дисклеймер

[1. Введение]\$ _

[4/122]

• я не бывший инженер Intel, ARM, AMD и др.

- я не бывший инженер Intel, ARM, AMD и др.
- я нуб в данном вопросе

- я не бывший инженер Intel, ARM, AMD и др.
- я нуб в данном вопросе
- вся информация абстрактна, деталей не будет

- я не бывший инженер Intel, ARM, AMD и др.
- я нуб в данном вопросе
- вся информация абстрактна, деталей не будет
- я могу привирать



1. Введение

Атаки по сторонним каналам

>>> Атаки по сторонним каналам



Пример цели для атаки по сторонним каналам



1. Введение

Атаки на микроархитектуру

>>> Атаки на микроархитектуру

code1a: mov (X), %eax mov (Y), %ebx clflush (X) clflush (Y)



При эксплуатации аппаратных дефектов есть шанс нанести физические повреждения

>>> План

2. Теория

Процессор

Кэш-память

DRAM

Виртуальная память

>>> План

2. Теория

Процессор

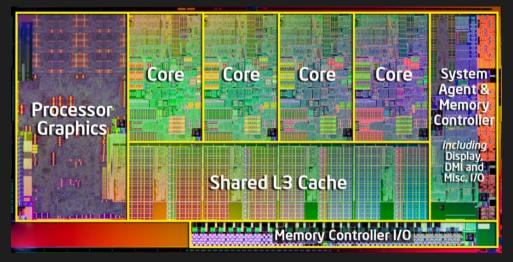
Конвейеризация

Оптимизатор потока инструкций

Многоядерность

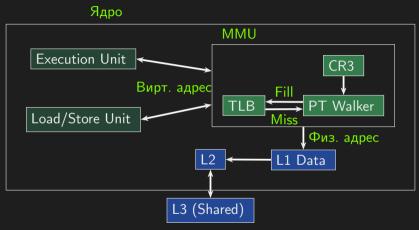
[2. Teopus]\$ _ [11/122]

>>> Процессор



Архитектура многоядерного процессора

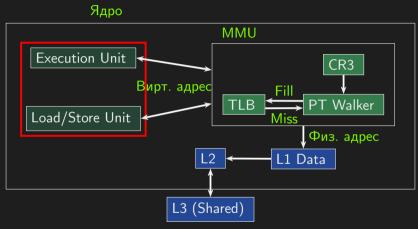
>>> Процессор



Абстрактная архитектура элементов ядра, работающих с данными

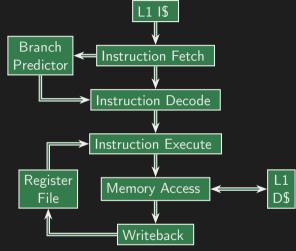
[2. Teopus]\$ _ [13/122]

>>> Процессор



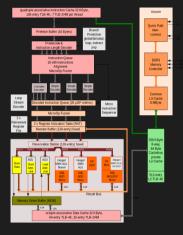
Абстрактная архитектура элементов ядра, работающих с данными

[2. Teopus]\$ _ [13/122]



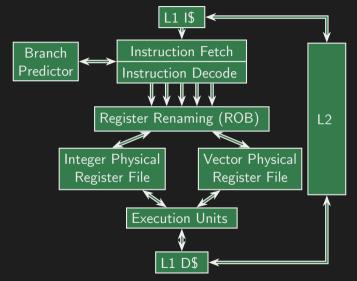
Элементы системы выполнения современного процессора (выполнение по порядку)

[2. Teopus]\$ _ [14/122]



Микроархитектура Intel Nehalem в 4-х ядерной реализации

[2. Teopus]**S** _ [15/122]



R1 = LOAD A		
R2 = LOAD B		
R3 = R1 + R2		
R1 = 1		
R2 = 2		
R3 = R1 + R2		



Пример выполнения инструкций не по порядку

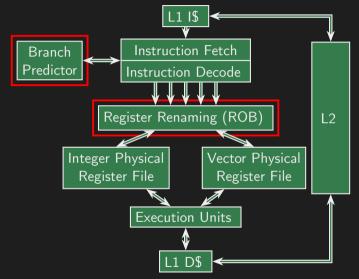
R1 = LOAD A	
R2 = LOAD B	
R3 = R1 + R2	
R1 = 1	
R1 = 2	
R3 = R1 + R2	



Порядок выполнения

Nº	Имя ре-	Инструкция	Зави-	Гото-
	гистра		си-	во?
			мос-	
			ти	
1	P1 = R1	P1 = LOAD A		
2	P2 = R2	P2 = LOAD B	-	-
3	P3 = R3	P3 = P1 + P2	1, 2	
4	P4 = R1	P4 = 1		+
5	P5 = R2	P5 = 1		+
6	P6 = R3	P6 = P4 + P5	4, 5	

Re-Order Buffer (ROB)



Элементы системы выполнения современного процессора (выполнение инструкций не по порядку)
[19/122]

>>> Оптимизатор потока инструкций



get_secret_key() может выполниться спекулятивно

>>> Многоядерность



Архитектура многоядерного процессора AMD Bulldozer

[2. Teopus]**S** _ [21/122]

>>> План

2. Теория

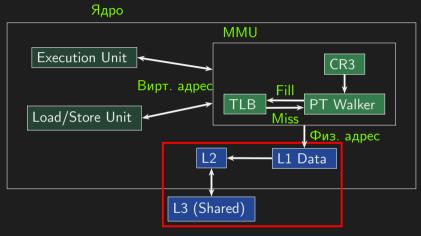
Кэш-память

Кэш с прямым отображением Полностью ассоциативный кэш Наборно-ассоциативный кэш Правила вымещения из кэша

Режимы адресации

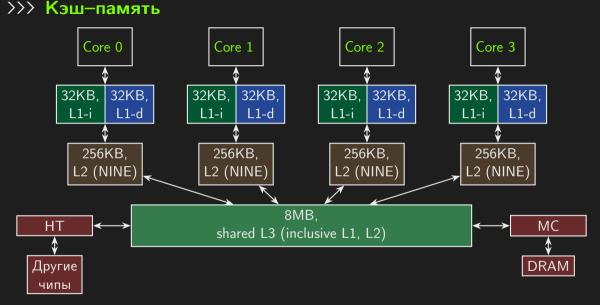
[2. Teopus]**S** _ [22/122]

>>> Кэш-память

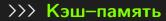


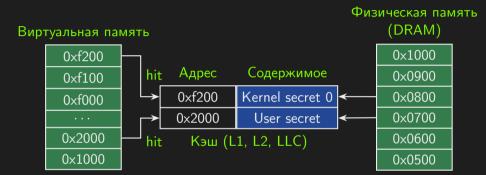
Абстрактная архитектура элементов ядра, работающих с данными

[2. Teopus]\$ _



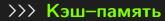
[2. Teopus]\$ _ [24/122]

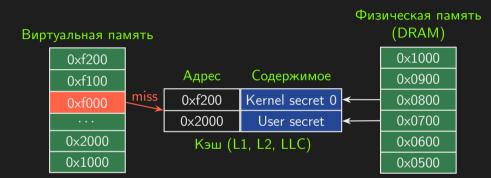




Пример взаимодействия с кэшем

[2. Teopus]**S** _ [25/122]

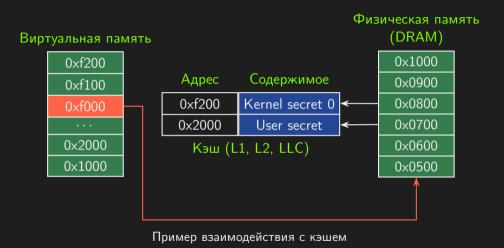




Пример взаимодействия с кэшем

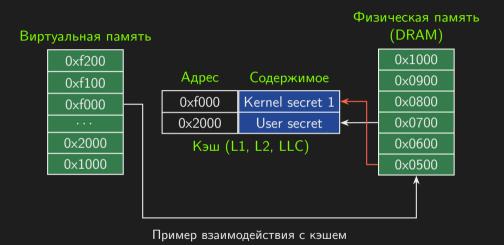
[2. Teopus]**S** _ [25/122]





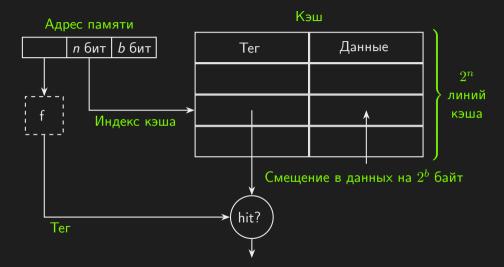
[2. Teopus]\$ _ [25/122]



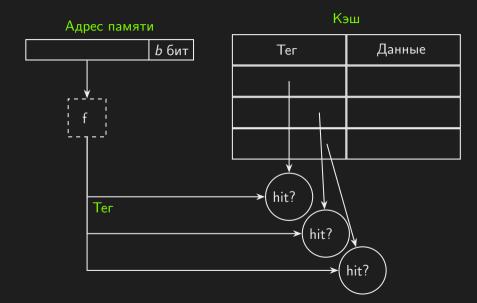


[2. Teopus]**S** _ [25/122]

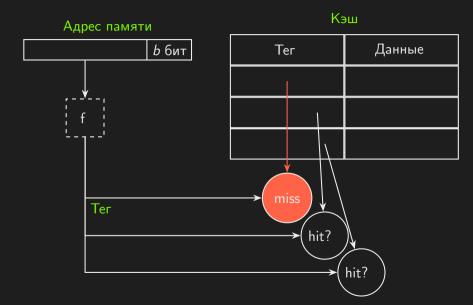
>>> Кэш с прямым отображением



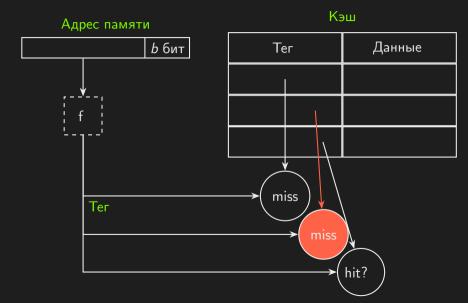
>>> Полностью ассоциативный кэш



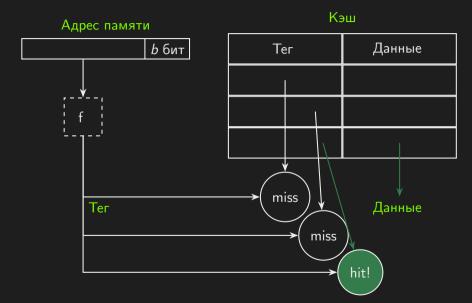
>>> Полностью ассоциативный кэш



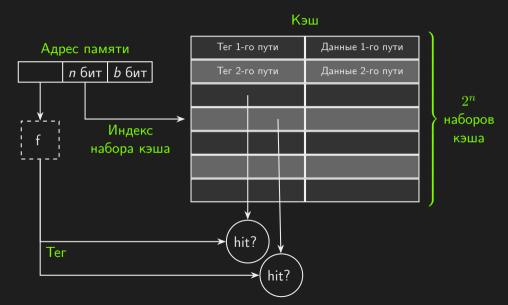
>>> Полностью ассоциативный кэш



>>> Полностью ассоциативный кэш



>>> Наборно-ассоциативный кэш



[28/122]

>>> Правила вымещения из кэша

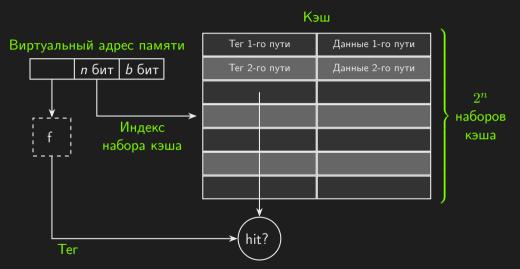
- FIFO
- LIFO
- least recently used. LRU
- time aware least recently used, TLRU
- most recently used, MRU
- pseudo-LRU, PLRU
- random replacement, RR
- segment LRU, SLRU
- least frequently used, LFU
- least frequent recently used, LFRU
- LFU with dynamic aging, LFUDA
- adaptive replacement cache. ARC
- clock with adaptive replacement, CAR

low inter-reference recency set. LIRS

- multi queue, MQ
- и другие.

[2. Теория]\$

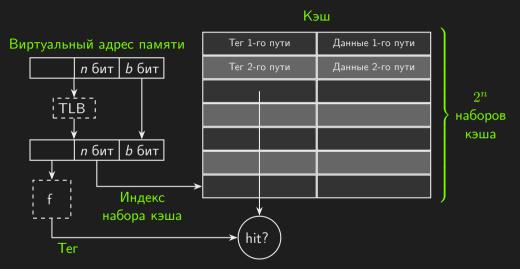
>>> Режимы адресации. VIVT



Виртуальная индексация виртуальное тагетирование

[30/122] [30/122]

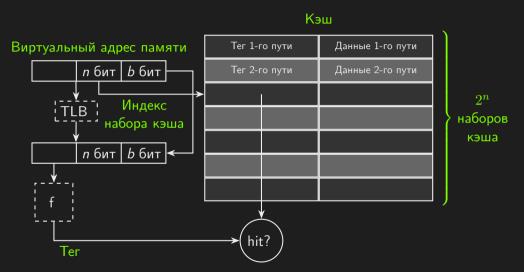
>>> Режимы адресации. PIPT



Физическая индексация физическое тагетирование

[3.1/122]

>>> Режимы адресации. VIPT



Виртуальная индексация физическое тагетирование

[2. Teopun]**S** _ [32/122]



2. Теория

DRAM

Алгоритм работы

Физическое строение

[2. Теория]\$ _

>>> Алгоритм работы



Простая компьютерная система с единственным DRAM массивом

[2. Teopus]**S** _ [34/122]

>>> Алгоритм работы



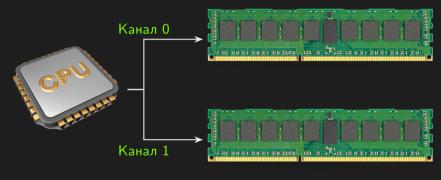
Простая компьютерная система с единственным DRAM массивом

[34/122] [34/122]

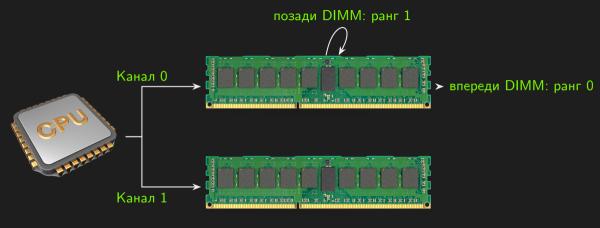


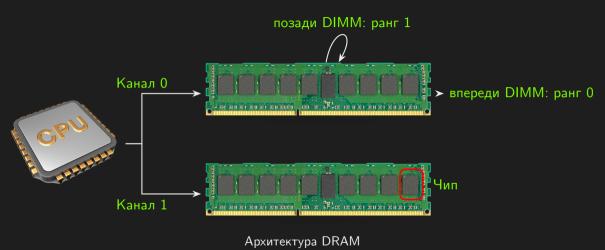
Архитектура DRAM

[2. Teopus]**S** _ [35/122]



Архитектура DRAM







[2. Теория]**S** _ Архитектура DRAM [35/122]



>>> План

2. Теория

Виртуальная память Изолирование памяти Трансляция адресов

[2. Teopus]\$ _ [36/122]

>>> Изолирование памяти

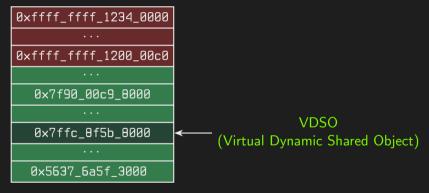


Система изолирования памяти

[2. Teopus]\$ _ [37/122]

>>> Изолирование памяти

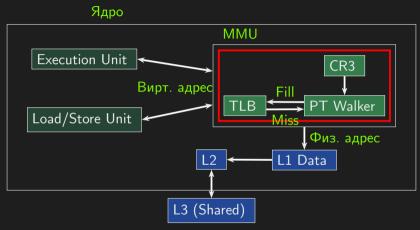
\$ cat /proc/self/maps



Пример карты памяти для процесса cat

[2. Теория]\$ _ [38/122]

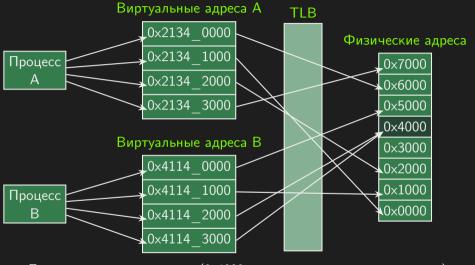
>>> Виртуальная память



Абстрактная архитектура элементов ядра, работающих с данными

[39/122]

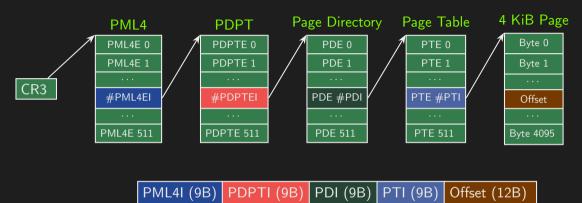
>>> Трансляция адресов



Пример трансляции адресов (0х4000 — разделяемая страница памяти)

[2. Теория]**S** _ [40/122]

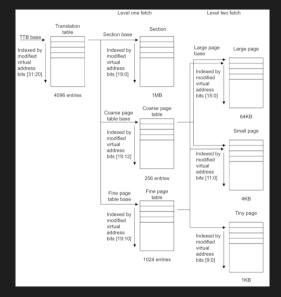
>>> Трансляция адресов. х86-64



48-битный виртуальный адрес

Трансляция адресного пространства для страниц в 4КВ на х86-64 процессорах

>>> Трансляция адресов. ARM





3. Типы атак

Атаки на кэш

Атаки на предсказатель переходов

Атаки на буфер ассоциативной трансляции

Атаки, основанные на срабатывании исключительных ситуаций

Атаки на DRAM

Скрытые каналы

[3. Tunia atak]\$ _

>>> План

3. Типы атак

Атаки на кэш

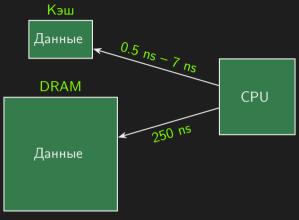
Evict + Time Prime + Probe

Flush + Reload

Flush + Flush

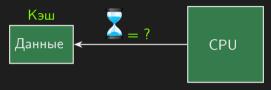
Evict + Reload

>>> Атаки на кэш



<u>Кэш — это</u> не только полезно, но и опасно

>>> Атаки на кэш



Для атаки на кэш необходимо знать точное время цикла обращения к ячейке памяти

[3. Tunы atax|\$ _

- 1. Измерить время выполнения программы-жертвы
- 2. Вытеснить определённый набор кэша
- 3. Снова измерить время выполнения программы-жертвы и сравнить

[3. Tunii arak]\$ _

1. Измерить время выполнения программы-жертвы

```
0.30 \, \text{ms}
                                   Кэш (8 наборов, 4 пути)
long long *rsa_encrypt(...) {
  for (i = 0; i < size; i++){}
    encrypted[i] = rsa_modExp(
      message[i],
      pub->exponent,
      pub->modules);
```

[3. Tunы атак]\$ _ [48/122]

2. Вытеснить определённый набор кэша



3. Снова измерить время выполнения программы-жертвы и сравнить

```
0.28 \, \text{ms}
                                   Кэш (8 наборов, 4 пути)
long long *rsa_encrypt(...) {
  for (i = 0: i < size: i++){}
    encrypted[i] = rsa_modExp(
      message[i],
      pub->exponent,
      pub->modules);
```

[3. Tunia atak]\$ _

2. Вытеснить определённый набор кэша



3. Снова измерить время выполнения программы-жертвы и сравнить

```
0.56 ms
                                 Кэш (8 наборов, 4 пути)
long long *rsa_encrypt(...) {
  for (i = 0; i < size; i++){}
    encrypted[i] = rsa_modExp(
      message[i],
      pub->exponent,
      pub->modules);
```

[3. Tunia atak]\$ _

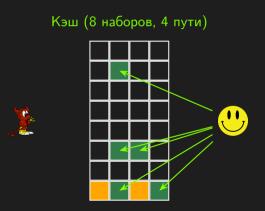
- 1. Заполнить определённые наборы кэша
- 2. Передать управление программе-жертве
- 3. Определить какие наборы кэша всё ещё заполнены нашими данными

1. Заполнить определённые наборы кэша



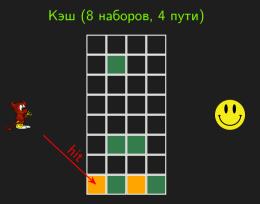
[5.7] [50/122] [3. Tunы atak]\$_

2. Передать управление программе-жертве



[50/122] [3. Типы атак]\$ _

3. Определить какие наборы кэша всё ещё заполнены нашими данными



[50/122]

3. Определить какие наборы кэша всё ещё заполнены нашими данными



[50/122]

3. Определить какие наборы кэша всё ещё заполнены нашими данными



[50/122]

3. Определить какие наборы кэша всё ещё заполнены нашими данными



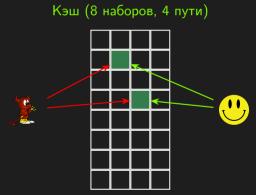
[3. Tunii atak]\$ _ [50/122]



- 1. Отобразить бинарный файл (например, разделяемый объект) в своё адресное пространство
- 2. Сбросить содержимое кэш-линии (код или данные)
- 3. Передать управление программе-жертве
- 4. Определить какие линии кэша были загружены программой-жертвой снова

[51/122]

1. Отобразить бинарный файл (например, разделяемый объект) в своё адресное пространство

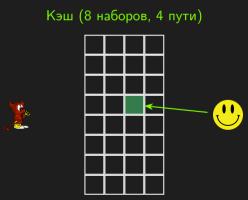


2. Сбросить содержимое кэш-линии (код или данные)



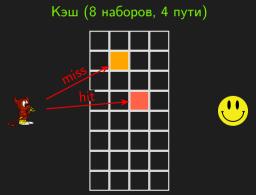
[52/122] [52/122]

3. Передать управление программе-жертве



[5.7122] [52/122]

4. Определить какие линии кэша были загружены программой-жертвой снова

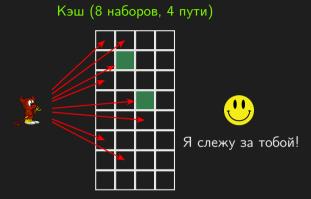


[5.7122] [5.7122]



[5.7122]

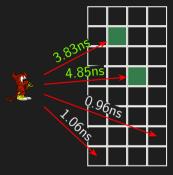
>>> Flush + Flush



Количество и продолжительность обращений к памяти может быть измерено, а атаки на кэш — обнаружены

>>> Flush + Flush

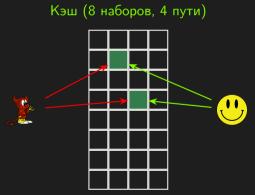
Кэш (8 наборов, 4 пути)



Инструкция для сброса кэша срабатывает за различное время в зависимости от того, находятся ли сейчас какие-либо данные в кэше или нет

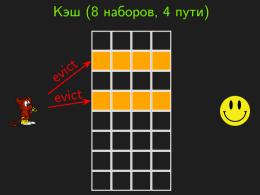
[54/122]

1. Отобразить бинарный файл (например, разделяемый объект) в своё адресное пространство



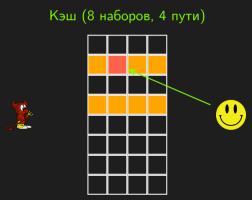
[5.7122] [5.7122] [5.7122]

2. Вытеснить содержимое кэш-линии (код или данные)



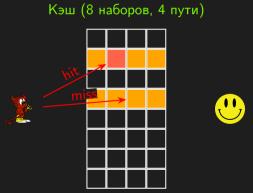
[5.7122] [5.7122] [5.7122]

3. Передать управление программе-жертве



[5.7122] [5.7122] [5.7122]

4. Определить какие линии кэша были загружены программой-жертвой снова



[55/122]





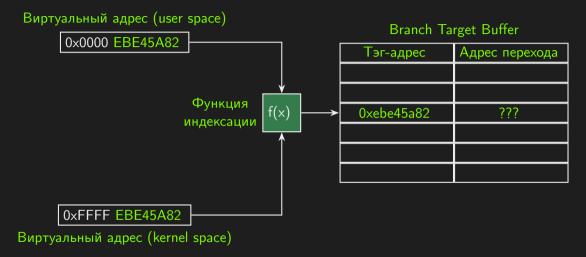


3. Типы атак

Атаки на предсказатель переходов

[3. Типы атак]\$_____

>>> Атаки на предсказатель переходов



Тег вычисляется, основываясь на последних байтах виртуального адреса

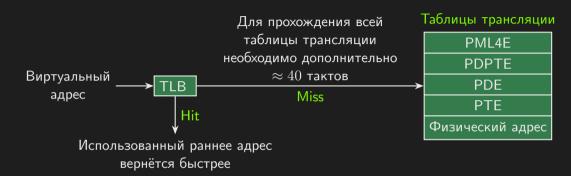
[5.7/122]



3. Типы атак

Атаки на буфер ассоциативной трансляции

>>> Атаки на буфер ассоциативной трансляции



Translation lookaside buffer (TLB) используется как для ускорения трансляции виртуальных адресов ядерного пространства, так и пользовательского!

[59/122]



3. Типы атак

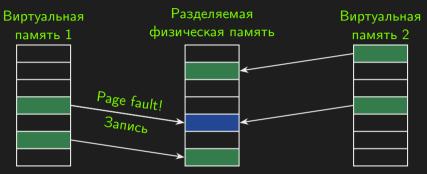
Атаки, основанные на срабатывании исключительных ситуаций Атаки на систему дедупликации памяти

[60/122]

>>> Атаки, основанные на срабатывании исключительных ситуаций

- прерывание планировщика
- прерывания инструкции
- ошибка страницы памяти
- поведенческие изменения (например, возврат кода ошибки)





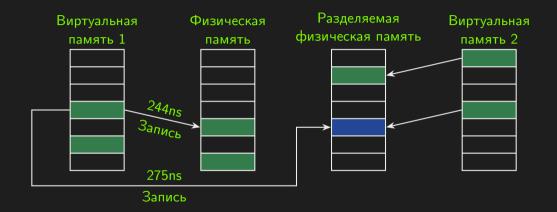
Процесс 1 пытается записать данные в разделяемую память

[62/122]



Запись в дедуплицированную память происходит в режиме Copy-on-Write

[62/122]





3. Типы атак

Атаки на DRAM Row hit атака (Flush + Reload)

[3. Типы атак]**5** _

CPU

DRAM банк

0123456789	
1234567890	
2345678901	
3456789012	
4567890123	
5678901234	
6789012345	

row buffer

Работа DRAM (ещё раз)

CPU

DRAM банк

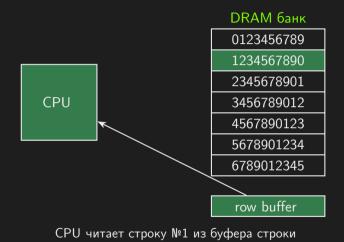
6789012345

row buffer

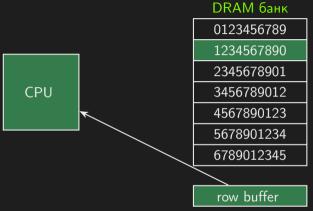
CPU запрашивает на чтение строку №1



[64/122]



[3. Tunu atak]\$ _



CPU снова запрашивает на чтение строку №1, которая уже есть в буфере строки, чтение происходит быстрее

[64/122]

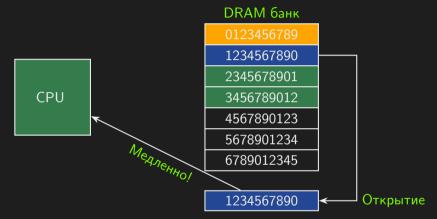
>>> Row hit атака (Flush + Reload)



Атакующий запрашивает строку №0, содержимое которой принадлежит атакующему

[65/122]

>>> Row hit атака (Flush + Reload)



Атакующий запрашивает строку №1, содержимое которой частично принадлежит и атакующему, и жертве

>>> Row hit атака (Flush + Reload)



Сбросим (вытесним) буфер и передадим управление программе-жертве

[65/122] [65/122]

>>> Row hit атака (Flush + Reload)



В случае, если жертва обращалась к данному адресу, то это можно вычислить по времени повторного обращения

[65/122] [65/122]

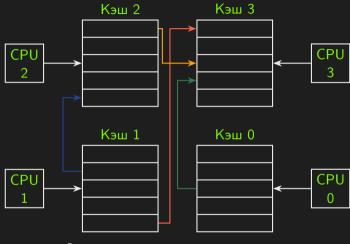
>>> План

3. Типы атак

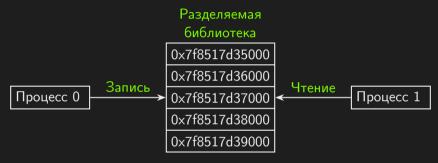
Скрытые каналы Пример работы DRAM (row miss атака) Тепловой канал

[3. Типы атак]**5** _

>>> Скрытые каналы



Скрытые каналы между процессорами



Скрытые каналы между приложениями на базе кэшей



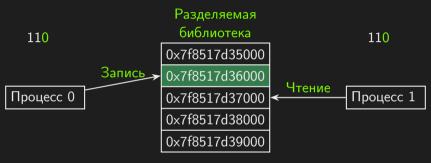
Скрытые каналы между приложениями на базе кэшей

[3. Tunia arak]\$ _

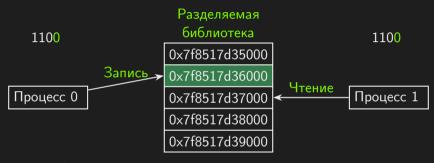


Скрытые каналы между приложениями на базе кэшей

[3. Типы атак]\$ _



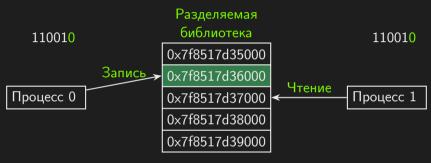
Скрытые каналы между приложениями на базе кэшей



Скрытые каналы между приложениями на базе кэшей

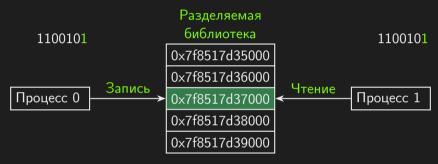


Скрытые каналы между приложениями на базе кэшей

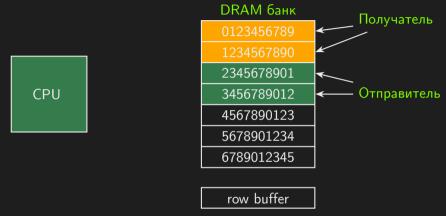


Скрытые каналы между приложениями на базе кэшей

[3. Tunia arak]\$ _

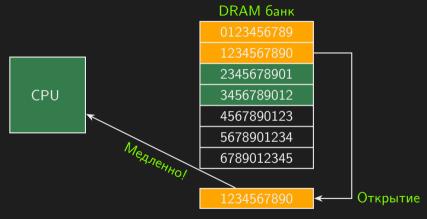


Скрытые каналы между приложениями на базе кэшей



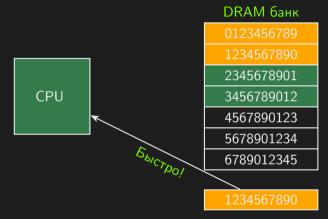
Отправитель и получатель используют один и тот же банк памяти

[69/122] [69/122]



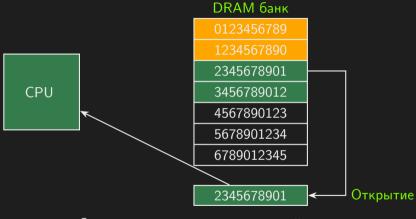
Получатель проверяет время доступа к своей памяти

[69/122] [69/122]



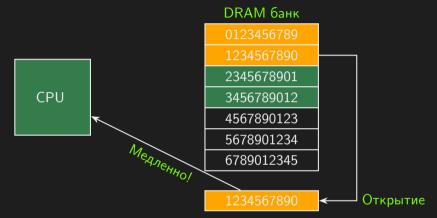
Повторное чтение своей памяти будет происходить быстрее

[69/122]

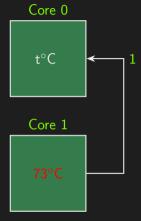


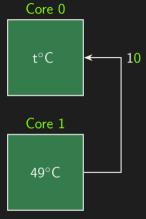
Отправитель получает доступ к своей памяти

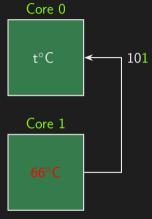
[69/122] [[69/122]

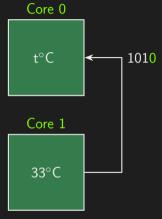


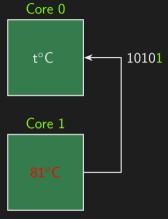
Получатель при своей следующей попытке чтения памяти получит промах строки, соответственно большее время ожидание

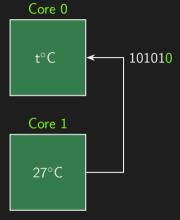


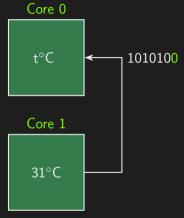


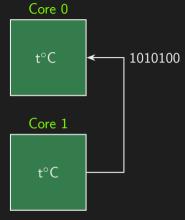














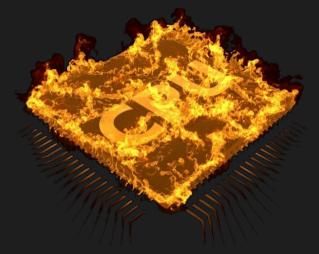
4. Атаки, основанные на аппаратных дефектах

Rowhammer

Необходимые примитивы

Разновидности Rowhammer

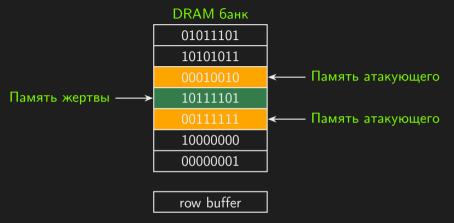
>>> Атаки, основанные на аппаратных дефектах



Аппаратные дефекты можно эксплуатировать с помощью исполнения кода



4. Атаки, основанные на аппаратных дефектах Rowhammer



Для эксплуатации атака должна быть направлена на память, расположенную в одном и том же банке, но в разных строках



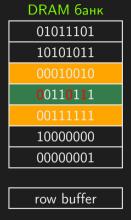




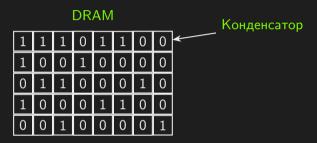






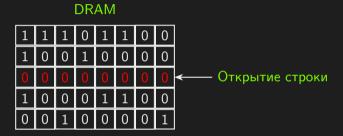


В результате — самопроизвольное переключение битов памяти



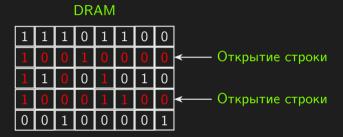
Что происходит при Rowhammer?

>>> Rowhammer



На всю строку подаётся питание

>>> Rowhammer



Активация строк в современных DRAM



4. Атаки, основанные на аппаратных дефектах Необходимые примитивы

>>> Необходимые примитивы

- быстрый некэшируемый доступ к памяти
- определение местонахождения уязвимых строк DRAM
- знание функций адресации физической памяти



4. Атаки, основанные на аппаратных дефектах Разновидности Rowhammer

• Flip Feng Shui — целенаправленный Rowhammer

- + методика «массажирования памяти» для атаки на конкретный адрес
- при условии наличия систем разделения памяти (дедупликация, виртуальные машины и т. п.)

- Flip Feng Shui целенаправленный Rowhammer
- Throwhammer удалённая атака

- + удалённо
- remote direct memory access (RDMA)

- Flip Feng Shui целенаправленный Rowhammer
- Throwhammer удалённая атака
- Nethammer улучшенная удалённая атака

- + удалённо
- Intel CAT
- драйверы сетевых устройств используют инструкции очистки кэша
- используется некэшируемая память

- Flip Feng Shui целенаправленный Rowhammer
- Throwhammer удалённая атака
- Nethammer улучшенная удалённая атака
- Drammer атака на ARM

- ARMv7 непривилегированный сброс кэша невозможен
- ARMv8 инструкция сброса кэша отключена на уровне ядра
- системный вызов cacheflush() сброс кэша только до второго уровня
- вытеснение из кэша с помощью вычислений медленно
- + Android ION allocator некэшируемая DMA память

- Flip Feng Shui целенаправленный Rowhammer
- Throwhammer удалённая атака
- Nethammer улучшенная удалённая атака
- Drammer атака на ARM
- Glitch улучшенная атака на ARM
- ✓ механизм вычисления времени доступа к памяти и другим ресурсам WebGL
- ✓ общие ресурсы кэш GPU
- ✓ знание физического расположения данных в памяти GPU обратная разработка с помощью атак по сторонним каналам (примитивы представлены выше)
- ✓ быстрый доступ к памяти WebGL + GPU



5. Meltdown & Spectre

Variant 3

Variant 3a

Variant 1

Variant 2

Variant 4

Производные и не только

[5. Meltdown & Spectre]\$ _ [80/122]



5. Meltdown & Spectre

Variant 3

Выполнение не по порядку

Чтение недоступной памяти

Эксплуатация

ASM

Предотвращение

>>> Variant 3

CVE-2017-5754: спекулятивное чтение недоступных данных



>>> Выполнение не по порядку

```
Параллелизация
       _int width = 10, height = 5;&
        float diagonal = sqrt(width * width + height * height);
       int area = width * height;__
       Зависимости
```

[5. Meltdown & Spectre]\$ _ [83/122]

>>> Чтение недоступной памяти

- Если программа читает память, то
 - 1. проверяются права
 - 2. память считывается
- Если программа пытается читать недоступную память, то
 - 1. происходит ошибка
 - 2. выполнение останавливается

Но что будет, если проверка прав и чтение будут выполняться не по порядку?

[5. Meltdown & Spectre]\$ _ [84/122]

>>> Чтение недоступной памяти

```
*(volatile char*) 0; // ошибка чтения, Выполнение прерывается temp = array[84 * 4096]; // Выполнение Вне очереди?
```

[5. Meltdown & Spectre]\$ _ [85/122]

>>> Чтение недоступной памяти

```
*(volatile char*) 0; // ошибка чтения, Выполнение прерывается temp = array[84 * 4096]; // Выполнение Вне очереди?
```

С помощью атаки на кэш Flush + Reload выясняется, что обращение к 84 странице памяти состоялось!

[5. Meltdown & Spectre]\$ _ [85/122]

```
unsigned char value = *(unsigned char *)ptr;
unsigned long index = (((value >> bit) & 1) * 0x100) + 0x200;
maccess(&data[index]);
```

[5. Meltdown & Spectre]\$ _ [86/122]

```
char value = *SECRET_KERNEL_PTR;
```

unsigned char value = *(unsigned char *)ptr;

```
char value = *SECRET_KERNEL_PTR;

маска для чтения нужного бита

unsigned long index = (((value >> bit) & 1) * 0x100) + 0x200;
```

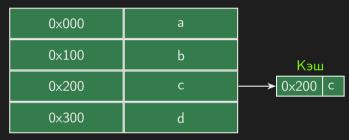
```
char value = *SECRET_KERNEL_PTR;
              маска для чтения нужного бита
                вычисление смещения в data
                  (к которому есть доступ)
unsigned long index = (((value \rangle) bit) & 1)* 0 \times 100) + 0 \times 200;
```



maccess(&data[index]):

[5. Meltdown & Spectre]\$ _ [87/122]

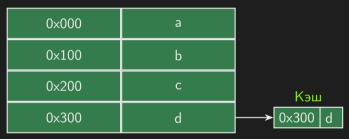
char data[];



При обращении к массиву по определённому индексу данные попадают в кэш

[5. Meltdown & Spectre]\$ _ [88/122]

char data[];



При обращении к массиву по определённому индексу данные попадают в кэш

[5. Meltdown & Spectre]5 _ [88/122]

>>> **ASM**

```
LDR X1, [X2] ; X2 — указатель на данные, которых нет В кэше, ; также В TLB не должно быть данного адреса

CBZ X1, over ; переход, который В итоге будет совершён, ; но инструкции ниже Всё равно исполнятся

LDR X3, [X4] ; X4 — указатель на данные В пространстве памяти ядра

LSL X3, X3, #imm ; получение нужного бита данных

AND X3, X3, #0xFC0 ; Выравнивание с размером страницы памяти

LDR X5, [X6,X3] ; X6 — адрес массива атакующего
```

[5. Meltdown & Spectre]\$ _ [89/122]

>>> Предотвращение

Изоляция адресного пространства ядра — kernel page-table isolation, KPTI (KEISER — Kernel Address Isolation to have Side-channels Efficiently Removed)



5. Meltdown & Spectre

Variant 3a ASM Предотвращение

[5. Meltdown & Spectre]\$ _ [91/122]

>>> Variant 3a

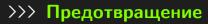
CVE-2018-3060: спекулятивное чтение недоступных данных



>>> **ASM**

```
LDR X1, [X2]
MRS X3, TTBRØ EL1
LSL X3. X3. #imm
AND X3, X3, #0xFC0; Выравнивание с размером страницы памяти
LDR X5, [X6,X3] ; X6 - agpec maccuBa atakuwwero
```

[5. Meltdown & Spectre]\$ _ [93/122]



В зависимости от уровня привилегий заменять значения системных регистров фиктивными



5. Meltdown & Spectre

Variant 1

Спекулятивное выполнение
Побочные эффекты
Тренировка предсказателя переходов
Обход проверки границ
ASM
Предотвращение

>>> Variant 1

CVE-2017-5753: обход проверки границ



SPECTRE

Spectre

>>> Спекулятивное выполнение

- CPU пытается предугадать будущие переходы
 - ... учась на произошедших
- происходит спекулятивное выполнение инструкций выбранного перехода
- если переход угадан верно
 - ... быстрое выполнение
- если переход угадан неверно
 - ... отброс результата спекулятивного выполнения

[5. Meltdown & Spectre]\$ _ [97/122]

>>> Побочные эффекты

if <чтение памяти согласно границе>

>>> Побочные эффекты

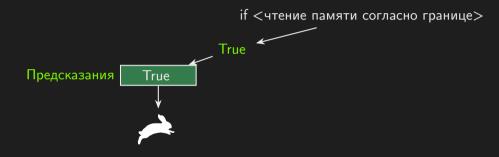
if <чтение памяти согласно границе>
True

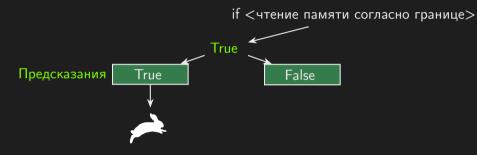
>>> Побочные эффекты

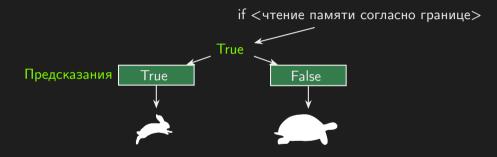
if <чтение памяти согласно границе>

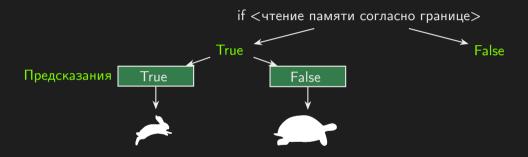
True

Предсказания True





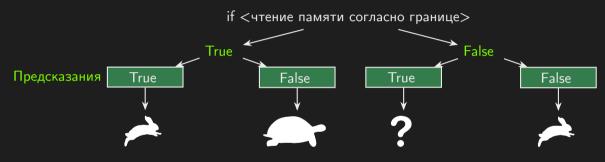




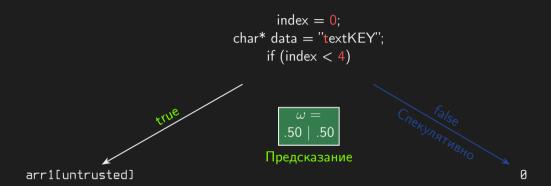


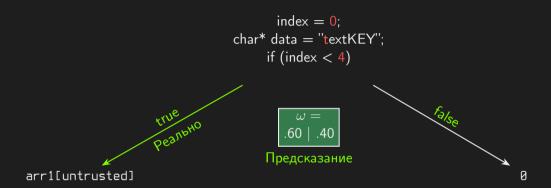


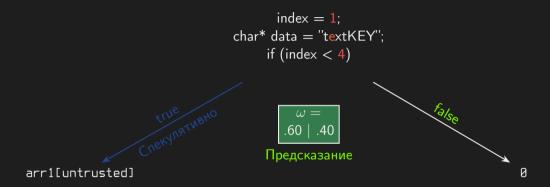


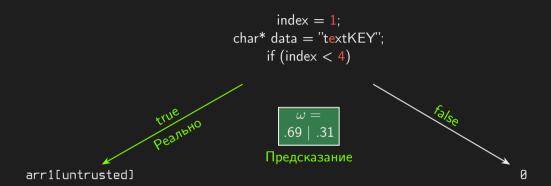


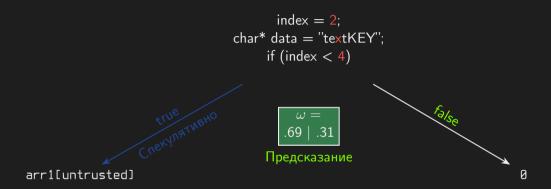


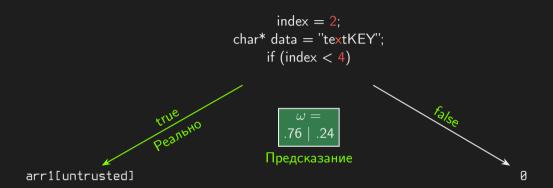


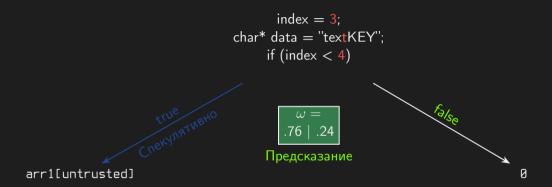














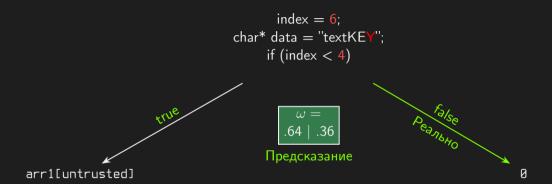












>>> Обход проверки границ

```
struct arrau {
  unsigned long length;
  unsigned char data[];
}:
struct arrau *arr1 = ...; /* μεδοπωωοŭ μασουβ */
struct array *arr2 = ...; /* maccuB pasmepom 0x400 */
unsigned long untrusted_offset_from_user = ...;
if (untrusted_offset_from_user < arr1->length) {
  unsigned char value = arr1->data[untrusted_offset_from_user];
  unsigned long index2 = ((value & 1) * 0 \times 100) + 0 \times 200:
  if (index2 < arr2->length) {
    unsigned char value2 = arr2->data[index2]:
```

>>> Обход проверки границ

```
struct array {
  unsigned long length;
  unsigned char data[];
};
struct array *arr1 = ...; /* небольшой массив */
struct array *arr2 = ...; /* массив размером 0х400 */
```

>>> Обход проверки границ

```
unsigned long untrusted_offset_from_user = ...;
if (untrusted_offset_from_user < arr1->length) {
  unsigned char value = arr1->data[untrusted_offset_from_user];
  unsigned long index2 = ((value & 1) * 0 \times 100) + 0 \times 200;
  unsigned char value2 = arr2->data[index2]:
```

>>> **ASM**

```
LDR X1, [X2] ; X2 - ykasatenb Ha arr1->length

CMP X0, X1 ; X0 cogep*xut untrusted_offset_from_user

BGE out_of_range

LDRB W4, [X5,X0] ; X5 cogep*xut arr1->data

AND X4, X4, #1

LSL X4, X4, #8

ADD X4, X4, #0*200

LDRB X7, [X8, X4] ; X8 cogep*xut arr2->data

out of range
```

>>> Предотвращение

- отключение спекулятивного выполнения
- ограничение доступа к высокоточным таймерам
- привилегированная очистка кэша
- полное изолирование важных данных
- вставка инструкций для остановки спекулятивного выполнения



5. Meltdown & Spectre

Variant 2

Предсказатель переходов и его тренировка

И снова спекулятивное выполнение

Предотвращение

>>> Variant 2

CVE-2017-5715: тренировка предсказателя переходов



SPECTRE

Spectre













>>> Предсказатель переходов и его тренировка



>>> Предсказатель переходов и его тренировка



[5. Meltdown & Spectre]S _ [108/122]

>>> И снова спекулятивное выполнение

```
if (untrusted_offset_from_user < array1_size)
    y = array2[((array1[untrusted_offset_from_user] & 1) * 0x100) + 0x200];</pre>
```

[5. Meltdown & Spectre]\$ _ [109/122]

>>> Предотвращение

Частично такое же, как и в случае с Variant 1

- отключение предсказателя переходов (Indirect Branch Restrict Speculation)
- очистка буфера предсказателя переходов при переключении контекста (Indirect Branch Predictor Barrier)
- выключение/включение ММО
- retpoline «оборачивание» косвенных переходов

[5. Meltdown & Spectre]S _ [110/122]



5. Meltdown & Spectre

Variant 4

Сначала чтение, потом запись

Читаем данные EL1

Спекулятивное чтение одного и того же регистра

Спекулятивный запуск непривилегированного кода

Сначала запись, потом чтение

Предотвращение

[5. Meltdown & Spectre]\$ _ [111/122]



CVE-2018-3639: спекулятивное выполнение чтения памяти после сохранения её в регистр



SPECTRE

Spectre? [5. Meltdown & Spectre]\$ [112/122]

>>> Сначала чтение, потом запись

```
STR X1, [X2] ; X2 — agpec памяти, который ещё не известен
...

LDR X3, [X4] ; X4 содержит тот же agpec, что и X2

<произвольная обработка X3>

LDR X5, [X6, X3] ; спекулятивное выполнение со старым agpecom
```

>>> Читаем данные EL1

```
STR X1, [X2]
...

ERET ; Возврат на более нижний уровень исключений
...

LDR X3, [X4] ; Х4 содержит такой же физический адрес, как и Х2,
; но Виртуальный адрес отличается

<произвольная обработка X3>
LDR X5, [X6, X3]
```

[5. Meltdown & Spectre] **S** [114/122]

>>> Спекулятивное чтение одного и того же регистра

```
STR X1, [SP]
...

LDR X3, [SP]

<произвольная обработка X3>

LDR X5, [X6, X3]

<произвольная обработка X5>

LDR X7, [X8, X5]
```

[5. Meltdown & Spectre]\$ _ [115/122]

>>> Спекулятивный запуск непривилегированного кода

```
STR X1, [SP]
...
LDR X3, [SP]
...
BLR X3
```

>>> Сначала запись, потом чтение

```
....
LDR X3, [X4]
КпроизВольная обработка X3>
LDR X5, [X6, X3]
....
STR X1, [X2] ; X2 содержит тот же адрес, что и X4
```

>>> Предотвращение

- вставка «барьеров»
- отключение реорганизации операций чтения и записи
- SafeSpec

[5. Meltdown & Spectre]\$ _ [118/122]



5. Meltdown & Spectre

Производные и не только

[5. Meltdown & Spectre]\$ _ [119/122]

>>> Производные и не только

Spectre-NG

- MeltdownPrime & SpectrePrime
- SgxPectre
- SMM Speculative Execution Attacks
- BranchScope
- LazyFP
- TLBleed
 - ...

TotalMeltdown?



6. Заключение

• атаки на микроархитектуру становятся популярными

- атаки на микроархитектуру становятся популярными
- атаки на микроархитектуру могут быть автоматизированы

[6. Заключение]\$ _

- атаки на микроархитектуру становятся популярными
- атаки на микроархитектуру могут быть автоматизированы
- множество атак ещё не опубликовано/найдено

[6. Заключение]\$ _

- атаки на микроархитектуру становятся популярными
- атаки на микроархитектуру могут быть автоматизированы
- множество атак ещё не опубликовано/найдено
- создание контрмер не тривиальный процесс

[6. Заключение]\$ _