

基礎コンピュータ工学 第2章 情報の表現 (パート6：論理演算と基本回路)

<https://github.com/tctsigemura/TecTextBook>

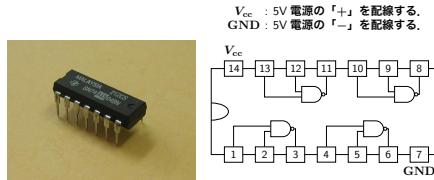
本スライドの入手：

基礎コンピュータ工学第2章 情報の表現 /パート6 /17

コンピュータの基本回路

論理回路を組合せてコンピュータは製作される。

- 電気の ON と OFF だけ用いて情報を表現する。
- ON/OFF をビット 1/0 に対応付ける。
- これは論理値 (True/False, 真/偽, Yes/No) と同じ。
- 論理値を対象とする演算を論理演算と言う。
- 論理演算を計算する回路を論理回路と言う。



基礎コンピュータ工学第2章 情報の表現 /パート6 /2/17

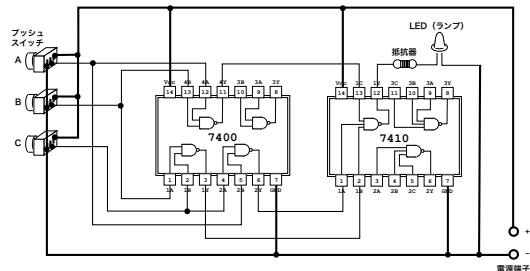
論理 IC で作った手作りコンピュータ

徳山高専卒業研究で約40年前に製作された手作りコンピュータ

左側はコンピュータ本体の外観で、右側は内部構成図である。内部には複数のICチップや回路基板が組み込まれている。

基礎コンピュータ工学第2章 情報の表現 /パート6 /3/17

論理 IC で回路を作る



基礎コンピュータ工学第2章 情報の表現 /パート6 /4/17

現代の手作りコンピュータ

FPGAの中に論理 IC 数万個に相当する回路が書き込める。

マザーボードには複数のICチップ、LED、スイッチ、ジャンパ等が搭載されている。動作確認用のスイッチやLEDが複数設けられている。

基礎コンピュータ工学第2章 情報の表現 /パート6 /5/17

基本的な論理回路 (1)

論理積 (AND) — 「かつ」

2ビット入力し、両方が1のときだけ1を出力する。

入力		出力
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

AND の真理値表

AかつBが1なら1
A AND Bが1なら1

$$X = A \cdot B$$

AND の論理式



AND の回路記号

基礎コンピュータ工学第2章 情報の表現 /パート6 /6/17

基本的な論理回路（2）

論理和（OR）—「または」

2ビット入力し、どちらかが1のとき1を出力する。

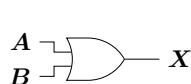
入力		出力
A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

OR の真理値表

A または B が1なら1
A OR B が1なら1

$$X = A + B$$

OR の論理式



OR の回路記号

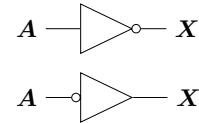
基本的な論理回路（3）

否定（NOT）—「ではない」

1ビット入力し、入力とは逆の論理値を出力する。

$$X = \overline{A}$$

NOT の論理式



NOT の回路記号

入力	出力
A	X
0	1
1	0

NOT の真理値表

A が1ではないなら1

基本的な論理回路（4）

排他的論理和（XOR）—「異なる」

2ビット入力し、二つが異なるなら1を出力する。

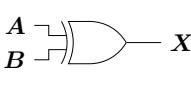
入力		出力
A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

XOR の真理値表

A と B が異なるなら1

$$X = A \oplus B$$

XOR の論理式

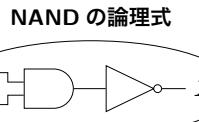


XOR の回路記号

基本的な論理回路（5）

NOT と AND の組合せ（NAND）

$$X = \overline{A \cdot B}$$



NAND の回路記号

入力		出力
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

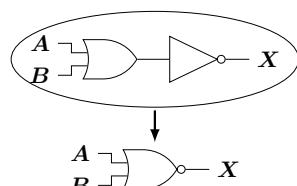
NAND の真理値表

基本的な論理回路（6）

NOT と OR の組合せ（NOR）

$$X = \overline{A + B}$$

NOR の論理式



NOR の回路記号

入力		出力
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

NOR の真理値表

演算回路（1）

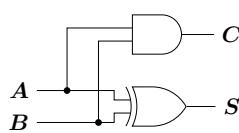
半加算器

1桁の2進数を二つ入力し、0, 1, 2のどれかを出力する。

$$\begin{array}{r}
 A \quad 0 \\
 + B \quad + 0 \\
 \hline
 C \quad S \quad 0 \quad 0
 \end{array}
 \quad
 \begin{array}{r}
 A \quad 0 \\
 + B \quad + 1 \\
 \hline
 C \quad S \quad 0 \quad 1
 \end{array}
 \quad
 \begin{array}{r}
 A \quad 1 \\
 + B \quad + 0 \\
 \hline
 C \quad S \quad 0 \quad 1
 \end{array}
 \quad
 \begin{array}{r}
 A \quad 1 \\
 + B \quad + 1 \\
 \hline
 C \quad S \quad 1 \quad 0
 \end{array}$$

入力			
A	B	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

半加算器の真理値表



半加算器の回路図

演算回路（2）

全加算器

1桁の2進数を三つ入力し、0, 1, 2, 3のどれかを出力する。

入力	出力			
A	B	I	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

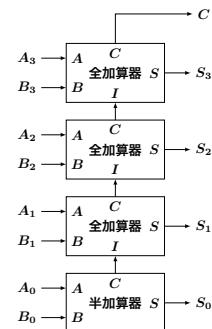
A : 計算の入力
B : 計算の入力
I : 桁上がりの入力

全加算器の真理値表

演算回路（3）

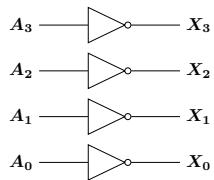
4ビット加算器

4桁の2進数を二つ入力し、和を計算する

**演算回路（4）**

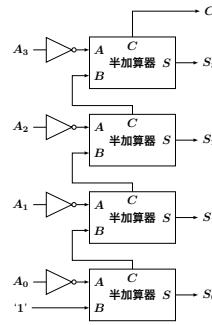
4ビット 1の補数器

4桁の2進数を入力し、1の補数を計算する

**演算回路（5）**

4ビット 2の補数器

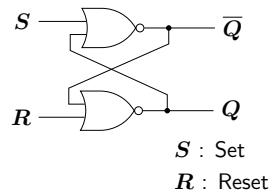
4桁の2進数を入力し、2の補数を計算する

**記憶回路**

RS フリップフロップ

直前の状態を記憶する回路

入力	出力
S R	Q
0 0	記憶
0 1	0
1 0	1
1 1	禁止



RS-FF の動作

RS-FF の回路