

基礎コンピュータ工学

第2章 情報の表現

(パート5：論理演算と基本回路)

<https://github.com/tctsigemura/TecTextBook>

本スライドの入手：

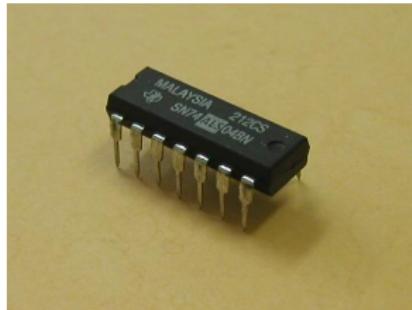


コンピュータの基本回路

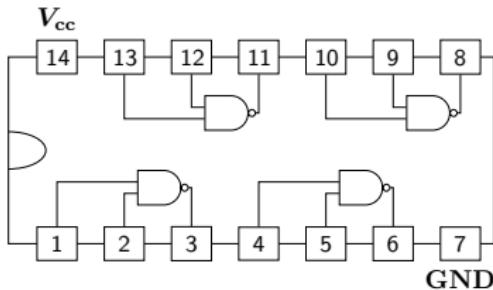
論理回路を組合せてコンピュータは製作される。

- 電気の ON と OFF だけ用いて情報を表現する。
- ON/OFF をビット 1/0 に対応付ける。
- これは**論理値** (True/False, 真/偽, Yes/No) と同じ。
- 論理値を対象とする演算を**論理演算**と言う。
- 論理演算を計算する回路を**論理回路**と言う。

V_{cc} : 5V 電源の「+」を配線する。
GND : 5V 電源の「-」を配線する。



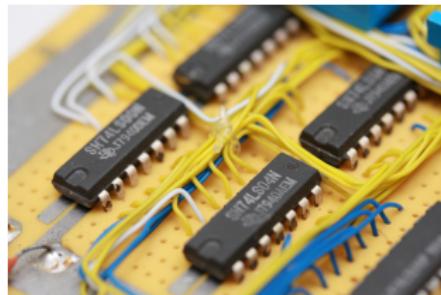
外観



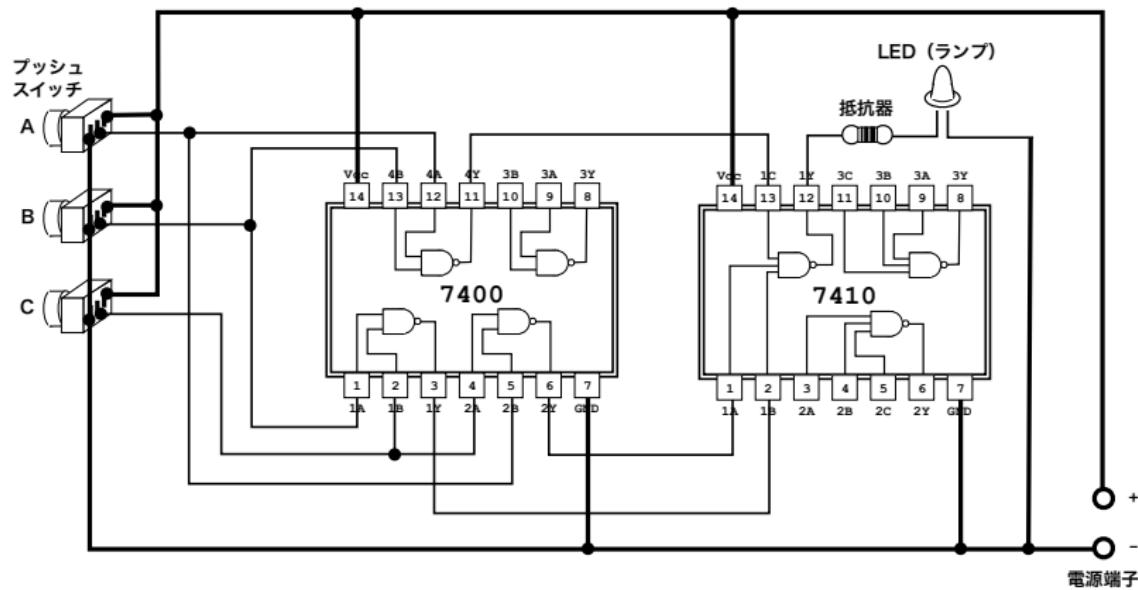
論理 IC の内部

論理 IC で作った手作りコンピュータ

徳山高専卒業研究で約 40 年前に製作された手作りコンピュータ

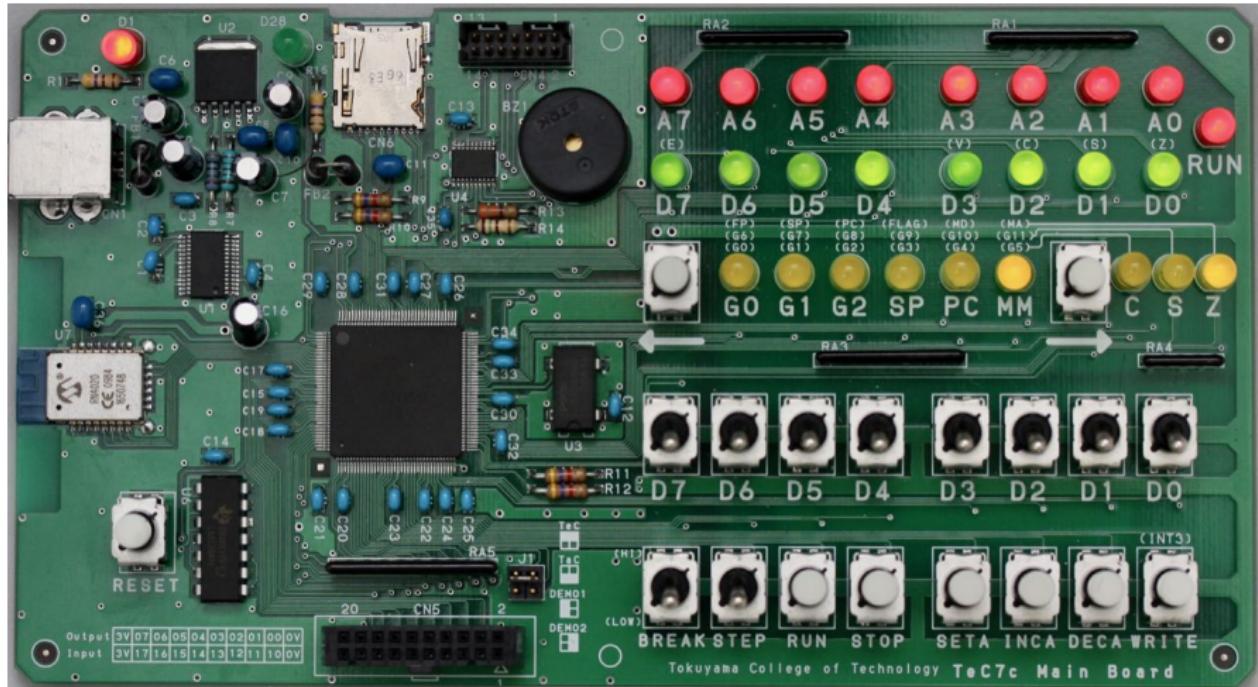


論理 IC で回路を作る



現代の手作りコンピュータ

FPGAの中に論理 IC 数万個に相当する回路が書き込める。



基本的な論理回路（1）

論理積（AND）—「かつ」

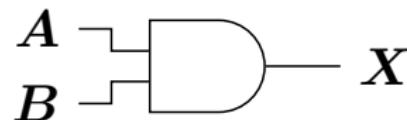
2ビット入力し、両方が1のときだけ1を出力する。

入力		出力
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

AND の真理値表

$$X = A \cdot B$$

AND の論理式



AND の回路記号

A かつ B が 1 なら 1

A AND B が 1 なら 1

基本的な論理回路（2）

論理和（OR）—「または」

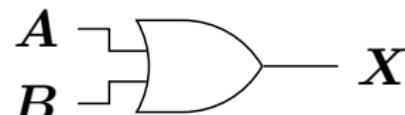
2ビット入力し、どちらかが1のとき1を出力する。

入力		出力
A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

OR の真理値表

$$X = A + B$$

OR の論理式



OR の回路記号

A または B が1なら1

A OR B が1なら1

基本的な論理回路（3）

否定 (*NOT*) — 「ではない」

1ビット入力し、入力とは逆の論理値をを出力する。

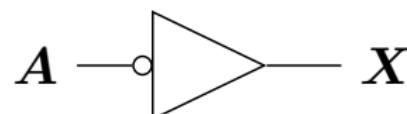
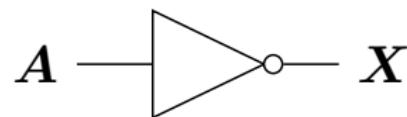
$$X = \overline{A}$$

NOT の論理式

入力	出力
A	X
0	1
1	0

NOT の真理値表

A が 1 ではないなら 1



NOT の回路記号

基本的な論理回路 (4)

排他的論理和 (*XOR*) —「異なる」

2ビット入力し、二つが異なるなら 1 を出力する。

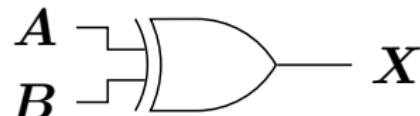
入力		出力
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	1
1	0	1
1	1	0

XOR の真理値表

A と *B* が異なるなら 1

$$X = A \oplus B$$

XOR の論理式



XOR の回路記号

基本的な論理回路 (5)

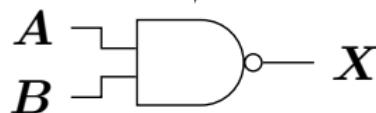
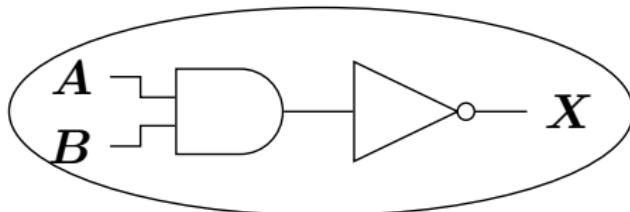
NOT と AND の組合せ (NAND)

$$X = \overline{A \cdot B}$$

NAND の論理式

入力		出力
<i>A</i>	<i>B</i>	<i>X</i>
0	0	1
0	1	1
1	0	1
1	1	0

NAND の真理値表



NAND の回路記号

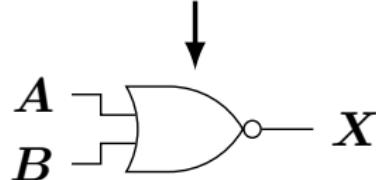
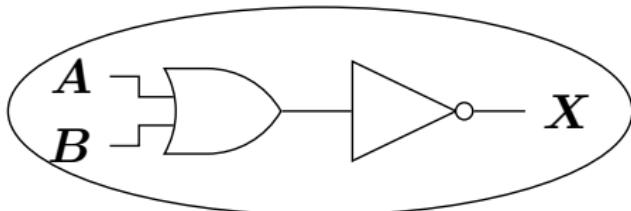
基本的な論理回路 (6)

NOT と OR の組合せ (NOR)

$$X = \overline{A + B}$$

NOR の論理式

入力		出力
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0



NOR の真理値表

NOR の回路記号

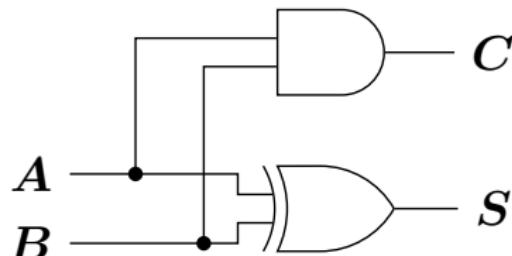
演算回路（1）

半加算器

1桁の2進数を二つ入力し、0, 1, 2のどれかを出力する。

$$\begin{array}{r} A \\ + B \\ \hline C \quad S \end{array} \quad \begin{array}{r} 0 \\ + 0 \\ \hline 0 \quad 0 \end{array} \quad \begin{array}{r} 0 \\ + 1 \\ \hline 0 \quad 1 \end{array} \quad \begin{array}{r} 1 \\ + 0 \\ \hline 0 \quad 1 \end{array} \quad \begin{array}{r} 1 \\ + 1 \\ \hline 1 \quad 0 \end{array}$$

入力		出力	
A	B	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0



半加算器の真理値表

半加算器の回路図

演算回路（2）

全加算器

1桁の2進数を三つ入力し、0, 1, 2, 3のどれかを出力する。

入力			出力	
A	B	I	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

A : 計算の入力

B : 計算の入力

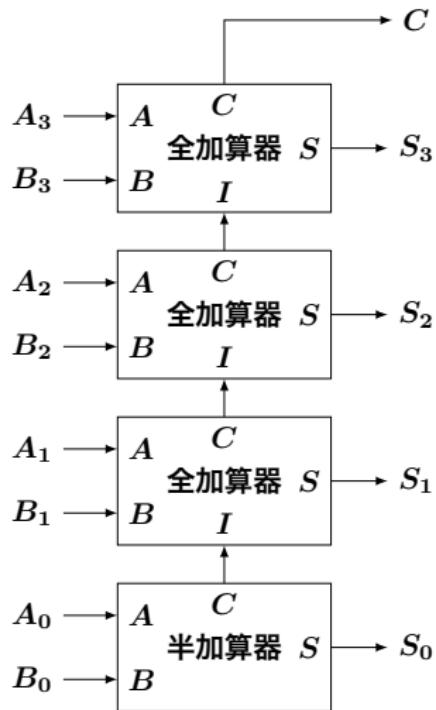
I : 桁上がりの入力

全加算器の真理値表

演算回路（3）

4ビット加算器

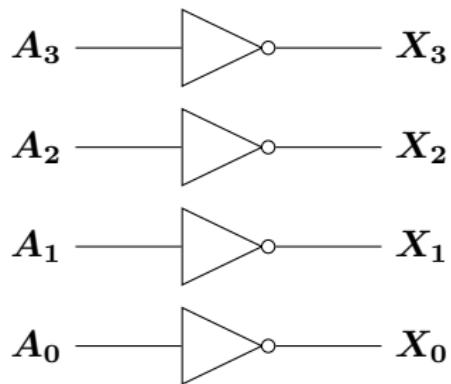
4桁の2進数を二つ入力し、和を計算する



演算回路（4）

4ビット 1の補数器

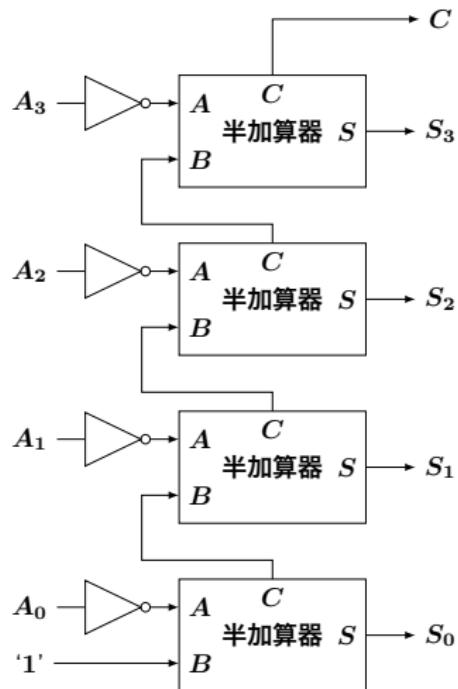
4桁の2進数を入力し、1の補数を計算する



演算回路（5）

4ビット 2の補数器

4桁の2進数を入力し、2の補数を計算する



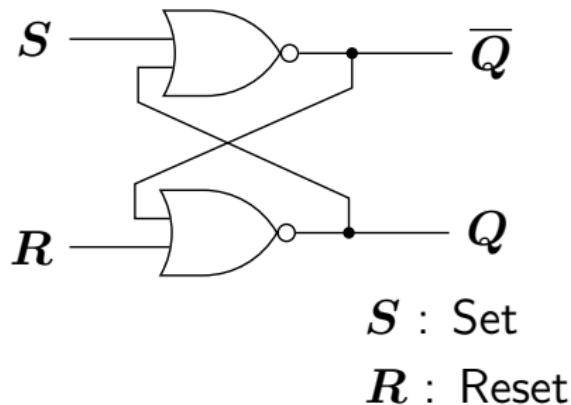
記憶回路

RS フリップフロップ

直前の状態を記憶する回路

入力		出力
S	R	Q
0	0	記憶
0	1	0
1	0	1
1	1	禁止

RS-FF の動作



RS-FF の回路