



مقایسه کننده آنالوگ

در میکروکنترلر ATmega16



فهرست مطالب

مطلوبی که در این فصل با آنها آشنا خواهیم شد:

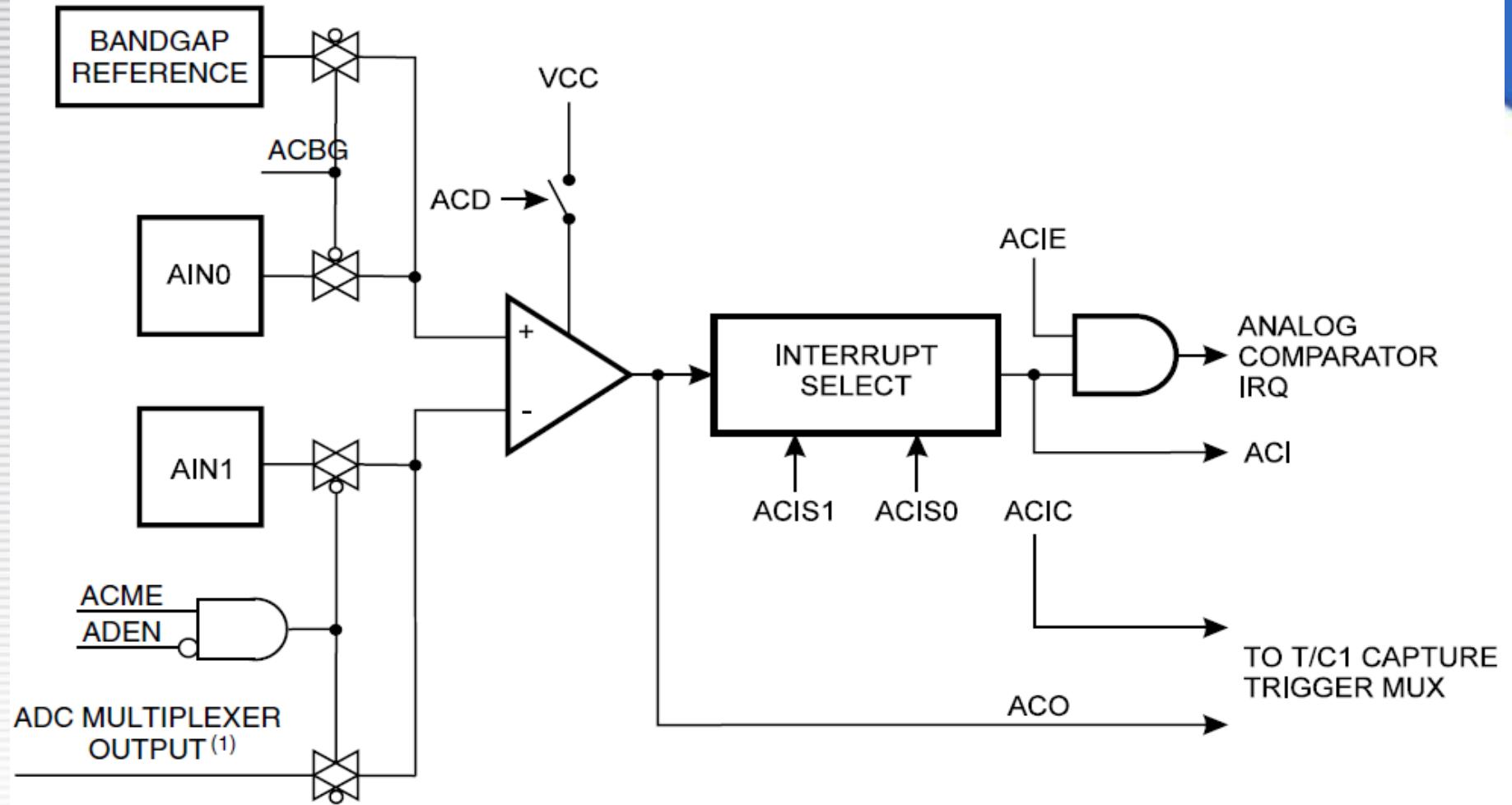
- مقایسه کننده آنالوگ

اینجا

مقایسه‌کننده آنالوگ

- مقایسه‌کننده آنالوگ، مقادیر ورودی موجود بر روی پایه مثبت AIN0 و پایه منفی AIN1 را با هم مقایسه می‌کند.
- هنگامی که سطح ولتاژ موجود بر روی پایه مثبت AIN0 از سطح ولتاژ موجود بر روی پایه منفی AIN1 بالاتر می‌رود، خروجی مقایسه‌کننده آنالوگ ACO یک می‌شود.
- خروجی مقایسه‌کننده می‌تواند به عنوان ورودی تحریک input capture زمان‌سنج/شمارنده ۱ بکار رود. علاوه بر آن، مقایسه‌کننده می‌تواند وقفه جداگانه‌ای را تحریک کند.
- کاربر می‌تواند انتخاب کند که وقفه با لبه پایین رونده، بالا رونده و یا تغییر حالت خروجی مقایسه‌کننده فعال شود.

مقایسه‌کننده آنالوگ



نمودار بلوکی مقایسه‌کننده آنالوگ

مقایسه کننده آنالوگ

ثبتات I/O خاص منظوره SFIOR

Bit	7	6	5	4	3	2	1	0	SFIOR
Read/Write	R/W								
Initial Value	0	0	0	0	0	0	0	0	

اینجا

- بیت سوم بنام ACME: فعال‌ساز تسهیم‌کننده برای مقایسه کننده آنالوگ:

هنگامی که در این بیت یک منطقی نوشته می‌شود، و ADC خاموش است (ADEN صفر است)، خروجی تسهیم‌گر ADCSRI به ورودی منفی مقایسه کننده آنالوگ متصل می‌شود.

- هنگامی که در این بیت صفر منطقی نوشته می‌شود، AIN1 به ورودی منفی مقایسه کننده آنالوگ اعمال می‌شود.

Special Function I/O Register (SFIOR)

مقایسه‌کننده آنالوگ

ثبت وضعیت و کنترل مقایسه‌کننده آنالوگ

Bit	7	6	5	4	3	2	1	0	
	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACISO	ACSR
Read/Write	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	N/A	0	0	0	0	0	

بیت هفتم یا **ACD**: غیرفعال کننده مقایسه‌کننده آنالوگ نام غلط انداز

- اگر یک منطقی در این بیت نوشته شود تغذیه مقایسه‌کننده قطع می‌شود.
- این بیت در هر زمانی می‌تواند برای خاموش کردن مقایسه‌کننده آنالوگ مورد استفاده قرار گیرد.
- بدین ترتیب می‌توان در حالات بیکاری و فعال، توان مصرفی را کاهش داد.
- هنگامی که بیت ACD را تغییر می‌دهیم، وقفه مقایسه‌کننده آنالوگ باید با صفر کردن بیت ACIE در ACSR غیر فعال شود؛ در غیر این صورت وقفه‌ای می‌تواند در حین تغییر این بیت به وقوع بپیوندد.

مقایسه‌کننده آنالوگ

ثبت وضعیت و کنترل مقایسه‌کننده آنالوگ

بیت ششم یا بیت ACBG: انتخاب کننده bandgap مقایسه‌کننده آنالوگ

- هنگامی که این بیت یک می‌شود، یک مرجع ولتاژ ثابت جایگزین ورودی مثبت مقایسه‌کننده آنالوگ می‌شود.
- هنگامی که این بیت صفر می‌شود، AIN0 به ورودی مثبت مقایسه‌کننده آنالوگ هدایت می‌شود.

بیت پنجم یا بیت ACO: خروجی مقایسه‌کننده آنالوگ

- خروجی مقایسه‌کننده آنالوگ بعد از همگام شدن، بطور مستقیم به ACO متصل می‌شود.
- همگامسازی یک تأخیر به اندازه یک یا دو سیکل ساعت ایجاد می‌کند.

مقایسه کننده آنالوگ

ثبت وضعیت و کنترل مقایسه کننده آنالوگ

بیت چهارم (ACI): پرچم وقفه مقایسه کننده آنالوگ

- زمانی که یک رویداد خروجی مقایسه کننده، وقفه مربوط به خود را که حالت تحریک آن توسط بیتهاي ACIS0 و ACIS1 تعیین می شود را تحریک می کند، این بیت توسط سخت افزار یک می شود.
- در این صورت روتین وقفه مقایسه کننده آنالوگ، زمانی که بیتهاي ACIE و همچنین بیت وقفه سراسری I در SREG یک باشند، اجرا می شود.
- هنگام اجرای بردار روتین وقفه مورد نظر، بیت ACI توسط سخت افزار صفر می شود.
- راه دیگر صفر کردن ACI، نوشتن یک منطقی در این پرچم است.

بیت سوم (ACIE): فعال ساز وقفه مقایسه کننده آنالوگ

- هنگامی که یک منطقی در ACIE نوشته می شود و بیت وقفه سراسری I در ثبات SREG یک باشد، وقفه مقایسه کننده آنالوگ فعال می شود.
- هنگامی که صفر منطقی در این بیت نوشته می شود، وقفه مورد نظر غیر فعال می گردد.

مقایسه‌کننده آنالوگ

ثبت وضعيت و کنترل مقایسه‌کننده آنالوگ

بیت دوم یا **ACIC**: فعال ساز **input capture** مقایسه‌کننده آنالوگ

- هنجاری که یک منطقی در این بیت نوشته می‌شود، قابلیت تحریک ورودی در زمان‌سنج/شمارنده ۱ توسط مقایسه‌کننده آنالوگ فعال می‌گردد.

در این حالت خروجی مقایسه‌کننده مستقیماً به واحد **input capture** متصل می‌شود، که از این طریق مقایسه‌کننده می‌تواند از امکانات حذف نویز و همچنین امکانات انتخاب لبه زمان‌سنج/شمارنده ۱ استفاده کند.

وقتی که صفر در این بیت نوشته شود، هیچ ارتباطی بین مقایسه‌کننده آنالوگ و مدار **input capture** برقرار نمی‌شود.

برای اینکه مقایسه‌کننده بتواند وقفه **input capture** زمان‌سنج/شمارنده ۱ را راه اندازی کند، بیت **TICIE1** در ثبات **TIMSK** باید یک شود.

مقایسه‌کننده آنالوگ

ثبت وضعيت و کنترل مقایسه‌کننده آنالوگ

بیت‌های صفر و یک یا ACIS1 و ACIS0: انتخاب حالت وقفه مقایسه‌کننده آنالوگ

- این بیت‌ها حالت‌های مختلف تحریک وقفه مقایسه‌کننده را تعیین می‌کند.
- هنگامی که بیت‌های ACIS1/ACIS0 تغییر داده می‌شوند، وقفه مقایسه‌کننده آنالوگ باید با صفر کردن بیت‌های فعال‌ساز وقفه (ACIE) در ثبات ACSR غیرفعال شود. در غیر این صورت ممکن است وقفه‌ای در حین تغییر این بیت‌ها به وقوع بپیوندد.

ACIS1	ACIS0	حالت وقفه
.	.	وقفه مقایسه‌کننده روی Output Toggle
.	۱	رزرو شده
۱	.	وقفه مقایسه‌کننده در لبه پایین رونده خروجی
۱	۱	وقفه مقایسه‌کننده در لبه بالا رونده خروجی

تنظیمات ACIS1/ACIS0

مقایسه‌کننده آنالوگ

ثبت وضعیت و کنترل مقایسه‌کننده آنالوگ

- امکان انتخاب هر یک از پایه‌های ADC7..0 برای جایگزین نمودن ورودی منفی با ورودی منطقی مقایسه‌کننده آنالوگ وجود دارد.
- تسهیم‌گر ADC برای انتخاب این ورودی مورد استفاده قرار می‌گیرد، و در نتیجه، برای استفاده از این ویژگی، ADC باید خاموش شود.
- در صورتی که بیت فعال‌ساز تمهیم‌کننده مقایسه‌کننده آنالوگ (بیت ACME در SFIOR) یک باشد، و ADC هم خاموش باشد (ADEN در ADCSRA صفر باشد)، بیت‌های MUX2..0 در ثبات ADMUX، یکی از پایه‌های ADC0:7 را به عنوان ورودی مقایسه‌کننده آنالوگ انتخاب می‌کند. (مطابق جدول اسلاید بعد)
- در صورتی که ACME صفر شود، و یا ADEN یک باشد، AIN1 به ورودی منفی مقایسه‌کننده آنالوگ اعمال می‌شود.

مقایسه کننده آنالوگ

ثبت وضعيت و کنترل مقایسه کننده آنالوگ

ACME	ADEN	MUX2..0	ورودی منفی مقایسه کننده آنالوگ
0	x	xxx	AIN1
1	1	xxx	AIN1
1	0	000	ADC0
1	0	001	ADC1
1	0	010	ADC2
1	0	011	ADC3
1	0	100	ADC4
1	0	101	ADC5
1	0	110	ADC6
1	0	111	ADC7

ورودی تسهیم شده مقایسه کننده آنالوگ