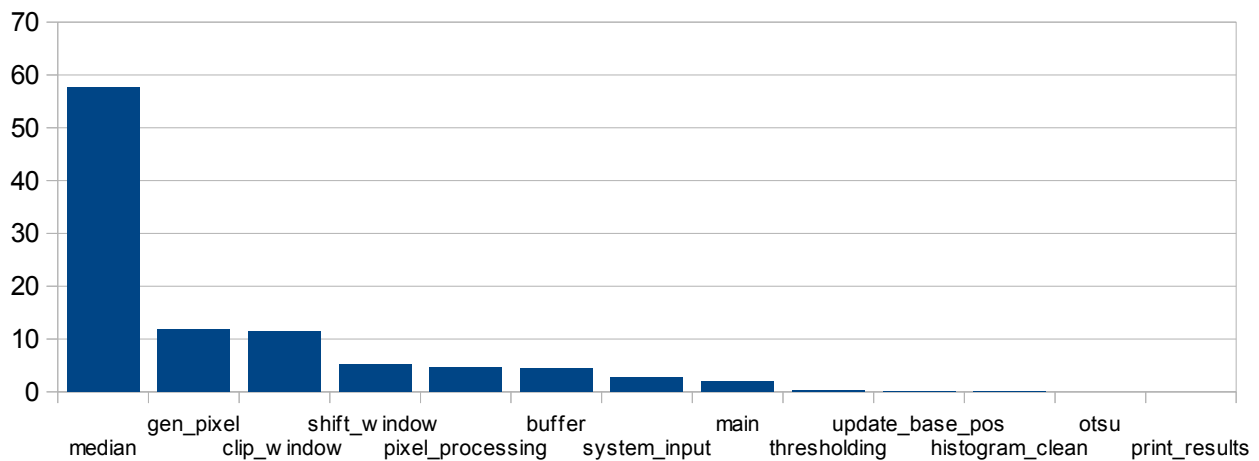


Analýza algoritmu programom gprof

	Názov	Podiel času straveného vo funkcii k celkovému času [%]
1	<i>median</i>	57.67
2	<i>gen_pixel</i>	11.89
3	<i>clip_window</i>	11.34
4	<i>shift_window</i>	5.19
5	<i>pixel_processing</i>	4.51
6	<i>buffer</i>	4.37
7	<i>system_input</i>	2.73
8	<i>main</i>	1.91
9	<i>thresholding</i>	0.34
10	<i>update_base_pos</i>	0.14
11	<i>histogram_clean</i>	0.07
12	<i>otsu</i>	0.00
13	<i>print_results</i>	0.00



Rozdelenie aplikácie medzi hardware a software

MCU	FPGA	
<i>otsu</i>	<i>median</i>	<i>system_input</i>
<i>print_results</i>	<i>gen_pixel</i>	<i>main</i>
	<i>clip_window</i>	<i>thresholding</i>
	<i>shift_window</i>	<i>update_base_pos</i>
	<i>buffer</i>	

Využitie adresového priestoru zdieľanej pamäte

Index	Názov symbolickej konštanty	Chovanie	Popis
0	FPGA_VALID	in/out	Príznak validity dát
1... 8	FPGA_HIST_0 ... FPGA_HIST_7	in	Položky histogramu
9	FPGA_FRAME	in	Číslo snímku
10	FPGA_THRESH	out	Hodnota vypočítaného prahu

Vlastnosti obvodu vnútri FPGA

Latency Cycles	Latency Time	Troughput Cycles	Troughput Time	Total Area	Slack	II	Flip Flops	LUTs	Slices
6	240	4	160	1439,04	3,04	4	580	1191	762

II = 4 - inicializačný interval hlavnej smyčky

Latency Cycles = 6 - latencia obvodu

Porovnanie riešení

	SW riešenie na MSP430	SW/HW riešenie
Priemerná doba spracovania pixelu	152 us	240 ns
Počet bodov spracovaných za sekundu	6578,95 pixel/s	6250000 pixel/s
Zrýchlenie	1	1578,95

Zhrnutie

- rozdelenie úlohy na SW a HW časť došlo k rapídneho zvýšeniu rýchlosti spracovania
- dané riešenie by bolo možné urýchliť napríklad implementáciou rýchlejšej metódy na výpočet mediánu, a to bez zvýšenia využitých zdrojov
- d'alšie urýchlenia by boli možné za cenu zvýšenia použitých zdrojov
- v rámci návrhu a implementácie bol hľadaný kompromis medzi rýchlosťou a dostupnou veľkosťou čipu
- veľkosť čipu bola predom daná a preto konečné riešenie využíva 99% dostupných slices
- najužším miestom riešenia je komunikácia medzi SW a HW časťou