



Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης
Τμήμα Ηλεκτρολόγων Μηχανικών και Μηχανικών
Υπολογιστών
Ψηφιακά συστήματα HW-1

ΧΕΙΜΕΡΙΝΟ ΕΞΑΜΗΝΟ 2021-2022

Project - Μέρος 3

Βασική FSM Ελέγχου του Επεξεργαστή και ολοκλήρωση ενός επεξεργαστή πολλαπλών κύκλων

Σκοπός αυτού του μέρους

Η σχεδίαση της μονάδας Ελέγχου (Control) του Datapath και η ολοκλήρωση ενός επεξεργαστή πολλαπλών κύκλων.

Κατασκευή ενιαίου datapath

Μελετήστε όλες τις βαθμίδες που υλοποιήσατε στα προηγούμενα μέρη. Σχεδιάστε τις συνδέσεις των 4 αυτών βαθμίδων έτσι ώστε να κατασκευάσετε ένα ενιαίο datapath του επεξεργαστή.

Σχεδιασμός και υλοποίηση της μονάδας ελέγχου

Για να λειτουργήσει το datapath του επεξεργαστή (υλοποίηση πολλαπλών κύκλων ρολογιού), χρειάζεται μια Μηχανή Πεπερασμένων Καταστάσεων (FSM - Finite State Machine) που να γεννά τα επιθυμητά σήματα ελέγχου σε κάθε κύκλο ρολογιού ανάλογα με την εντολή που εκτελείται.

Παρατηρήστε ξανά όλο το datapath που κατασκευάσατε από το προηγούμενο ερώτημα και σχεδιάστε τη μονάδα ελέγχου που χρειάζεται για να ελέγξετε τη ροή εκτέλεσης της κάθε εντολής.

Η μονάδα ελέγχου υλοποιείται σαν μια μηχανή πεπερασμένων καταστάσεων η οποία έχει σαν είσοδο την εντολή "Instr" που "βγαίνει" από το IFSTAGE και σαν εξόδους όλα τα σήματα ελέγχου που περιέχονται στο Datapath. Ενδεχομένως να χρειαστείτε και κάποιους επιπλέον καταχωρητές προκειμένου να μπορείτε να κρατάτε τις τιμές για κάποια σήματα που παράγονται από κάποια βαθμίδα και πρέπει να χρησιμοποιηθούν σε επόμενη κατάσταση σε κάποια άλλη βαθμίδα.

ΠΡΟΣΟΧΗ!!! Μία εντολή τύπου "00000000000000000000000000000000" θα πρέπει να θεωρείται nop και το control να την αγνοεί μη ενεργοποιώντας κανένα σήμα ελέγχου και απλά να διαβάζει την επόμενη εντολή από την IF_MEM.

Εκτέλεση

1. Γράψτε τον κώδικα Verilog που υλοποιεί το datapath του επεξεργαστή ενώνοντας τις 4 βαθμίδες που υλοποιήσατε στο 2ο μέρος.
2. Γράψτε τον κώδικα Verilog που υλοποιεί την μονάδα ελέγχου του datapath. Ονομάστε το αρχείο σας CONTROL.v
3. Προσθέστε ό,τι επιπλέον λογική χρειαστείτε στο datapath (καταχωρητές, κτλ).
4. Συνδέστε το datapath με το CONTROL ώστε να υλοποιήσετε την πλήρη λειτουργία ενός επεξεργαστή πολλαπλών κύκλων. Ονομάστε το αρχείο σας: PROCESSOR.v
5. Επιβεβαιώστε την ορθή λειτουργία του επεξεργαστή δίνοντας πραγματικές εντολές σαν είσοδο και ελέγχοντας τις τιμές των σημάτων εξόδου σε κάθε κατάσταση της FSM.
6. Προσομοιώστε και επιβεβαιώστε την λειτουργία του επεξεργαστή εκτελώντας εντολές μια-μια (με το χέρι)
7. Προσομοιώστε και επιβεβαιώστε την λειτουργία του επεξεργαστή εκτελώντας το αρχείο rom.data που σας δίνεται.

Παραδοτέα

1. Αρχεία κώδικα Verilog (πηγαίος).
2. Σχηματικό διάγραμμα του ολοκληρωμένου datapath δείχνοντας τις μεταξύ των βαθμίδων συνδέσεις καθώς και σχηματικό διάγραμμα της μηχανής πεπερασμένων καταστάσεων του controlpath.
3. Κυματομορφές προσομοίωσης (καλύψτε όλες τις περιπτώσεις).
4. Σύντομη αναφορά στη διαδικασία σχεδίασης και υλοποίησης (μαζί με σχόλια και ενδεχόμενα προβλήματα που παρατηρήθηκαν).