TriMedia TM32 Instruction Compression Scheme

<pre>
                                      operation bits
                                 (+1 and +2 byte extensions)

       41   40   39   38   37   36   35   34   33   32   31   30   29   28   27   26   25   24
      --   --------
  26   0   0   0   0   0   0   0   0   0   0   0   0   0   0   0   0 |op4:3-|

  34   0   0   0   0   0   0   0   0   0 |----------dst[6:0]-----------| |op4:3-|
  34   0   0   0   0   0   0   0   0   0 |----------param[6:0]---------| |op4:3-|
  34   0   0   0   0   0   0   0   0   1   0   0   L   X |--op7:5--| |op4:3-|
  34   0   0   0   0   0   0   0   0   1   0   0   1   X |--op7:5--| |op4:3-|
  34   0   0   0   0   0   0   0   0   1   1   1   L   S |--op7:5--| |op4:3-|
  34   0   0   0   0   0   0   0   0   1   0   1   L   X |--op7:5--| |op4:3-|

  42 |----------param[6:0]---------| 0   0   1   X   X   S |--op7:5--| |op4:3-|
  42 |------------dst[6:0]---------| 1   0   1   0   L   X |--op7:5--| |op4:3-|
  42 |------------dst[6:0]---------| 1   0   1   1   L   S |--op7:5--| |op4:3-|

  42 |----------param[31:24]-----------| 1   X   X |---param[23:19]----| |p18:17|
  42 |----------param[31:24]-----------| 0   0   0 |---param[23:19]----| |p18:17|
  42 |----------param[31:24]-----------| 0   0   1 |---param[23:19]----| |p18:17|
</pre>

*As described in US Patents #5,787,302 and #5,878,267