



嵌入式系统原理及实验

顾 震

信息科学与工程学院自动化系

华东理工大学

Email: guzhen@ecust.edu.cn

课程安排与成绩评定

- **课程安排：** **32学时**授课+**16学时**课程实验
 - 1班：授课：1-16周,每周三5-6节，C206
实验：4-12周,周三
 - 2班：授课：1-16周,每周三7-8节，C506
实验：4-12周,周三
- **成绩评定：** 30% 平时成绩（课后作业、实验报告等）
70% 期末考试

课程学习目标

- 掌握嵌入式系统开发的基本原理和技术。
 - ① 理解基于ARM Cortex-M3内核的处理器体系
 - ② 学习STM32系列微控制器的编程开发基础
 - ③ 学习嵌入式系统开发的硬件基础
- 领悟和理解嵌入式系统如何实现软硬件集成并达到工程需求。
- 掌握独立设计和实现小型嵌入式系统的能力。
- 学会使用AI辅助来加速嵌入式系统开发。

课程大纲

1. 嵌入式系统导论
2. Cortex-M3微处理器
3. STM32最小系统及开发环境
4. 嵌入式C语言
5. 通用输入输出GPIO模块
6. 中断
7. 定时器原理与应用
8. USART通信原理及实现
9. DMA控制器
10. SPI与I2C通信原理及实现
11. 模数转换原理及实现
12. 人工智能辅助的嵌入式项目开发
13. 嵌入式应用前沿

教材

主要教材

课程课件（课后上传学习平台）

《嵌入式系统及其应用》，陈启军等，同济大学出版社

参考教材

《嵌入式系统硬件、软件及软硬件协同》，塔米·诺尔加德，机械工业出版社

芯片平台与IDE软件

1. 芯片型号：STM32F103RCT6



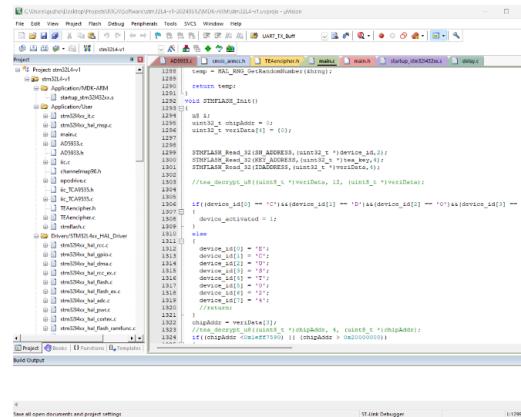
STM32CubeMX



2. 开发软件

- 可视化芯片配置
- 自动生成配置代码

Keil μVision 5



扩展学习

1. 芯片公司官方网站(了解芯片分类,获取芯片手册)

www.st.com

www.ti.com

[www.analog.com \(Analog Dialogue\)](http://www.analog.com)

.....

2. 电路设计与仿真软件

[Altiumdesigner \(电路设计\)](#)

[LTspice \(模拟电路仿真\)](#)

[Matlab \(信号处理仿真\)](#)

3. 电路加工网站 (了解电路制造的流程, 及设计所需注意的工艺问题)

[嘉立创, 捷多邦](#)

电子元件分销商

[立创商城](#)

[www.ickey.com](#)

[www.digikey.com](#)

[www.mouser.com](#)

.....

慕尼黑上海电子展(electronica China)

学术期刊

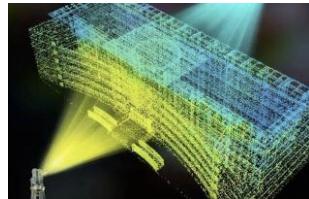
期刊名称	分类
IEEE Embedded Systems Letters	嵌入式系统
IEEE Signal Processing Magazine IEEE Signal Processing Letters	信号处理
International Solid-State Circuits Conference	集成电路芯片设计
IEEE Sensors Journal Sensors Sensors and Actuators A: Physical Actuators	传感器与执行器
Microsystems & Nanoengineering Lab on a chip	微机电

1. 嵌入式系统导论

1.1 嵌入式系统概述

什么是嵌入式系统?

➤ 涉及学科：计算机、电子、通信、传感、测量、控制…



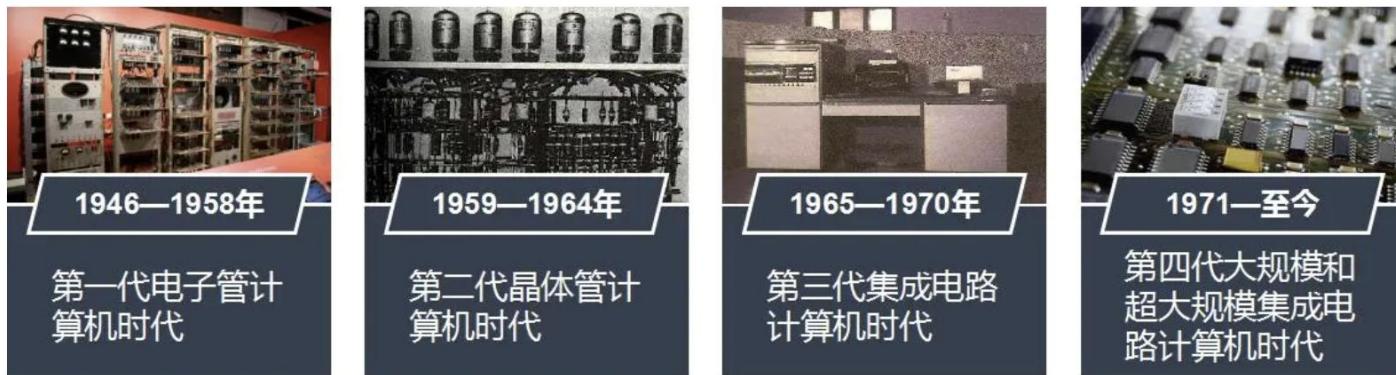
嵌入式系统



1.1 嵌入式系统概述

什么是嵌入式系统？

- 通用电子计算机技术自20世纪40年代诞生后，以**高性能、智能化**方向发展为主，主要用于科学计算、信息处理等。



- 随着**微电子技术、通信技术和感知测量技术**的发展，使完整的计算机系统可以在更小的空间内实现，极大拓展应用范围。

设计目标 **高性能** → **用户需求和资源约束的平衡**
的变化： **(计算速度、存储)** **(计算速度、存储、体积、功耗、功能...)**

1.1 嵌入式系统概述

什么是嵌入式系统?

从广义的角度:嵌入式系统是一切非PC和大型机的计算机系统。

嵌入式系统是以**应用**为中心，以现代计算机技术为基础，能够根据用户需求(功能、可靠性、成本、体积、功耗、环境等)灵活裁剪软硬件模块的专用计算机系统。

✓ 实时性 ✓ 可靠性 ✓ 功耗约束



20世纪60年代，MIT研制的
“阿波罗”导航电脑

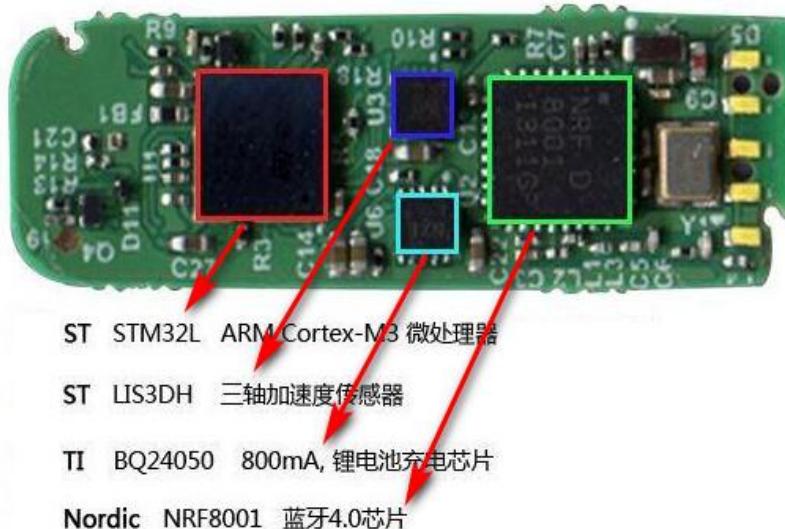
1.1 嵌入式系统概述

嵌入式系统案例1：

- 智能手环可以记录人们日常生活中的运动、睡眠、甚至饮食等实时数据，并将这些数据与手机、平板等设备同步，对采集的日常数据进行大数据分析，发挥指导健康生活的作用。

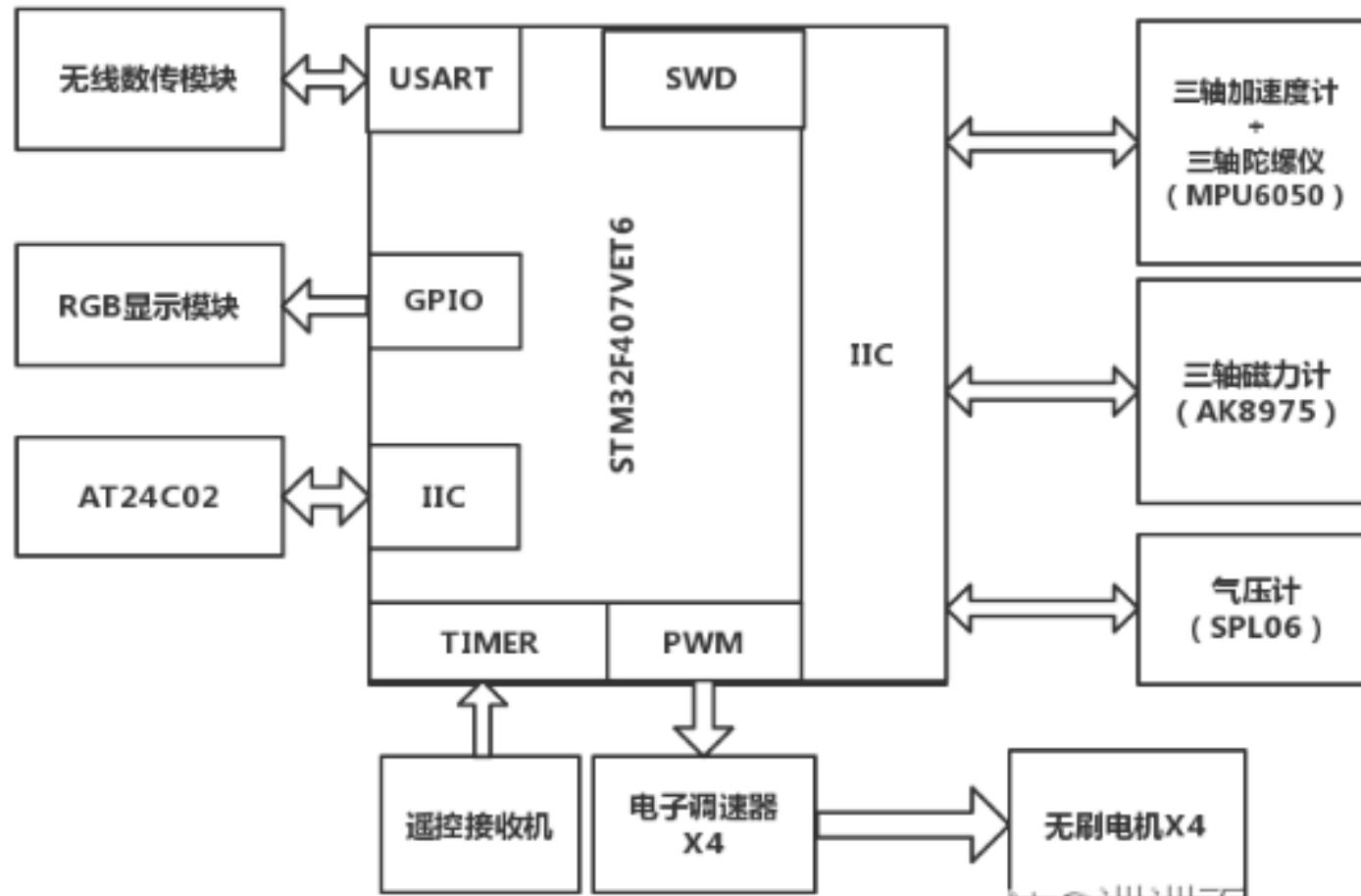


小米手环



1.1 嵌入式系统概述

嵌入式系统案例2：



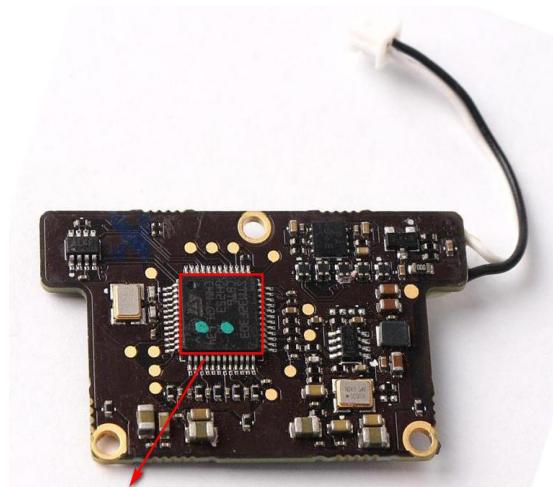
1.1 嵌入式系统概述

嵌入式系统案例2：

- 无人机因体型小、结构简单、控制灵活、造价低廉，常用于航拍、环境监测、农情监测、地形勘测、灾后环境监测、电力巡线、森林火情监测和植物保护等领域。



大疆无人机

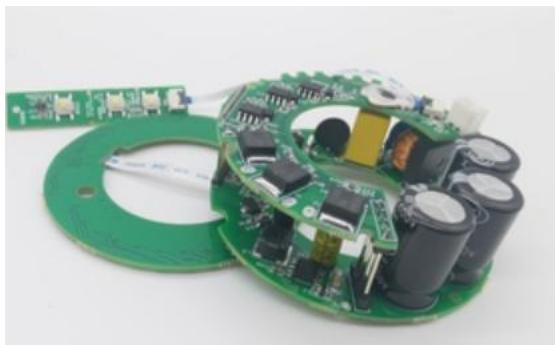


STM32F303 ARM Cortex-M4微处理器

1.1 嵌入式系统概述

嵌入式系统案例3：

人形机器人



1.1 嵌入式系统概述

与其他相关课程的区别?

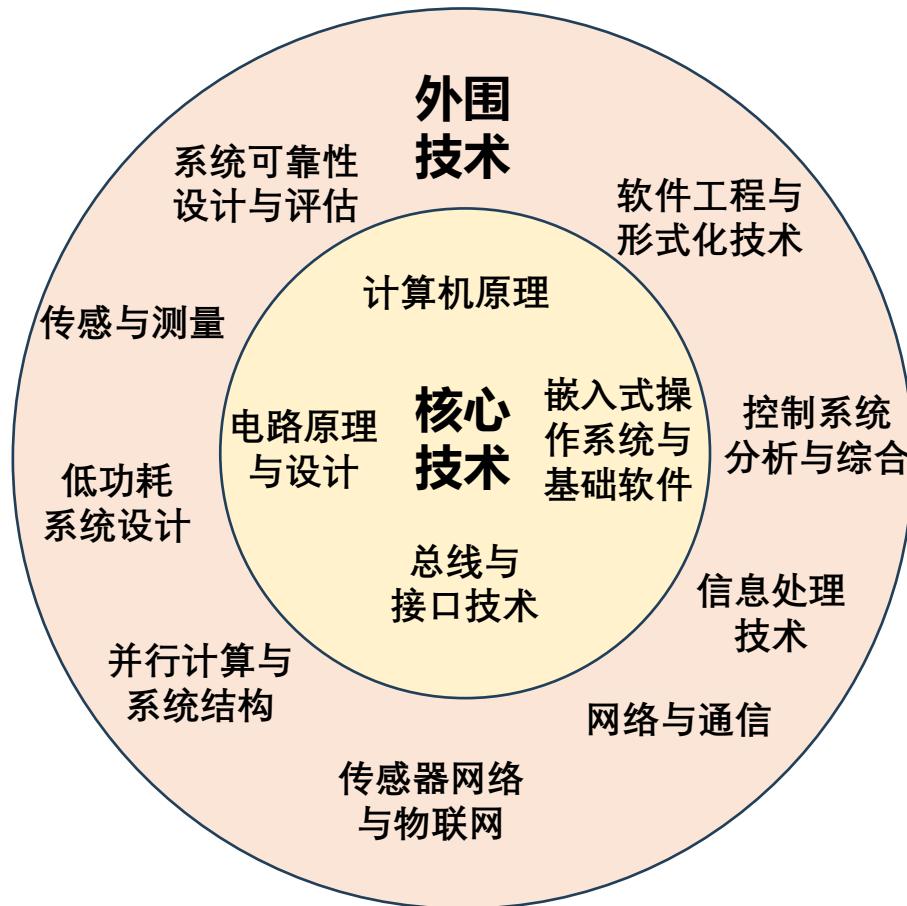
(如：电子技术、计算机程序设计、微机原理与接口技术、操作系统...)

- 嵌入式系统更强调从部件到系统的集成，是在掌握各项专门技术的基础上，通过实践训练掌握全流程工作技能，包括：
需求分析、系统设计、系统开发、系统测试、系统交付。
- 学习平衡功能、性能和成本之间的矛盾。

1.1 嵌入式系统概述

与其他相关课程的区别?

(如: 电子技术、计算机程序设计、微机原理与接口技术、操作系统...)



1.1 嵌入式系统概述

嵌入式系统的层次

- 嵌入式系统通常具备一个功能完备、几乎不依赖其他外部装置即可独立运行的软硬件集成系统。

系统层次

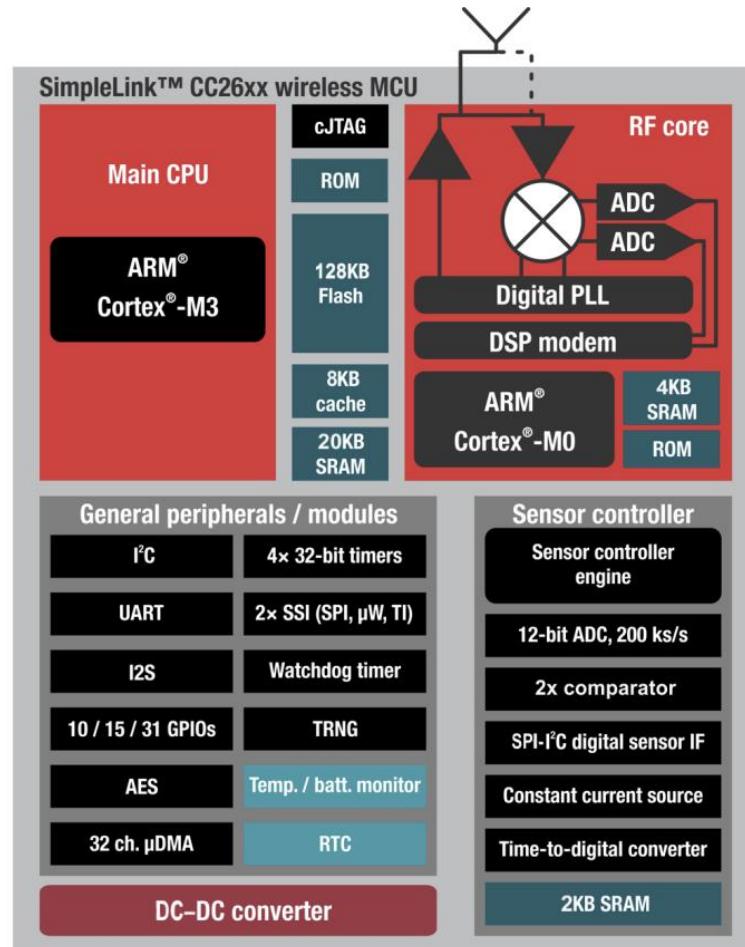


1.1 嵌入式系统概述

嵌入式系统的层次

常用模块分类

类别	说明
硬件	<p>基础模块: 微控制器单元(MCU), 电源和能量供给模块, 复位模块;</p> <p>扩展模块: 传感器、传感器信号处理转换电路、存储器模块、通信模块、看门狗模块、加密模块、执行器等。</p>
软件	<p>平台软件: 各种硬件模块的驱动程序, 嵌入式操作系统内核;</p> <p>应用组件: 信号处理程序库, 加密解密, 压缩解压缩, 控制算法, 安全算法, 通信协议。</p>



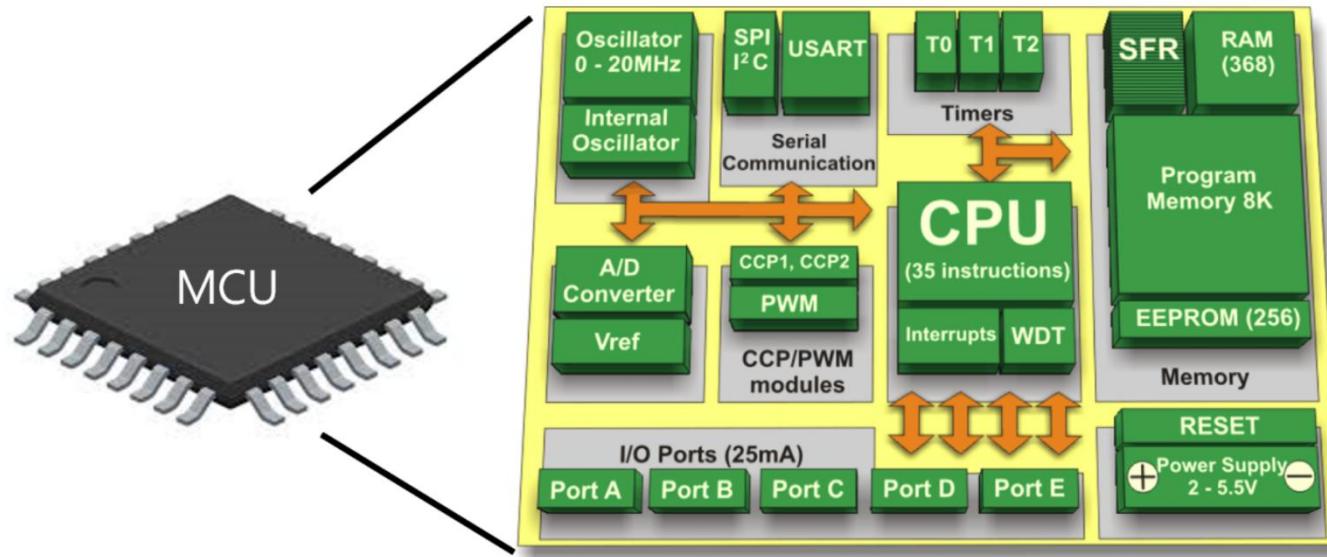
CC2650蓝牙芯片架构图

1.1 嵌入式系统概述

微控制单元(MCU)、现场可编程门阵列(FPGA)和片上系统(SoC)

➤ MCU (Microcontroller Unit)

又称单片机，是把中央处理器(Central Process Unit, CPU)的频率与规格做适当缩减，并将内存(memory)、计数器(Timer)、USB、A/D转换、UART、PLC、DMA等模块，甚至LCD驱动电路都整合在单一芯片上，形成芯片级的计算机，为不同的应用场合做不同组合控制。



1.1 嵌入式系统概述

微控制单元(MCU)、现场可编程门阵列(FPGA)和系统级芯片(SoC)

➤ FPGA (Field Programmable Gate Array)

是在PAL (可编程阵列逻辑)、GAL(通用阵列逻辑)等可编程器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的，既解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点。

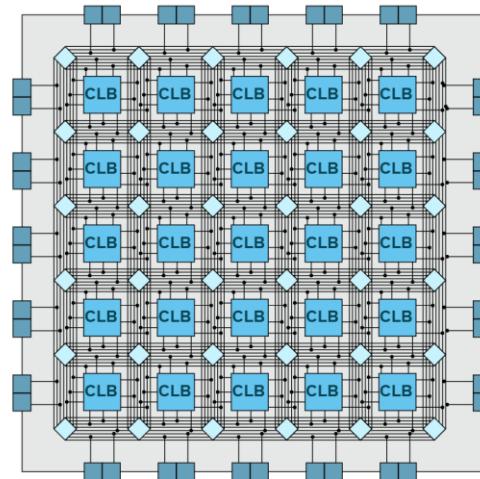
➤ 通过硬件描述语言进行开发，可实现任何数字器件的功能，包括CPU。

■ 基本组成：

逻辑功能块、输入输出块、布线资源

■ 扩展模块：

存储器资源、数字时钟管理单元、
算术运算单元

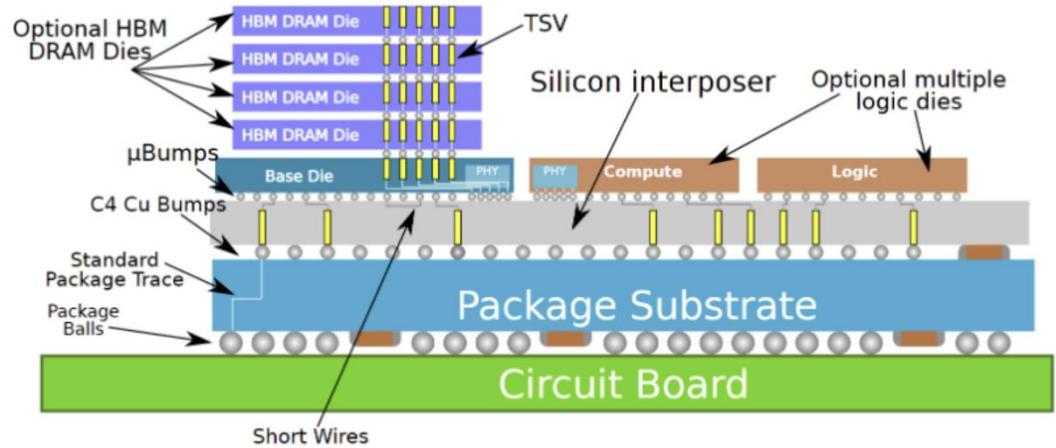


1.1 嵌入式系统概述

微控制单元(MCU)、现场可编程门阵列(FPGA)和片上系统(SoC)

➤ SoC (System on Chip)

系统级芯片，也有称片上系统，是一个有专用目标的集成电路，其中包含完整系统并有嵌入软件的全部内容。从狭义角度讲，它是信息系统核心的芯片集成，是将系统关键部件集成在一块芯片上；从广义角度讲，SoC是一个微小型系统。随着半导体先进封装硅通孔(TSV)工艺的发展，SoC逐步转变为集成芯片系统(SoIC)或Chiplet技术。



基于TSV的Chiplet技术

1.1 嵌入式系统概述

➤ SoC (System on Chip)

Xilinx Zynq UltraScale+ MPSoC



满足 5G 无线基础架构、高速数据交换存储、工业控制、AI 智能、云计算、4K 视频传输处理以及航空航天应用

ARM 处理器

四核 ARM CORTEX-A53+ 双核 ARM CORTEX-R5

GPU 图形处理器

MaliTM-400 MP2 GPU

9GB DDR4

PS 5GB DDR4+ PL 4GB DDR4

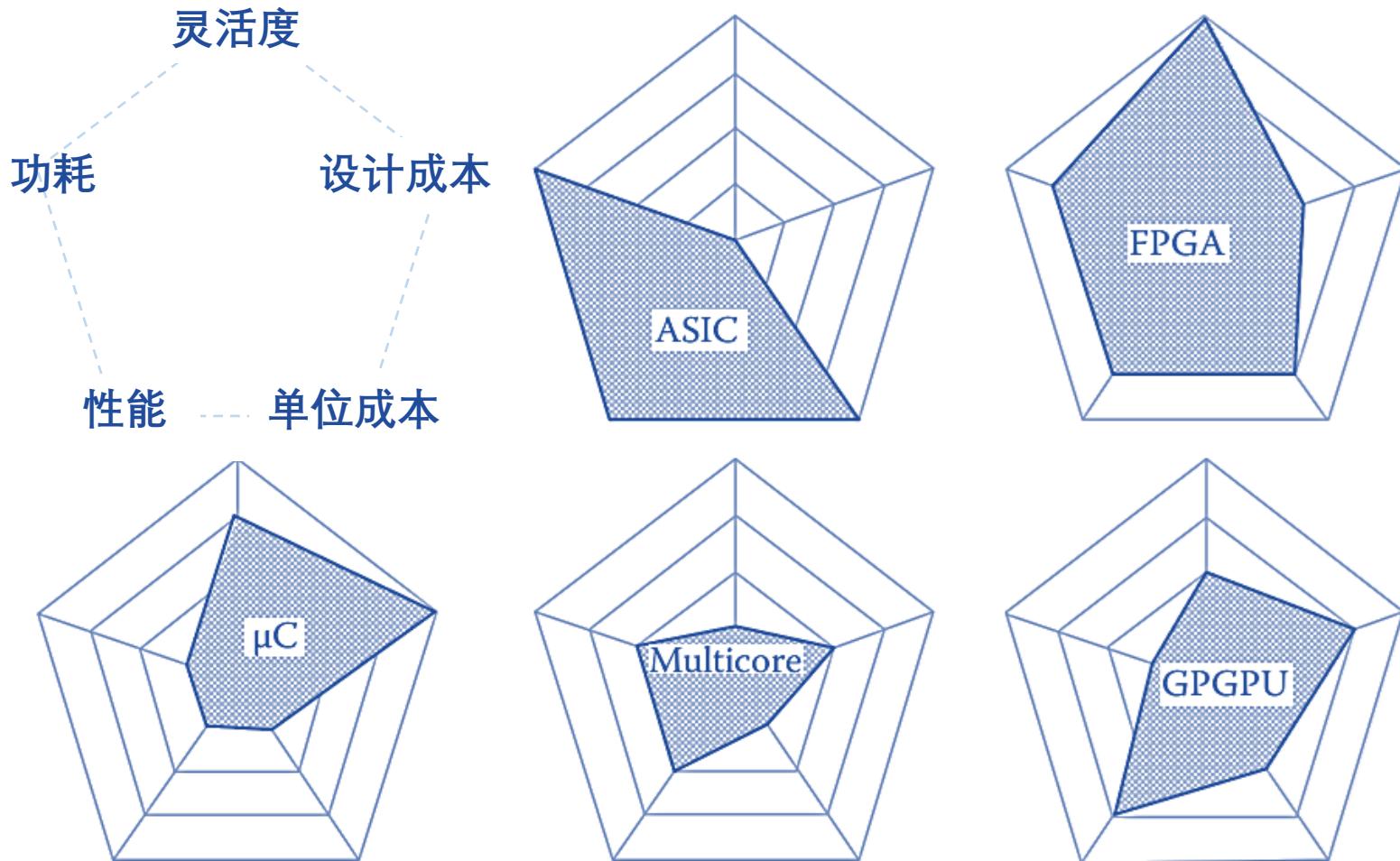
FLASH 存储

32GB eMMC FLASH/128MB QSPI FLASH



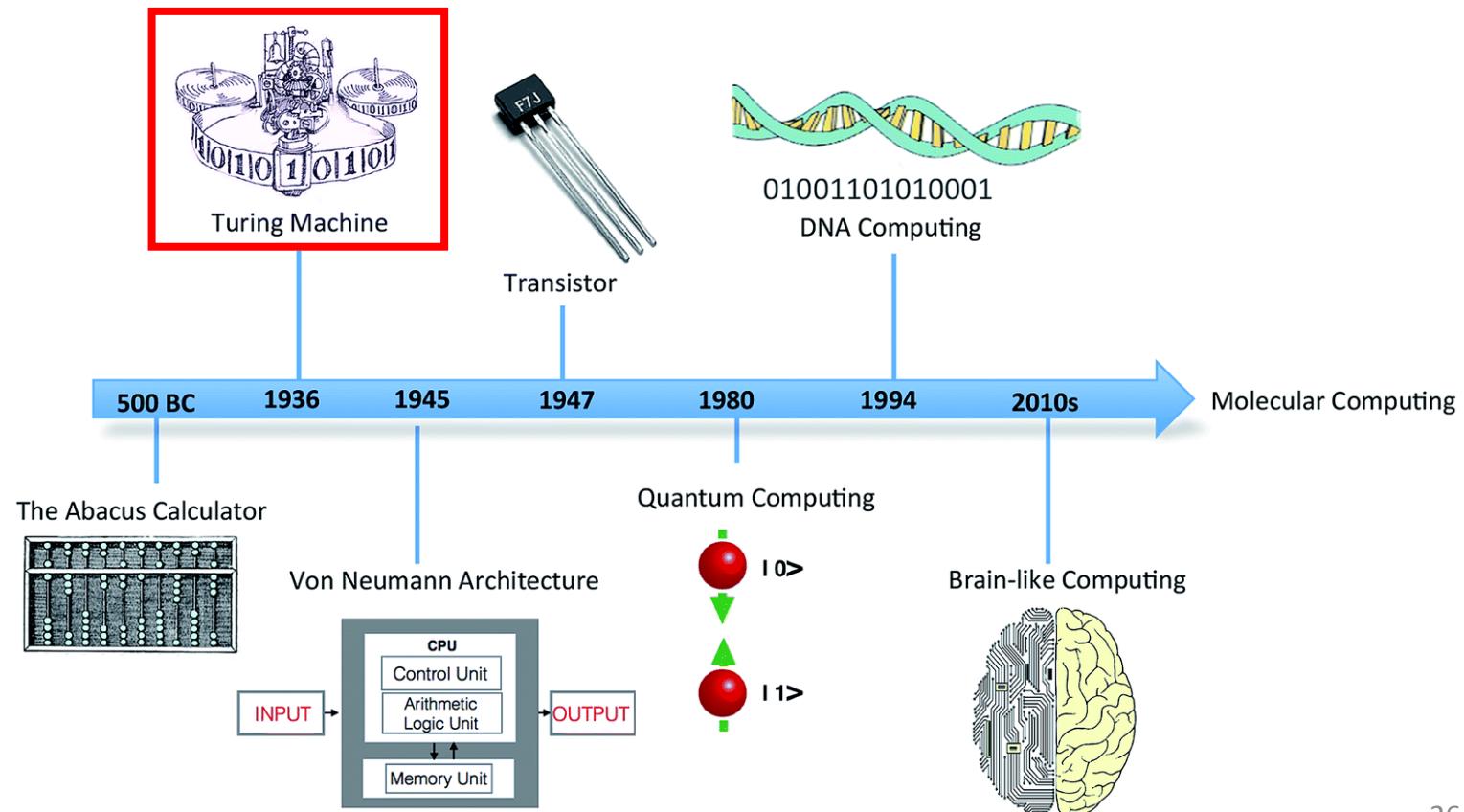
1.1 嵌入式系统概述

- 不同类型数字信号处理芯片的能力比较



1.2 计算的基本原理和历史演变

- 计算的概念(如何定义计算机):
数值计算、通用信息处理和智能计算
- 计算技术的发展:



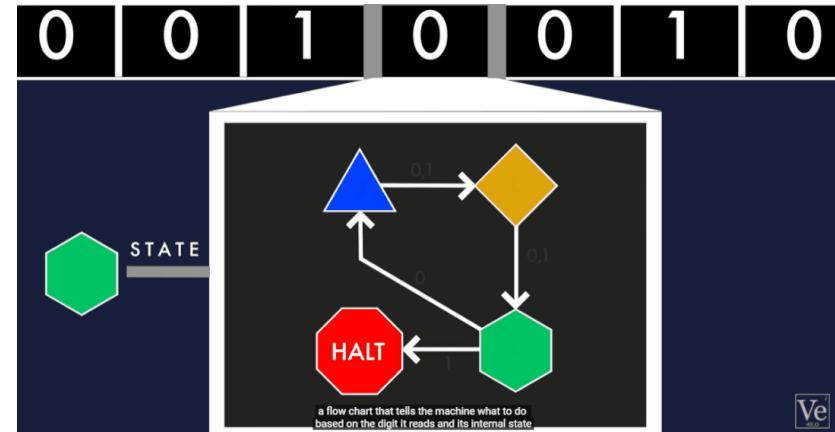
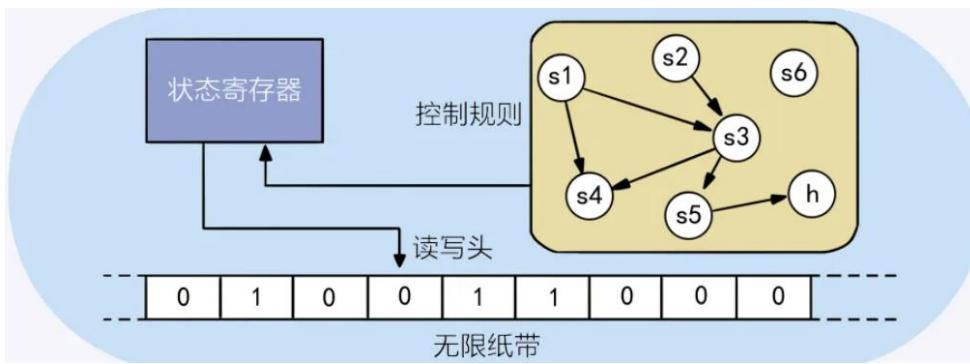
1.2 计算的基本原理和历史演变

图灵机理论模型

- 图灵机(Turing Machine)是图灵在1936年发表的《论可计算数及其在判定性问题上的应用》中提出的数学模型。
- 并非一个实体概念，而是架空的一个想法。
- 只要图灵机可以被实现，就可以用来解决任何可计算问题。

1.2 计算的基本原理和历史演变

图灵机理论模型



- (1) 一条无限长的纸带：划分为小格子，每个格子包含一个来自有限字母表的符号，字母表中有一个特殊的符号表示空白。
- (2) 一个读写头：可在纸带上左右移动，读出/改变当前所指格子上的符号
- (3) 一个状态寄存器：保存机器当前的状态。所有可能状态的数目是有限的，并且有一个特殊的状态，称为停机状态。
- (4) 一套控制规则：根据当前机器所处的状态以及当前读写头所指格子上的符号来确定读写头下一步的动作，并改变状态寄存器的值，令机器进入一个新的状态。

1.2 计算的基本原理和历史演变

图灵机模型的意义

➤ 回答了计算的能力范围。

通用信息处理的必备理论基础。一个现实问题，不论其多么复杂，如果可以抽象为这样一个有限步数的计算问题，那么它一定可用图灵机在有限步数内给出最终答案。

➤ 符合图灵机原理的不同技术实现在理论上具有相同的计算能力。

能力(Capability): 理论上求解问题的范围

性能(Performance): 速度和质量

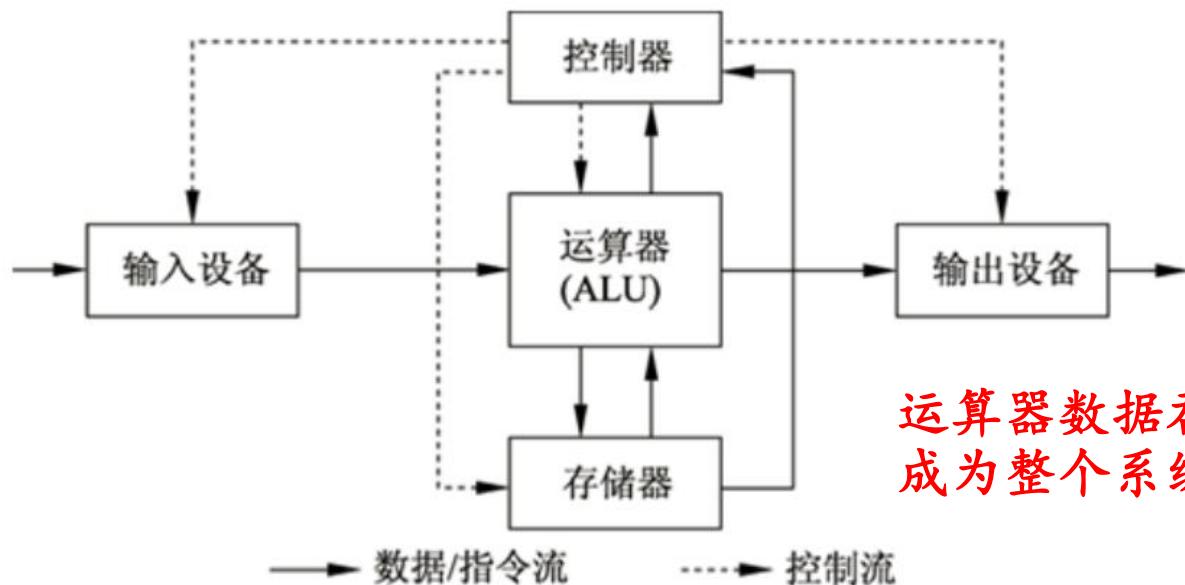
➤ 在理论上规范了计算机的实现思路。

隐含地说明了一个计算装置至少包含存储器(纸带)、运算器和控制器(读写头和控制器)。

1.3 计算机架构的发展

冯·诺伊曼架构

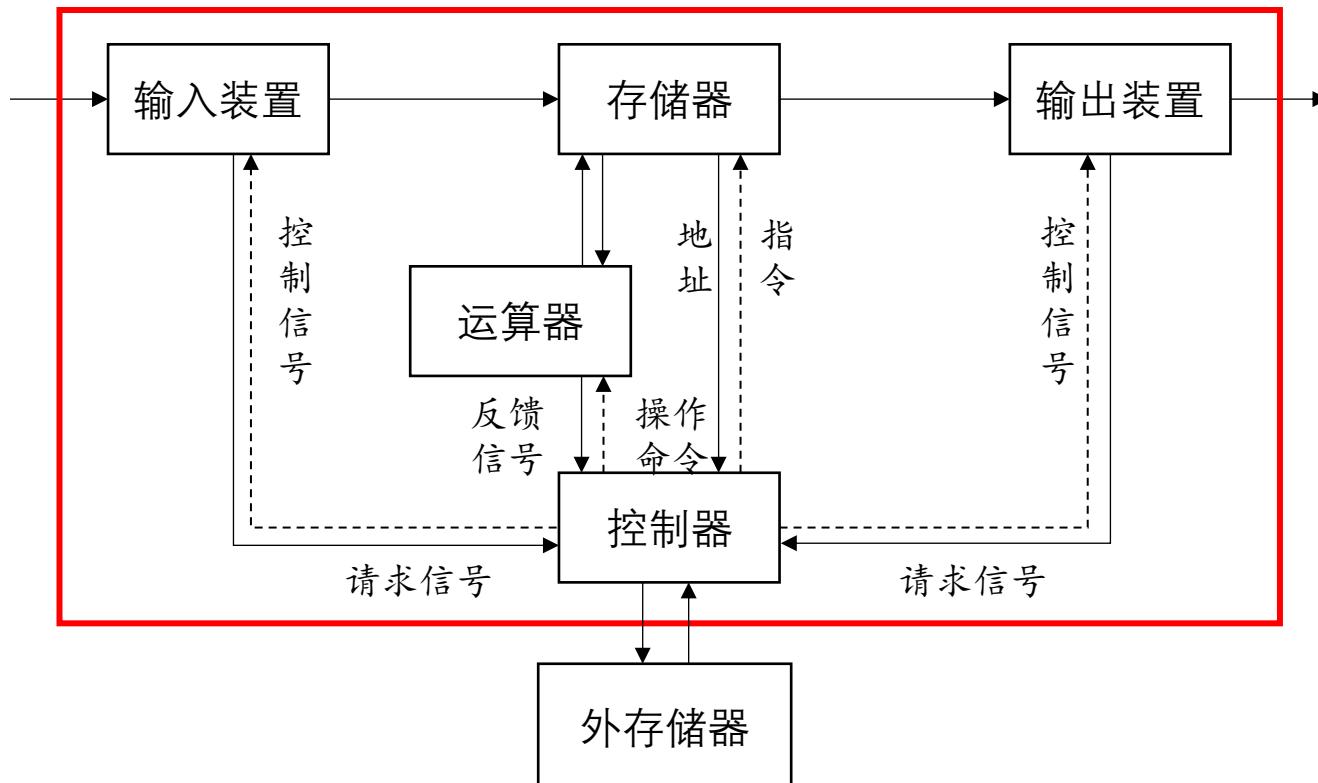
- 图灵机基础上对计算机组织结构的进一步规范化。
- 首次规范了计算机系统的具体设计。
- 完整的计算机系统被认为应包含这样五部分：
存储器、运算器、控制器、输入设备、输出设备。



1.3 计算机架构的发展

冯·诺伊曼架构的改进与扩展

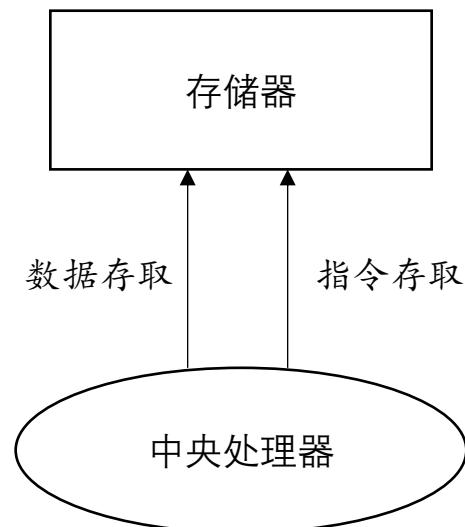
- 以存储器为中心改进架构，提高各个模块间高速数据交换效率。
- 内存储器存放正在运行的**程序代码和数据**，大容量外存储器存放脱机断电期数据。



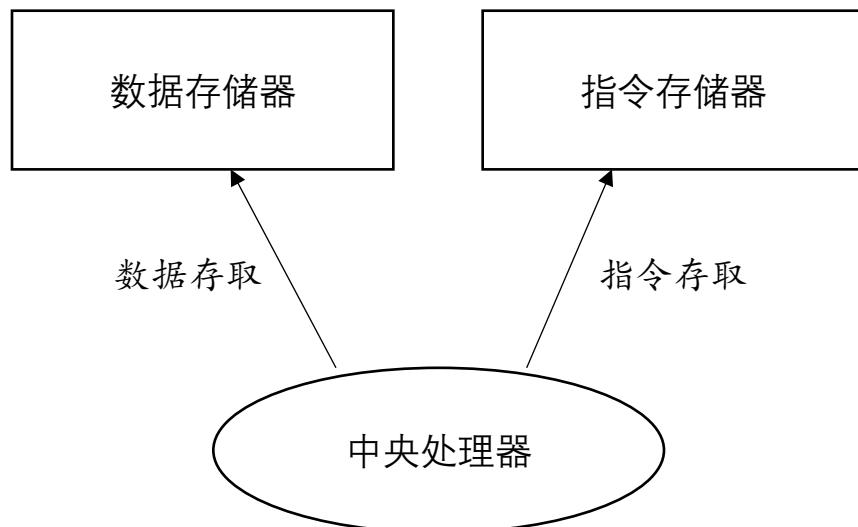
1.3 计算机架构的发展

哈佛架构

- 区分**指令存储器**和**数据存储器**，并分别设置**指令总线**和**数据总线**进行存取。
- 为降低成本和复杂度需要，也可仅提供一条总线通向存储器，但程序代码和数据分开存储在不同的存储器区域中。



冯·诺伊曼架构



哈佛架构

1.3 计算机架构的发展

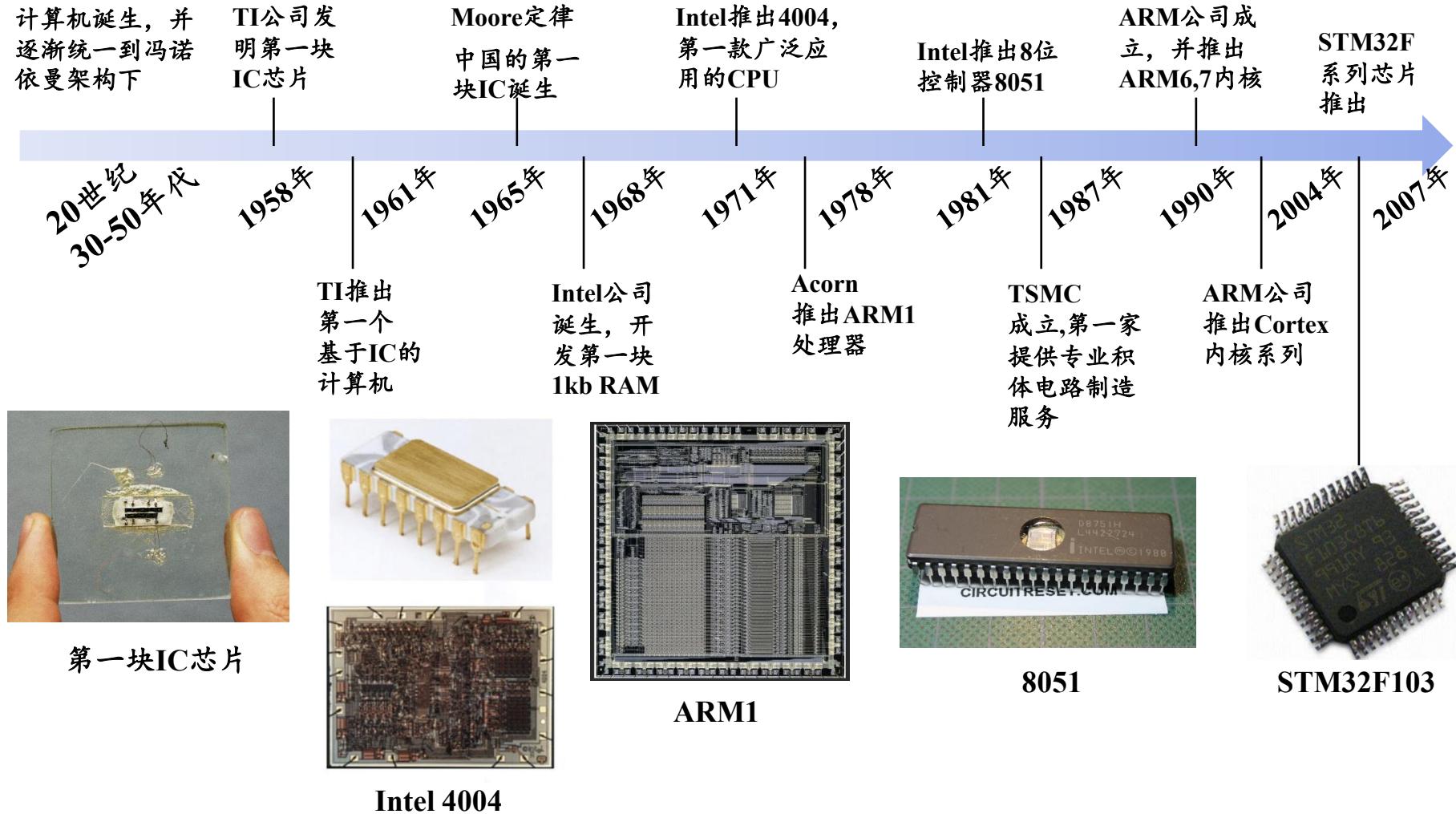
面向嵌入式应用的架构改进

- 计算机系统结构的改进，受现有技术水平和工艺条件的约束。
- 常用的系统结构技术：

- 流水线技术
- 并行处理
- 硬件加速
- 指令预取和推断执行
- 层次设计和缓存
- 总线和交换式部件互联
- 虚拟化技术
- 寄存器窗口
- 实时技术

1.4 嵌入式系统的发展

➤ 嵌入式系统伴随集成电路、微处理器等技术共同发展。

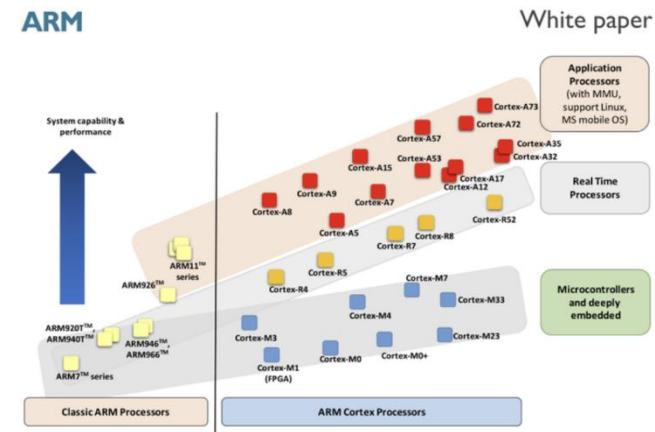


1.4 嵌入式系统的发展

➤ 商业模式的创新极大加速嵌入式系统的发展

■ IP(知识产权)商业模式

处理器可透过事先收取授权费的方式，授权给许多不同公司使用，然后依据生成的芯片数量收取许可费。



■ Fabless(无晶圆厂)模式

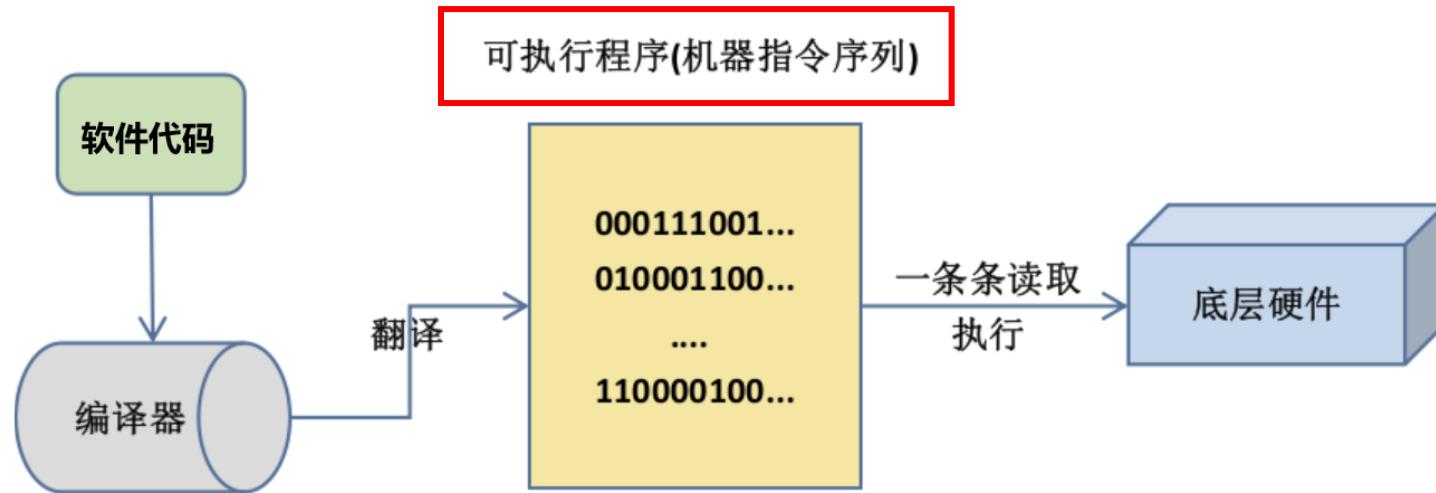
仅从事晶圆，既芯片的设计、研发、应用和销售，而将晶圆制造外包给专业的晶圆代工厂的半导体公司。



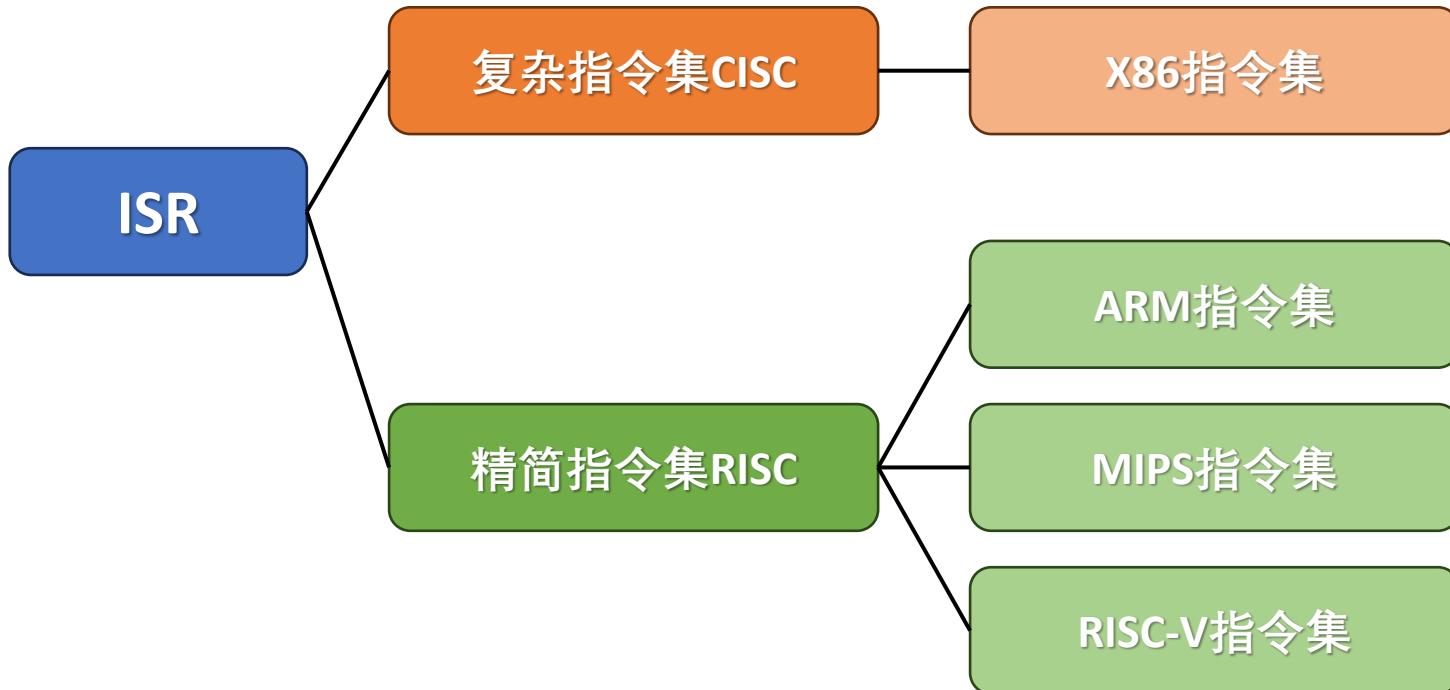
1.5 ARM, Cortex与STM32简介

指令集体系结构 (Instruction Set Architecture, ISA)

- 定义了一台计算机可以执行的所有指令的集合，每条指令规定了计算机执行什么操作，所处理的操作数存放的地址空间以及操作数类型。
- 定义处理器上的软件如何构建，这是ISA的最重要内涵，现代处理器都是支持高级语言编程、操作系统等等特性，ISA要定义出指令集内的指令是如何支撑起C语言里堆栈、过程调用，操作系统里异常、中断，多媒体平台里数字图像处理、3D加速等等。



1.5 ARM, Cortex与STM32简介



1.5 ARM, Cortex与STM32简介

RISC技术与CISC技术比较

指标	CISC	RISC
价格	硬件结构复杂, 芯片成本高	硬件结构较简单, 芯片成本低
流水线	减少代码尺寸, 增加指令的执行周期数, 注重硬件执行指令的功能性	使用流水线 降低指令的执行周期数 , 增加代码密度
指令集	指令长度不固定 , 大量的混杂型指令集, 有专用指令完成特殊功能	指令长度固定 , 简单的单周期指令, 不常用的功能由多个简单指令组合完成
功耗与体积	含有丰富的电路单元, 功能强, 体积大, 功耗大	处理器结构简单, 体积小, 功耗小
设计周期	长	短
应用范围	通用桌面机、高性能计算机	嵌入式领域、移动设备

1.5 ARM, Cortex与STM32简介

- 成立于1990年11月
 - 全称为Advance RISC Machine (ARM)
 - 前生为Acorn计算机公司。
- 主要涉及ARM系列RISC处理器内核
- 授权ARM内核给生产和销售半导体的合作伙伴
- 提供基于ARM架构的开发设计技术
 - 软件工具、评估板、调试工具、应用软件
 - 总线架构、外围设备单元...



购买了ARM授权IP的企业

欧美公司：Apple、Intel、TI、Motorola、ST、ADI、Qualcomm、NXP...

日韩：三星、东芝、三菱半导体、爱普生、松下半导体...

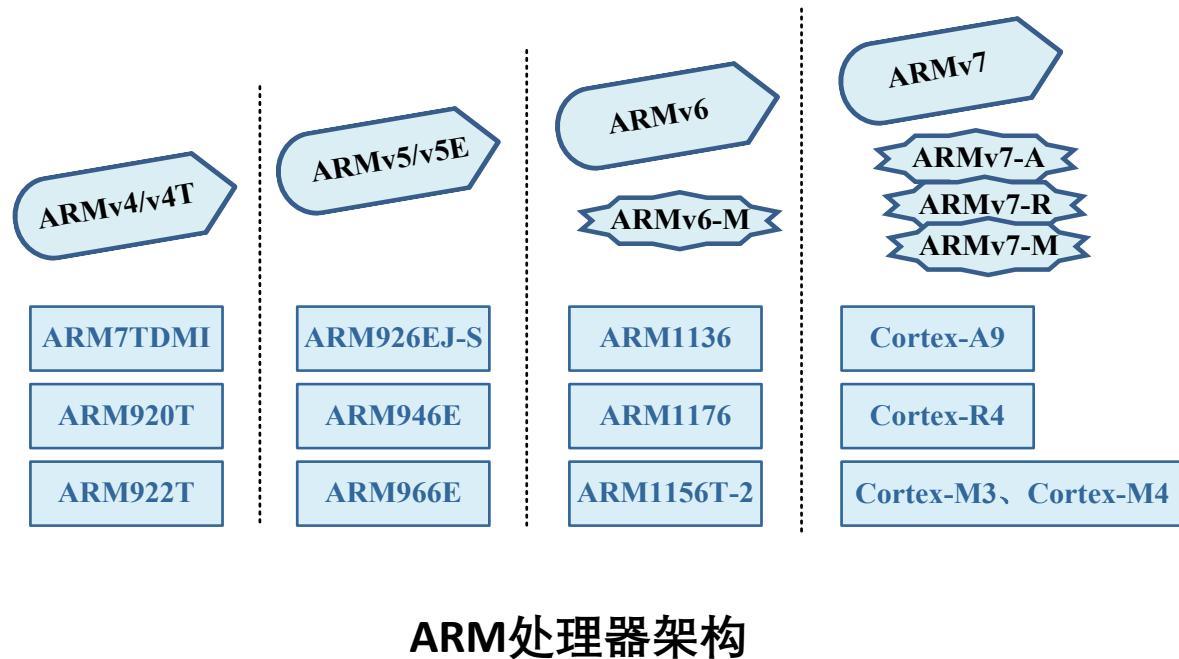
国内：中兴、华为、小米、阿里巴巴....

1.5 ARM, Cortex与STM32简介

ARM的体系结构

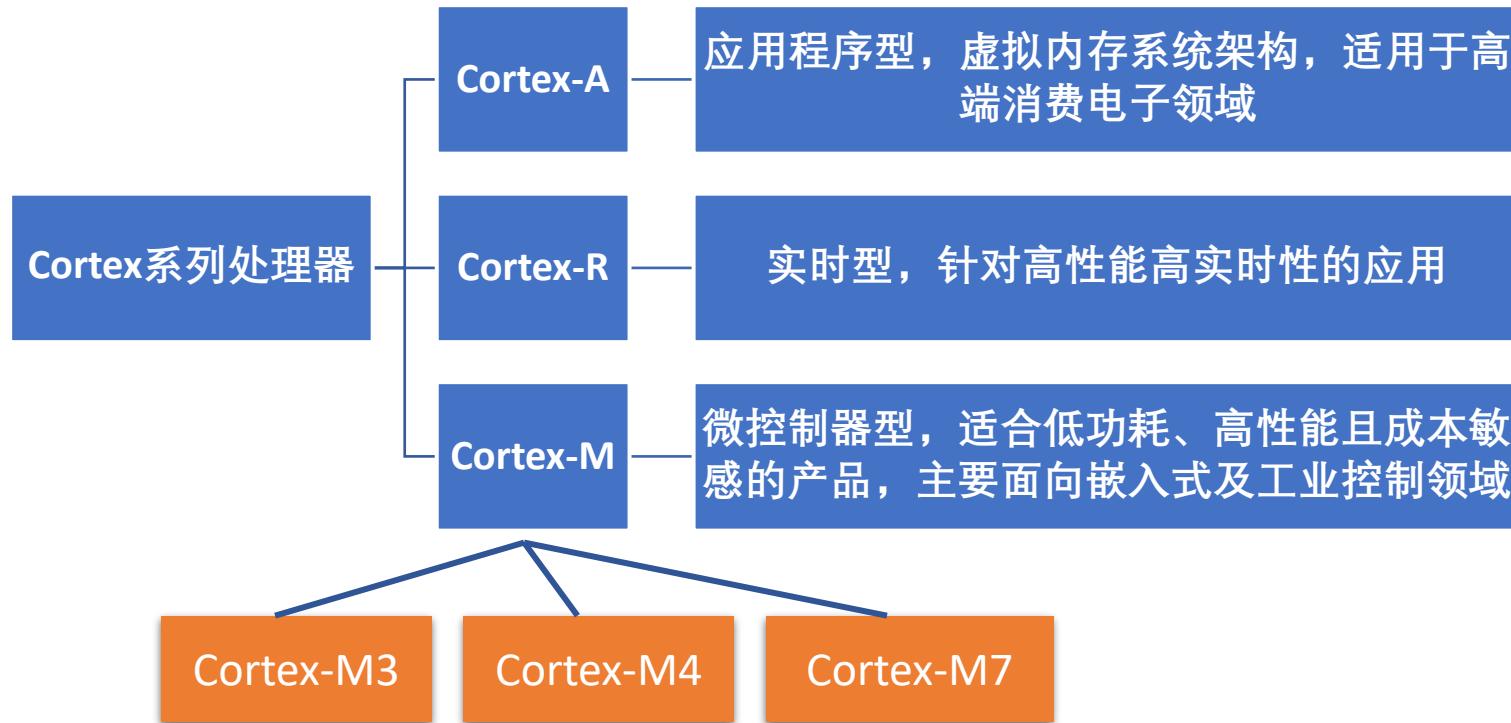
- 体系结构主要包括微处理器所支持的指令集和基于该体系结构下微处理器的编程模型。
- 对于程序开发人员来说，体系结构最重要的部分是指此微处理器提供的**指令系统**和**寄存器组**。

➤ 计算机的体系结构 (Computer Architecture) , 是指计算机的逻辑结构与功能特性。



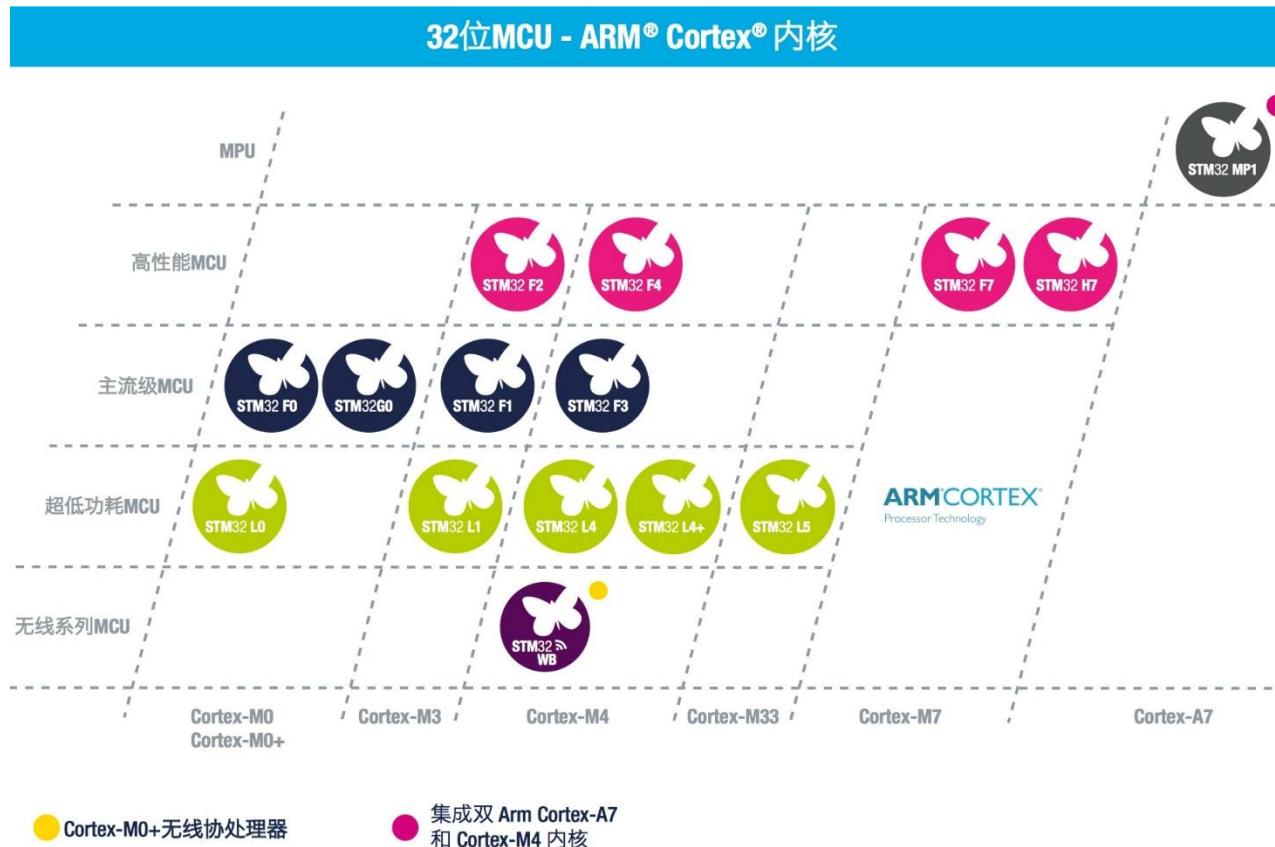
1.5 ARM, Cortex与STM32简介

- Cortex系列架构属于ARMv7内核，采用了更先进的指令集架构



1.5 ARM, Cortex与STM32简介

- 意法半导体 (STMicroelectronics) 是较早在市场上推出基于Cortex内核的微处理器产品的公司。其设计生产的STM32系列产品充分发挥Cortex-M3内核低成本、高性能的优势和公司的技术积累。目前在市场上具有较大的占有率。



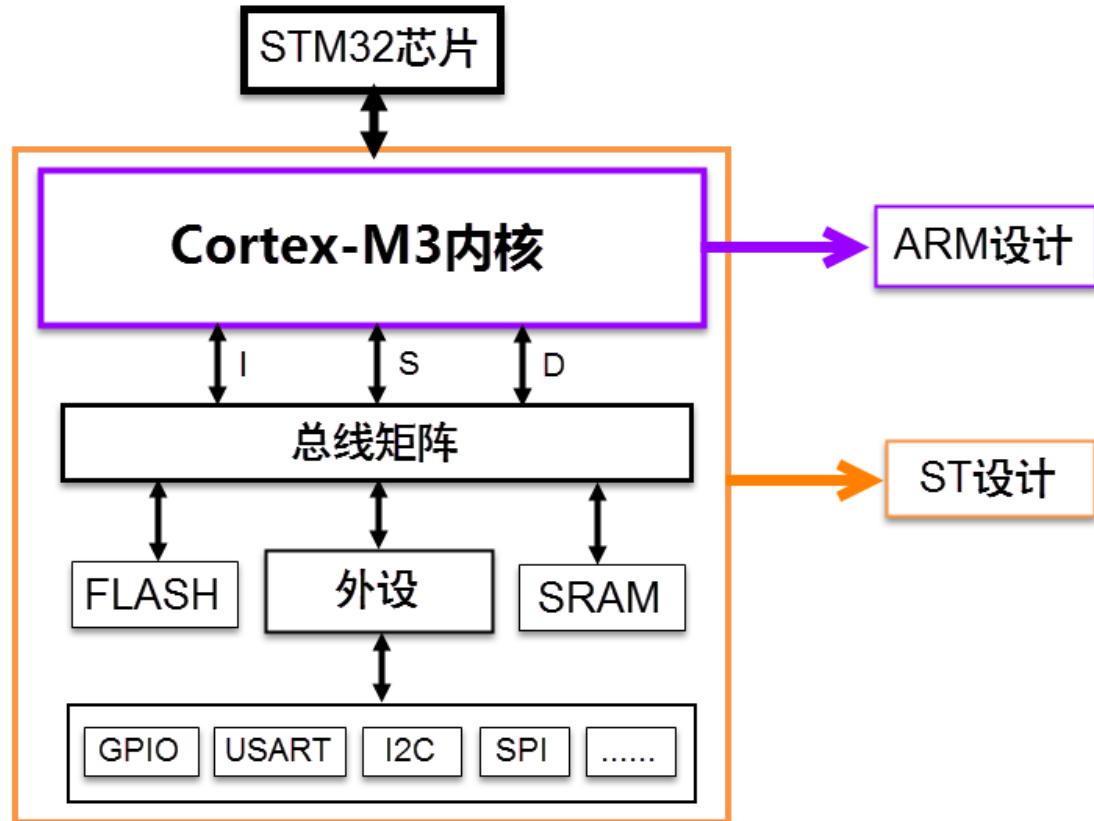
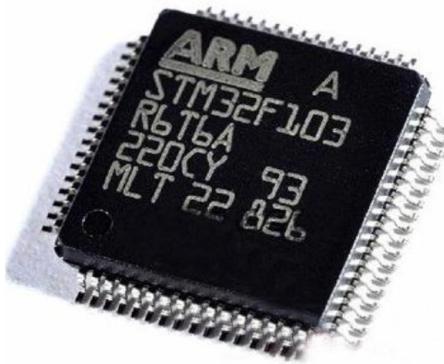
1.5 ARM, Cortex与STM32简介

STM32 & STM8产品型号(仅适用于MCU)

STM32	F	051	R	8	T	6	X	XX																																							
家族 STM32 32位MCU / MPU STM8 8位MCU		特定功能 (3位数字) (依据产品系列 非详细列表) STM32x ... 051 入门级 103 STM32基础型 303 103升级版, 带DSP 和模拟外设 407 高性能, 带DSP和FPU 152 超低功耗 STM8x .../STM8Ax... 103 主流入门级 F52 汽车级CAN L31 低端汽车级		闪存容量(Kbytes) <table border="1"><tbody><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>2</td></tr><tr><td>2</td><td>4</td></tr><tr><td>3</td><td>8</td></tr><tr><td>4</td><td>16</td></tr><tr><td>5</td><td>24</td></tr><tr><td>6</td><td>32</td></tr><tr><td>7</td><td>48</td></tr><tr><td>8</td><td>64</td></tr><tr><td>9</td><td>72</td></tr><tr><td>A</td><td>96 or 128*</td></tr><tr><td>B</td><td>128</td></tr><tr><td>Z</td><td>192</td></tr><tr><td>C</td><td>256</td></tr><tr><td>D</td><td>384</td></tr><tr><td>E</td><td>512</td></tr><tr><td>F</td><td>768</td></tr><tr><td>G</td><td>1024</td></tr><tr><td>H</td><td>1536</td></tr><tr><td>I</td><td>2048</td></tr></tbody></table>	0	1	1	2	2	4	3	8	4	16	5	24	6	32	7	48	8	64	9	72	A	96 or 128*	B	128	Z	192	C	256	D	384	E	512	F	768	G	1024	H	1536	I	2048	封装 B Plastic DIP* D Ceramic DIP* G Ceramic QFP H LFBGA /TFBGA I UFBGA Pitch 0.5** J UFBGA Pitch 0.8** K UFBGA Pitch 0.65** M Plastic SO P TSSOP Q Plastic QFP T QFP U UFQFPN V VFQFPN Y WLCSP * Dual-in-Line封装 ** 仅针对全新产品系列 现有产品系列请使用H	固件版税 U Universal 不用于生产 (样品和工具) V MP3解码器 W MP3编解码器 J 0.80 mm D IS2T JAVA	
0	1																																														
1	2																																														
2	4																																														
3	8																																														
4	16																																														
5	24																																														
6	32																																														
7	48																																														
8	64																																														
9	72																																														
A	96 or 128*																																														
B	128																																														
Z	192																																														
C	256																																														
D	384																																														
E	512																																														
F	768																																														
G	1024																																														
H	1536																																														
I	2048																																														
产品类别 A 汽车级 F 基础型 L 超低功耗 S 标准型 WB 无线产品 H 高性能 G 主流型																																															
引脚数(适用于STM8和STM32)																																															
D 14引脚 Y 20引脚(STM8) F 20引脚(STM32) E 24 & 25引脚 G 28引脚 K 32引脚 T 36引脚 H 40引脚 S 44引脚	C 48 & 49引脚 U 63引脚 R 64 & 66引脚 J 72引脚 M 80引脚 O 90引脚 V 100引脚 Q 132引脚 Z 144引脚	A 169引脚 I 176 & 201 (176+25)引脚 B 208引脚 N 216引脚 X 256引脚 汽车级 8 48 9 64 A 80																																													
Note: * 仅针对STM8A																																															
温度范围(°C)																																															
6和A -40到+ 85 7和B -40到+ 105 3和C -40到+ 125 D -40到+ 150																																															

1.5 ARM, Cortex与STM32简介

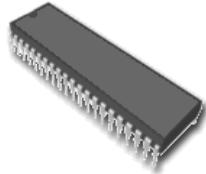
- STM32 芯片是已经封装好的成品，主要由内核和片上外设组成。若与电脑类比，内核与外设就如同电脑上的CPU 与主板、内存、显卡、硬盘的关系。



1.5 ARM, Cortex与STM32简介

半导体芯片常见的封装方式

(Plastic) Dual In-line Package



DIP——(塑料)
双列直插式封装，适用于中小规模集成电路，引脚数一般不超过100个

Small Outline Package



SOP——小外型表面贴片封装，广泛应用于10-40个引脚的芯片

Plastic Quad Flat Package



PQFP——塑料方形扁平封装，管脚很细，一般应用于大规模或超大型集成电路，引脚数一般在100个以上

Low-profile Quad Flat Package



LQFP——薄型QFP指封装，本体厚度为1.4mm的QFP

1.5 ARM, Cortex与STM32简介

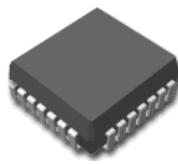
半导体芯片常见的封装方式

Quad Flat No-leads package



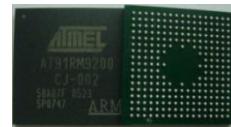
QFN——（塑料）无引脚封装，呈正方形或矩形，封装底部中央位置有一个大面积裸露焊盘用来导热

Plastic J-Leaded Chip Carri



PLCC——塑封方形引脚插入式封装，外形尺寸比DIP封装小得多，必须采用SMT（表面贴装技术）进行焊接

Ball Grid Array



BGA——（塑料）球栅阵列封装，Intel系列的80486和Pentium等CPU多采用这种封装方式

Pin Grid Array Package



PGA——插针网格阵列封装，有专门的PGA插座，插拔方便，常用于CPU的封装

1.6 开源架构与国产嵌入式芯片

➤ RISC-V (精简指令集计算机)

■ 2011年发布于加州大学伯克利分校。

■ 可自由地用于任何目的，允许任何人设计、制造和销售RISC-V芯片和软件。

■ 架构简单，仅47条基础指令，用户可在这一基础上进行扩展。



Progress RISC-V Roadmap

Test Chips Software tests Linux port		Proof of Concept SoCs Minion processors for power management, communications Bare metal software	IoT SoCs Microcontrollers RTOS, Firmware Development tools Technical Steering Committee, HPC SIG, GlobalPlatform partnership	AI SoCs, Application processors, Linux Drivers, AI Compilers Dev Board program Development Partners RISC-V Labs, Security response process, AI SIG, Graphics SIG, Android SIG, Communications SIG	Industry Adoption					→	
2010 - 2016		2017	2018	2019	2020	2021	2022	2023	2024	2025	→
ISA Definition RISC-V Foundation	RV32	RV32I and RV64I Base instructions: Integer, floating point, multiply and divide, atomic, and compact instructions Priv modes, Interrupts, exceptions, memory model, protection, and virtual memory	Arch compatibility framework, Processor trace	Zfinx ZiHintPause BitManip Vector RISC-V Profiles & Platforms Crypto Scalar Virtual Memory Hypervisor & Advanced interrupt architecture Cache mgt ops Code size reduction* Trusted Execution Environment* P (Packed SIMD)*	RV32E and RV64E 64 bit and 128 bit addresses* Vector Atomic and quad-widening* Quad floating point in integer registers* Crypto Vector* Trusted Execution phase 2* Jit pointer masking & I/D synch* BitManip phase 2* Cache management phase 2* ... and more						
RISC-V	* On track, subject to change										Technical Deliverables

1.6 开源架构与国产嵌入式芯片

- 工业设备、家电等领域产品的国产替代趋势，使国产嵌入式芯片获得高速发展。



上海东软载波微电子有限公司
Shanghai Eastsoft Microelectronics Co.,Ltd.

<https://www.essemi.com/>



<https://www.arterytek.com/>



GigaDevice

<https://www.gigadevice.com.cn/>



<https://www.geehy.com/>

华大半导体

ES32系列产品，专注于研发具有高抗干扰性、高可靠性通用型8位/32位MCU及专用型微控制器产品

雅特力科技

AT32系列产品，专注于ARM® Cortex®-M4的32位微控制器研发与创新

兆易创新

GD32™系列MCU采用了ARM® Cortex®-M3/M4/M23内核

珠海极海半导体

2018年，获得Arm® Cortex®-M0+/M3/M4FCPU永久授权

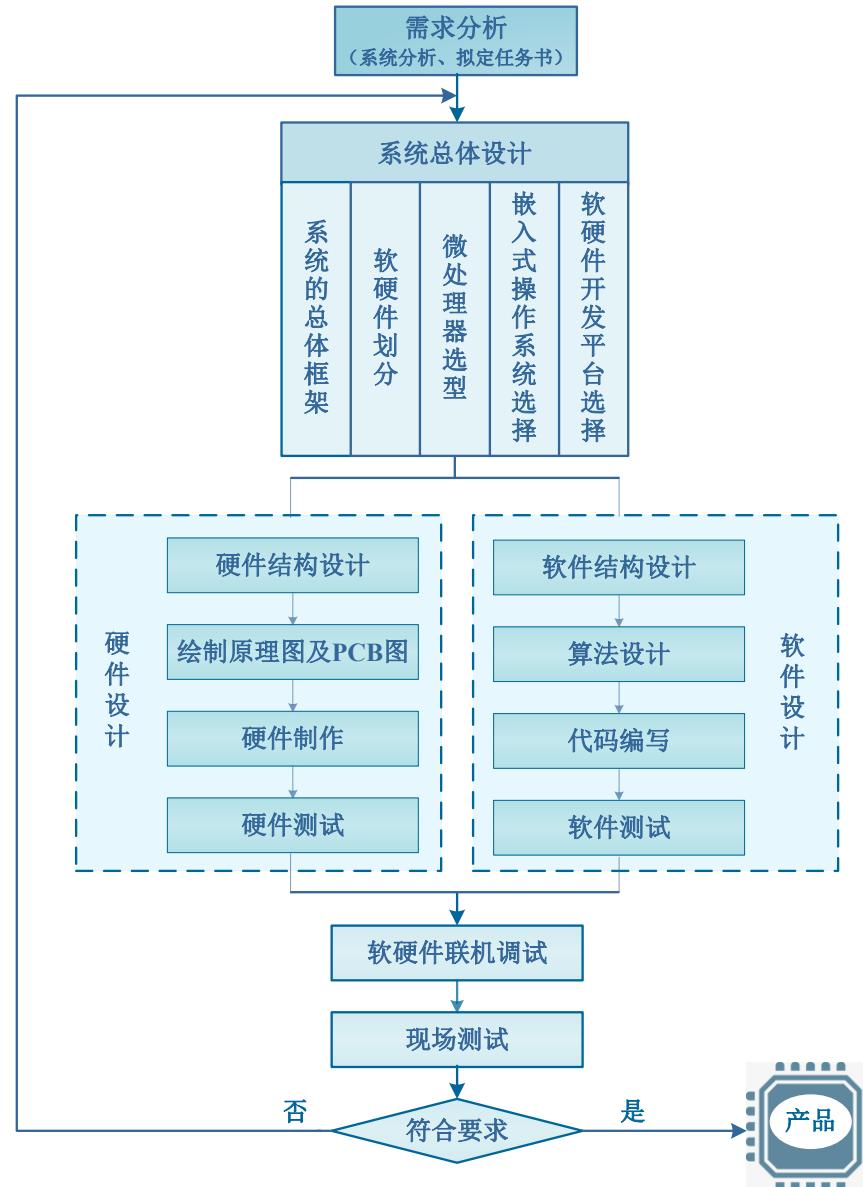
1.7 嵌入式系统工程设计与开发

嵌入式系统的开发：

- 系统总体开发
- 嵌入式软硬件开发
- 系统测试

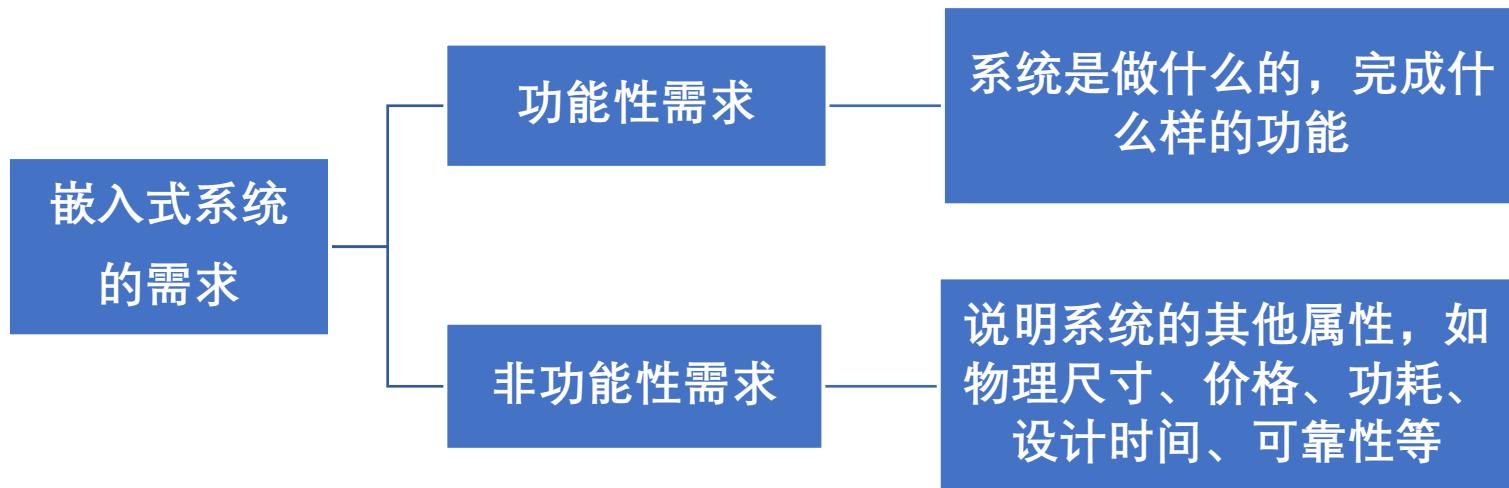
细分：

- 系统需求分析
- 系统总体设计
- 系统硬件设计
- 系统软件设计
- 系统软硬件测试



1.7 嵌入式系统工程设计与开发

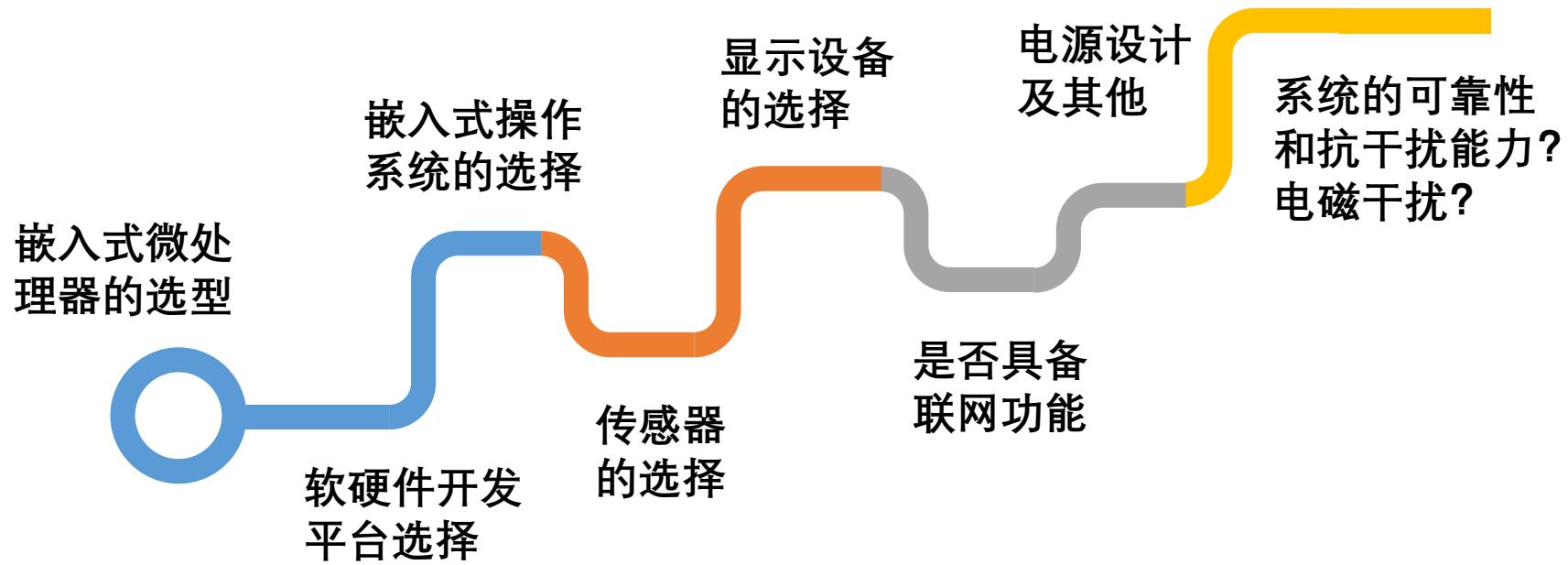
系统需求分析



通过需求分析得到嵌入式系统的基本功能和各项性能指标，拟定系统**任务书**，为下一步的系统总体设计**提供设计依据**。

1.7 嵌入式系统工程设计与开发

系统总体设计



从器件选型、外设接口、成本、性能、开发周期、开发难度等多方面进行考虑，最终确定系统总体设计方案。

1.7 嵌入式系统工程设计与开发

应用开发方案

ARM应用开发的两种方式

直接在ARM芯片上
进行应用开发

不采用操作系统，也称作裸机编
程，主要应用于一些低端的ARM
芯片，其开发过程与单片机类似，
即在低端的ARM芯片上进行单片
机应用程序的开发。

在ARM芯片上
运行操作系统

对硬件的操作需要编写相应的
驱动程序，应用开发则是基于
操作系统的。

1.7 嵌入式系统工程设计与开发

嵌入式微处理器的选型

基本原则

能够满足具体功能性和非功能性指标的需求、市场应用广泛、软硬件配置合理。

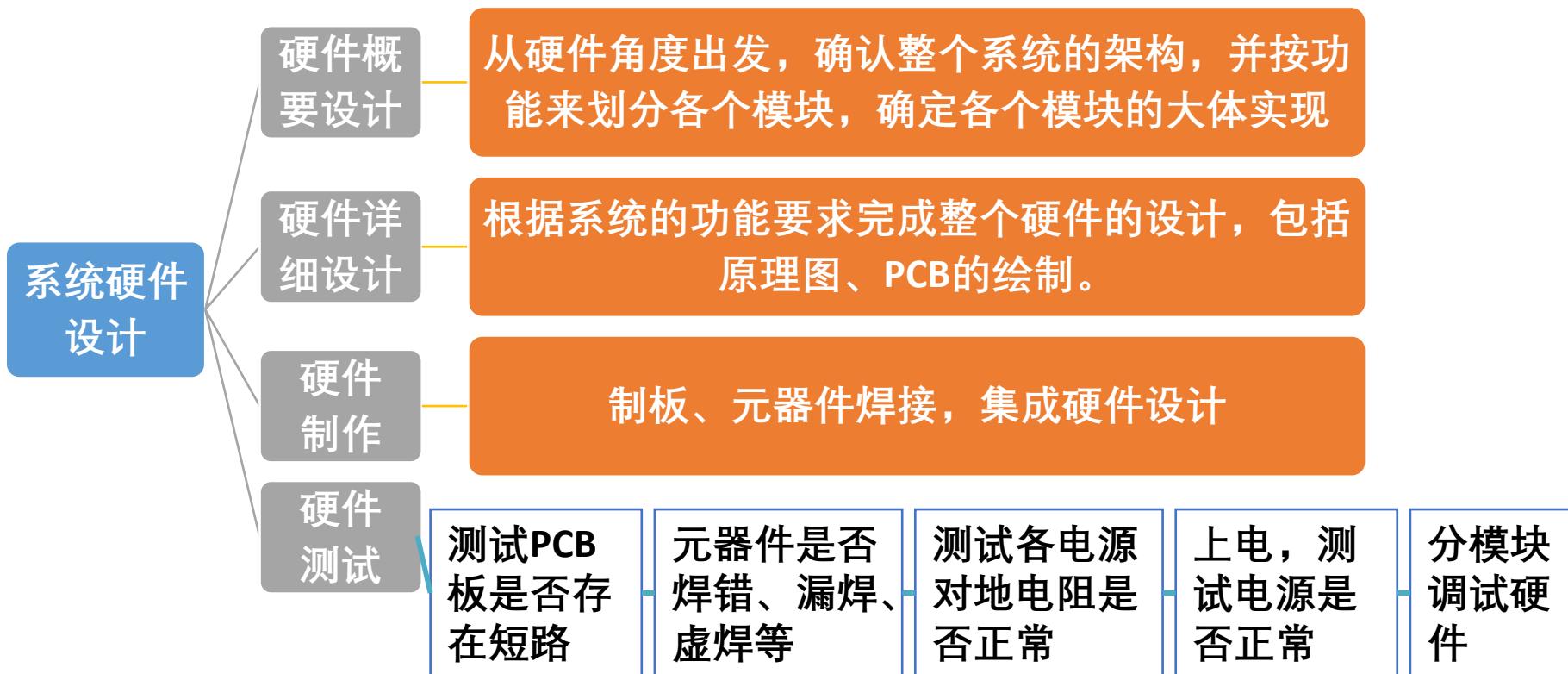
方法

参考选型手册、各项性能指标选择适合系统需求的微处理器，主要从功耗、体积、成本、可靠性、速度、处理能力、接口数量、电磁兼容等方面考虑。

- RAM需要多大？
- ROM需要多大？
- 外设接口的数量？
- 对运算能力的要求？
- 是否需要运行算法？
- 是否可以二次开发？
- 供货渠道是否稳定？
- 有无替代的微处理器？
- 替代的风险如何？

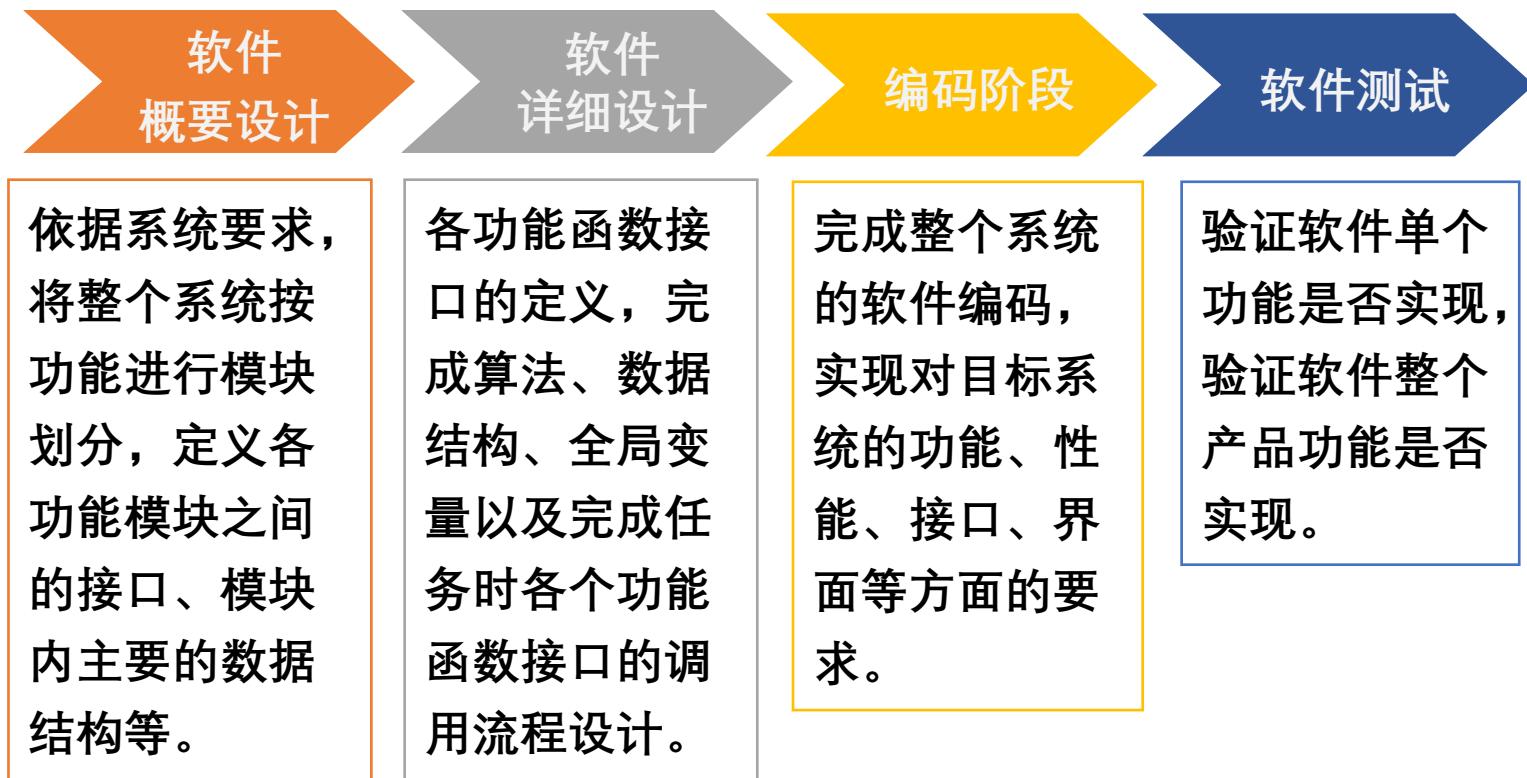
1.7 嵌入式系统工程设计与开发

硬件设计



1.7 嵌入式系统工程设计与开发

软件设计



1.7 嵌入式系统工程设计与开发

联机调试

系统的硬件、软件和执行机构集成在一起进行整体测试

检验系统是否满足实际需求

发现存在的问题和 Bug，并改进设计过程中的不足之处。

系统整体功能测试

性能参数测试

电磁兼容性测试等

小结

1. 嵌入式系统的基本概念
2. 计算的基本原理和历史演变
3. 计算机架构的发展
4. 嵌入式系统的发展
5. ARM, Cortex与STM32简介
6. 开源架构与国产嵌入式芯片
7. 嵌入式系统工程设计与开发
8. 课程大纲与学习资料

作业

选择任意1个MCU芯片型号，调研使用了该芯片并已量产的1个具体产品(品牌和名称)，简单分析为什么该产品会使用该芯片(150字以内)。

作业提交：

学习平台s.ecust.edu.cn，提交截止时间：2025.9.14