Sistemas Digitales Laboratorio

Semestre 2020-2

Sesión Laboratorio Semana 9

Profesor: Kalun José Lau Gan

1

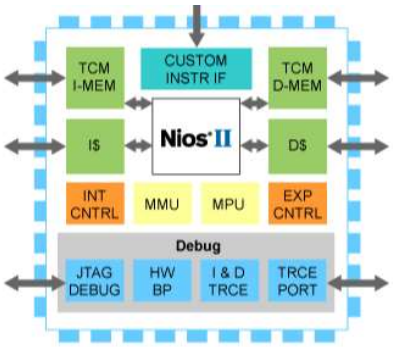
Preguntas previas:

- ¿Alguna consulta antes de empezar?

2

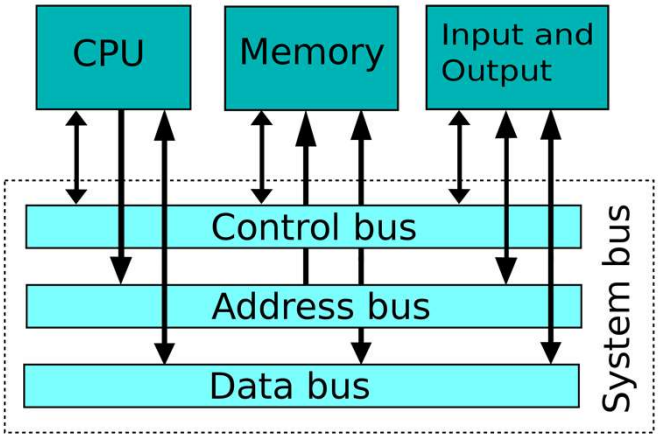
Agenda:

- Esquema general de un computador
- El procesador Intel (ex. Altera) NIOS II
- El Qsys: Implementación de un procesador NIOS II



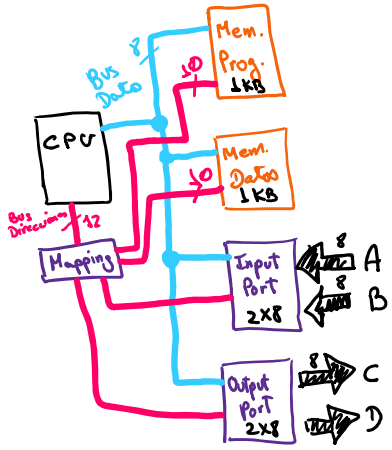
Esquema general de un computador (arquitectura Von Neumann)

- No pueden faltar ninguno de los componentes.
- Dualidad hardware/software
- Buses interconectan los componentes
- Direcciones únicas tanto en memoria como en E/S



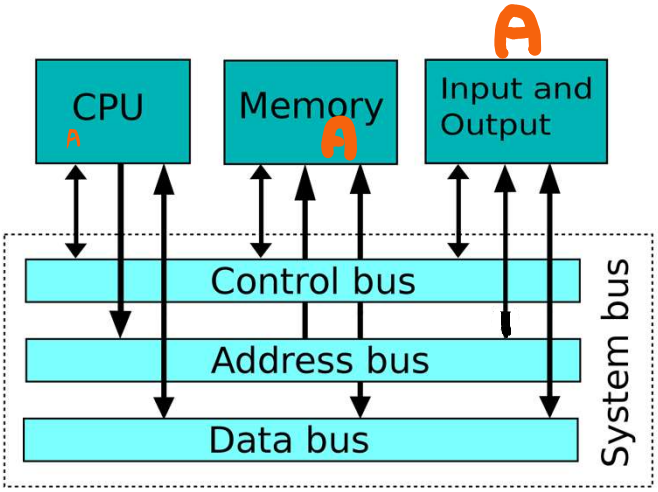
Mapeo de direcciones:

- Los recursos de un computador deben de estar en direcciones únicas, no puede haber conflicto entre los recursos.



		A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	HEX
Mem Instr. (1KB)	Inicio	0	0	0	0	0	0	0	0	0	0	0	0	000H
	Fin	0	0	1	1	1	1	1	1	1	1	1	1	3FFH
Mem Data (1KB)	Inicio	0	1	0	0	0	0	0	0	0	0	0	0	400H
	Fin	0	1	1	1	1	1	1	1	1	1	1	1	4FFH
Input 2x8	Inicio	1	0	0	0	0	0	0	0	0	0	0	0	800H
	Fin	1	0	0	0	0	0	0	0	0	0	0	1	801H
Output 2x8	Inicio	1	1	0	0	0	0	0	0	0	0	0	0	C00H
	Fin	1	1	0	0	0	0	0	0	0	0	0	1	C01H

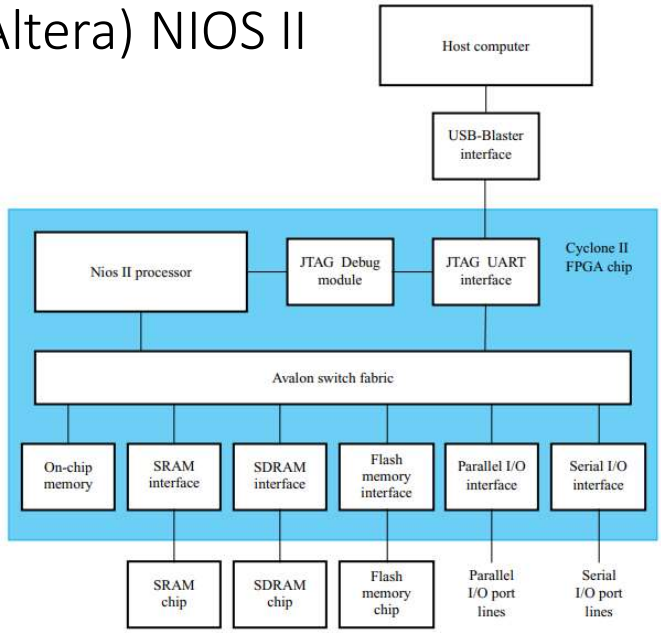
Proceso para grabar un dato “A” del puerto a la memoria:



1. CPU selecciona el recurso de E/S donde se encuentra “A” (bus de direcciones)
2. CPU hace acción de lectura a E/S (bus de control)
3. El dato “A” para a un registro temporal del CPU a través del bus de datos
4. CPU selecciona el recurso de memoria donde va a alojarse la “A” (bus de direcciones)
5. CPU coloca la “A” en el bus de datos
6. CPU hace acción de escritura a la memoria (bus de control)

El softcore Intel (ex. Altera) NIOS II

- Procesador softcore de 32 bits
- ¿Cuál es la diferencia entre softcore y hardcore?
  - Softcore: Implementado lógicamente (en un FPGA)
  - Hardcore: Implementado físicamente



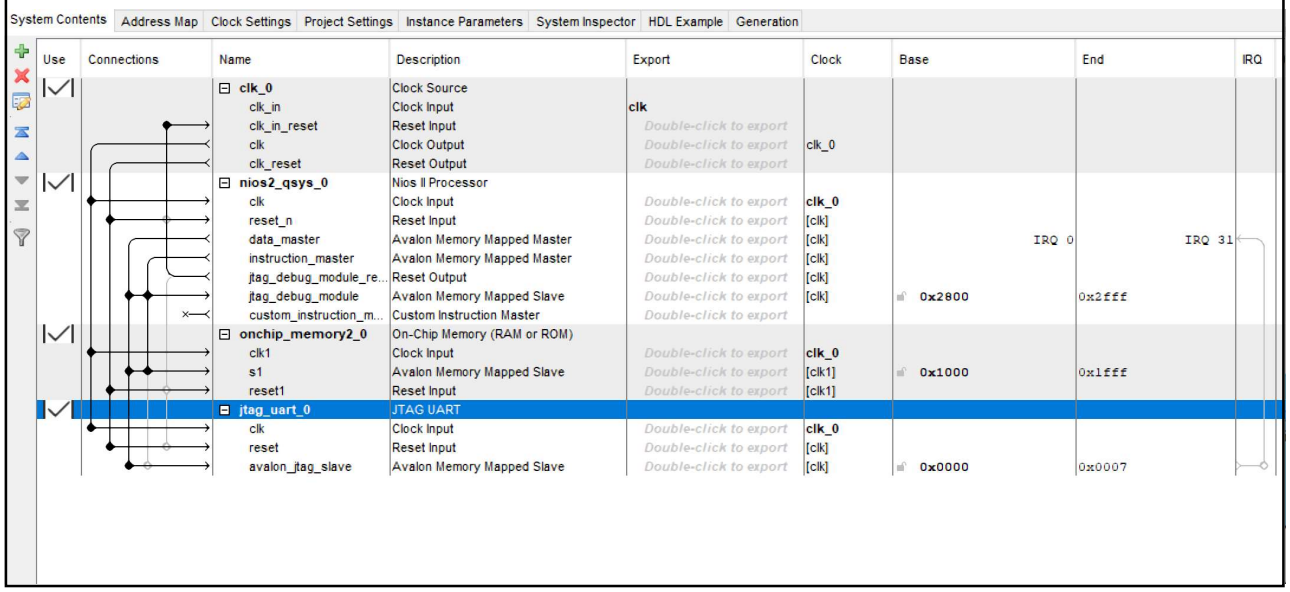
7

El softcore Intel (ex. Altera) NIOS II

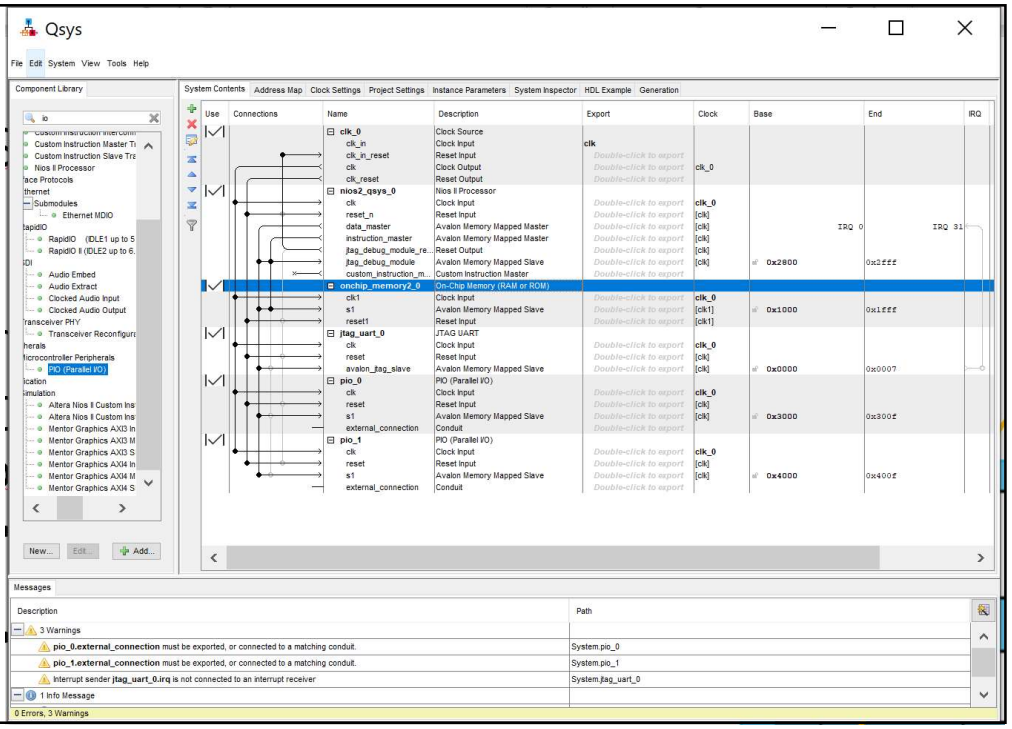
- Documentación:
  - NIOS II Classic Processor Reference Guide (28/10/2016): https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/nios2/n2cpu_nii5v1.pdf
  - NIOS II Processor Reference Guide (24/04/2020): https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/nios2/n2cpu-nii5v1gen2.pdf
  - My First Nios II Software Tutorial: http://www.ee.nmt.edu/~erives/554_11/Altera_NIOSII_SW.pdf
  - James O. Hamblen. Rapid Prototyping of Digital Systems SOPC Edition: http://dl.icdst.org/pdfs/files3/edddd8fa848a6ff8f0353f0b4be07d11.pdf

8

Implementando el NIOS II con Qsys:



Implementación del NIOS II con Qsys



Cuestionario

11

Fin de la sesión

12