# Sistemas Digitales

Semana 13 Laboratorio Por Kalun Lau

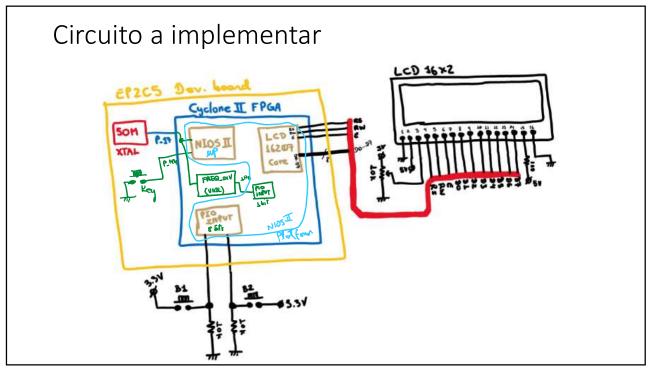
1

Preguntas previas

### Agenda:

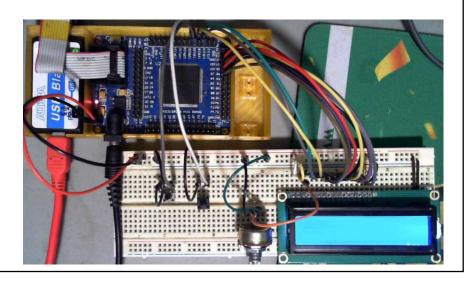
• Ejemplo de aplicación con el NIOS II: Reloj

3



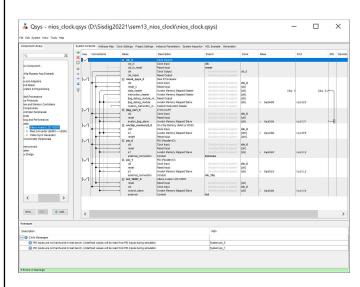
#### Circuito implementado

 La asignación de pines esta a criterio del desarrollador



5

#### Configuración de la Plataforma NIOS II en Qsys



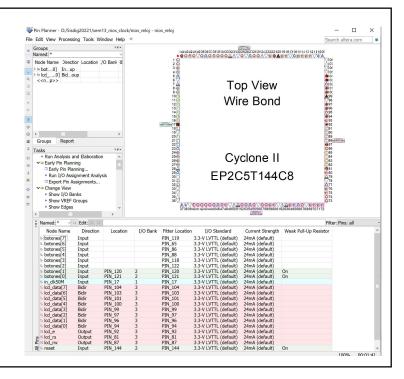
 Tener en cuenta los mensajes de la parte información, no debe de haber error o advertencia alguna

#### VHDL del FREQ\_DIV

7

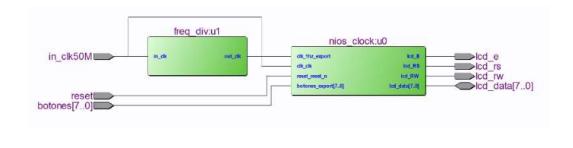
#### Asignación de pines en PinPlanner

 Tener en cuenta el tipo de pin del FPGA antes de asignar.



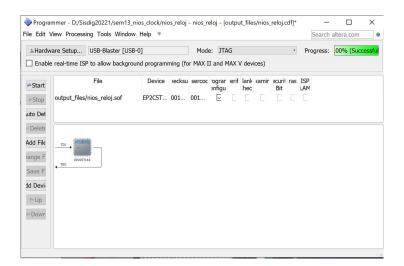
#### Vista del RTL

• Se muestra los componentes internos del diseño de la aplicación



9

#### Etapa de grabación de la plataforma NIOS II en la tarjeta de FPGA



#### Sistema de cuenta de un reloj

- Sistema de 24 horas:
  - 00:00:00 hh:mm:ss
  - 23:59:59 hh:mm:ss
- Sistema de 12 horas:
  - 01:00:00 hh:mm:ss
  - 12:59:59 hh:mm:ss

11

# Algoritmo en diagrama de flujo y pseudocódigo del sistema de cuenta de un reloj de 24 horas

```
NO Seg = 59 SI

Seg = 59

NO hora = 23

NO hora = 23

RETOR NO
```

#### Código propuesto en Eclipse

- Pendientes:
  - Uso de interrupciones para la entrada de reloj de 1Hz y botones de ajuste para la hora actual.
  - Proceso de ajuste para la hora actual.

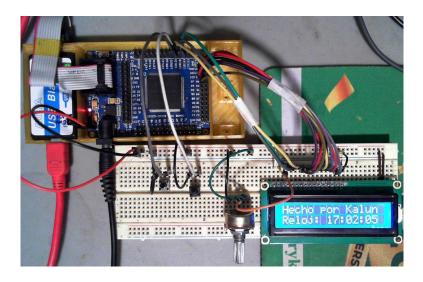
13

#### Mensajes en la consola del NIOS II

```
Problems Tasks Console Properties Nios II Console Nios relojito - cable: USB-Blaster on localhost [USB-0] device ID: 1 instance ID: 0 name: jtaguart_0

Hello from Nios II!
Hola UPCino, soy el NIOS II
Hecho por Kalun Lau
Prueba Semana 13
Aplicación de reloj
```

## Pruebas de implementación



15