

EL253 - Sistemas Digitales

Semestre 2020-2

Profesor Kalun José Lau Gan

Sesión de Teoría Semana 1

1

Agenda

- Elección del delegado.
- Lectura de sílabo.
- Lectura de reglamento de evaluaciones en línea.
- Revisión de contenidos previos.
- Introducción a los dispositivos lógicos programables.
- Jerarquía en el diseño digital.
- Los lenguajes HDL.

2

Informativo:

- Delegado EL41: Diego De La Cruz
- Email: u201710278@upc.edu.pe
- Celular: 996969742

- Profesor: Kalun José Lau Gan
- Email: pcelklau@upc.edu.pe
- Celular: 960846317

3

Informativo:

- Delegado EL42: Nick Renzo Pérez Zapata
- Email: a2020a115@upc.edu.pe
- Celular: 956528418

- Profesor: Kalun José Lau Gan
- Email: pcelklau@upc.edu.pe
- Celular: 960846317

4

Revisión de contenidos previos

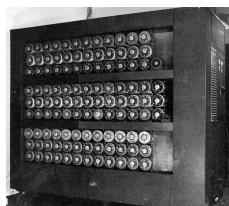
- Evolución Tecnológica en Sistemas Electrónicos Digitales
- Circuitos digitales combinacionales y secuenciales
- Memorias

5

Evolución Tecnológica en Sistemas Electrónicos Digitales



Mecanismo de
Anticitera



Bombe (Nan tuing)



ENIAC



Manchester Baby



IBM PC (1983)



Huawei Mate Xs

Documental Manchester Baby <https://www.youtube.com/watch?v=cozcXiSSkWE>

6

Repaso de Circuitos Digitales

- Sistemas numéricos (binario, decimal, hexadecimal)
- Álgebra de Boole (operaciones lógicas, simplificaciones, circuitos)
- Circuitos MSI (sumador, comparador, decodificadores, multiplexores)
- Circuitos secuenciales (555, flipflops)
- Máquinas de estado (MEF)
- Circuitos MSI sec. (Contadores async, sync, registros de desplazamiento)
- Memorias

7

Softwares solicitados:

- Altera Quartus II versión 13.0 sp1 **web edition** (free)
 - Revisar se instaló el ModelSim Starter Edition

- ¿Diferencia entre CPLD y FPGA?
 - Base de en macronúcleos

PLD → PSL
6M 16V8
22V10

Ross Freeman Xilinx

RDM

8

Fin de la sesión de teoría