Logika cyfrowa

Lista zadań nr 14

Termin: 10 i 12 czerwca 2024

Uwaga! Podczas zajęć należy znać pojęcia zapisane wytłuszczoną czcionką. W przypadku braku znajomości tych pojęć student może być ukarany punktami ujemnymi.

1. Rozważny program, w którym poszczególne rodzaje instrukcji występują z następującą częstością:

OP	OP-IMM	LOAD	STORE	BRANCH	JAL	JALR	typ U
24%	18%	25%	10%	11%	2%	2%	8%

Jaka jest średnia liczba cykli zegarowych poświęcanych przez **wielocyklową implementację RISC V** z wykładu na jedną instrukcję?

2. Ile cykli potrzebuje wielocyklowa implementacja RISC V z wykładu, aby wykonać poniższy program?

```
add x8, x0, x0
add x9, x0, x0
addi x5, x0, 10
loop:
bge x8, x5, done
add x9, x9, x8
addi x8, x8, 1
j loop
done:
```

Jaka jest średnia liczba cykli na instrukcję dla wykonania tego programu?

3. Rozważmy możliwość dodania do wielocyklowej implementacji RISC V następującej instrukcji:

```
lwiw rd, rs1, rs2
```

Nazwa instrukcji rozwija się do *load with increment, word.* Jej działanie ma polegać na załadowaniu do rejestru rd wartości słowa 32-bitowego z pamięci danych spod adresu rs1 + rs2.

- a) Jakie nowe elementy ścieżki danych musimy dodać (jeśli trzeba)?
- b) Jakie istniejące elementy ścieżki danych musimy zmodyfikować (jeśli trzeba)?
- c) Jakie nowe połączenia musimy dodać w ścieżce danych (jeśli trzeba)?
- d) Jakie nowe sygnały sterujące należy dodać (jeśli trzeba)?
- e) Jak należy zmodyfikować automat kontrolera (jeśli trzeba)?
- 4. Rozważmy możliwość dodania do wielocyklowej implementacji RISC V następującej instrukcji:

```
swap rs1, rs2
```

Działanie instrukcji ma polegać na zamianie miejscami wartości rejestrów rs1 i rs2.

Odpowiedz na pytania z podpunktów zadania 3. Czy można obyć się bez modyfikacji ALU?

5. Rozważmy możliwość dodania do wielocyklowej implementacji RISC V instrukcji mul i div z rozszerzenia M. Załóżmy, że dysponujemy układem wykonującym mnożenie w dwa cykle, oraz układem wykonującym dzielenie w cztery cykle.

Odpowiedz na pytania z podpunktów zadania 3.

6. Rozważmy możliwość wymiany trójportowego pliku rejestrów z implementacji wielocyklowej RISC V na jednoportowy, z portem za pomocą którego można odczytać albo zapisać jeden rejestr w ciągu cyklu. Jak zmodyfikować ścieżkę danych i kontroler, aby móc dokonać takiej wymiany?