INSTITUTO POLITÉCNICO NACIONAL

ESCUELA SUPERIOR DE CÓMPUTO

DEPARTAMENTO DE SISTEMAS ELECTRÓNICOS

PRACTICA No. 4

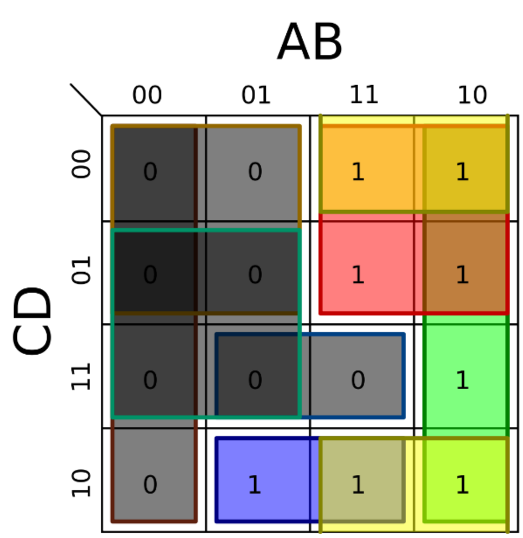
MINIMIZACIÓN USANDO MAPAS DE KARNAUGH

ALUMNO: MEZA VARGAS BRANDON DAVID

GRUPO: 2CM5

BOLETA: 2020630288

PROFESOR: Fernando Aguilar Sánchez



f(A,B,C,D) = E(6,8,9,10,11,12,13,14)
F=AC'+AB'+BCD'+AD'
F=(A+B)(A+C)(B'+C'+D')(A+D')

I. Objetivo General

El alumno será capaz de diseñar a partir del planteamiento de u problema un circuito lógico óptimo utilizando alguno de los métodos de simplificación conocidos para obtener la expresión lógica que determina al circuito más simple comprobará también la efectividad de esos métodos al armar el circuito original y el circuito simplificado.

II. OBJETIVOS PARTICULARES:

Determinar la tabla de verdad representativa de un circuito lógico a partir del planteamiento de un problema.

Obtener, a partir de la tabla de verdad, a expresión lógica que describe el circuito y armarlo.

Obtener la forma simplificada de la expresión lógica y armar el circuito correspondiente.

Comprobar la equivalencia funcional de ambos circuitos.

III. Introducción Teórica

Mapas de Karnaugh

Estos mapas se utilizan para simplificar expresiones booleanas sin tener que recurrir a las leyes del algebra booleana. El mapa de Karnaugh es uno de los métodos más prácticas, cuando el número de variables de entrada es menor o igual a seis, mas allá, ya no es tan practico, los mapas se clasifican según el número de variables que tengan, de la imagen 1 hay algunos ejemplos:

	$\overline{y}$	y
$\overline{x}$		
x		

mapa de Karnaugh de 2 variables

	$\overline{y}.\overline{z}$	$\overline{y}.z$	$y.z$	$y.\overline{z}$
$\overline{x}$				
x				

: mapa de Karnaugh de 3 variables

	$\overline{y}.\overline{z}$	$\overline{y}.z$	$y.z$	$y.\overline{z}$
$\overline{w}.\overline{x}$				
$\overline{w}.x$				
$w.x$				
$w.\overline{x}$				

mapa de Karnaugh de 4 variables

	$\overline{x}.\overline{y}.\overline{z}$	$\overline{x}.\overline{y}.z$	$\overline{x}.y.z$	$\overline{x}.y.\overline{z}$	$x.y.\overline{z}$	$x.y.z$	$x.\overline{y}.z$	$x.\overline{y}.\overline{z}$
$\overline{v}.\overline{w}$								
$\overline{v}.w$								
$v.w$								
$v.\overline{w}$								

mapa de Karnaugh de 5 variables v, w, x, y, z.

Imagen 1. Mapas de Karnaugh

Mapas de Karnaugh con términos irrelevantes o condiciones no importa

Un termino irrelevante en una expresión booleana es el resultado de la combinación de valores lógicos de variables no requeridas para la solución de un problema específico.

Estos términos se simbolizan en el mapa en vez de 0 o de 1 por una “x”. Dichos símbolos pueden utilizarse para conformar adyacencias con las cuales se ayuda a realizar simplificaciones importantes, estos términos producen condiciones que se denominan “don’t care” o “no importa”

Un ejemplo de estas condiciones en un mapa de Karnaugh lo podemos ver en la imagen 2;

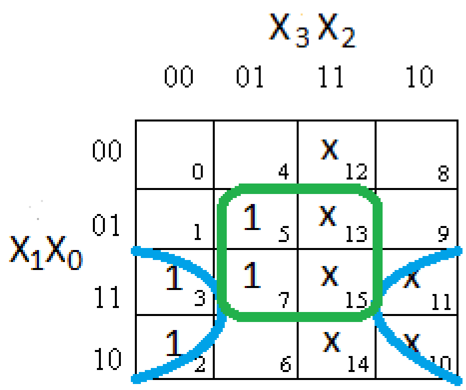


Imagen 2. Ejemplo de mapa con condiciones irrelevantes

IV. Materiales empleados

- 1DIP SWITH DE 8 INTERRUPTORES.
- 8 RESISTENCIAS DE 1K□
- 1 RESISTENCIAS DE 220□
- 1 LED’S (cualquier color)
- ALMBRE No. 22 (para las conexiones)
- 1 MULTIMETRO
- 1 FUENTE DE VOLTAJE.
- 1 TABLILLA DE EXPERIMENTACIÓN (proto-board).

V. Desarrollo Experimental

1.- A partir del planteamiento del siguiente enunciado, determine la tabla de verdad de la cual se derive el circuito lógico que satisface la necesidad que se plantea.

En un laboratorio de una compañía química se elaboran 2 distintas soluciones a partir de las sustancias A, B, C, D y E. Estas sustancias pesan respectivamente: 160, 80, 40, 20 y 10 mg. Las soluciones son depositadas en frascos que se transportan por medio de una banda hasta una báscula. Si el peso indicado en la báscula es uno de los siguientes 10, 20, 40, 60, 70, 90, 130. 150 160, 170, 220, 230, 240, 250, 260 y 310 mg, entonces el dispositivo F, sellará el frasco y lo apartará de la banda; de otro modo, el frasco permanece abierto y la banda lo transporta hacia otra etapa del proceso. Por las condiciones previas del proceso, no es posible que lleguen a la báscula ni frascos vacíos ni frascos que contengan las siguientes soluciones B, BD, AD, ADE, AC y ABCE; todas las demás soluciones si pueden llegar hasta la báscula.

Se diseñará un circuito lógico que tenga como entradas las variables A, B, C, D y E tomando el valor de 1 lógico cuando la sustancia esté presente en la solución del frasco y 0 lógico cuando no esté en la solución. La salida será F, siendo 1 cuando la solución tenga uno de los pesos especificados y 0 cuando tenga un peso diferente.

NOTA: Considerar las condiciones irrelevantes del proceso.

2.- En las siguientes tablas que se presenta nanote las combinaciones de 0's y l's para las variables y su correspondiente nivel de salida, según las condiciones del enunciado.

Tabla de verdad F1 teórico

#	A 160mg	B 80mg	C 40mg	D 20mg	E 10mg	F1
0	0	0	0	0	0	x
1	0	0	0	0	1	1
2	0	0	0	1	0	1
3	0	0	0	1	1	0
4	0	0	1	0	0	1
5	0	0	1	0	1	0
6	0	0	1	1	0	1
7	0	0	1	1	1	1
8	0	1	0	0	0	x
9	0	1	0	0	1	1
10	0	1	0	1	0	x
11	0	1	0	1	1	0

12	0	1	1	0	0	0
13	0	1	1	0	1	1
14	0	1	1	1	0	0
15	0	1	1	1	1	1
16	1	0	0	0	0	1
17	1	0	0	0	1	1
18	1	0	0	1	0	x
19	1	0	0	1	1	x
20	1	0	1	0	0	x
21	1	0	1	0	1	0
22	1	0	1	1	0	1
23	1	0	1	1	1	1
24	1	1	0	0	0	1
25	1	1	0	0	1	1
26	1	1	0	1	0	1
27	1	1	0	1	1	0
28	1	1	1	0	0	0
29	1	1	1	0	1	x
30	1	1	1	1	0	0
31	1	1	1	1	1	1

Tabla de verdad F1 Practico

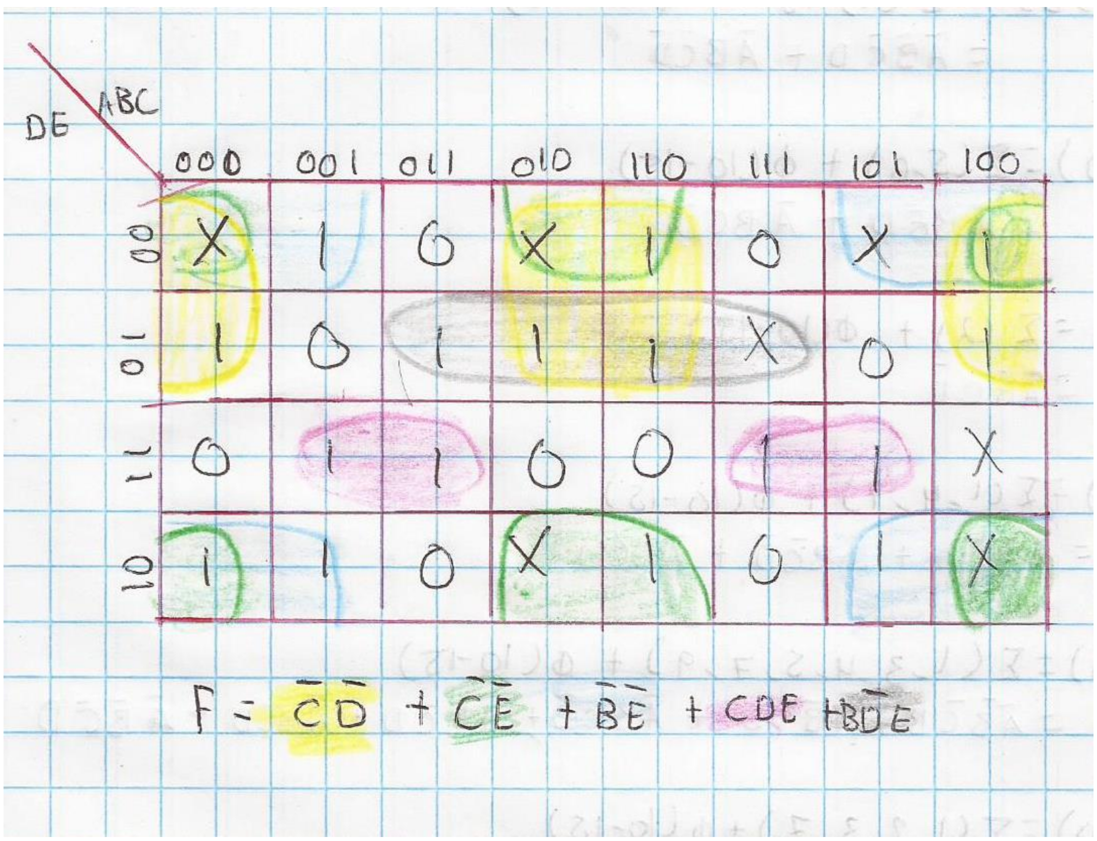
#	**A 160mg**	**B 80mg**	**C 40mg**	**D 20mg**	**E 10mg**	**F1**
0	0	0	0	0	0	x
1	0	0	0	0	1	1
2	0	0	0	1	0	1
3	0	0	0	1	1	0
4	0	0	1	0	0	1
5	0	0	1	0	1	0
6	0	0	1	1	0	1
7	0	0	1	1	1	1
8	0	1	0	0	0	x
9	0	1	0	0	1	1
10	0	1	0	1	0	x
11	0	1	0	1	1	0
12	0	1	1	0	0	0
13	0	1	1	0	1	1
14	0	1	1	1	0	0
15	0	1	1	1	1	1

A partir de la tabla de verdad obtenida, escriba la función booleanda original que describe el circuito lógico que realiza la operación deseada.

$$F(A,B,C,D,E) = \sum(1,2,4,6,7,9,13,15,16,17,22,23,24,25,26,31) + \Phi(0,8,10,18,19,20,29)$$

$$F(A,B,C,D,E) = \bar{A}\bar{B}\bar{C}\bar{D}E + \bar{A}\bar{B}\bar{C}D\bar{E} + \bar{A}\bar{B}C\overline{DE} + \bar{A}\bar{B}CD\bar{E} + \bar{A}\bar{B}CDE + \bar{A}B\overline{CDE} + \bar{A}BC\bar{D}E + \bar{A}BCDE + A\overline{BCDE} + A\overline{BCD}E + A\bar{B}CD\bar{E} + A\bar{E}CDE + AB\overline{CDE} + AB\bar{C}\bar{D}E + AB\bar{C}D\bar{E} + ABCDE$$

SIMPLIFICACIÓN DE LA EXPRESIÓN LOGICA ORIGINAL



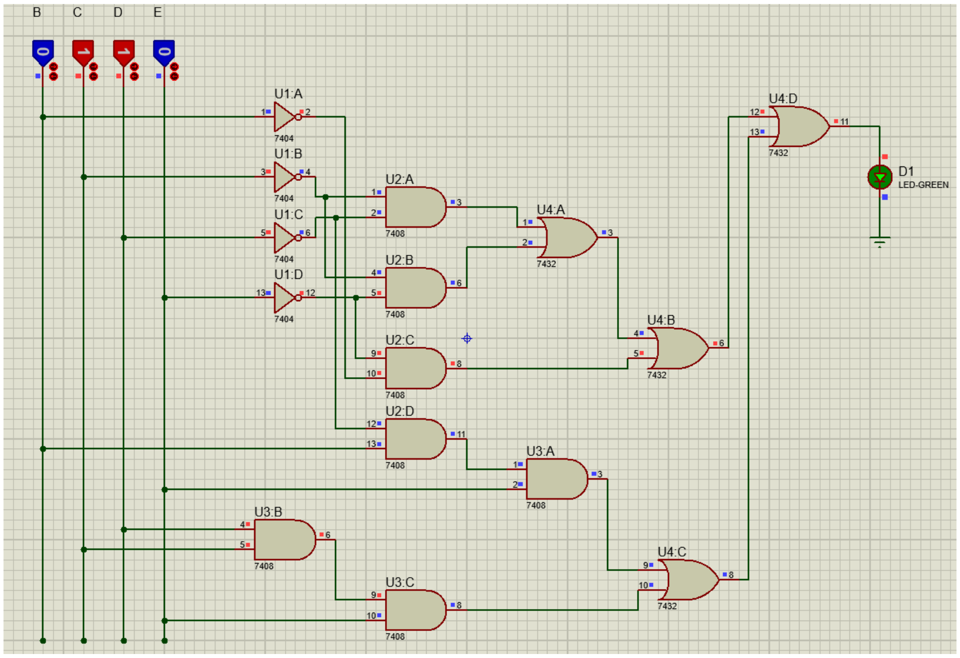
IMPLEMENTACION DEL CIRCUITO MINIMO

1.- Considerando la ecuación reducida e implemente su circuito lógico equivalente.

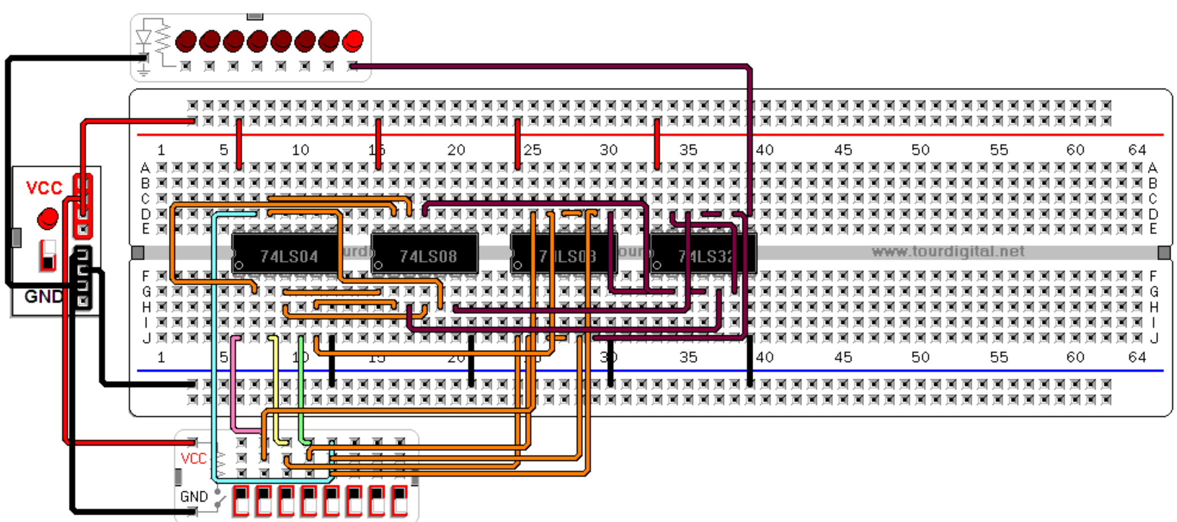
2.- Arme su circuito y llene el valor de la función den la parte práctica.

Anote todas sus observaciones.

1. Circuito lógico equivalente



2. Circuito armado en protoboard



VI. Observaciones y Conclusiones

Gracias a los ejercicios realizados puedo concluir que los mapas de Karnaugh son un método muy eficaz para reducir funciones a su mínima expresión, para de esta forma armar un circuito en donde tengamos ahorro y sea fácil de construir, además es muy importante saber las condiciones irrelevantes de un problema para ver como podemos hacer nuestros conjuntos en nuestros mapas de Karnaugh, además, observe que no siempre son los mismos resultados en la resolución de problemas en la teoría que en la práctica, esto lo vimos en el circuito de esta practica donde se eliminó la variable de entrada A.

Un problema que se me presento fue al momento de simular el circuito en la protoboard, pero era por que me hacia falta sumar una expresión, lo solucione verificando que estuviera todo bien conectado.

Se cumplió el objetivo general de la práctica, así como los particulares.

VII. Bibliografía

- Romero, R. (2017). “Circuitos digitales”. Recuperado de: https://es.slideshare.net/instrumentacionuptaeb/circuitos-digitalesproblemas
- Luis, T. F. J. Presentación sobre: Método de mapas de Karnaugh.
- Floyd, T. L., & Caño, J. G. (1997). *Fundamentos de sistemas digitales*. Prentice Hall.