

LGT8X8D 系列应用开发

注意事项

内容概述

文档主要介绍 LGT8FX8D 系列芯片目前存在的问题以及开发前必须要注意的事项。对于 LGT8FX8D 的用户，建议在开发前期详细了解本文档提及的各个方面，避免在开发过程产生时间和资源浪费。



LGT8XM

EFLASH 工艺 8 位微控制器

LGT8FX8D

Rev.1.2

2016/11/22

文档适用于：

LGT8F88D/328D 系列

设计必须规避的问题

电源滤波

当系统工作电压高于 3.6V 时，芯片 VCC/GND 之间的滤波电容需要大于 3.0uF，建议设计电路时，在靠近芯片 VCC/GND 的地方安放 4.7uF + 0.1uF 的滤波电容；

内部 32MHz RCOSC 振荡器

LGT8FX8D 系列内部集成最高 32MHz 的 RCOSC 振荡器。出厂前此 RCOSC 经过校准，精度为 $\pm 1\%$ 左右。供电电压在 2.5V~5.5V 之间变化时，RCOSC 的精度在 $\pm 2\%$ 的范围内变化。

需要注意的时，此 RCOSC 存在一定的温漂，当温度在 -10~70 之间变化时，RCOSC 的频率变化将会达到 8~9% 左右。因此，对于温度变化时频率精度有一定要求的应用，建议采用外部晶振！

内部 OPA 运算放大器

LGT8FX8D 系列内部集成两个 OPA 运算放大器。就目前测试数据看，OPA 的性能没有达到设计要求。OPA 的放大倍数随工作电压以及输入电压都会有不同的变化。

我们建议不要在设计中使用内部 OPA 放大器，以免在量产过程中出现一致性问题。

PB6/7 作为 GPIO 使用的问题 ----- update for V1.2

LGT8FX8D 系列芯片的 PB6/7 同时复用为外部晶振 I/O。当 PB6/7 用作 GPIO 功能时，需要在 PB7 上外接一个弱下拉电阻(50K~100K 左右)，这样才可以保证 PB6/7 的正常工作状态。

另外，当系统对 ESD 以及抗干扰有要求时，请避免将 IO 浮空，建议在外部加下拉电阻。

PC6 作为 GPIO 使用的问题 ----- update for V1.2

PC6 默认为外部复位输入。可以通过软件将 PC6 功能设置为 GPIO。需要注意在软件工作之前，PC6 都将工作为外部复位输入。因此 PC6 连接的硬件应该保证在上电后，不会被外部电路驱动为低电平。

EEPROM 控制器使用的问题 ----- update for V1.2

在 EEPROM 操作过程中，建议关闭全局中断。

其他 I/O 控制相关问题

当 I/O 输出高于 1MHz 的频率，高频信号会通过 I/O 以及电路板耦合到电源上。由于普通的滤波电容难滤除高频干扰，因此会给系统电源上带来一个高频干扰。这种干扰将会给芯片内部的模拟基准相关电路产生干扰，使得模拟电路的性能下降。频率越高，电压幅值越大，这种影响越大。

因此，在实际应用中，如果需要比较精准的内部参考或者 RC 频率，应尽量避免在 I/O 上输出高于 1MHz 的频率（建议 512KHz 以内），并尽量减少 I/O 同时输出较高的频率。

LGT8FX8D 系列的多数 I/O 都有一个默认的上拉(约 80K)电阻。当这些 I/O 工作在数字功能，并设置为输入模式后，默认的上拉被打开。因此对于需要 I/O 有比较特殊输入状态要求时，需要特别注意。

设计建议以及注意事项

调试/下载接口设计

在条件满足的前提下，建议在电路板上预留调试/下载接口。调试/下载接口包含的信号：

引脚名称	功能描述
SWD/PE2	SWD 接口数据线
SWC/PE0	SWD 接口时钟线
RSTN/PC6	芯片复位引脚
GND	公共地
VCC	可选，视目标板供电方式而定

内部 12 位 ADC 相关问题

LGT8FX8D 内部集成一个多路输入的 12 位模数转换器 ADC。根据目前大量的测试数据，ADC 的转换结果偏大。偏大的原因基本和参考电压的内部压降相关。因此我们建议在使用内部 ADC 时，考虑以下几点：

1. 建议将此 ADC 作为 10 位 ADC 使用；
2. 采用必要的滤波算法，这样可以得到比较稳定的转换结果；
3. 建议采用内部参考。内部参考在校准时做了正向校准，可以平衡 ADC 的转换误差；
4. 使用 VCC 作为参考时，实际参考电压为 $VCC \times 0.98$ ；
使用外部参考 AVREF 作为参考时，实际参考电压为 $AVREF \times 0.97$ ；
⇒ 为简化补偿运算，使用 VCC/AVREF 做参考时，可对转换结果补偿： $(ADCD - ADCD >> 5)$
5. 使用 AVREF 作为参考时，建议在靠近芯片 AVREF 引脚出接 0.1uF 滤波电容；
6. 建议在 ADC 的外部输入通道靠近芯片引脚出接滤波电容。电容的大小可以根据应用调整，建议在几十到几百 pF 左右；
7. ADC 的工作时钟频率建议控制在 1MHz 以内，请根据系统时钟配置合适的 ADC 时钟预分频；

内部 1.25V/2.56V 参考使用注意事项

LGT8FX8D 系列内部参考分为 1.25V 和 2.56V。芯片出厂测试将两个参考点对应的校准值写入到芯片的配置区域。芯片上电后，默认加载 1.25V 对应的校准值。如果应用需要 2.56V 参考电压，需要软件将 2.56V 的参考电压写入到校准寄存器(VCAL)。操作如下：

```
void sys_init(void)
{
    VCAL = VCAL2;
    // ...other codes
}
```

如果应用需要多次在 1.25V 和 2.56V 之间变换，需要首先将校准值备份，以便后续切换，操作代码如下：

```
// Note: please refer to datasheet for GPIOR1/2 definition
void sys_init(void)
{
    GPIOR1 = VCAL1; // save VCAL1 to GPIOR1
    GPIOR2 = VCAL2; // save VCAL2 to GPIOR2
    VCAL = VCAL2;
    // ...other codes
}

void setReference(u8 vsel)
{
    if(vsel == VREF1V25)
        VCAL = GPIOR1;
    else if(vsel == VREF2V56)
        VCAL = GPIOR2;
}
```

系统时钟配置与切换

LGT8FX8D 系列芯片内部振荡器为 32MHz，但内核最高的运行频率为 20MHz。因此，当使用内部主振荡器作为内核的时钟源时，应该首先配置好合理的系统时钟分频(CLKPR)。

需要特别注意的是当在外部晶振和内部振荡器之间切换时，在切换之前要确保系统分频配置(CLKPR)能够保证系统在切换时钟后能够正常运行。

在切换时钟前，首先要将切换的目标时钟源使能。对于起振周期不确定的外部晶振，需要等待时钟源输出稳定后，才能启动切换。

建议使用或者参考 LGTSDK Builder 生成的时钟切换例程。

功耗管理相关注意事项

在系统进入到休眠模式前，应该根据实际应用需求，关闭掉所有不需要在休眠模式下工作的数字或者模拟功能模块。LGT8FX8D 系统的功耗管理部分负责管理时钟源部分。模拟模块需要用户自己管理。

为达到理想的功耗目标，除了需要关闭不工作的数字、模拟模块外，还需要合理控制芯片的 I/O 状态，避免因 I/O 的状态产生多余的漏电，这些状态可能包括：

1. 浮空的 I/O

首先，浮空的 I/O 是指处于输入模式的数字 I/O（I/O 的默认状态），外部没有其他的驱动电路或者上下拉电阻。浮空的 I/O 容易收到环境的干扰，会导致 I/O 内部 MOS 管处于无序的开关变换状态，从而产生漏电。因此，无论从芯片的抗干扰还是低功耗考虑，都需要避免浮空的 I/O。

LGT8FX8D 系列芯片的大部分 I/O 都有一个默认的弱上拉。当这些 I/O 用作数字功能并且被配置为输入模式后，弱上拉电阻将会被开启。这样可以避免 I/O 的浮空。

需要注意的是，并不是所有的 I/O 都具有这样的弱上拉电阻。在系统进入休眠模式前，应该根据这些 I/O 的具体使用情况，合理的配置 I/O 状态。可以将这些 I/O 设置位输出，也可以开这些 I/O 的内部强上拉电阻。下面是不具备内部弱上拉电阻的 I/O：

封装	无内部弱上拉的 I/O
QFP32L	PB1/PB2, PD2/PD3/PD5, PE0/PE2
SSOP28L	PB1/PB2, PD2/PD3/PD5
SSOP20L	PB1/PB2, PD3/PD5

其中 PE0/2 默认为 SWD 接口，需要禁止 SWD 接口功能(MCUSR[SWDD])后，才能够开启内部强上拉。开启内部强上拉的方式只针对输入模式的 I/O 有效，将处于输入模式的 I/O 的 PORT 输出寄存器设置为 1，就可以打开内部强上拉(约为 15K)电阻。

2. 输出的 I/O

输出的 I/O 需要根据外部电路的情况进行合理的驱动。避免通过 I/O 产生电流回路。当 I/O 输出的电平没有特殊要求时，建议将 I/O 输出驱动为低电平。驱动为高电平会带来多余的功耗开销。

低功耗其他需要特别注意事项：

1. 当使用外部 I/O 作为唤醒源时，特别是对于开关类应用，建议在 I/O 上外接 0.1uF 滤波电容。
2. 当使用 ADC 时，需要确保在进入休眠模式前，ADC 的多路复用选择到一个无效的通道上。避免将通道选择为内部 VCC/4 测量通道，因为选择到该通道后，开启内部的电阻分压电路，将会引入额外的功耗。这个需要特别留意。
3. 如之前的建议，请不要使用内部 OPA 模块。如果开启了 OPA，需要在休眠前将其关闭。OPA 电路的本身存在电流回路，会带来多余的功耗损失。
4. 当系统工作在外部晶振时，休眠前需要将系统时钟切换至内部 RC 振荡器，然后执行休眠。休眠唤醒后，重新将时钟切换到外部晶振上。这部分管理请参考 LGTSDK Builder 中功耗控制函数的实现。
5. 进入休眠前，建议将内部参考也同时关闭。需要注意的是，将比较器的正端输入源选择为内部参考/DAC 时，会开启内部参考电路。需要将输入通道切换到其他输入源(ACSR[ACBG])。当 ADC 的参考电压选择为内部参考或者使能了内部 DAC 输出到 I/O 端口，也会同时开启内部参考电路，进入休眠前，需要进行相应的控制。

版本历史

版本	作者	日期	版本日志
1.1	LGT	2015/12/10	The first edition
1.2	LGT	2016/11/22	更新 PB6/7 使用说明 增加 PC6/EEPROM 使用注意事项