

## 计组期中考试 (2019)

一、多选题 (请将各题的 1~4 个正确选项填写在下表中, 每小题 2 分, 共 20 分)

1	2	3	4	5	6	7	8	9	10

1. 冯·诺依曼计算机的特点是 选项填在表中。
 

A. 指令和数据均用二进制表示
B. 程序存放在存储器中

C. 控制器是系统工作的控制核心
D. 依据存储程序控制原理工作
2. 第 3 代电子计算机的主要标志是使用 选项填在表中 器件。
 

A. 电子管
B. 晶体管

C. 中小规模集成电路
D. 超大规模集成电路
3. 采用双符号补码作加减运算, 当未发生溢出时, 结果的双符号状态为 选项填在表中。
 

A. 00
B. 01

C. 10
D. 11
4. 一个基本的 CPU 核内通常包含 选项填在表中。
 

A. 控制器
B. 运算器

C. 存储器
D. 寄存器
5. 对带符号定点小数进行编码的方法有 选项填在表中。
 

A. 原码
B. 反码

C. 补码
D. 移码
6. IEEE754 单精度浮点数可以表示的数据范围是 选项填在表中 (其中尾数为二进制数, 且小数点后有 23 位)。
 

A.  $-1.0 \times 2^{-126} \sim +1.11 \dots 1 \times 2^{+127}$

B.  $-1.0 \times 2^{-126} \sim -1.11 \dots 1 \times 2^{+127}$

C.  $+1.0 \times 2^{-126} \sim +1.11 \dots 1 \times 2^{+127}$

D.  $-1.11 \dots 1 \times 2^{+127} \sim +1.11 \dots 1 \times 2^{+127}$
7. 若规格化浮点数的尾数采用补码编码, 格式为  $SDx \dots x$ , 其中 S 为符号位, D 为数值最高位, 则尾数编码状态应为 选项填在表中。
 

A.  $00x \dots x$ 
B.  $01x \dots x$

C.  $10x \dots x$ 
D.  $11x \dots x$
8. 对二进制数 0110001 进行偶校验编码, 其正确编码为 选项填在表中。
 

A. 00110001
B. 10110001

C. 01100010
D. 01100011
9. 利用一位全加器构成 64 位加法器时, 以 8 位划分为一组, 组内进位并行生成, 组间进位串行连接。若一位全加器运行时间为 T, 并行进位生成逻辑延迟为  $\tau$ , 则 64 位加法器运算时间为 选项填在表中。

- A .  $8(T+\tau)$  B .  $8T+\tau$   
C .  $64(T+\tau)$  D .  $64T+\tau$
- 10 . 主存按字节编址，地址 488000H~58FFFFH 的存储容量为 选项填在表中。
- A . 832KB B . 960KB  
C . 1056KB D . 1216KB

二、填空题（每小题 2 分，共 20 分）

1. 采用 8 位移码完成二进制计算：1010-1100，运算后溢出标志 OF=\_\_\_\_\_。
2. 若浮点数的尾数为 6 位补码：111001、阶码为 4 位移码：1011，则规格化后尾数为\_\_\_\_\_、阶码为\_\_\_\_\_。
3. 采用补码做定点算术运算的优势是\_\_\_\_\_。
4. 如果浮点加减运算产生了溢出，则引起溢出的原因是\_\_\_\_\_。
5. 若采用 128Kx4b 的 DRAM 芯片构成 16MB 的主存模块，需要\_\_\_\_\_个芯片。
6. 引入 Cache 是为解决\_\_\_\_\_问题，引入 VM 是为解决\_\_\_\_\_问题。
7. 对于系统程序员透明的存储层是\_\_\_\_\_。
8. 在计算机的存储系统中，不可缺少的存储层是\_\_\_\_\_。
9. 将一个主存块放置在 Cache 固定块位置的地址映射方式是\_\_\_\_\_。
10. 硬盘的读写必须在规定磁道上进行，且一次读写的最小单位为\_\_\_\_\_。

三、(10 分) 需对 8 位信息码 11001001 做海明校验编码。

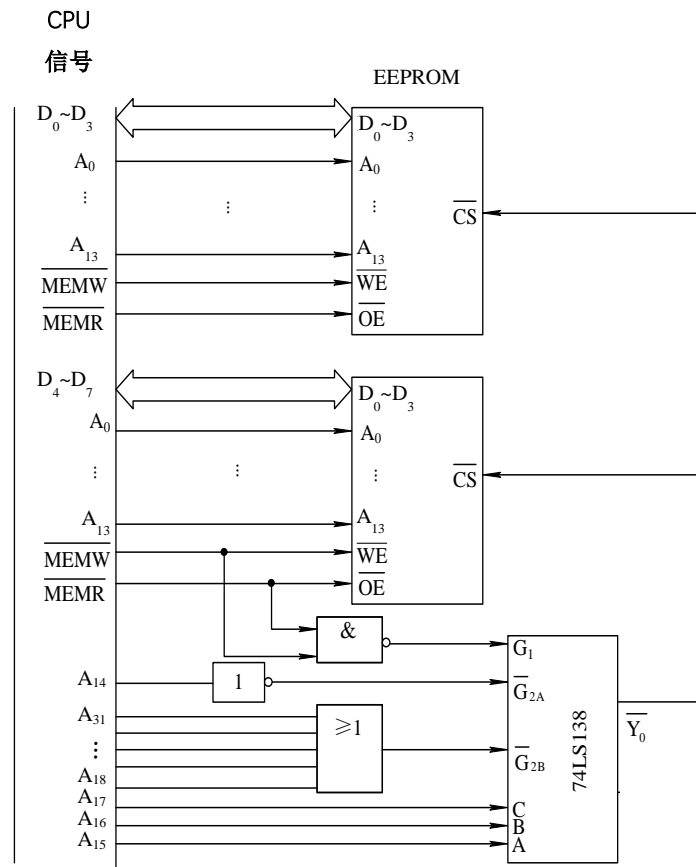
1. 试确定需要加入几个校验位；
2. 给出海明码的编码过程及编码结果；
3. 如需对获得的海明码进行校验，请写出校验方程及出错位判定方法。

四、(10 分) 已知二进制数  $x=0.0101$ ,  $y=-0.0110$ 。

1. 给出  $x$  和  $y$  的 5 位原码表示；
2. 用原码加减交替算法计算  $[x \div y]_{\text{原}}$ ，请给出依据算法的计算过程及计算结果。
3. 将  $x \div y$  结果用 IEEE754 单精度编码加以表示（要求用十六进制表示）。

五、(10 分) 某计算机系统中主存按字节编址。

1. 该系统中一主存模块容量为 64MB，若采用 4M×4b 的 DRAM 芯片构成，需要使用该芯片数量为多少？
2. 该系统中另一主存模块采用如下图连接电路，问两个 EEPROM 存储芯片实现的是主存那块地址区域？实现的是字扩展还是位扩展？



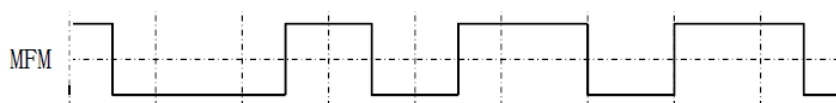
六、(20 分) 某计算机系统主存总容量为 4GB，按字节编址。因速度与 CPU 相差较大，需加入 Cache 提升主存速度。

1. 已知主存读写时间为 40ns，Cache 读写时间为 1ns，若要使 Cache-主存整体的平均访问时间达到 2ns，则 Cache 的命中率应为多少？根据 Amdahl 定律，引入 Cache 后主存的加速比可达到多少？
2. 若 Cache 采用 8 路组相联映射，且 Cache 容量为 128KB，分为 4 组，设主存地址结构为：主存区号+组号+块号+块内地址，则主存和 Cache 地址各字段位数为多少？每次进行 MM→Cache 的地址变换时，需要参与相联比较的位数是多少？地址映射表容量最小为多少？
3. MM-Cache 地址映射表中有效的内容如下表，当 CPU 访问主存地址为 00914186H 时，问是否命中 Cache？若命中，给出相应 Cache 地址（要求用十六进制表示）；若不命中，说明下一步将做何处理。

	主存区号	组内块号	有效位
00 000	0009H	000B	1
01 011	3FD7H	010B	1
01 110	2440H	101B	1
11 001	3FD7H	011B	1
11 110	076EH	111B	1
10 000	0048H	100B	1
10 100	0009H	000B	1
11 111	0048H	100B	1

七、(10 分) 硬盘在现代计算机系统中已成为必备的外存。某系统使用的单面磁盘假设具有以下特性：平均寻道时间=10ms，每扇区字节数= 512B，每磁道有 32 扇区，磁盘以 7200 rpm 旋转。

1. 该磁盘采用 MFM 磁记录方式，下图显示写入 9 位数字时在磁头线圈中所加载的电流，请确定写入磁盘的 9 位数字是什么？



2. 一个文件连续存储在该磁盘 256 个扇区中，如果只需要对文件起始位置做一次定位（一次平均寻道时间+一次平均等待时间）即可连续读出该文件，那么读出这个文件需要多长时间？