

# 西安电子科技大学

考试时间 120 分钟

## 一、基础部分（共 40 分）

1. (2 分) 完成下列数制转换：

$$\begin{aligned}(25.25)_{10} &= ( \quad 11001.01 \quad )_2 \\ &= ( \quad 19.4 \quad )_{16}\end{aligned}$$

2. (2 分) 将十进制数转换为相应的编码表示。

$$\begin{aligned}(12)_{10} &= ( \quad 00010010 \quad )_{8421BCD} \\ &= ( \quad 01000101 \quad )_{\text{余3码}}\end{aligned}$$

3. (4 分) 按照反演规则和对偶规则分别写出下列函数的反函数和对偶函数。

$$F = \overline{AB + \overline{E}} \cdot D + BC$$

$$\overline{F} = [(\overline{A + B})E + \overline{D}](\overline{B} + \overline{C})$$

$$F^* = [(\overline{A + B})\overline{E} + D](B + C)$$

表达式错误扣 1 分

4. (3 分) 按照要求写出下列函数的等价形式：

$$\begin{aligned}F &= \overline{AB} + BC \\ &= \underline{\underline{(A + B)(\overline{B} + C)}} \quad (\text{或与式}) \\ &= \underline{\underline{\overline{\overline{ABBC}}}} \quad (\text{与非与非式}) \\ &= \underline{\underline{\overline{\overline{AB} + BC}}} \quad (\text{与或非式})\end{aligned}$$

5. (9 分) 已知某逻辑函数 F 表达式如下，试完成下列内容：

$$F = \overline{AC} + \overline{AB} + BC + \overline{ACD}$$

(1) 在下图基础上完成该逻辑函数的卡诺图（下画线处也需要填写）(3 分)。

		CD			
		00	01	11	10
AB	00	1	1	1	1
	01	1	1	1	1
	11			1	1
	10				

0 可以填可以不填

(2) 用卡诺图化简，写出该逻辑函数的最简与或式 (2 分)。

$$F = \bar{A} + BC$$

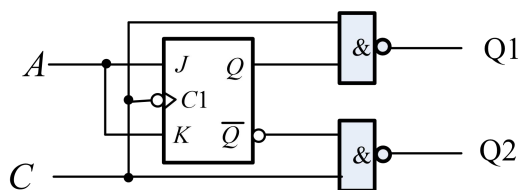
(3) 根据化简结果，列出函数 F 的真值表 (2 分)。

A	B	C	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

(4) 根据最简与或式画出该逻辑函数的电路图 (2 分)。

电路图略

6. (6 分) 下图所示电路用于产生 2 相时钟信号，按照要求完成下述内容。

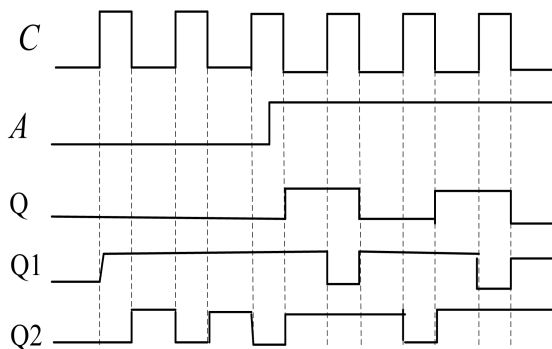


(1) 分别写出该电路的输出  $Q_1$  和  $Q_2$  的逻辑表达式 (2 分)。

$$Q_1 = \overline{Q}C$$

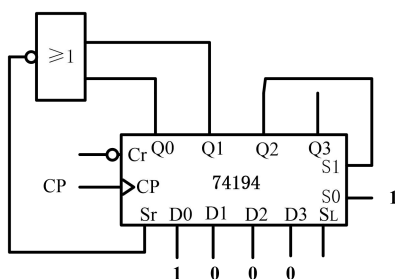
$$Q_2 = \overline{\overline{Q}}C$$

(2) 完成下列波形图，并说明在 A 取不同值的情况下电路功能 (初态为 0) (4 分)。



该电路的功能：  $A=0$ ， $Q_2$  输出  $C$  的反相， $Q_1$  不变；  $A=1$ ，分别输出  $C$  的二分频（反相）时钟。

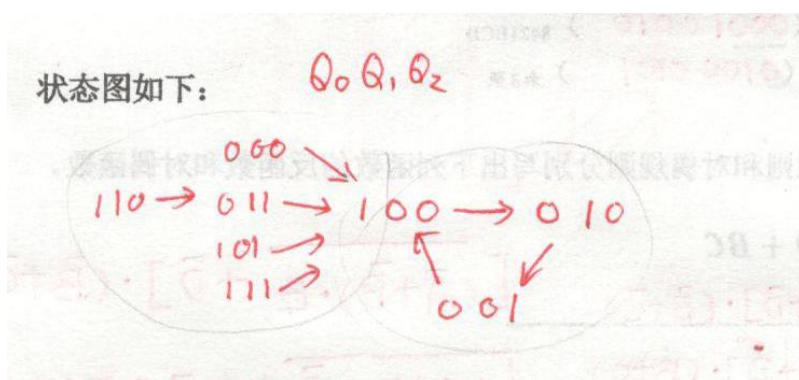
7. (6 分) 74194 是双向移位寄存器，试判断下列电路的功能，并画出其状态表和状态图。



装

(1) 在下表中填写电路的状态表，并画出状态图（4 分）

$Q_0$	$Q_1$	$Q_2$	$Q_0^{n+1}$	$Q_1^{n+1}$	$Q_2^{n+1}$
0	0	0	1	0	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	1	0	0
1	0	0	0	1	0
1	0	1	1	0	0
1	1	0	0	1	1
1	1	1	1	0	0



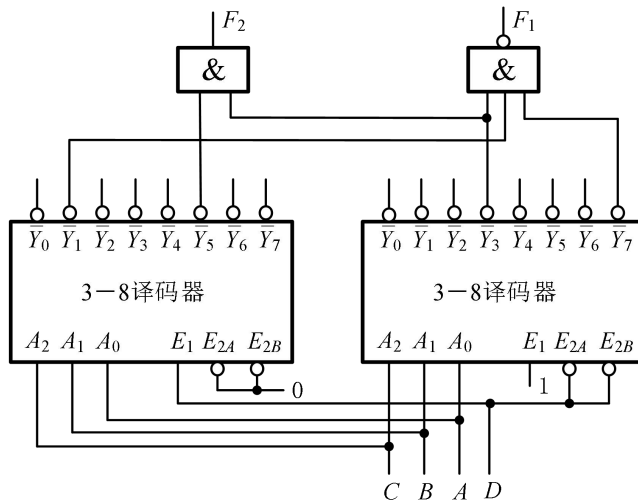
(2) 该电路的功能是：模 3 计数器、环形计数器、脉冲分配器；（2 分）

8.（8 分）阅读如下电路，完成各项以下内容。

装

订

线



(1) 如图两片 3-8 译码器的连接方式, 直接写出  $F_1$  和  $F_2$  的逻辑函数表达式 (6 分)。

$$F_1 = \sum m(3, 7, 9)$$

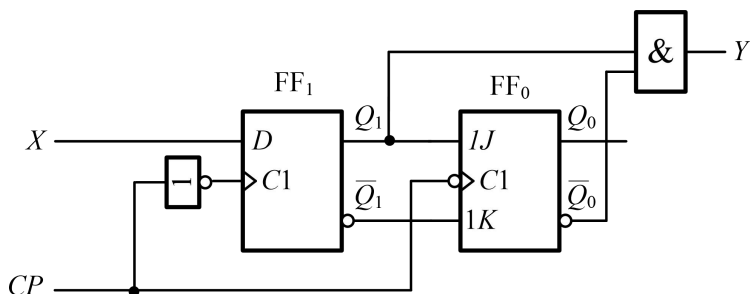
$$F_2 = \prod M(3, 13)$$

(2) 该电路中 3-8 译码器的目的是为了实现在什么功能, 试描述并简要说明理由 (2 分)

利用最小项 (3-8 译码器的特点) 实现组合逻辑函数

## 二、电路分析部分 (30 分)

9. (13 分) 某同步时序逻辑电路如下图所示。



(1) 写出该电路的激励方程、输出方程 (4 分)。

激励方程:  $D_1 = \underline{X}$

$J_0 = \underline{Q_1}$   $K_0 = \underline{\overline{Q_1}}$

输出方程:  $Y = \underline{Q_1 \overline{Q_0}}$

(2) 写出该电路的状态方程并化简 (列出步骤), 该时序电路属于什么类型的时序电路, 并根据你的判断列出状态表 (6 分)。

状态方程:  $Q_0^{n+1} = \underline{Q_1}$

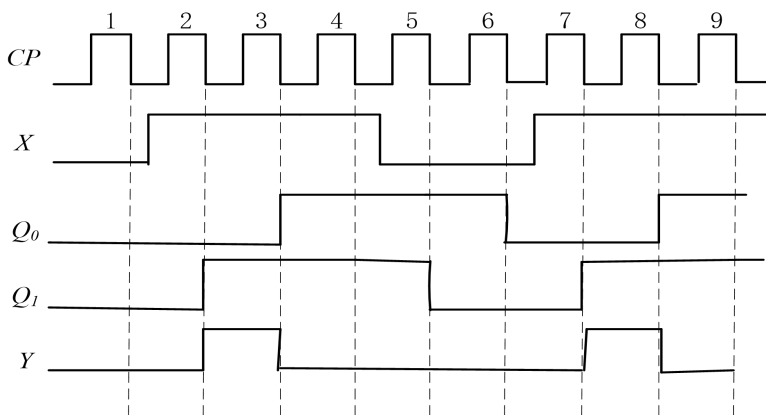
$Q_1^{n+1} = \underline{X}$

该时序电路属于: Moore 型时序逻辑电路。

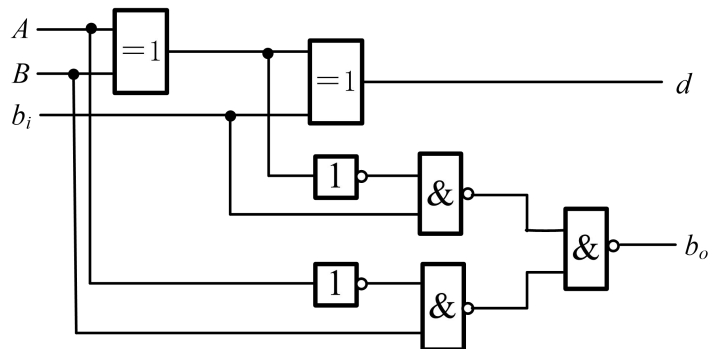
该时序电路的状态表如下 (注: 需要根据电路类型完善表格结构)

现态 $Q_0Q_1$	次态 $Q_0^{n+1} Q_1^{n+1}$ 及输出 $Y$		
	$X=0$	$X=1$	
00	00/0	01/0	0
01	10/1	11/1	1
10	00/0	01/0	0
11	10/0	11/0	0

(3) 设各触发器的初态均为 0, 试画出下图中  $Q_0$ 、 $Q_1$  和  $Y$  的输出波形 (3 分)。



10. (10 分) 分析右图组合逻辑电路, 写出输出函数表达式, 列出真值表, 并分析该电路功能。



(1) 逻辑函数表达式 (2 分)

$$d = A \oplus B \oplus b_i$$

$$b_o = (A \odot B) \cdot b_i + \bar{A}B$$

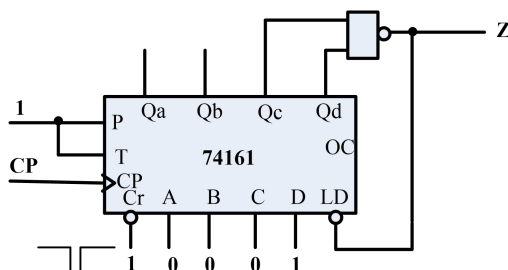
(2) 真值表 (6 分)

A	B	$b_i$	d	$b_o$
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

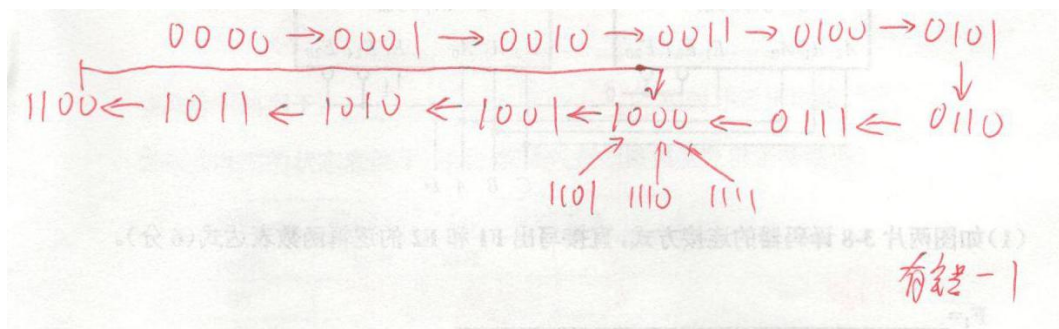
(3) 该电路的功能描述如下 (各个输入变量的含义, 以及输出含义) (2 分):

1 位全减器 A 为被减数 B 减数  $b_i$  低位向本位借位 d 本位差  $b_o$  向高位的借位

11. (7 分) 分析下图所示电路, 按照要求完成各项内容 (注 74161 功能表见附件)



(1) 画出该电路的态序表, 并简要分析理由 (设初态为 "0000") (5 分)



(2) 写出该电路的功能 (2 分)

该电路为摸 5 计数器

### 三、电路设计部分 (30 分)

12. (8 分)  $A(A_1A_0)$  和  $B(B_1B_0)$  分别是两个 2 位的二进制输入, 设计一个比较器电路: 当  $A$  大于  $B$  时, 输出二进制 100; 当  $A$  等于  $B$  时输出二进制 010; 而当  $A$  小于  $B$  时, 则输出二进制 001。试:



(1) 列出电路的真值表 (4分)

A <sub>1</sub>	A <sub>0</sub>	B <sub>1</sub>	B <sub>0</sub>	A>B	A=B	A<B
0	0	0	0	0	1	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	1
0	1	0	0	1	0	0
0	1	0	1	0	0	1
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	1	0
1	0	1	1	0	0	1
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	0	1	0
1	1	1	1	0	1	0

(2) 给出“A>B”的卡诺图，化简逻辑函数，写出其逻辑函数表达式 (2分)

A <sub>1</sub> A <sub>0</sub>	B <sub>1</sub> B <sub>0</sub>			
	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	0	1
10	1	1	0	0

$$A > B = A_1 \bar{B}_1 + A_1 A_0 \bar{B}_2 + A_0 \bar{B}_1 \bar{B}_2$$

(3) 画出“A>B”输出电路的逻辑电路图 (可选的逻辑门包括：与门、或非门以及非门)

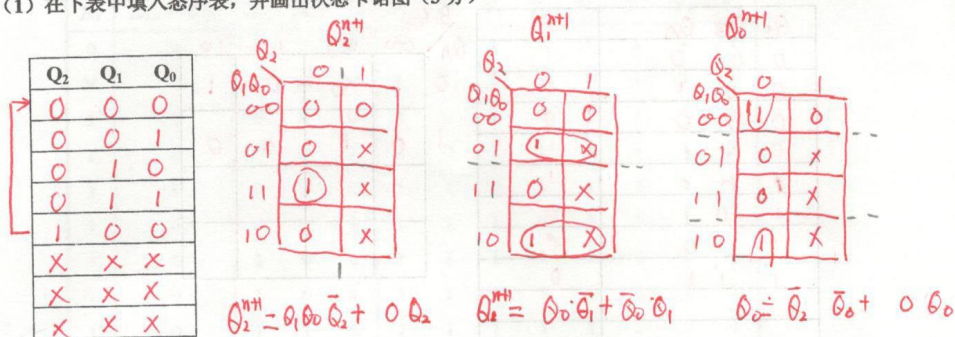
(2分)

$$F = (A_1 + A_0)(\bar{B}_1 + \bar{B}_0)(\bar{B}_2 + A_1)(A_1 + \bar{B}_1)(\bar{B}_1 + A_0)$$

$$= \overline{A_1 + A_0} + \overline{\bar{B}_1 + \bar{B}_0} + \overline{\bar{B}_2 + A_1} + \overline{A_1 + \bar{B}_1} + \overline{\bar{B}_1 + A_0}$$

13. (10 分) 用 JK 触发器设计模 5 加法计数器, 要求给出详细设计过程。

(1) 在下表中填入态序表, 并画出次态卡诺图 (3 分)



(2) 写出各触发器激励方程 (4 分)

$$J_2 = Q_1 Q_0 \quad K_2 = 1$$

$$J_1 = Q_0 \quad K_1 = Q_0$$

$$J_0 = \bar{Q}_2 \quad K_0 = 1$$

(3) 画出电路图 (3 分)

电路图略

14. (12 分) 设计一个产生“10011000”序列码的计数型序列信号发生器。要求: 1) 采用一片 74LS160 和 1 片 74LS151 作为主要元件。其中 74LS160 是十进制计数器, 74LS151 是一个 8 选 1 的数据选择器。2) 按照要求完成以下各个步骤。

(1) 根据序列长度设计 74LS160 计数器的模数, 并确定使用的有效状态 (2 分)。

计数器模值为 8 使用有效状态为 0~7

(2) 列出真值表，画出输出卡诺图 (6分)。

$Q_c$	$Q_B$	$Q_A$	$Z$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

$Q_c$	$Q_B$	$Q_A$	$Z$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

(3) 根据卡诺图及所使用的 74LS151, 给出组合输出函数 (2分)。

$$A_2 A_1 A_0 = Q_c Q_B Q_A$$

$$Q_0 = 1 \quad Q_4 = 1$$

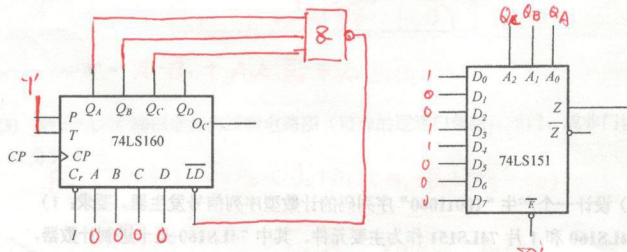
$$Q_1 = 0 \quad Q_5 = 0$$

$$Q_2 = 0 \quad Q_6 = 0$$

$$Q_3 = 1 \quad Q_7 = 0$$

$$F = \sum m(0, 3, 4)$$

(4) 画出电路图 (2分) (为了节省时间, 请直接在下图上完成)。



附件:

1、74LS138 功能表。

$E_1$	$E_{2A} + E_{2B}$	$A_2$	$A_1$	$A_0$	$\bar{Y}_0$	$\bar{Y}_1$	$\bar{Y}_2$	$\bar{Y}_3$	$\bar{Y}_4$	$\bar{Y}_5$	$\bar{Y}_6$	$\bar{Y}_7$
0	×	×	×	×	1	1	1	1	1	1	1	1
×	1	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

2、74LS160 和 74LS161 功能表

注：74LS160 是同步十进制计数器，计数状态从 0000——1001；

74LS161 是同步二进制计数器，计数状态从 0000——1111。

输 入									输 出			
$CP$	$C_r$	$LD$	$P$	$T$	$D$	$C$	$B$	$A$	$Q_D$	$Q_C$	$Q_B$	$Q_A$
×	0	×	×	×	×	×	×	×	0	0	0	0
↑	1	0	×	×	$d$	$c$	$b$	$a$	$d$	$c$	$b$	$a$
↑	1	1	1	1	×	×	×	×	计 数			
×	1	1	0	1	×	×	×	×	保 持			
×	1	1	×	0	×	×	×	×	保 持 ( $O_C=0$ )			

3、74LS194功能表

输入								输出					
Cr	CP	S <sub>1</sub>	S <sub>0</sub>	S <sub>L</sub>	S <sub>R</sub>	D <sub>0</sub>	D <sub>1</sub>	D <sub>2</sub>	D <sub>3</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
0	×	×	×	×	×	×	×	×	×	0	0	0	0
1	×	0	0	×	×	×	×	×	×	保持			
1	↑	0	1	×	S <sub>R</sub>	×	×	×	×	S <sub>R</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>
1	↑	1	0	S <sub>L</sub>	×	×	×	×	×	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	S <sub>L</sub>
1	↑	1	1	×	×	d <sub>0</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	d <sub>0</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>
1	0	×	×	×	×	×	×	×	×	保持			