# 软硬协同的用户态中断机制研究 综合论文训练 结题答辩

#### 尤予阳

系内导师: 马洪兵 交叉导师: 陈渝

清华大学电子工程系

2022年6月9日



- 1 课题背景
- 2 相关工作
- 3 系统设计
- 4 性能评估

- 1 课题背景 中断与特权级架构 用户态驱动
- 2 相关工作

课题背景 000

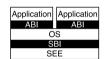
- 3 系统设计
- 4 性能评估

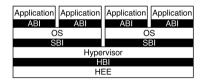
尤予阳

### 中断与特权级架构

- 处理器通过划分特权级限制软件行 为,提供安全保护和隔离
- 中断提示处理器某个特殊事件的产 生,通常由较高特权的软件处理,如 操作系统内核
- 内核可以通过软件方式为用户程序 模拟中断, 但效率较低









课题背暑

000

#### 用户态驱动

课题背景

- 硬件驱动需要使用中断来提高响应速度, 降低处理器占用
- 跨特权级切换有额外开销,用户态运行的 驱动基本只能使用轮询
- 更高效的驱动需要绕过内核直达用户的通 知机制——用户态中断







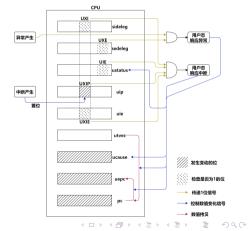


1 课题背景

- 2 相关工作 RISC-V 用户态中断扩展 x86 用户态中断扩展
- 3 系统设计
- 4 性能评估

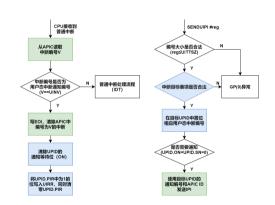
#### RISC-V 用户态中断扩展

- 也被称作"N扩展", v1.12 规范草案阶段提出,正式版本中被移除
- 中断控制寄存器和指令规范
- 未定义软件的跨核中断和外设的中断行为
- 已知有 shakti-c, StarFive 天枢, 晶心科技 AX25MP 等处理器核 IP 在硬件上实现了 N 扩展



### x86 用户态中断扩展

- 在英特尔即将发布的 Sapphire Rapids 处理器中支持
- 已在 Linux 内核中实现了软件 接口
- 目前只能用于线程/进程间通信,性能相比软件方式大幅提升
- 尚未实现外设到软件的中断



系统设计 •00000

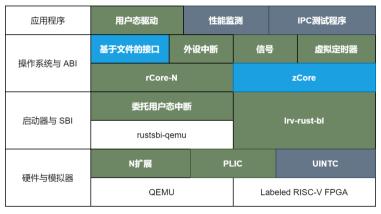
1 课题背景

- 2 相关工作
- 3 系统设计 N扩展的完善与实现 用户态外部中断 应用程序接口
- 4 性能评估

系统设计 **○●**○○○○

# 项目架构

课颢背景



已实现的模块或功能



部分实现的模块



未来要完善的模块或功能

4 D > 4 B > 4 E > E 990

#### N 扩展的完善与实现

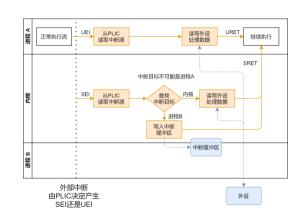
- ustatus, utvec 等寄存器的功能
- uret 指令
- 与中断控制器的连接
- 在模拟器与 FPGA 上实现

```
read mapping += CSRs.mideleg -> reg mideleg
550
        read mapping += CSRs.medeleg -> reg medeleg
        val read uie = reg mie & reg sideleg
        val read uip = read mip & reg sideleg
        val read ustatus = Wire init = 0.U.asTypeOf(new
        read ustatus.upie := io.status.upie
        read ustatus.uie := io.status.uie
        read mapping += CSRs.ustatus -> read ustatus.asUInt
            xLen-1.0
        read mapping += CSRs.uip -> read uip.asUInt
        read mapping += CSRs.uie -> read uie.asUInt
        read mapping += CSRs.uscratch -> reg uscratch
        read mapping += CSRs.ucause -> reg ucause
        read mapping += CSRs.utval -> reg utval.sextTo xLen
        read mapping += CSRs.uepc -> readEPC reg uepc .
        sextTo xLen
        read mapping += CSRs.utvec -> read utvec
        read mapping += CSRs.sideleg -> reg sideleg
        read mapping += CSRs.sedeleg -> reg sedeleg
```

课题背景

### 用户态外部中断

- 在平台级中断控制器 (PLIC) 中加入用户态的上 下文
- 内核对外部中断的管理
- 基于用户态外部中断的设备驱动





#### 系统调用

课题背暑

- init\_user\_trap(): 初始化用户程序中断上下文
- send\_msg(pid, msg): 向另一个进程发送软件中断
- set\_timer(time\_us): 设置用户态时钟中断
- claim ext int(device id): 获取对外设地址空间访问权限
- set\_ext\_int\_enable(device\_id, enable): 控制外设中断使能

#### 用户中断处理

课题背暑

- 将中断处理函数 地址写入 utvec 寄存器
- 系统提供缺省的 处理函数和跳板 代码
- 用户程序可以覆盖某一个或全部的中断处理函数

```
#[linkage = "weak"]
#[no mangle]
pub fn user trap handler(cx: &mut UserTrapContext) -> &mut
   → UserTrapContext {...}
#[linkage = "weak"]
#[no mangle]
pub fn ext intr handler(irg: u16, is from kernel: bool) {...}
#[linkage = "weak"]
#[no mangle]
pub fn soft_intr_handler(pid: usize, msg: usize) {...}
#[linkage = "weak"]
#[no mangle]
pub fn timer intr handler(time\ us: usize) {...}
```

1 课题背景

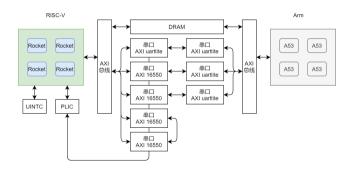
课颢背景

- 2 相关工作
- 3 系统设计
- 4 性能评估 测试环境 吞吐率 延时

尤予阳

#### 硬件平台

- Rocket Core RV64IMACN @ 100MHz x4
- 2MB L2 Cache, 2GB DRAM
- AXI UART 16550 x4
- PLIC



### 驱动吞吐率测试

- 所用串口理论吞吐率 625KB/s
- 裸机 (无操作系统) 环境下的 驱动性能优于有操作系统的情 形
- 内核态中断模式的驱动性能远 低于用户态驱动的性能
- 用户态轮询模式驱动性能最 好,但 CPU 占用率高

驱动模式	裸机	rCore-N
内核,中断	396	78
用户,轮询	542	410
用户,中断	438	260

表 1: 吞吐率 (KB/s)

课题背暑

### 驱动延时测试

课题背暑

- 在代码中插入若干桩函数,在桩函数中读取并记录当时的 CPU 周期,由此计算延时
- 经用户态中断模式驱动向串口读取或写入字符,延时远低 干经系统调用访问内核态驱动
- 仅计算驱动逻辑部分, 基于用户态中断的驱动延时在均值 和散布上也优于内核态
- 用户态驱动消除了特权级切换的开销, 访存和代码局域性 更好



# 读取字符延时

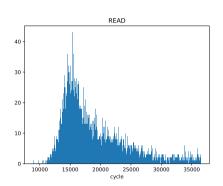


图 1: read 系统调用延时分布

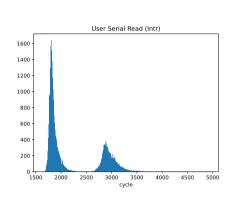


图 2: 用户态驱动读取延时分布



# 写入字符延时

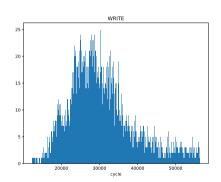


图 3: write 系统调用延时分布

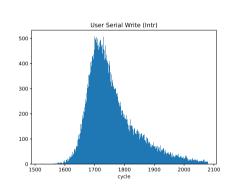


图 4: 用户态驱动写入延时分布



相关工作

系统设计 000000

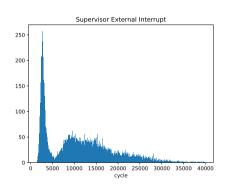


图 5: 内核态外部中断处理延时

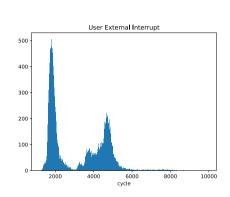


图 6: 用户态外部中断处理延时



Thanks!

尤予阳