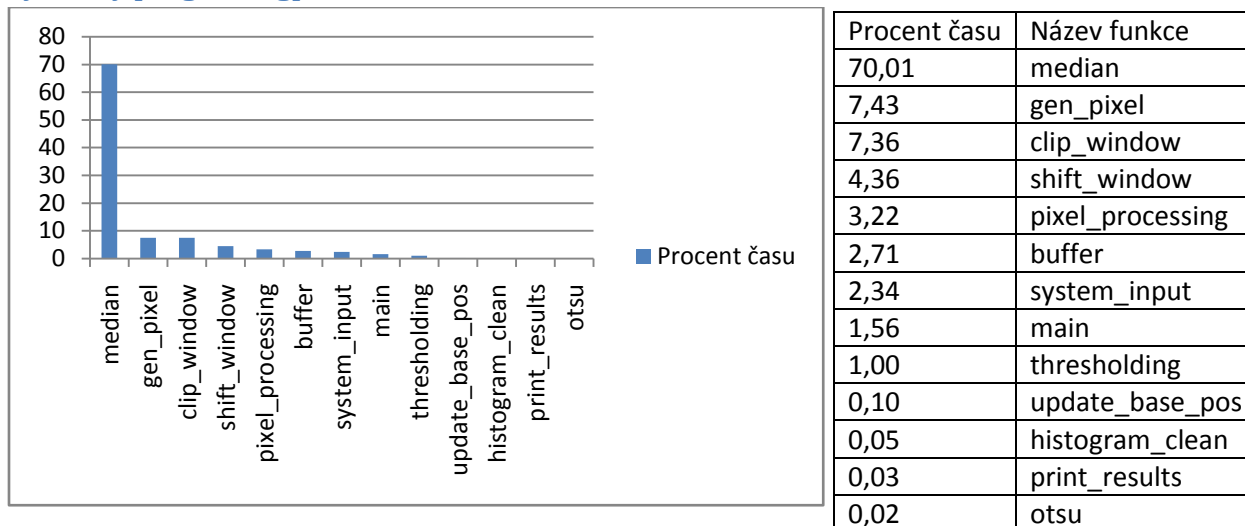


Předmět: Hardware software codesign
Rok: 2013/2014
Jméno: Petr Dvořáček
Login: xdvora0n

Výsledky programu gprof



Funkce main a print_reuslts jsou nerelevantní vůči dalšímu zpracování.

Rozdělení aplikace mezi HW a SW

MCU	FPGA
otsu	median gen_pixel clip_window shift_window pixel_processing buffer system_input thresholding update_base_pos histogram_clean

Využití adresového prostoru sdílené paměti BRAM

AD	Účel použití	FPGA	MCU
00	Počet pixelů s hodnotou 0	W	R
01	Počet pixelů s hodnotou 1	W	R
02	Počet pixelů s hodnotou 2	W	R
03	Počet pixelů s hodnotou 3	W	R
04	Počet pixelů s hodnotou 4	W	R
05	Počet pixelů s hodnotou 5	W	R
06	Počet pixelů s hodnotou 6	W	R
07	Počet pixelů s hodnotou 7	W	R
08	Hodnota prahu z otsu	R	W
09	Validita hodnot histogramu	W	R/W
10	Aktuální frame	W	R

Funkce update_base_pos a gen_pixel se nachází v komponentě genpix.

Vlastnosti obvodu v FPGA

Inicializační interval	1
Výpočetní takty	4

Zdroj	Využito	Celkem	Procent
Flip flops	597	1536	38%
LUTs	984	1536	64%
Slices	685	768	89%

Vlastnosti SW a HW implementace

	Zpracování 1 pixelu	Pixelů za sekundu	Zrychlení
SW	183us	5464	1x
HWSW	160ns	8333333	1525x

Latence obvodu byla brána jako počet výpočetních taktů, kde byl zanedbán režijní takt. Jinak by byla hodnota: 200 ns. Získání hodnoty prvního pixelu na výstupu by pak trvalo 240ns.

Závěr

Verifikace obvodu a softwarového řešení proběhly v pořádku. Pro výpočet mediánu byla použita upravená řadič síť, která byla převzata z práce Z. Vašíčka. Viz odkaz, fig 3. Tento vestavěný systém je vhodný pro zpracování obrazu o rozlišení 320x240 s cca 107 snímků za sekundu. Tudíž pro podmínky projektu dostačující, avšak pro moderní full-hd kamery tento systém je nevhodný. Zrychlení bych viděl v efektivnějším využití zdrojů při výpočtu mediánu, zvýšením frekvence hodin, či použití přípravku s lepšími parametry než je FITkit.

http://www.fit.vutbr.cz/~vasicek/pubs.php?file=%2Fpub%2F8604%2Fs5_01.pdf&id=8604