

Вградени системи и аналогови сигнали



Автор: гл. ас. д-р инж. Любомир Богданов



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз

Инвестира във вашето бъдеще!



Европейски социален фонд

Съдържание

1. Видове сигнали
2. ЦАП модули
3. АЦП модули
4. Схеми SAR
5. Буфериране на входовете и изходите
6. Предавателни функции и грешки
7. Аналогов компаратори

Видове сигнали

μPU са цифрови схеми и за да си взаимодействат с околния свят, който е аналогов, се налага на един чип да се интегрират както μPU и памет, така и АЦП/ЦАП/аналогови компаратори.

Видовете сигнали, които могат да се срещнат в една система са 4 вида [1], [2]:

- * **аналогови** - непрекъснати по време и амплитуда (analog)
- * непрекъснати по амплитуда, дискретни по време (discrete-time)
- * непрекъснати по време, дискретни по амплитуда (amplitude-discrete)
- * **цифрови** – дискретни по време и амплитуда (digital)

Видове сигнали

Време

Непрекъснати Дискретни

Амплитуда	Непрекъснати	Дискретни
	Непрекъснати	Дискретни
Непрекъснати	Аналогови	Времево-дискретни
Дискретни	Амплитудно-дискретни	Цифрови

Видове сигнали

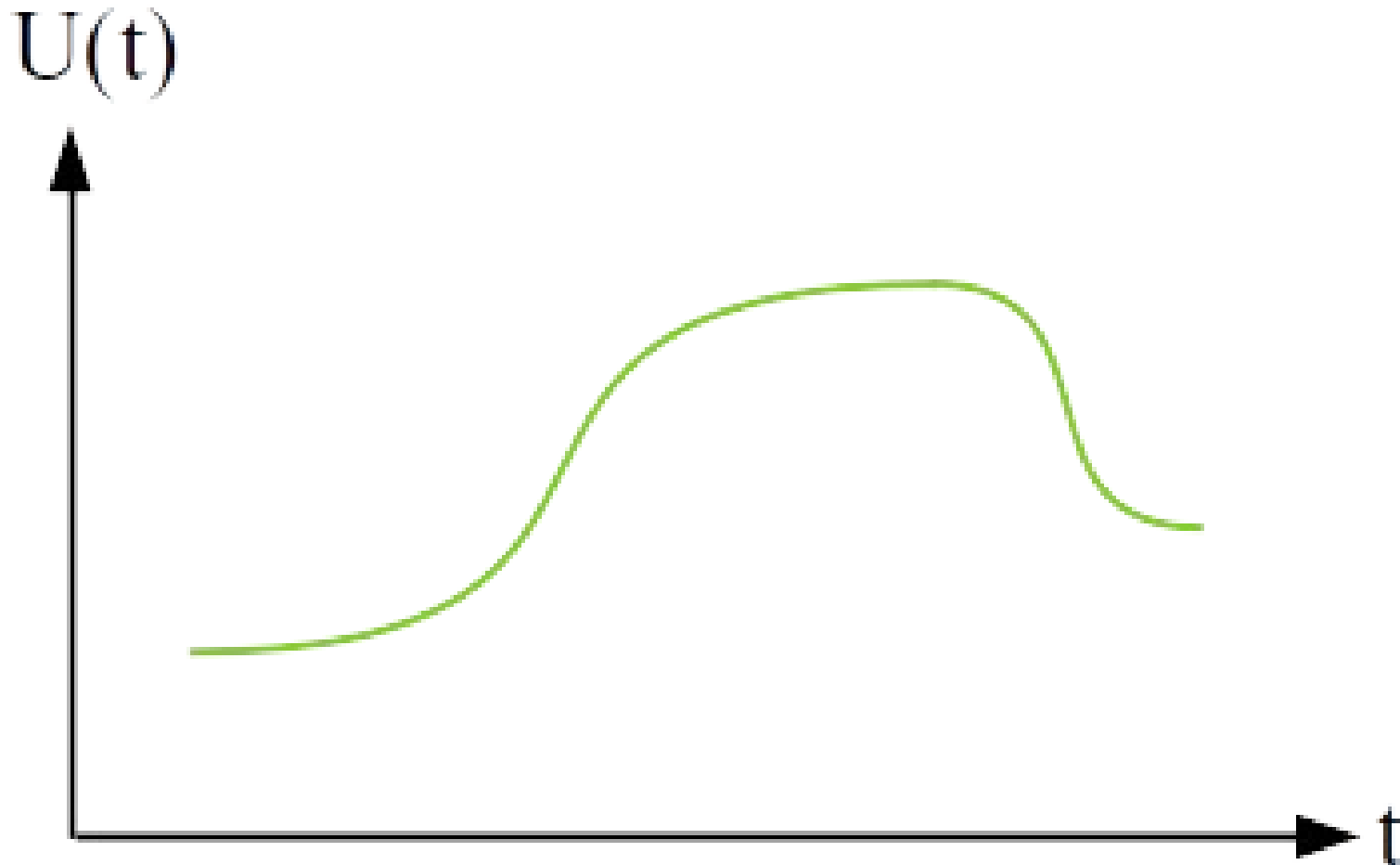
Аналогови сигнали – амплитудата им и развитието им във времето са непрекъснати функции. Това означава, че в произволен момент от времето винаги може да се посочи произволен участък от амплитудата.

На теория няма ограничение за големината на амплитудата, нито за честотната им лента.

На практика - при обработката на аналогови сигнали, честотни ограничения все пак съществуват, поради използването на неидеални елементи. В сигналите се внася шум от пасивните и активните елементи в системата.

Видове сигнали

Пример – аналогов сигнал, представен с напрежение U .



Видове сигнали

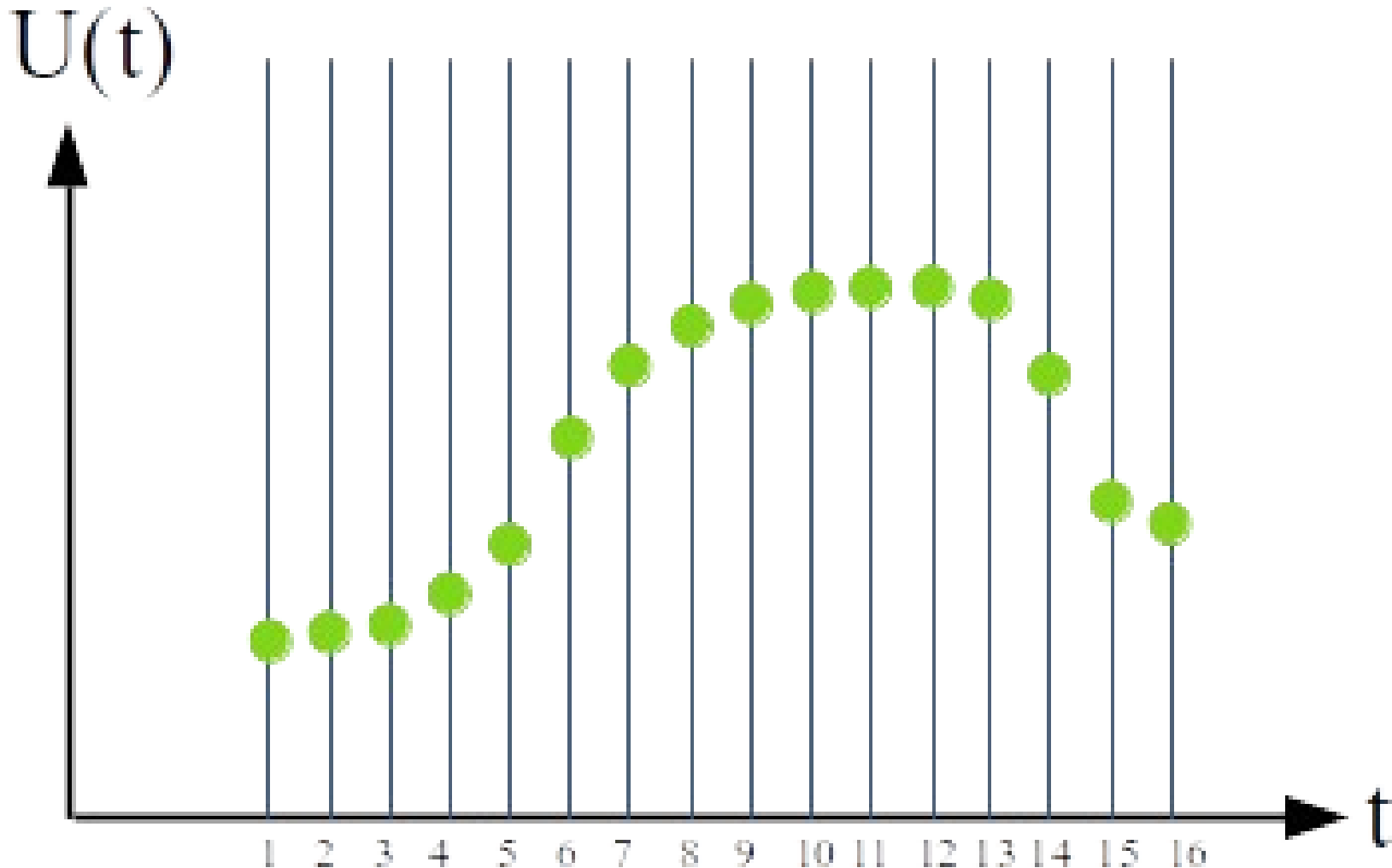
Времево-дискретни сигнали — амплитудата им е непрекъснатата функция, а развитието им във времето е дефинирано само в определени точки. Това означава, че винаги може да се посочи произволен участък от амплитудата, но само в определени моменти.

В повечето системи, точките във времето са на еднакви разстояния една от друга, т.е. използва се периодичен такт в логиката, работеща с този вид сигнали.

Накъсването на сигнала във времето (процес, наречен дискретизация) води до появата на шум в спектъра му в областта на тактовия сигнал, с който се накъсва. Затова се налага филтриране с аналогови елементи, които да ограничат честотната лента много преди тази област.

Видове сигнали

Пример – времево-дискретен сигнал, представен с напрежение U . В момента от времето 1.53762 (например) сигналят е неопределен. Амплитуда със стойност 1.53762 е възможна.



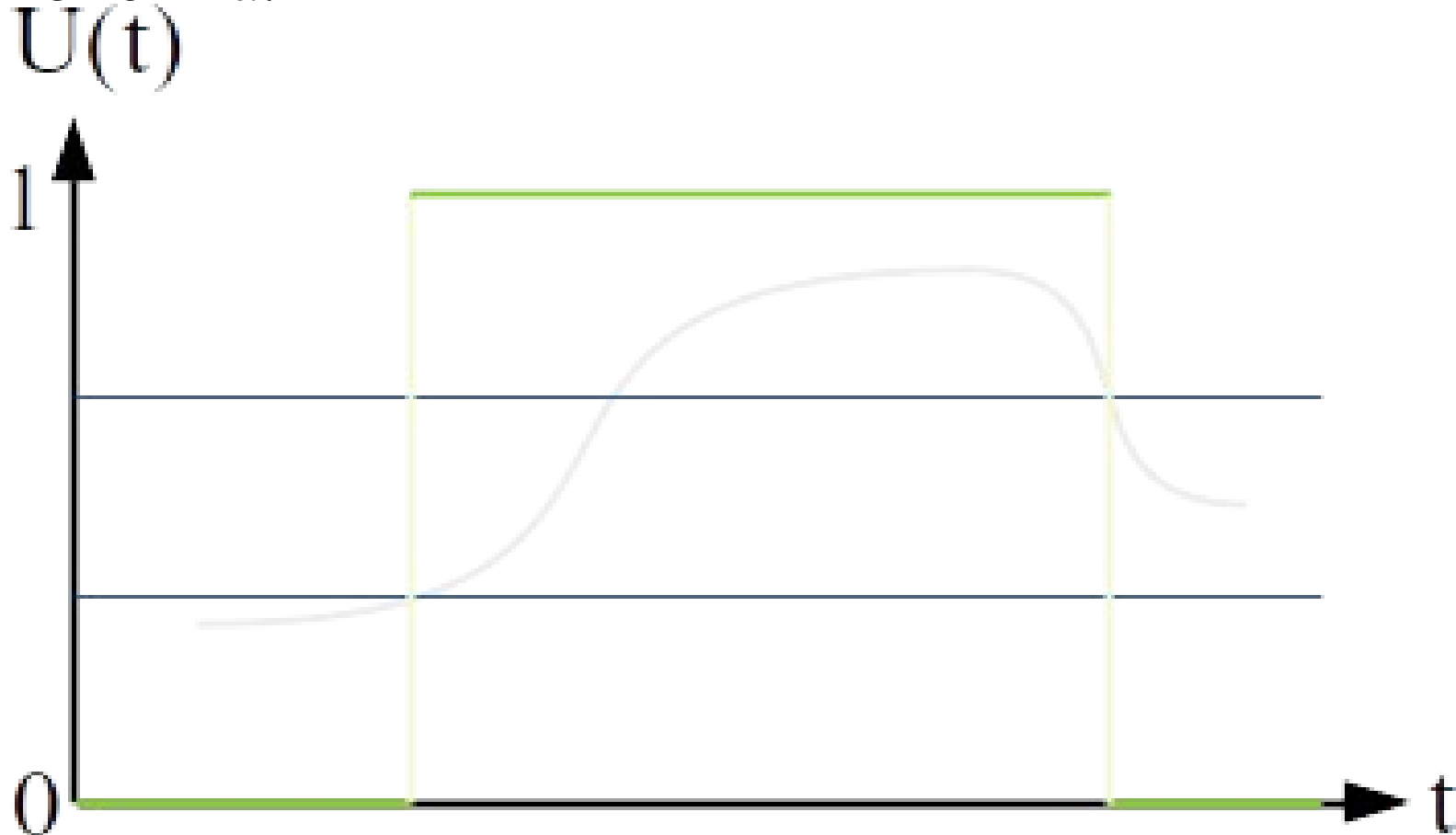
Видове сигнали

Амплитудно-дискретни сигнали – амплитудата им е дефинирана само в определени точки, а развитието им във времето е непрекъсната функция. Това означава, че винаги може да се посочи в произволен участък от времето само няколко стойности на амплитудата. Ако тези стойности са само две, казва се че сигналят е **двоично квантован** по амплитуда.

Това преобразуване на амплитудата води до грешки от квантуване, които влошават динамичния обхват на системата, използваща такива сигнали.

Видове сигнали

Пример – амплитудно-дискретен сигнал, представен с напрежение U . В момента от времето 1.53762 (например) сигналят е съществува, но амплитудата му е или 0, или 1. Амплитуда със стойност 1.53762, или 0.87691, или 0.21456 е невъзможна.



Видове сигнали

Цифрови сигнали – амплитудата им е дефинирана само в определени точки, както и развитието им във времето. Това означава, че сигнал може да се посочи само в даден момент от времето, в който амплитудата ще е има само няколко възможни стойности.

Накъсването (квантоването) на амплитудата води до грешки от квантоване, а накъсването във времето води до грешки от aliasing (което налага използването на аналогов филтър).

Цифровите сигнали използват фиксирани нива на амплитудата. В двоично-кодирани системи логическа 0 представя изключено или грешно (false) състояние, докато логическата 1 представя включено или вярно (true) състояние.

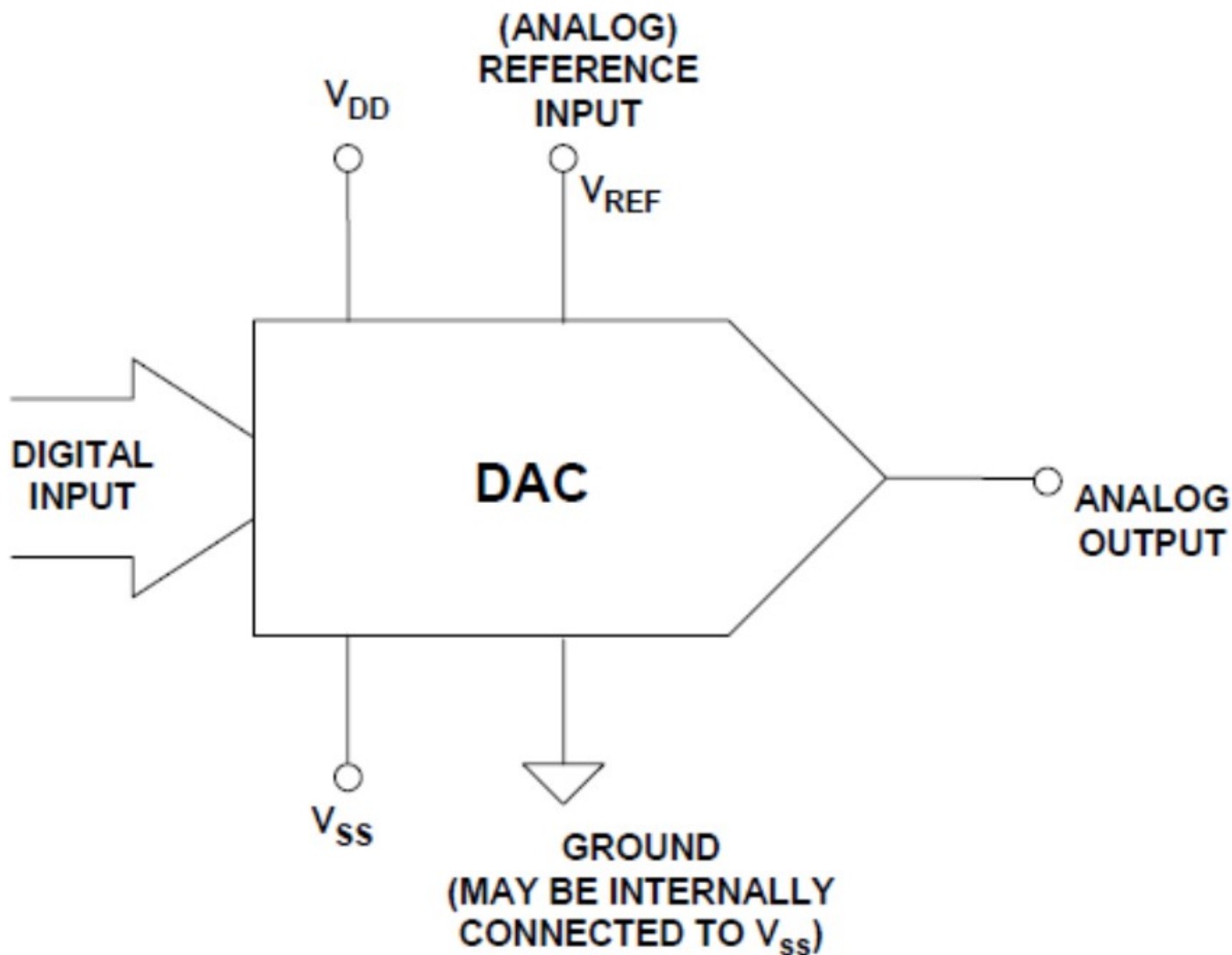
Видове сигнали

Аналогово-цифрови преобразуватели (**A**nalog-to-**D**igital Converters, ADC, A/D), или още АЦП, извършват цифровизация на аналоговите сигнали.

Цифрово-аналогови преобразуватели (**D**igital-to-**A**nalog Converters, DAC, D/A), или още ЦАП, извършват възстановяването на аналогови сигнали от цифрови.

ЦАП модули

Цифрово-аналоговите преобразуватели, вградени в μ CU, приемат число от паралелен регистър на входа си и го преобразуват в пропорционално аналогово напрежение на изхода си.



ЦАП модули

ЦАП използват **захранващи напрежения**, които могат да бъдат:

- *еднополярни (напр. 3.3 V, 5 V)
- *двуполярни (напр. ± 5 V, ± 10 V)

ЦАП използват **еталонно напрежение**, което може да бъде:

- *вътрешно
- *външно

Регистърът на ЦАП се зарежда от μ PU посредством **интерфейс**:

- *Паралелен (когато ЦАП е вграден или външен)
- *I²C (когато ЦАП е външен)
- *SPI (когато ЦАП е външен)
- *Други

Изходната величина, която ЦАП преобразува може да бъде:

- *Напрежение
- *Ток

ЦАП модули

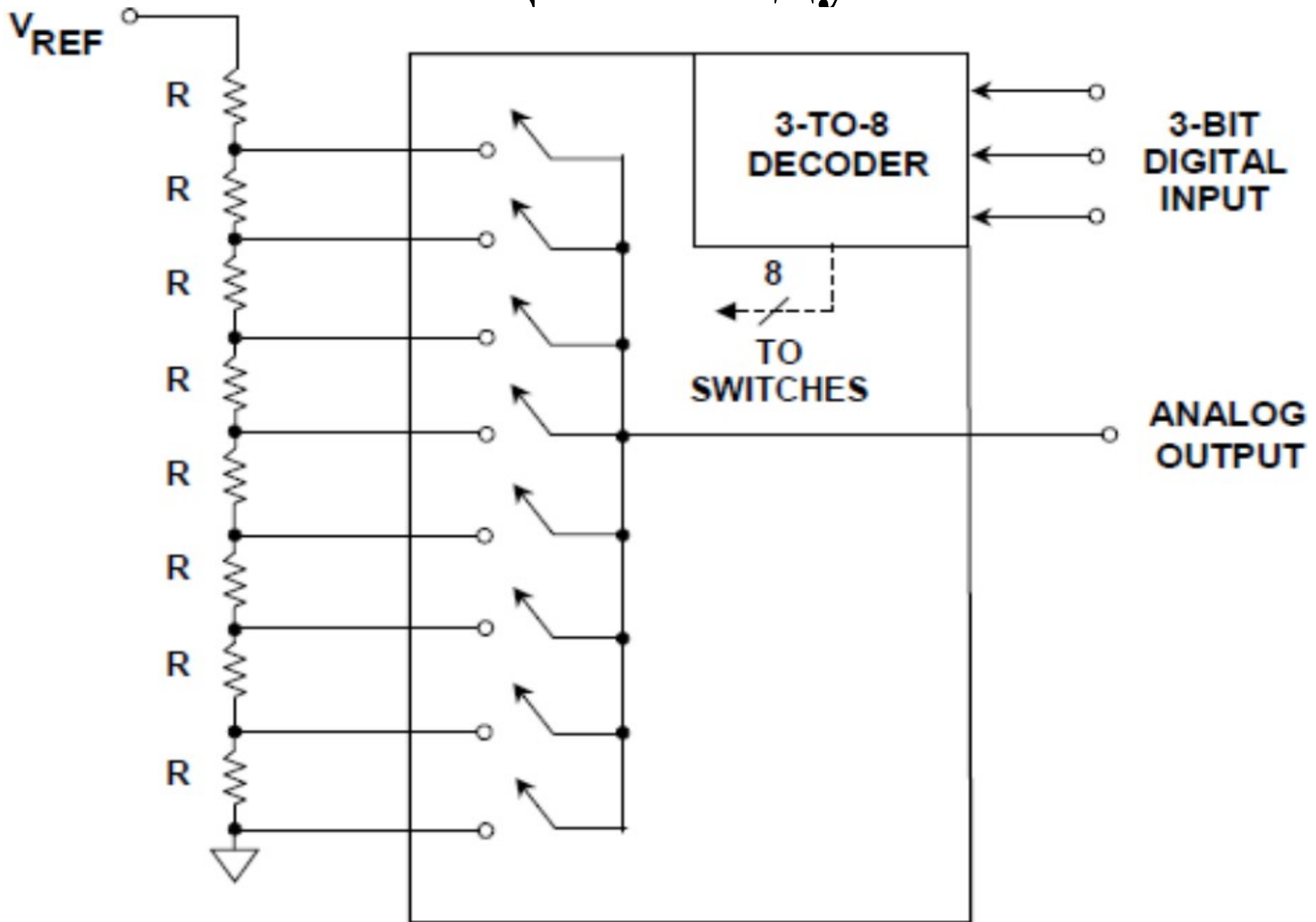
ЦАП с резисторна матрица (String-DAC) – последователно свързани резистори, междинните точки на които се извеждат от електронни ключове. В даден момент от времето е включен само един ключ (образува се резисторен делител). Ключовете се управляват от дешифратор, който е свързан към паралелен регистър. Микропроцесорът пише стойностите в този регистър.

Двата края на делителя могат да се свържат към маса/захранване или към опорни напрежения, различни от захранващите.

Резолуцията зависи от броя на резисторите.

Характеризират се с ниска нива на шум при превключване.

ЦАП модули

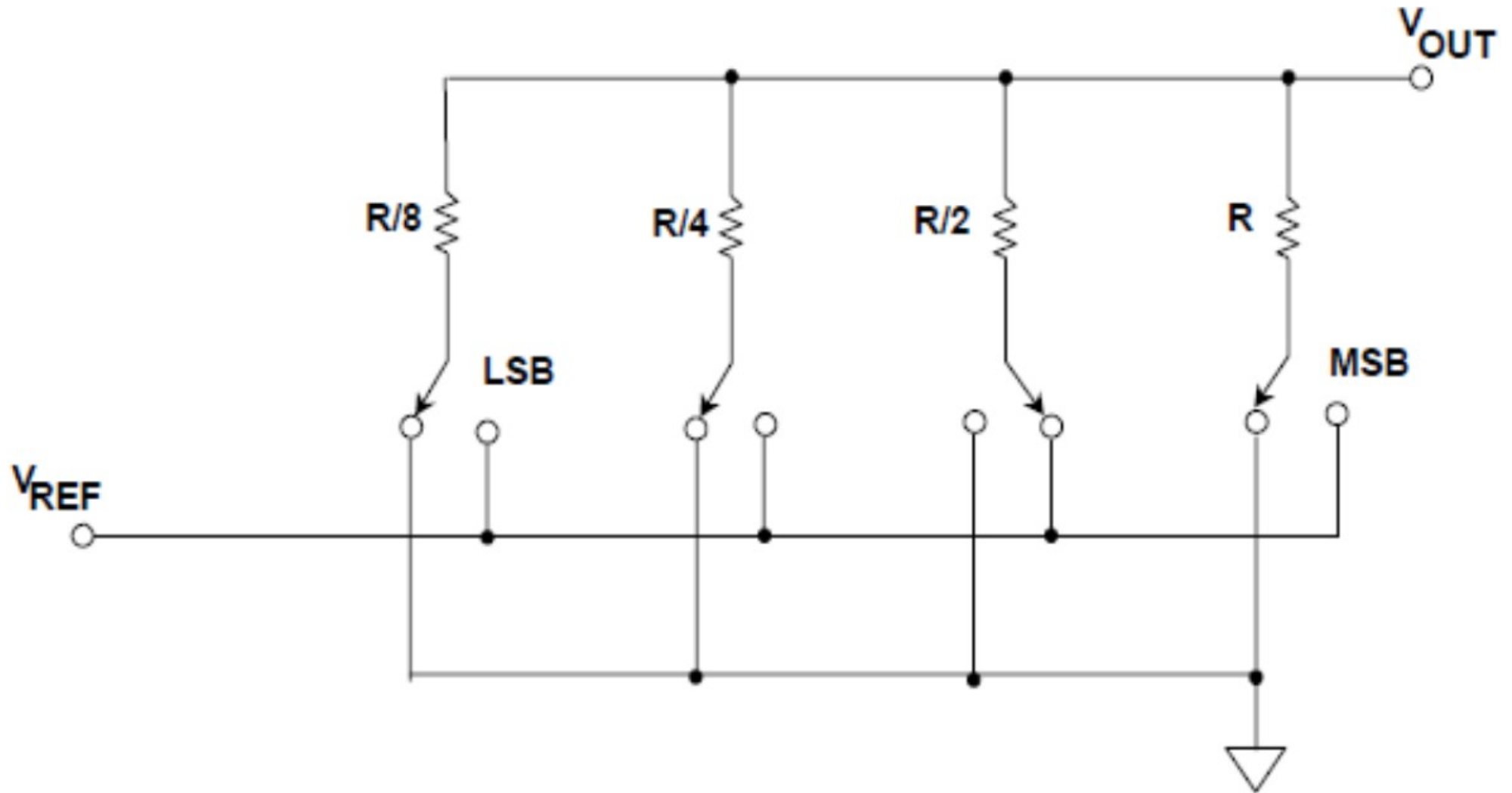


ЦАП модули

ЦАП със сумиране на токовете (binary-weighted DAC) – използва се резисторна матрица, в която всеки един от резисторите е със съпротивление, пропорционално на тежестта на един бит от регистъра за преобразуване.

Недостатък – токът, който се консумира от еталонния източник на напрежение зависи от преобразуваната стойност (не е константа), което води до зашумяването му и оттам – зашумяване на изходния сигнал.

ЦАП модули



ЦАП модули

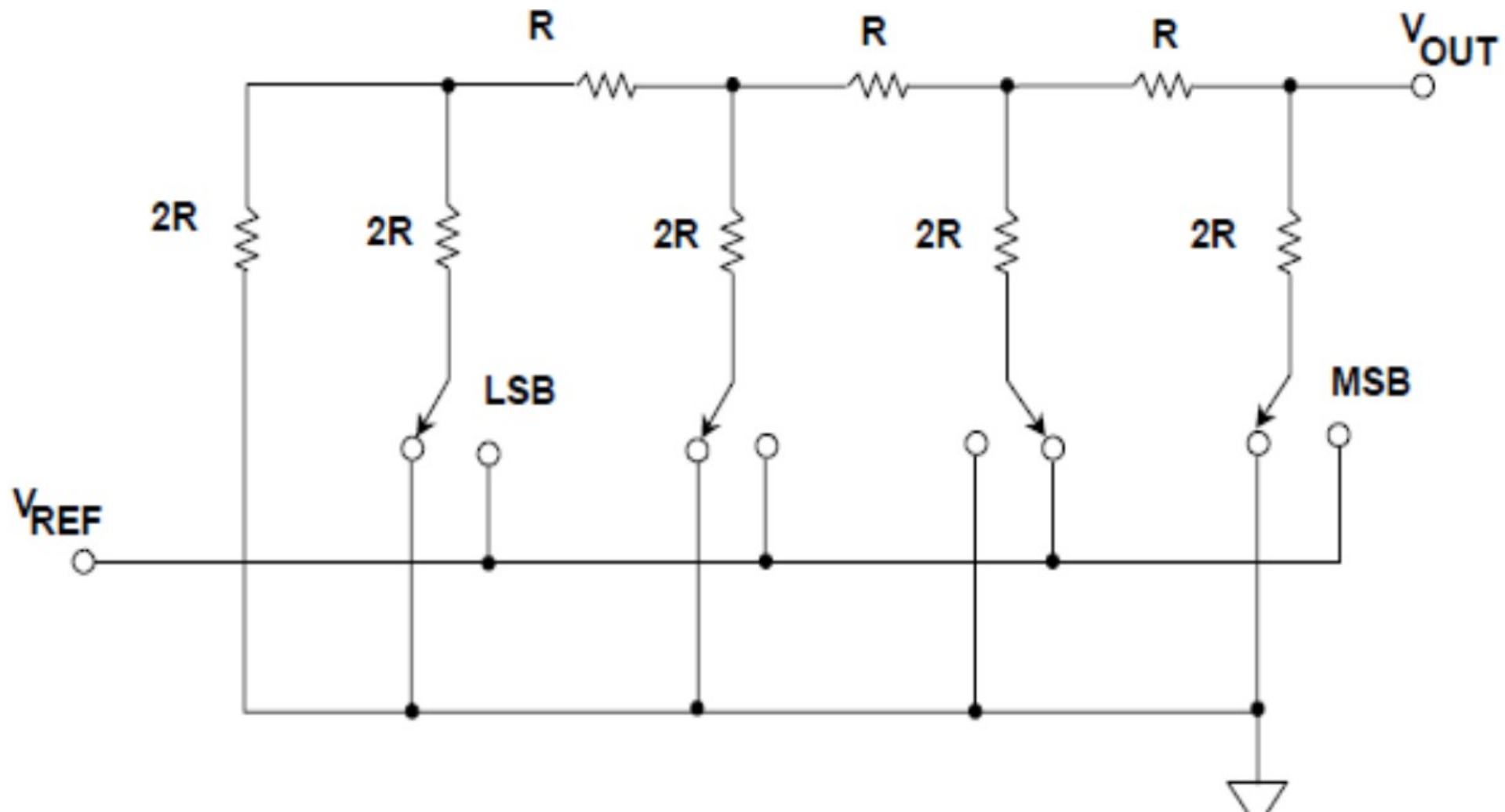
R-2R ЦАП (binary-weighted DAC) – използва се резисторна матрица, в която се използват резистори само с две стойности на съпротивление R и $2 \cdot R$ (например $10 \text{ k}\Omega$ и $20 \text{ k}\Omega$, $100 \text{ k}\Omega$ и $200 \text{ k}\Omega$, и т.н.).

Изходното съпротивление в винаги едно и също (R).

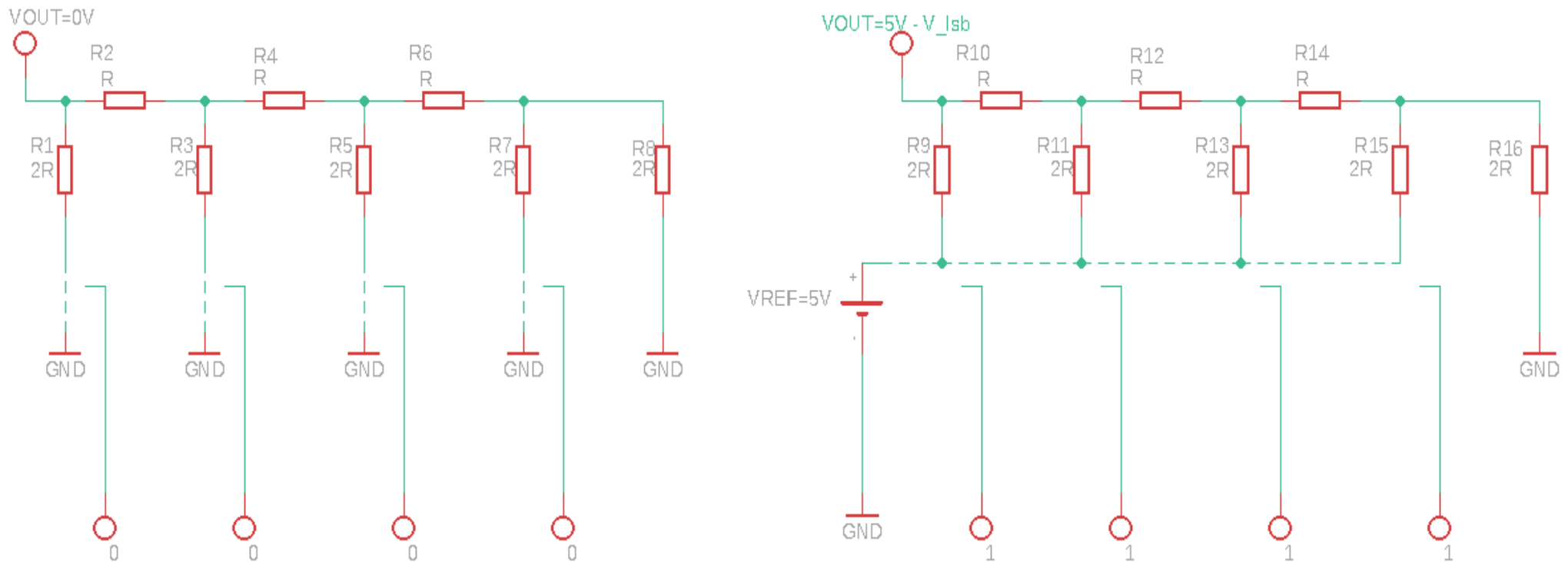
В интегралната схемотехника по-лесно се реализират резистори само с две стойности.

Изходното напрежение е винаги с 1 LSB по-малко от еталонното \Rightarrow колкото по-голяма разредност имаме, толкова повече се доближаваме до еталонното напрежение [4].

ЦАП модули



ЦАП модули

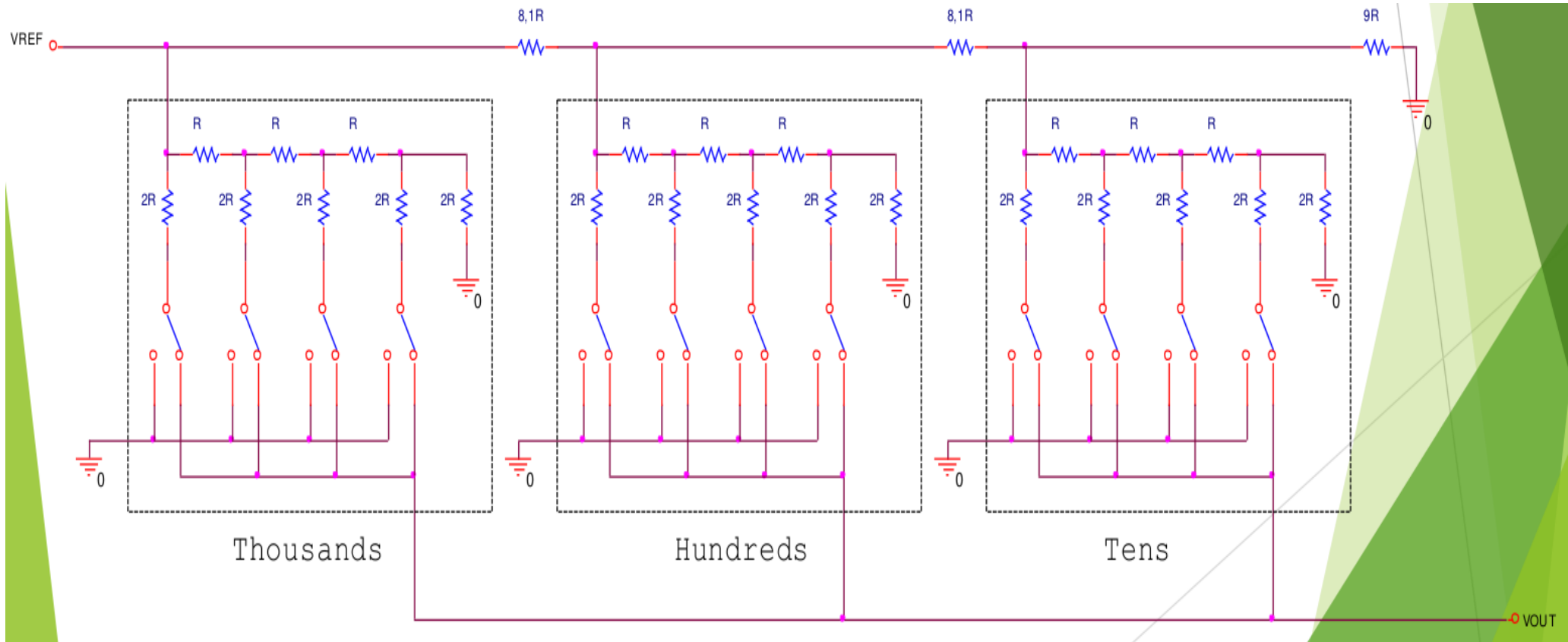


ЦАП модули

Двоично-десетичен ЦАП (segmented DAC) – комбинация от два или повече ЦАП, за увеличаване на резолюцията и подобряване на характеристиките му. Най-общо казано, един ЦАП отговаря за най-старшите битове MSB, един за най-младшите LSB и изходите им се сумират с някаква схема[5].

Схемата, показана на следващия слайд има постоянен изходен импеданс от $10R$. Стойностите $8.1R$ и $9R$ са подбрани така, че всяка една резисторна матрица да изработва изходен сигнал за една цифра от преобразуваното число.

ЦАП модули



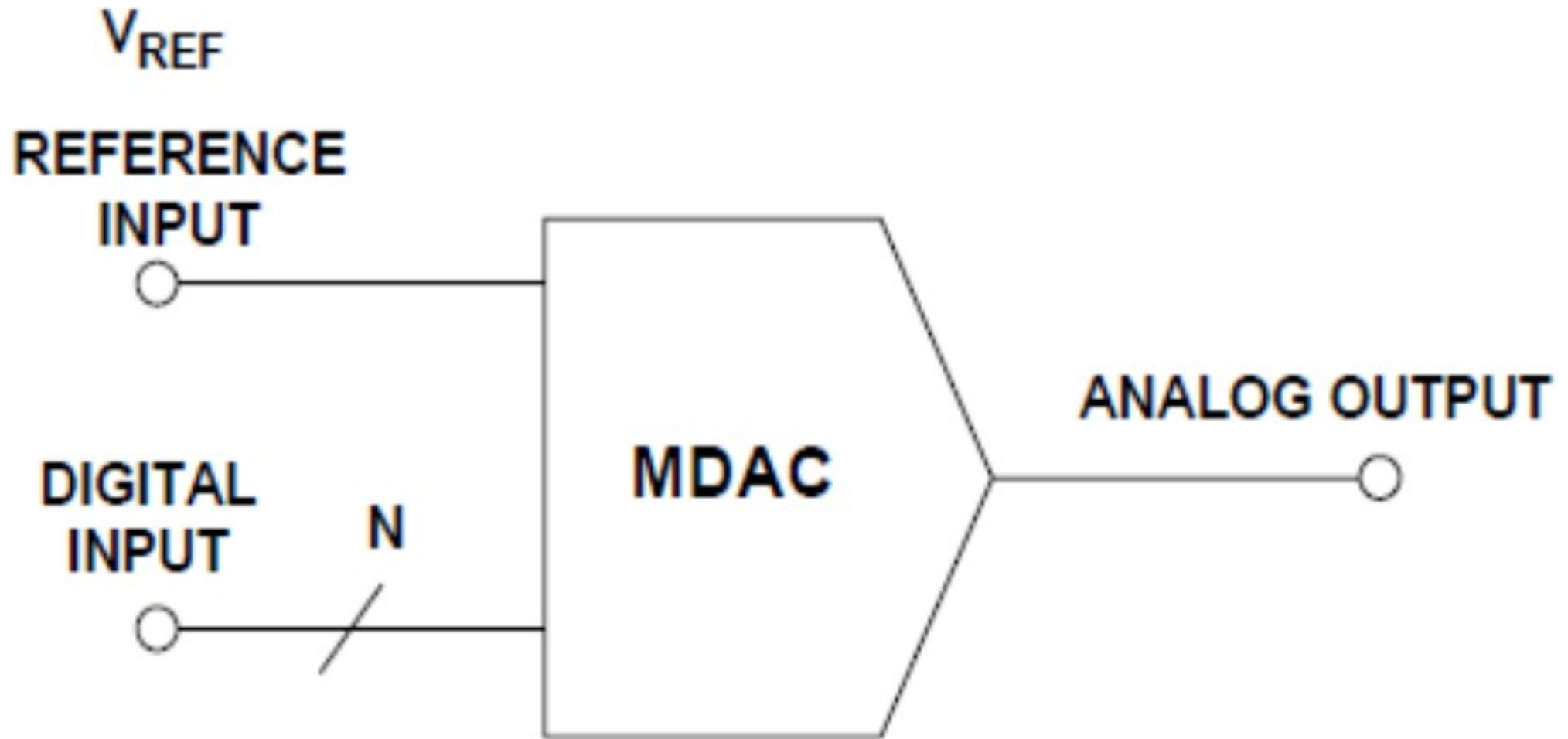
ЦАП модули

Умножителен ЦАП (multiplying DAC) – ЦАП, чието опорно напрежение може да бъде променяно. Това означава, че всички ЦАП, които имат вход за външен еталон са умножителни ЦАП. Името им произлиза от факта, че изходното напрежение е пропорционално на умножението на еталона с даден коефициент и теглото на най-младшия бит:

$$V_{out} = M.N.V_{lsb}$$

M – константа, зависеща от архитектурата на ЦАП, N – числото, което трябва да се преобразува, V_{lsb} – теглото на най-младшия бит. Някои ЦАП позволяват положителни и отрицателни еталонни напрежения.

ЦАП модули



ЦАП модули

За определяне на напрежението, което е пропорционално на 1 най-младши бит в ЦАП и АЦП се използва формулата:

$$V_{LSB} = V_{ref} \cdot \frac{1}{2^n - 1}$$

където V_{ref} е стойността на еталонното напрежение (например 1.2 V, 2.5 V, 3 V, 3.3 V), n – разредността (резолюцията) на ЦАП (например 8-битов, 16-битов, 24-битов).

ЦАП модули

Пример – ако еталонното напрежение е 2.5 V и разредността е 16-битова, то

$$V_{LSB} = 2,5 \cdot \frac{1}{2^{16} - 1} = 0,000\,038\,15\,V$$

или приблизително 38 μV на 1 LSB.

Следователно, ако в изхода на ЦАП трябва да се подаде 1 V, то числото, което μPU трябва да запише в регистъра за преобразуване е

$$N = \frac{V_{OUT}}{V_{LSB}} = \frac{1}{38 \cdot 10^{-6}} \approx 26\,316_{(10)} = 66\,CC_{(16)}$$

ЦАП модули

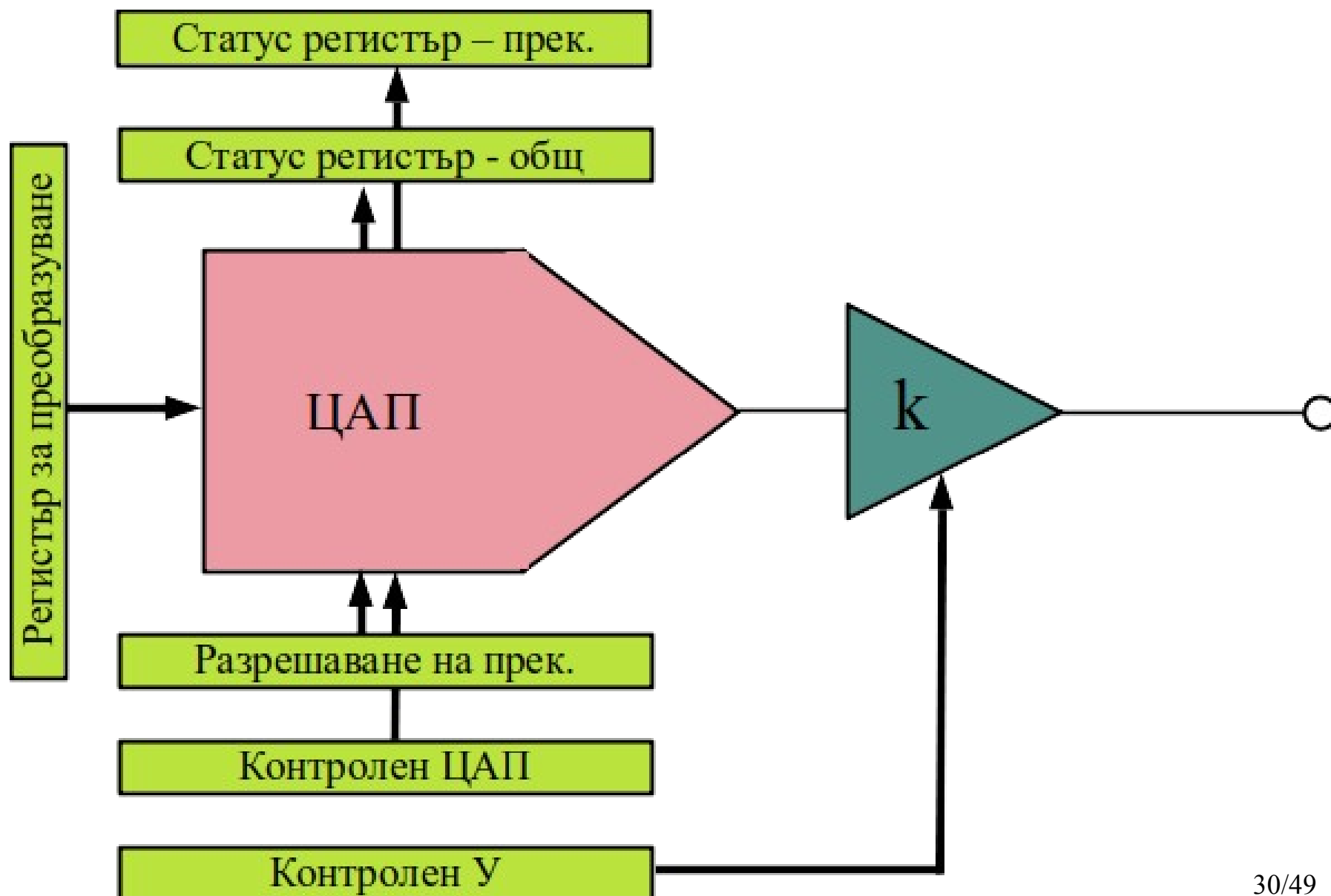
От гледна точка на μ PU, ЦАП е съвкупност от регистри, разположени на последователни адреси. Аналогично на всички други модули ЦАП имат следните регистри:

- *контролен
- *статус общ
- *статус за прекъсвания
- *разрешаване на прекъсванията
- *регистър за преобразуване

Ако има буферен, постоянен ток усилвател, предвижда се отделен регистър за конфигурацията му (включен/изключен, коеф. на усилване/затихване и др.):

- *контролен регистър за У

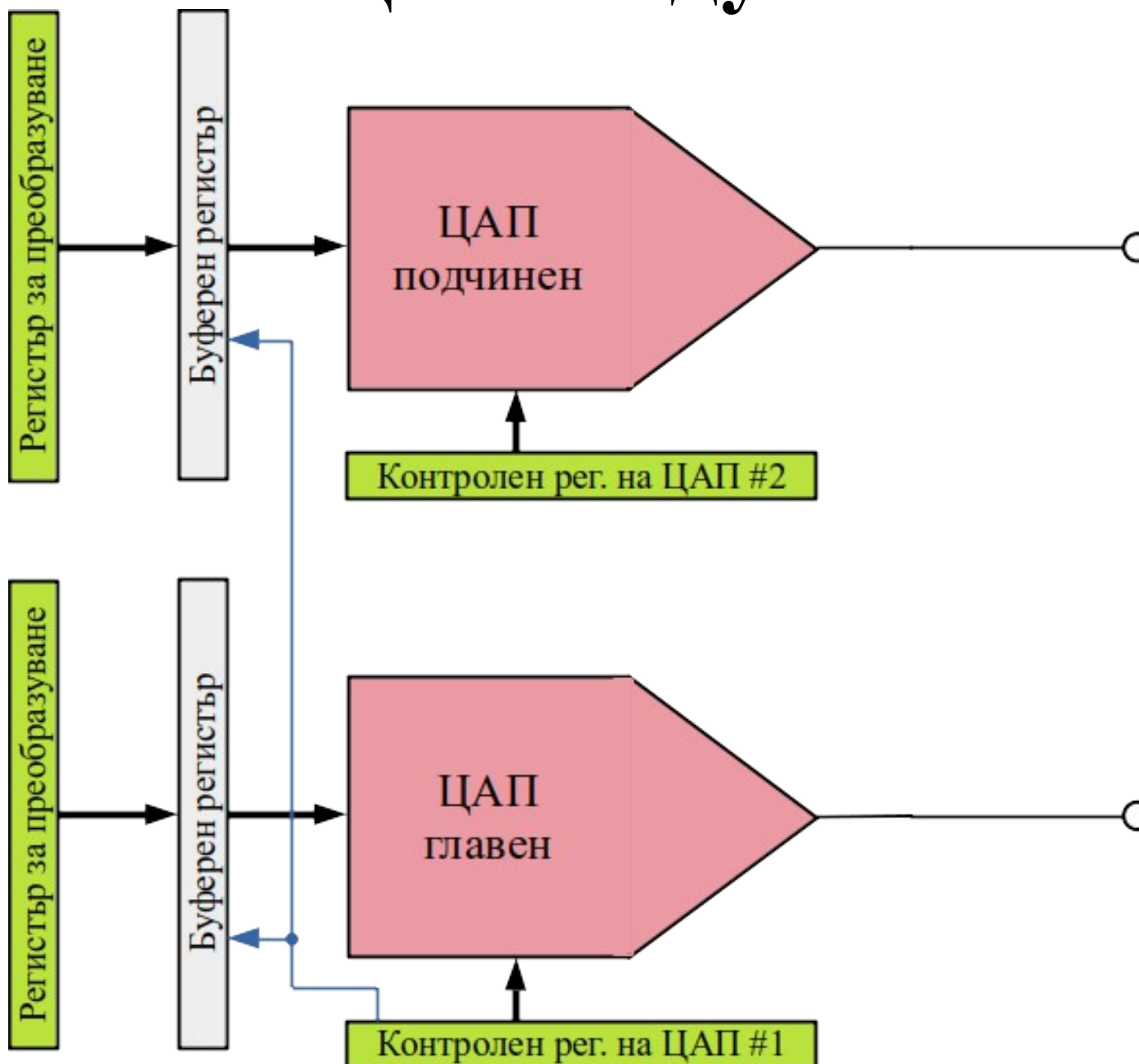
ЦАП модули



ЦАП модули

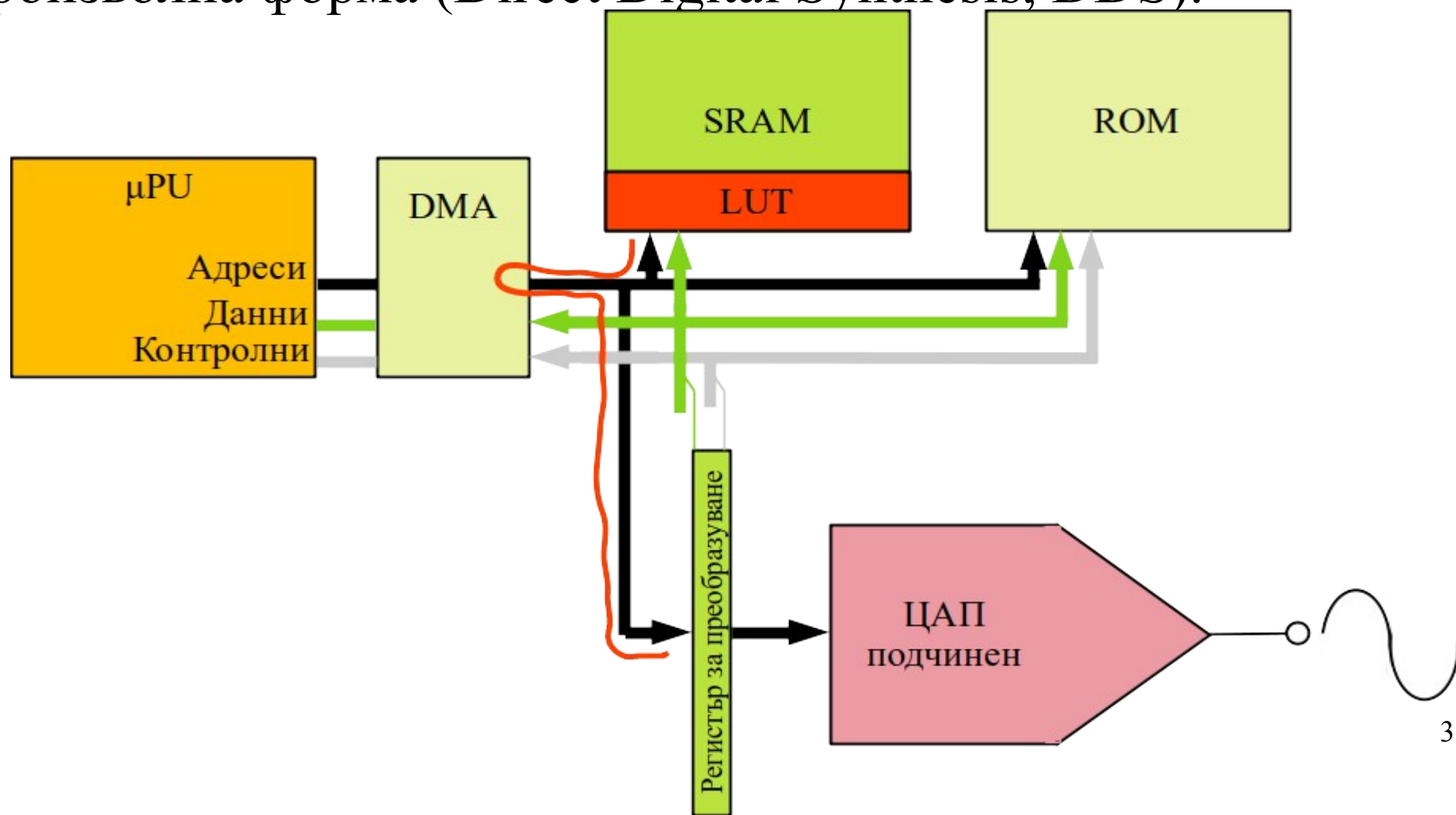
При вграждане на повече от един ЦАП, обикновено се предвижда възможност те да бъдат синхронизирани. Това означава изходните им напрежения да се задават едновременно под действието на управляващ сигнал. Един μPU може да пише само в един регистър в даден момент, затова с помощта на допълнителни буферни регистри, ядрото може да запише една стойност в единия регистър, след това в другия и накрая с бит от контролния регистър да подаде и двете числа за преобразуване в един и същи момент.

ЦАП модули



ЦАП модули

ЦАП в повечето случаи имат връзка с DMA контролера на системата. Това позволява да се прехвърлят данни от паметта в регистъра за преобразуване и така да се синтезират сигнали с произволна форма (**D**irect **D**igital **S**ynthesis, DDS).



ЦАП модули

Пример – MSP430FG4618 има два ЦАП с възможност за синхронизация.

DAC12_0Latch, DAC12_1Latch – буферни регистри за синхронизация. Синхронизацията може да се тригерира автоматично с Timer_A или Timer_B.

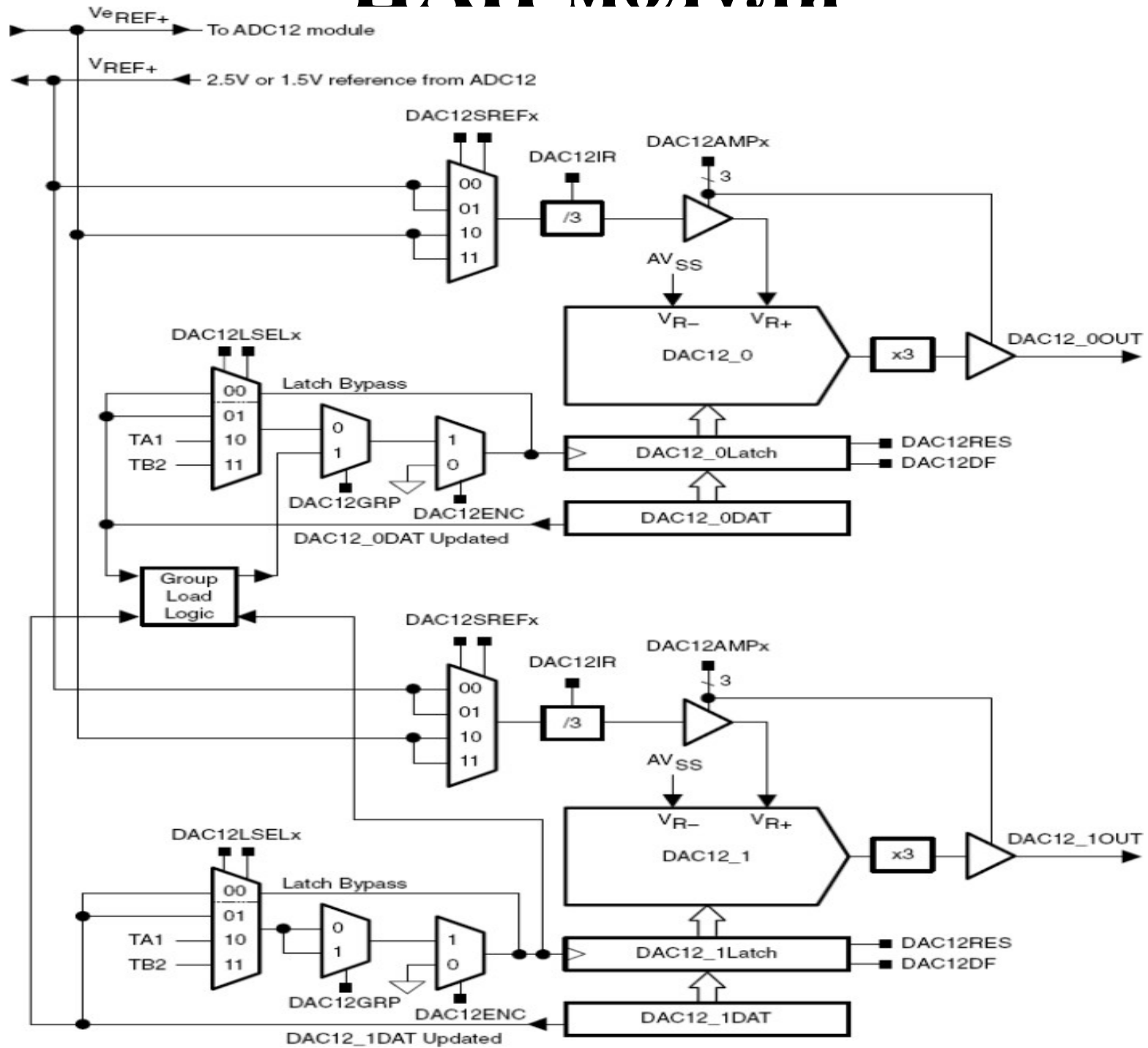
Конфигурируем еталонен източник – външен, или вътрешен 1.5V / 2.5V, буфериран с x1, x3.

Изходен буфер с коефициент на усилване x3. Може да бъде изключван. Може да му се регулира честотата:

- *висока f / висок ток на консумация;
- *ниска f / малък ток на консумация.

Програмируема разредност – 8 или 12 бита.

ЦАП модули



ЦАП модули

Пример – STM32F769 има възможност да свърже DMA и DAC, и трансферите да се стартират от таймер, което позволява генерирането на сигнал с произволна форма. Пример със синусоида и 12-битово преобразуване[6]:

```
const uint16_t sine_wave_array[32] = {  
    2047, 1648, 1264, 0910, 0600, 0345, 0156, 0039,  
    0000, 0039, 0156, 0345, 0600, 0910, 1264, 1648,  
    2048, 2447, 2831, 3185, 3495, 3750, 3939, 4056,  
    4095, 4056, 3939, 3750, 3495, 3185, 2831, 2447  
};
```

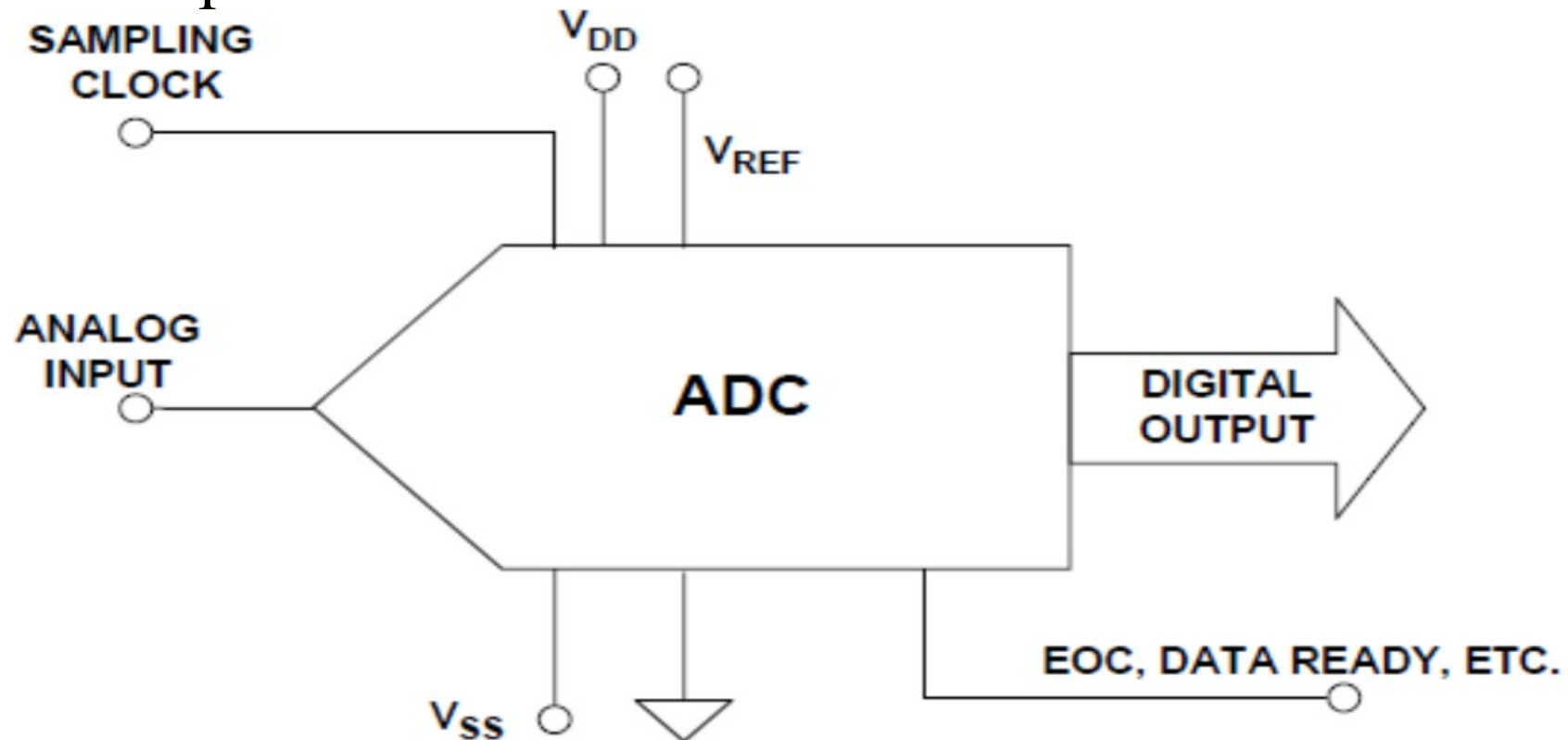
```
HAL_TIM_Base_Start(&htim6);  
HAL_DAC_Start(&hdac, DAC_CHANNEL_1);
```

```
HAL_DAC_Start_DMA(&hdac, DAC_CHANNEL_1,  
(uint32_t*)sine_wave_array, 32, DAC_ALIGN_12B_R);
```

Забележете, че синусоидата е изместена по постоянен ток – ЦАП на този μ CPU може да изкарва само положителни напрежения.

АЦП модули

Аналогово-цифровите преобразуватели, вградени в μCU , приемат аналогово напрежение на входа си и го преобразуват в пропорционално число в двоичен вид на изхода си, което се записва в паралелен регистър. За да разбере какво напрежение е подадено, μPU чете този регистър.



АЦП модули

АЦП използват **захранващи напрежения**, които могат да бъдат:

- *еднополярни (напр. 3.3 V, 5 V)
- *двуполярни (напр. ± 5 V, ± 10 V)

АЦП използват **еталонно напрежение**, което може да бъде:

- *вътрешно
- *външно

Регистърът на АЦП се чете от μ PU посредством **интерфейс**:

- *Паралелен (когато АЦП е вграден или външен)
- *I²C (когато АЦП е външен)
- *SPI (когато АЦП е външен)
- *Други

Входната величина, която АЦП преобразува може да бъде:

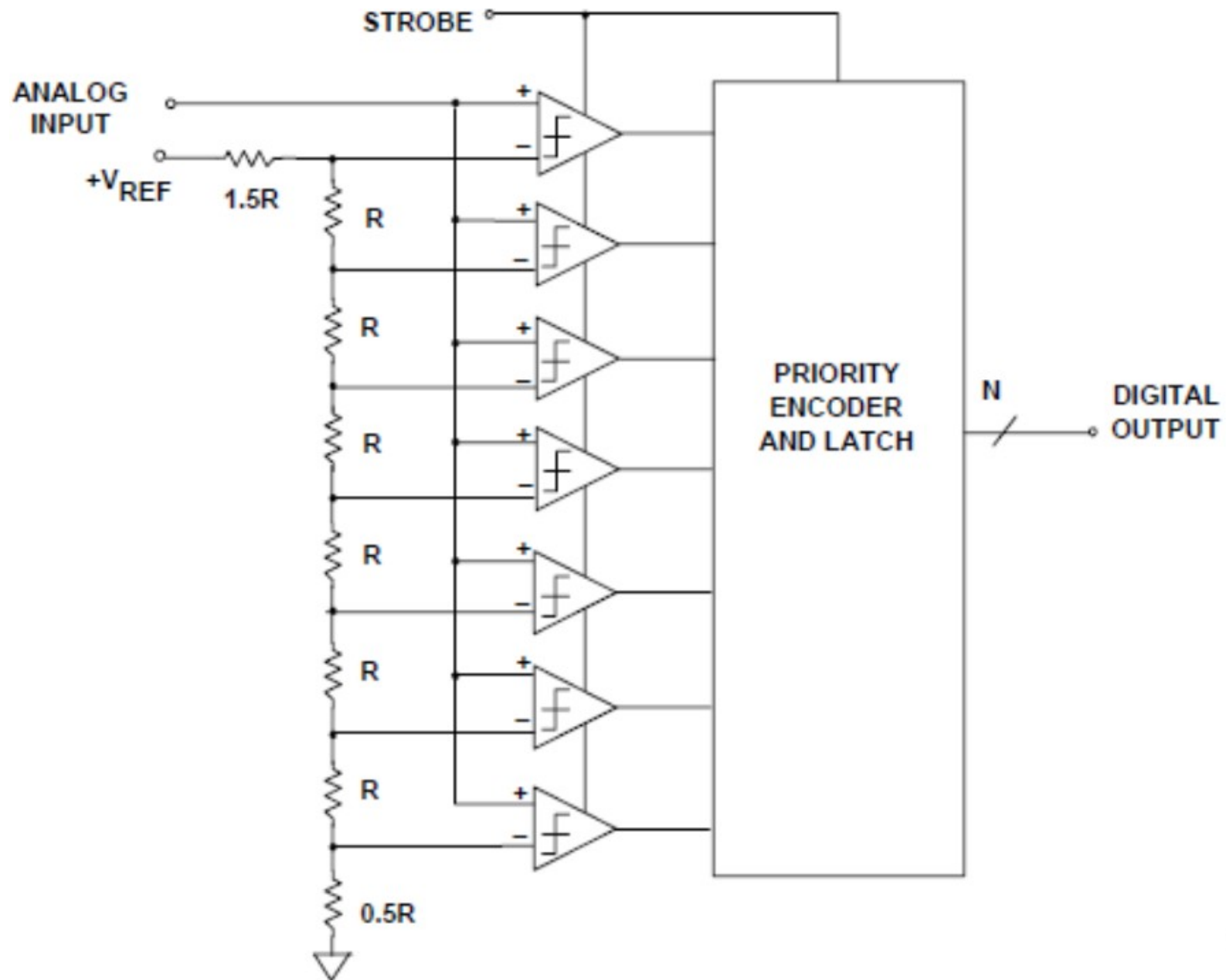
- *Напрежение
- *Ток

АЦП модули

Паралелен АЦП (flash ADC) – най-бързите АЦП, преобразуват входното напрежение като го подават на неинвертиращия вход (+) на много на брой аналогови компаратори. Инвертиращите входове (-) са свързани към еталонни напрежения, пропорционални на 1 LSB и възходящи по амплитуда [1], [2], [5]. Колкото по-голямо е входното напрежение, толкова повече компаратори ще сработят и в изхода им ще се установи логическа 1. Получените битове се подават на приоритетен шифратор, който изкарва резултата и го записва в буферен регистър. (Приоритетен шифратор, пример – ако на първите му 4 входа се подадат 4 лог. 1, то в изхода ще се изработи числото $0000.0100_{(2)}$).

Реално еталонния източник е само 1, който захранва резисторна матрица, чийто междинни възли формират напрежения през 1 VLSB.

АЦП модули

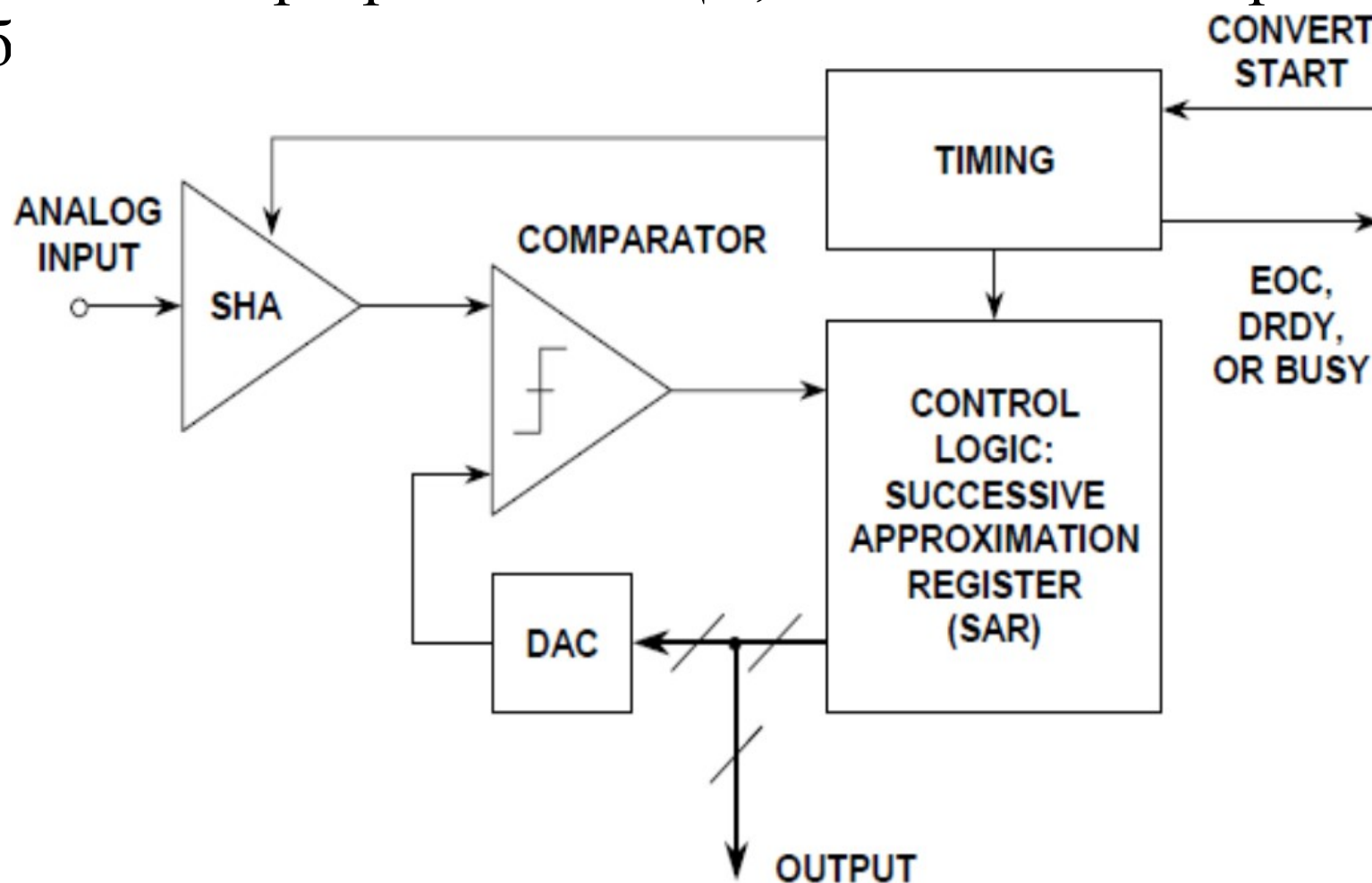


АЦП модули

Тегловно АЦП (Successive Approximation Register ADC, SAR) – най-често използваното АЦП в съвременните μ CU, при което входният сигнал се подава на схема за следене и запомняне (Sample and Hold, S/H), изходът на която се свързва към неинвертиращия (+) вход на компаратор. Инвертиращият вход (-) е свързан към ЦАП, в който се зареждат предварително известни стойности. Тези стойности се генерират от схема, наречена регистър за последователно приближение (SAR). Този регистър реализира функцията “бягаща единица”, което означава, че в изхода на ЦАП ще се задава $\frac{1}{2}$ от обхвата, след това $\frac{1}{4}$, след това $\frac{1}{8}$ и т.н. Напрежението на ЦАП се сравнява с входното и ако е по-голямо, съответният бит се занулява, а ако е по-малко, съответният бит се оставя в 1. След това процесът се повтаря за всички битове, докато се достигне най-младшият разред.

АЦП модули

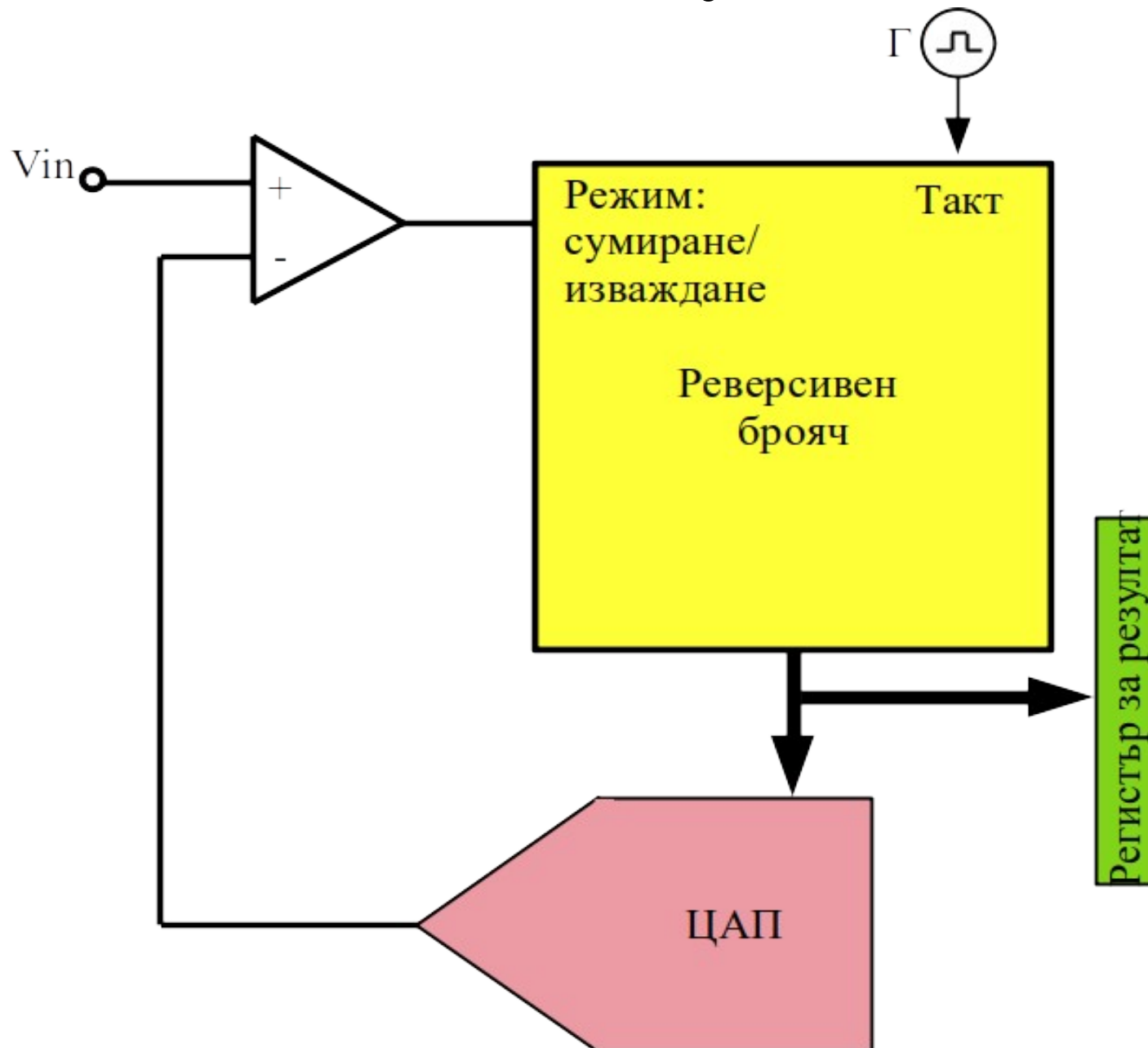
Когато се стигне до най-младшия разред, се казва че преобразуването е завършило и стойността на SAR се прехвърля в буферен регистър, който след това се чете от μ PU. Колкото разредно е АЦП, толкова такта продължава преоб



АЦП модули

Преброително АЦП (tracking ADC) – използва се реверсивен брояч, който се запуска да брои от нула до максималното му число. Изходът на таймера се подава на входа на ЦАП. Изходът на ЦАП се свързва към инвертиращия вход (-) на аналогов компаратор. На неинвертиращия му вход (+) се подава измервания сигнал. Изходът на компаратора определя дали броячът ще работи в сумиращ или изваждащ режим.

АЦП модули

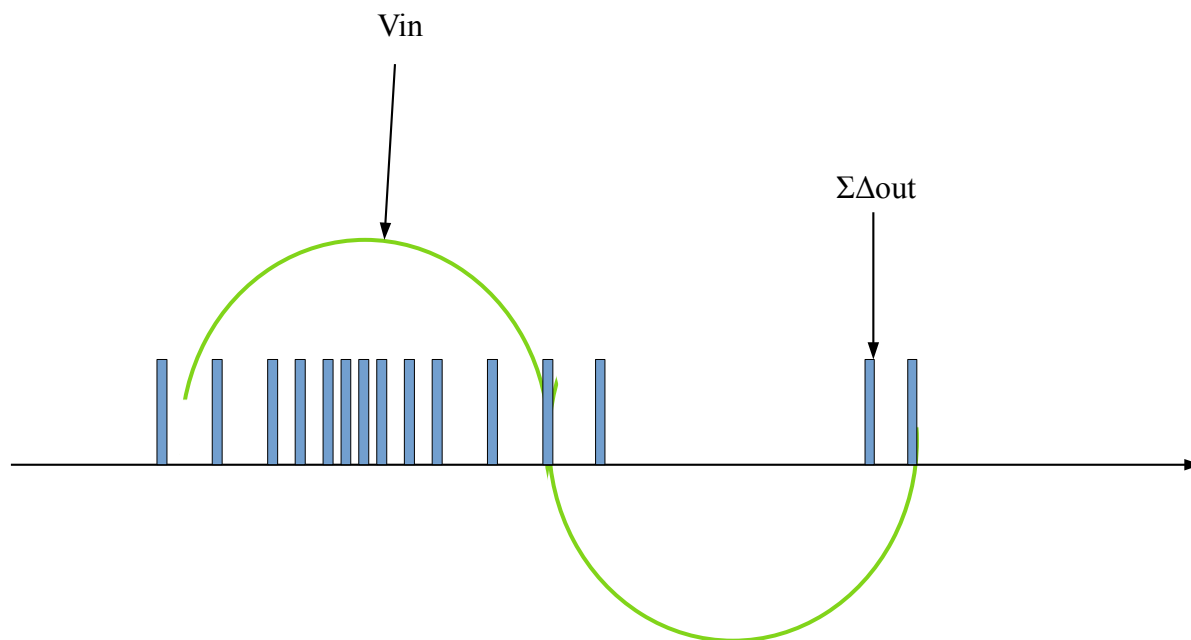


АЦП модули

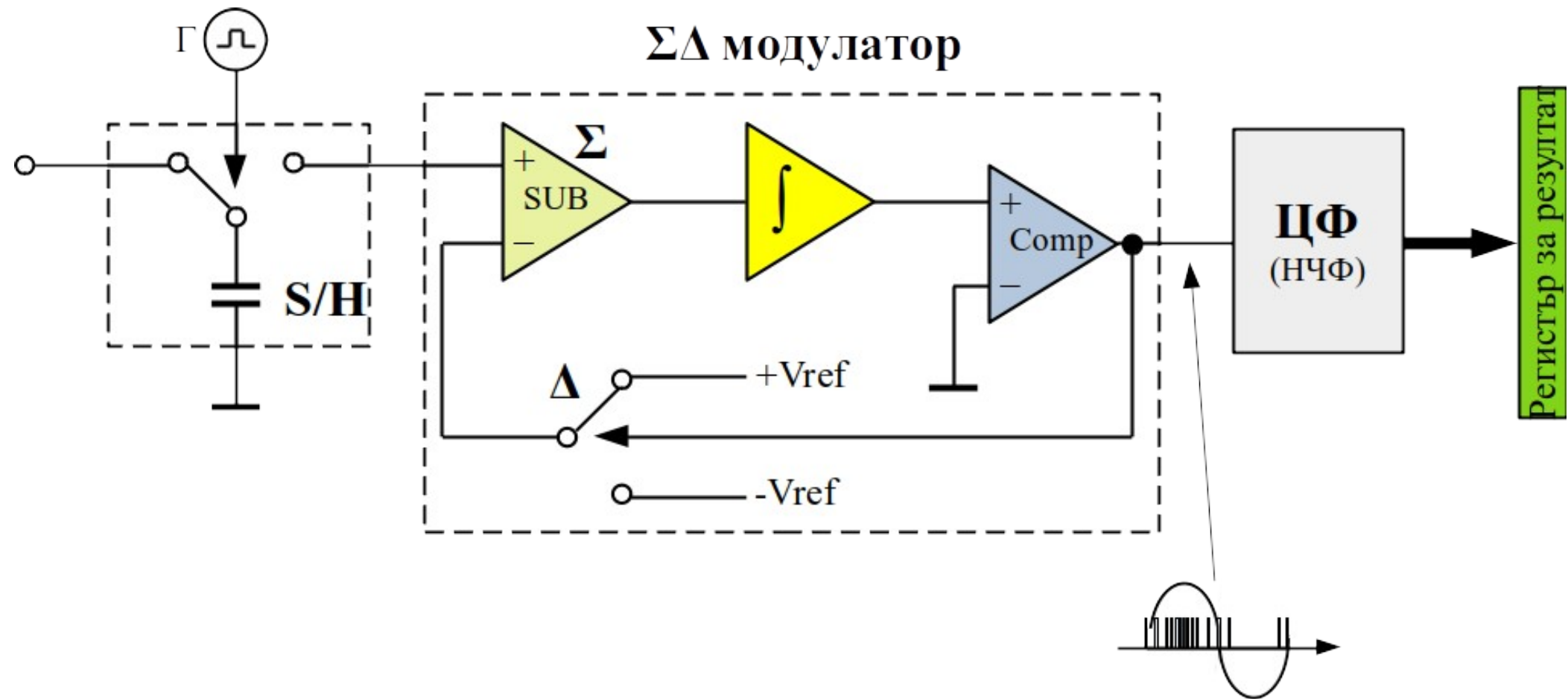
ΣΔ АЦП (sigma-delta ADC) – прецизно преобразува, но бавно. Входното напрежение минава през схема за задържане-запомняне (S/H) и се подава към аналогов субтрактор (сигма). На другия вход на субтрактора се подава напрежение от 1-битов ЦАП (задава делта). На изхода на субтрактора се свързва аналогов интегратор. Неговият изход отива към аналогов компаратор, чийто изход управлява еднобитовия ЦАП. Полученият сигнал представлява струпване на единици в максимумите на входния сигнал и струпване на нули в минимумите му.

АЦП модули

Така-получената поредица съдържа високочестотни съставки и затова се подава на входа на цифров нискочестотен филтър (НЧФ). Изходът на филтъра се записва в буферен регистър, който се чете от μPU .



АЦП модули



АЦП модули

Формула за V_{in} .

Филтриране на захранването – V_{DD} , V_A .

Свързване на масите.

Еквивалентни входни схеми. Защита на входа.

Аналогови мултиплексори – многоканални АЦП. Режими на измерване single, multiple, single-continuous, multiple-continuous.

Код на преобразуваното число.

Пример – MSP430FR.

Пример – PDM модул на STM32 + цифров микрофон.

Литература

- [1]A. Popov, “High-speed CMOS Data Converters”, Advanced-level study programme in Electronics Design and Integration Technologies, 28213-IC-1-2005-1-BE-ERASMUS-PROGUC-3 2006-2322 / 001-001 SO2.
- [2]R. Plassche, "CMOS Integrated Analog-to-digital and Digital-to-analog Converters" 2nd Edition, Kluwer Academic Publishers, 2003.
- [3]W. Kestner, “Analog-Digital Conversion”, Analog Devices Inc., 2004.
- [4] <https://www.electronics-tutorials.ws/combinatoin/r-2r-dac.html>
- [5]Г. Михов, “Цифрова схемотехника”, ТУ-София, 1999.
- [6]Д. Костадинов, “Приложение на Direct Memory Access в микропроцесорните системи”, курс “Програмиране на вградени системи”, лабораторно упражнение №8, ТУ-София, 2016.