

Вградени системи и аналогови сигнали



Автор: доц. д-р инж. Любомир Богданов



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз

Инвестира във вашето бъдеще!



Европейски социален фонд

Съдържание

1. Видове сигнали
2. ЦАП модули
3. АЦП модули
4. Схеми S/N
5. Предавателни функции и грешки
6. Аналогови компаратори

Видове сигнали

μPU са цифрови схеми и за да си взаимодействат с околния свят, който е аналогов, се налага на един чип да се интегрират както μPU и памет, така и АЦП/ЦАП/аналогови компаратори.

Видовете сигнали, които могат да се срещнат в една система са 4 вида [1], [2]:

- ***аналогови** - непрекъснати по време и амплитуда (analog)
- *непрекъснати по амплитуда, дискретни по време (discrete-time)
- *непрекъснати по време, дискретни по амплитуда (amplitude-discrete)
- ***цифрови** – дискретни по време и амплитуда (digital)

Видове сигнали

Време

Непрекъснати Дискретни

Амплитуда	Непрекъснати	Дискретни
	Аналогови	Времево-дискретни
Дискретни	Амплитудно-дискретни	Цифрови

Видове сигнали

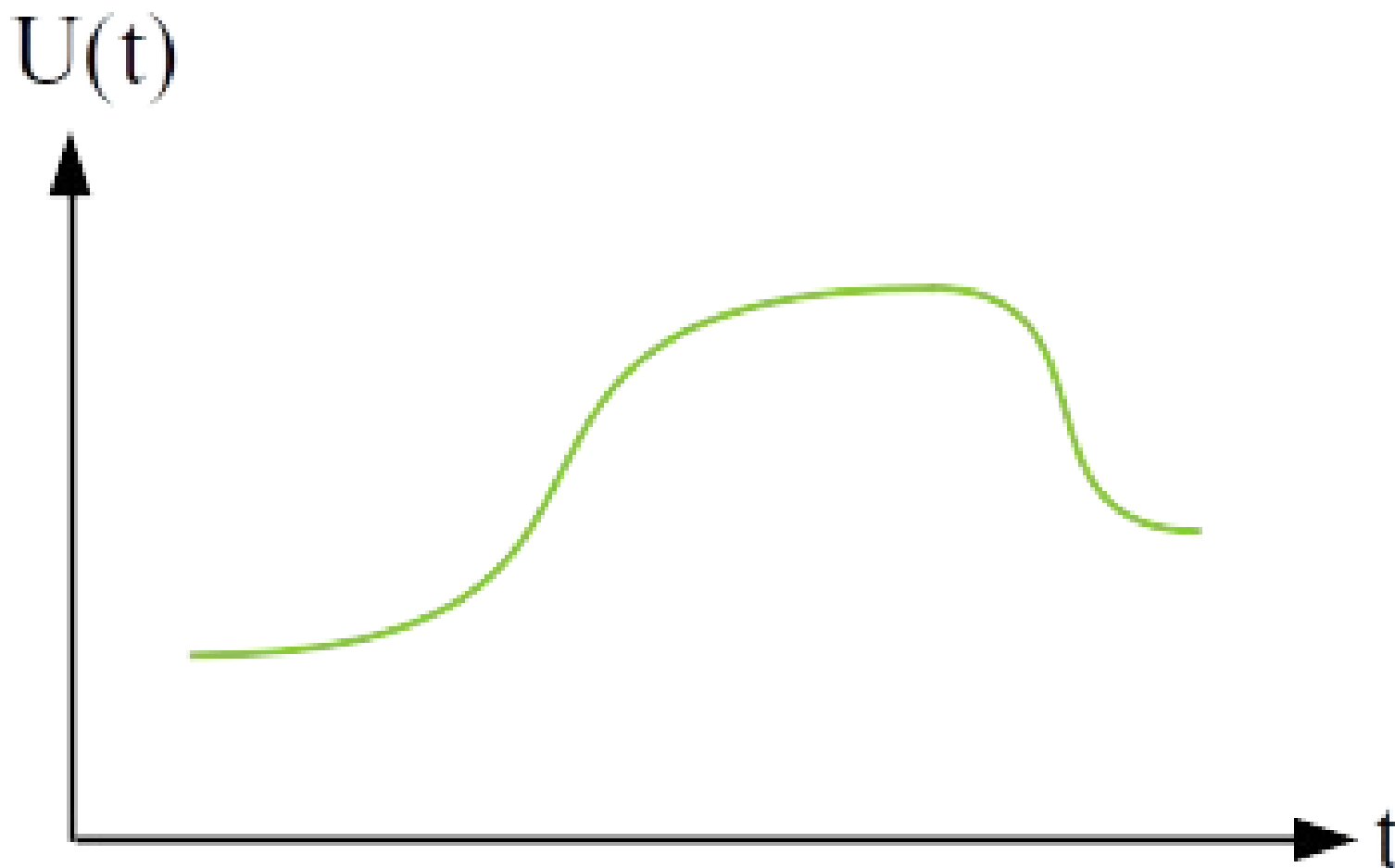
Аналогови сигнали – амплитудата им и развитието им във времето са непрекъснати функции. Това означава, че в произволен момент от времето винаги може да се посочи произволен участък от амплитудата.

На теория няма ограничение за големината на амплитудата, нито за честотната им лента.

На практика - при обработката на аналогови сигнали, честотни ограничения все пак съществуват, поради използването на неидеални елементи. В сигналите се внася шум от пасивните и активните елементи в системата.

Видове сигнали

Пример – аналогов сигнал, представен с напрежение U .



Видове сигнали

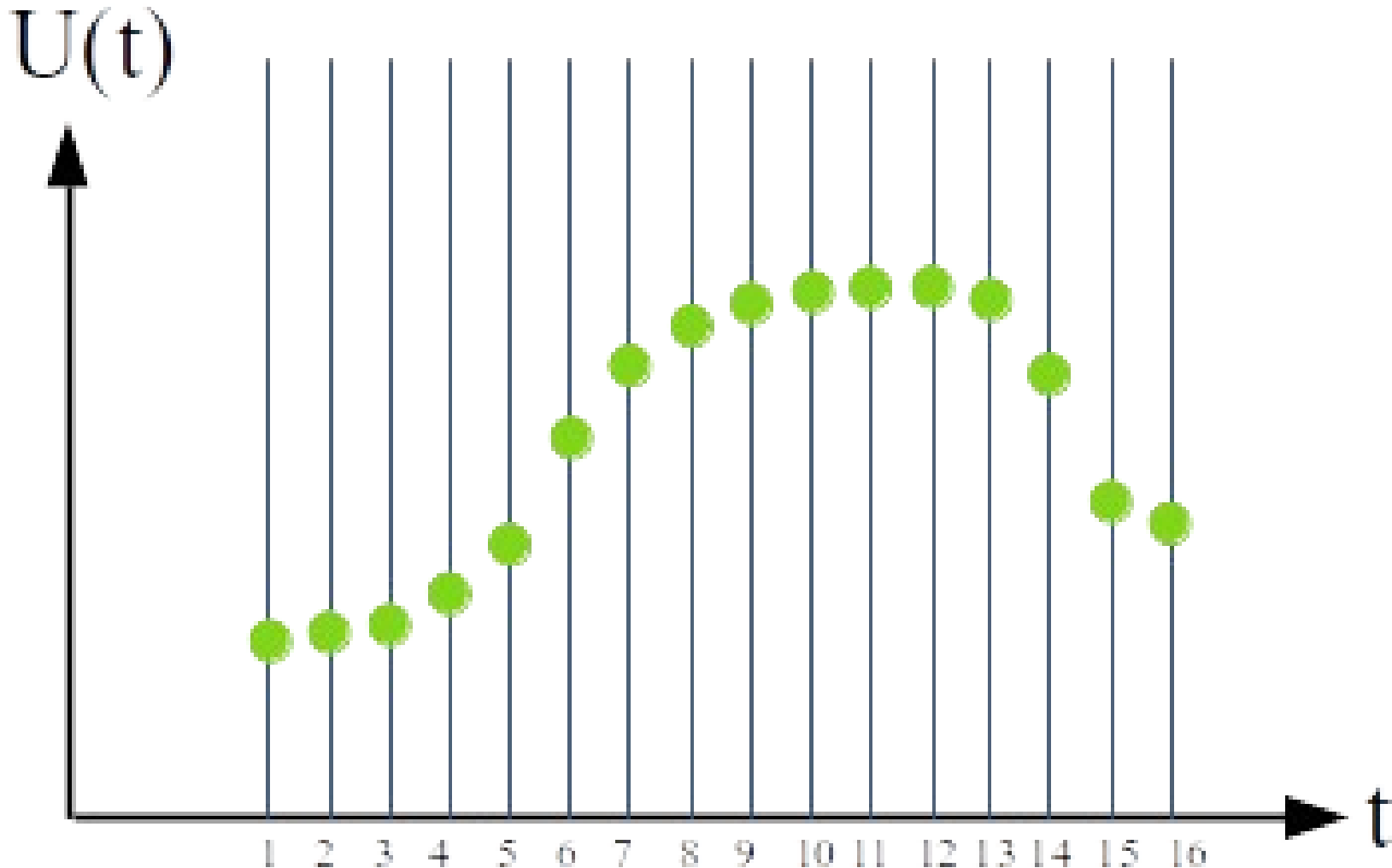
Времево-дискретни сигнали – амплитудата им е непрекъснатата функция, а развитието им във времето е дефинирано само в определени точки. Това означава, че винаги може да се посочи произволен участък от амплитудата, но само в определени моменти.

В повечето системи, точките във времето са на еднакви разстояния една от друга, т.е. използва се периодичен такт в логиката, работеща с този вид сигнали.

Накъсването на сигнала във времето (процес, наречен дискретизация) води до появата на шум в спектъра му в областта на тактовия сигнал, с който се накъсва. Затова се налага филтриране с аналогови елементи, които да ограничат честотната лента много преди тази област.

Видове сигнали

Пример – времево-дискретен сигнал, представен с напрежение U . В момента от времето 1.53762 (например) сигналят е неопределен. Амплитуда със стойност 1.53762 е възможна.



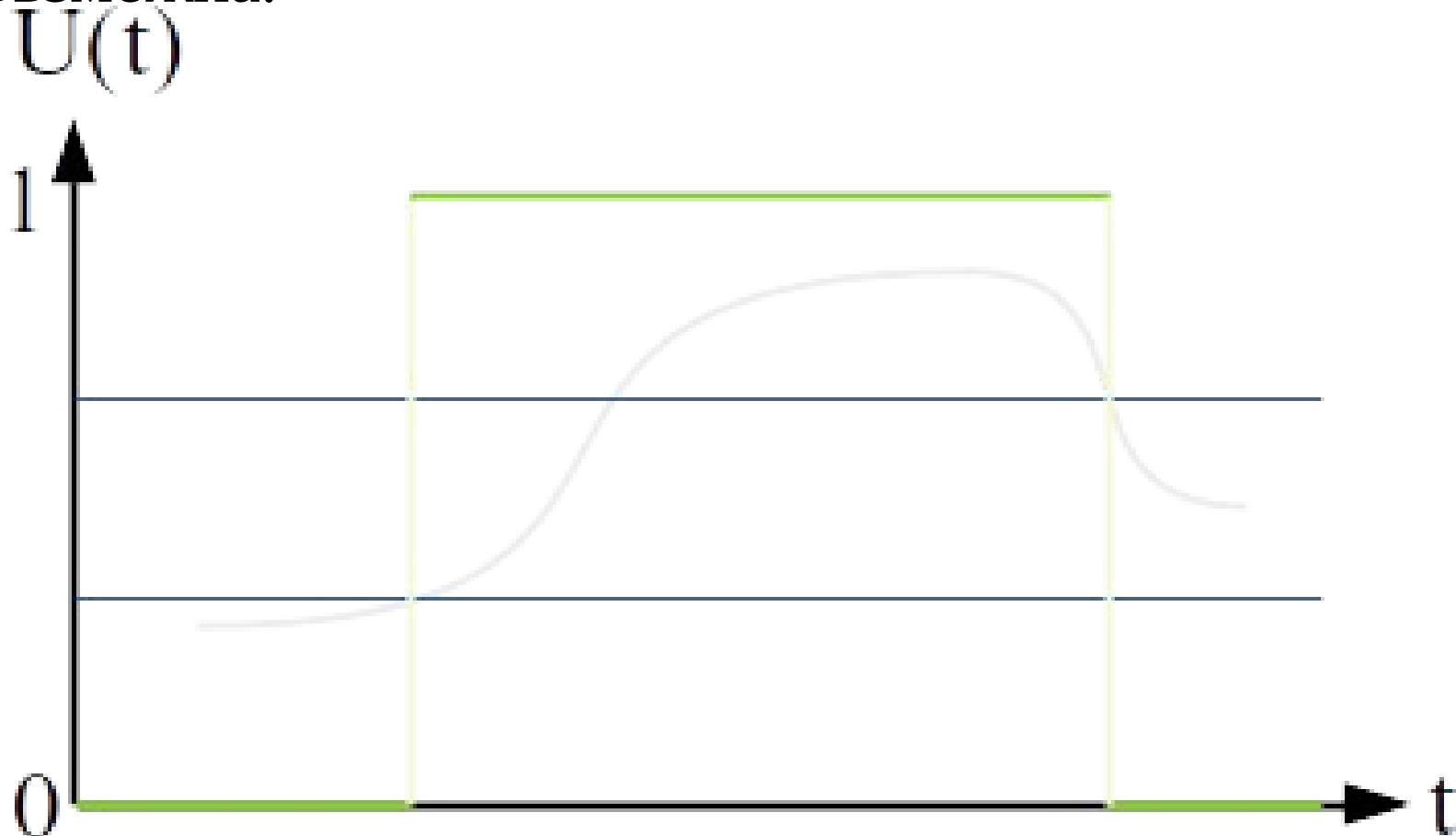
Видове сигнали

Амплитудно-дискретни сигнали – амплитудата им е дефинирана само в определени точки, а развитието им във времето е непрекъсната функция. Това означава, че винаги може да се посочи в произволен участък от времето само няколко стойности на амплитудата. Ако тези стойности са само две, казва се че сигналят е **двоично квантован** по амплитуда.

Това преобразуване на амплитудата води до грешки от квантуване, които влошават динамичния обхват на системата, използваща такива сигнали.

Видове сигнали

Пример – амплитудно-дискретен сигнал, представен с напрежение U . В момента от времето 1.53762 (например) сигналят съществува, но амплитудата му е или 0, или 1. Амплитуда със стойност 1.53762, или 0.87691, или 0.21456 е невъзможна.



Видове сигнали

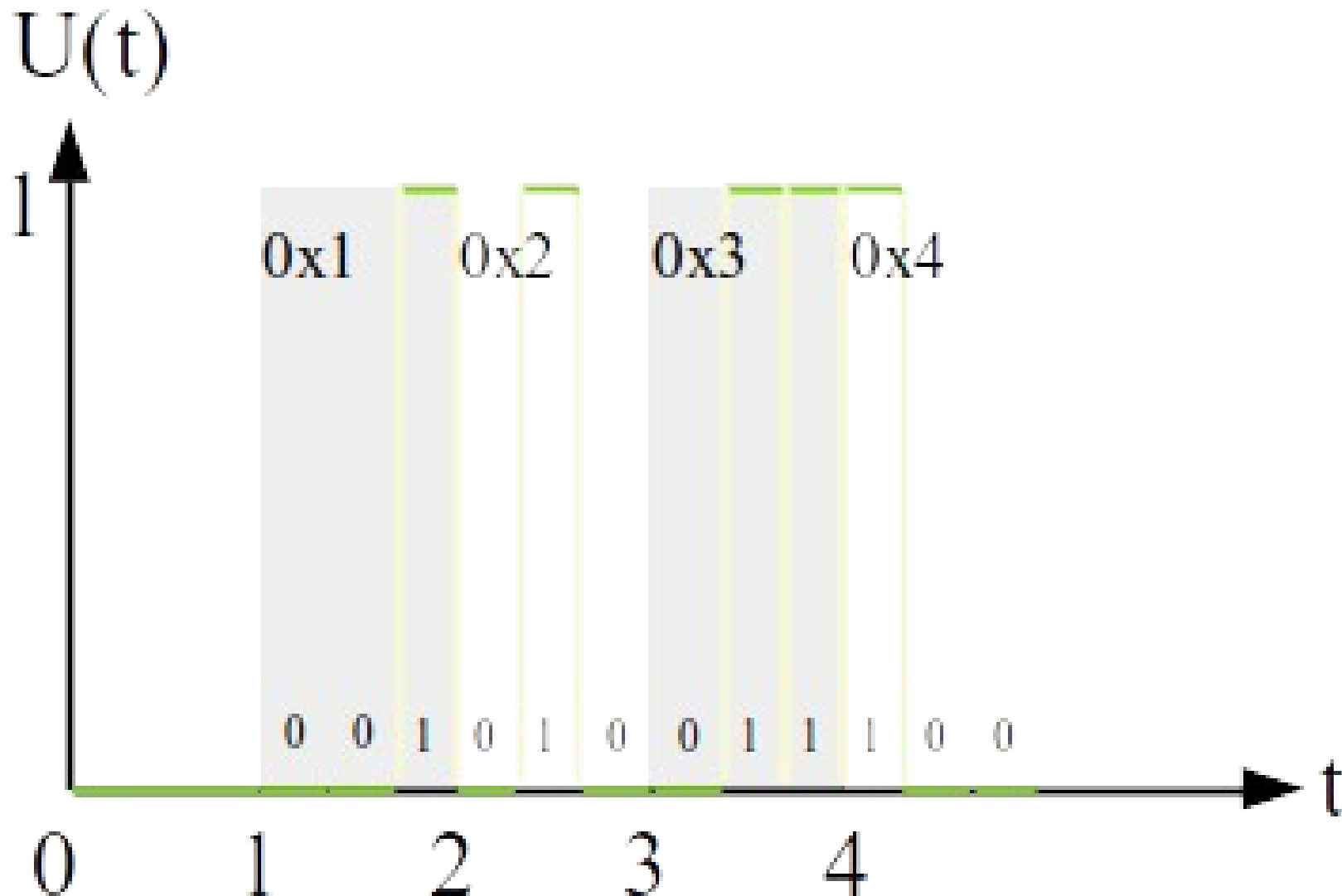
Цифрови сигнали – амплитудата им е дефинирана само в определени точки, както и развитието им във времето. Това означава, че сигнал може да се посочи само в даден момент от времето, в който амплитудата ще е има само няколко възможни стойности.

Накъсването (квантоването) на амплитудата води до грешки от квантоване, а накъсването във времето води до грешки от aliasing (което налага използването на аналогов филтър).

Цифровите сигнали използват фиксирани нива на амплитудата. В двоично-кодирани системи логическа 0 представя изключено или грешно (false) състояние, докато логическата 1 представя включено или вярно (true) състояние.

Видове сигнали

Пример – цифров сигнал, представлящ 4 (1, 2, 3 и 4) числа в 4 различни системни такта.



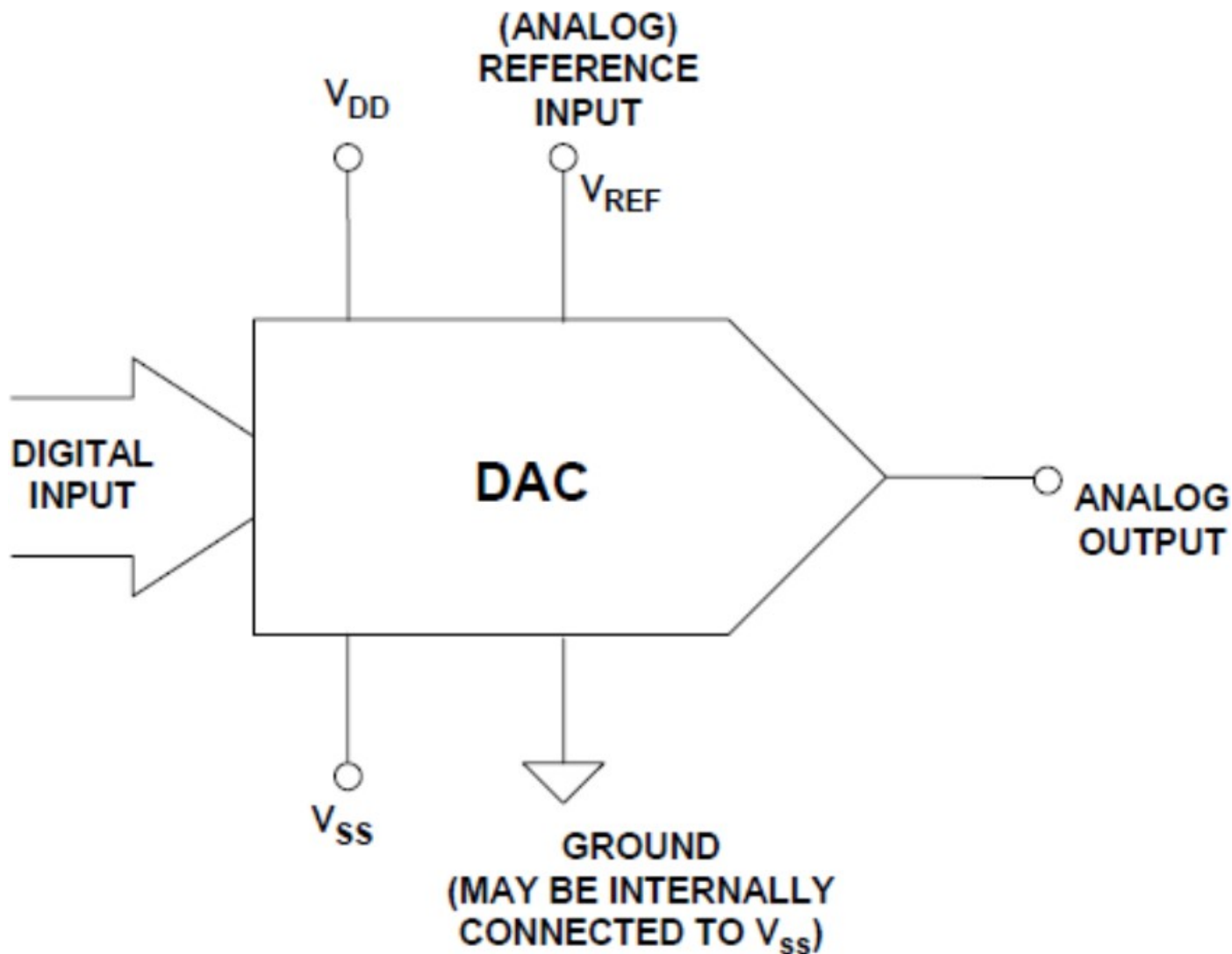
Видове сигнали

Аналогово-цифрови преобразуватели (**A**nalog-to-**D**igital Converters, ADC, A/D), или още АЦП, извършват цифровизация на аналоговите сигнали.

Цифрово-аналогови преобразуватели (**D**igital-to-**A**nalog Converters, DAC, D/A), или още ЦАП, извършват възстановяването на аналогови сигнали от цифрови.

ЦАП модули

Цифрово-аналоговите преобразуватели, вградени в μ CU, приемат число от паралелен регистър на входа си и го преобразуват в пропорционално аналогово напрежение на изхода си.



ЦАП модули

ЦАП използват **захранващи напрежения**, които могат да бъдат:

- *еднополярни (напр. 3.3 V, 5 V)
- *двуполярни (напр. ± 5 V, ± 10 V)

ЦАП използват **еталонно напрежение**, което може да бъде:

- *вътрешно
- *външно

Регистърът на ЦАП се зарежда от μ PU посредством **интерфейс**:

- *Паралелен (когато ЦАП е вграден или външен)
- *I²C (когато ЦАП е външен)
- *SPI (когато ЦАП е външен)
- *Други

Изходната величина, която ЦАП преобразува може да бъде:

- *Напрежение
- *Ток

ЦАП модули

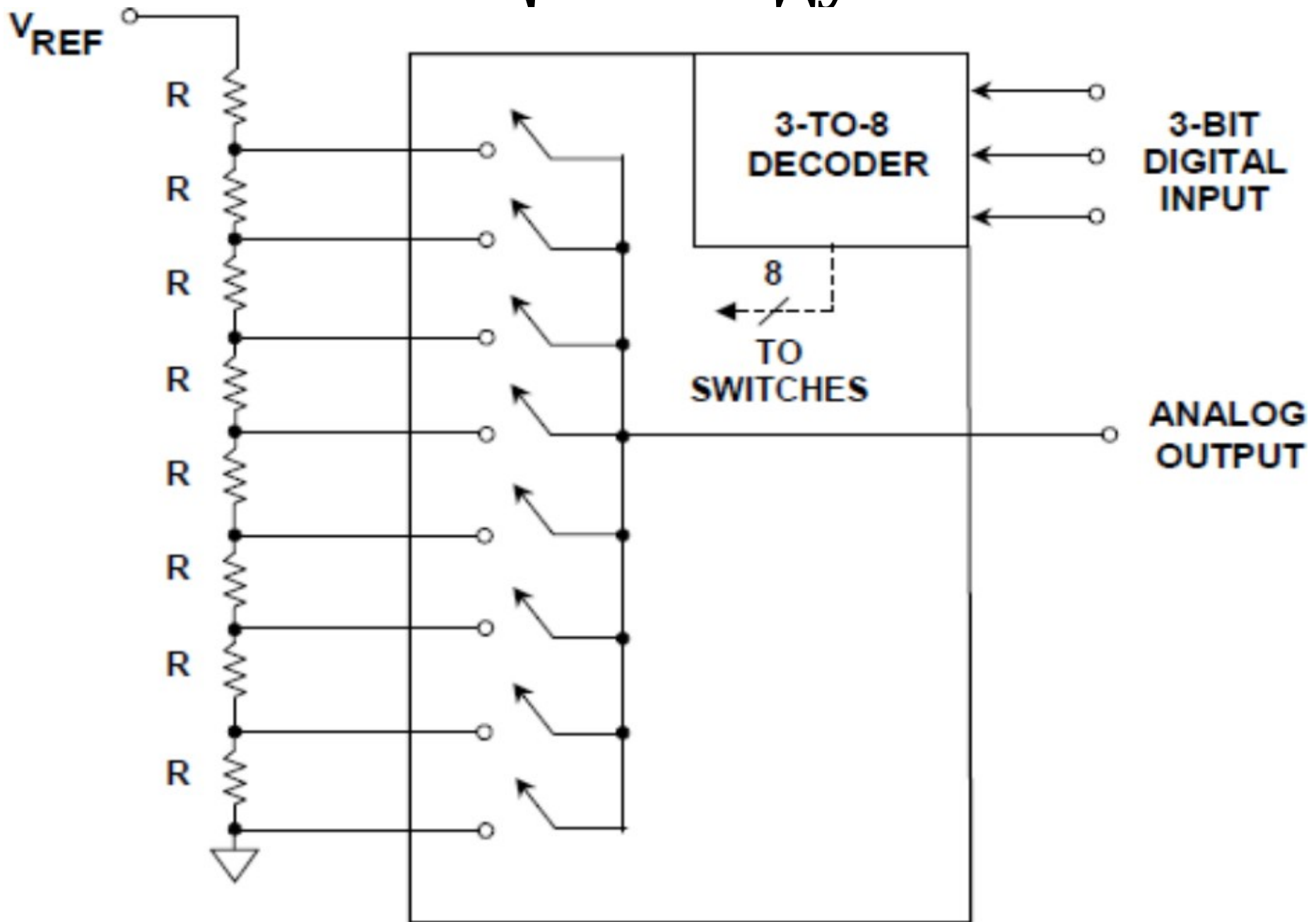
ЦАП с резисторна матрица (String-DAC) – последователно свързани резистори, междинните точки на които се извеждат от електронни ключове. В даден момент от времето е включен само един ключ (образува се резисторен делител). Ключовете се управляват от дешифратор, който е свързан към паралелен регистър. Микропроцесорът пише стойностите в този регистър.

Двата края на делителя могат да се свържат към маса/захранване или към опорни напрежения, различни от захранващите.

Резолуцията зависи от броя на резисторите.

Характеризират се с ниски нива на шум при превключване.^{17/82}

ЦАП модули

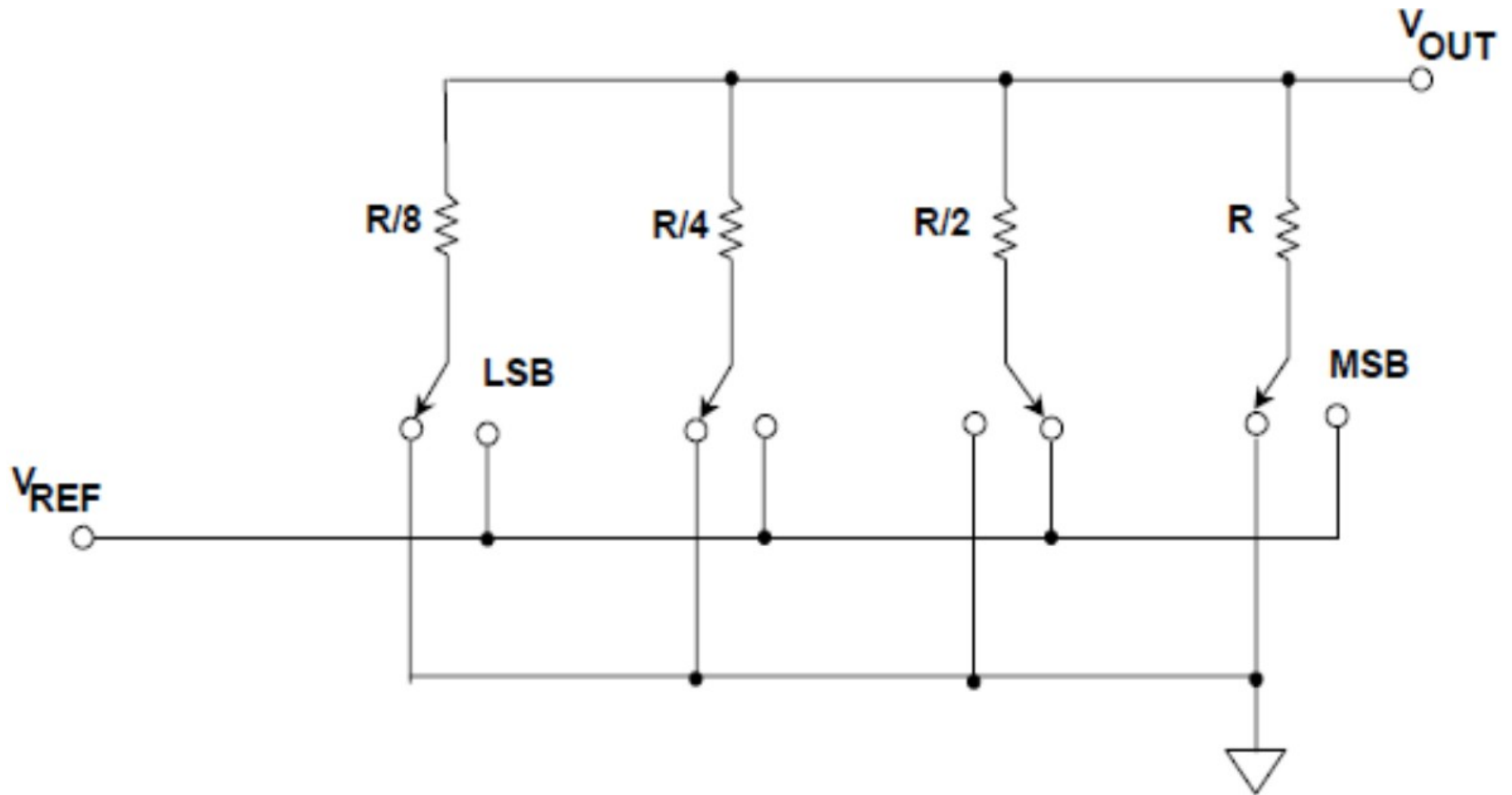


ЦАП модули

ЦАП със сумиране на токовете (binary-weighted DAC) – използва се резисторна матрица, в която всеки един от резисторите е със съпротивление, пропорционално на тежестта на един бит от регистъра за преобразуване.

Недостатък – токът, който се консумира от еталонния източник на напрежение зависи от преобразуваната стойност (не е константа), което води до зашумяването му и оттам – зашумяване на изходния сигнал.

ЦАП модули



ЦАП модули

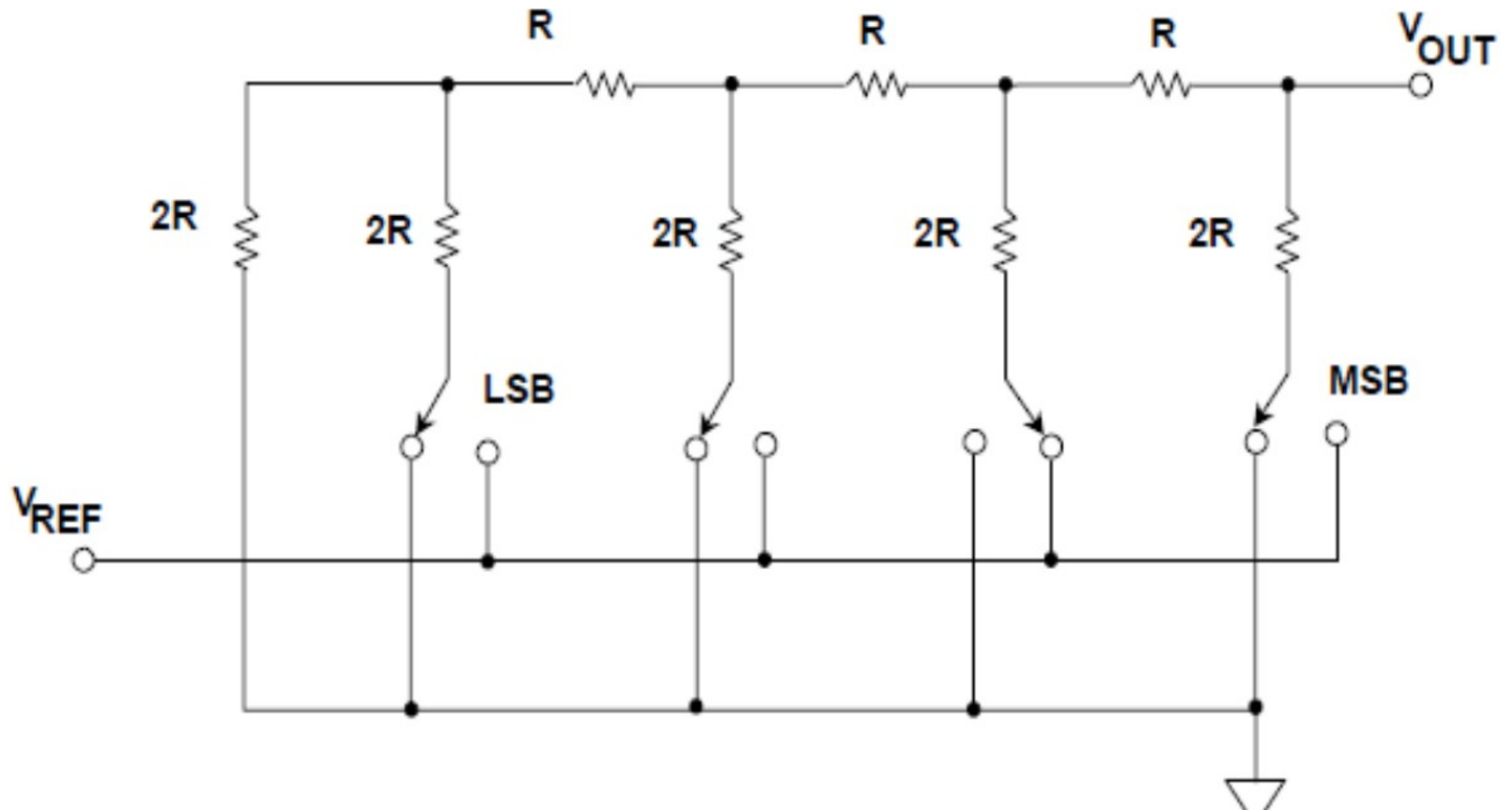
R-2R ЦАП (binary-weighted DAC) – използва се резисторна матрица, в която се използват резистори само с две стойности на съпротивление R и $2 \cdot R$ (например $10 \text{ k}\Omega$ и $20 \text{ k}\Omega$, $100 \text{ k}\Omega$ и $200 \text{ k}\Omega$, и т.н.).

Изходното съпротивление е винаги едно и също (R).

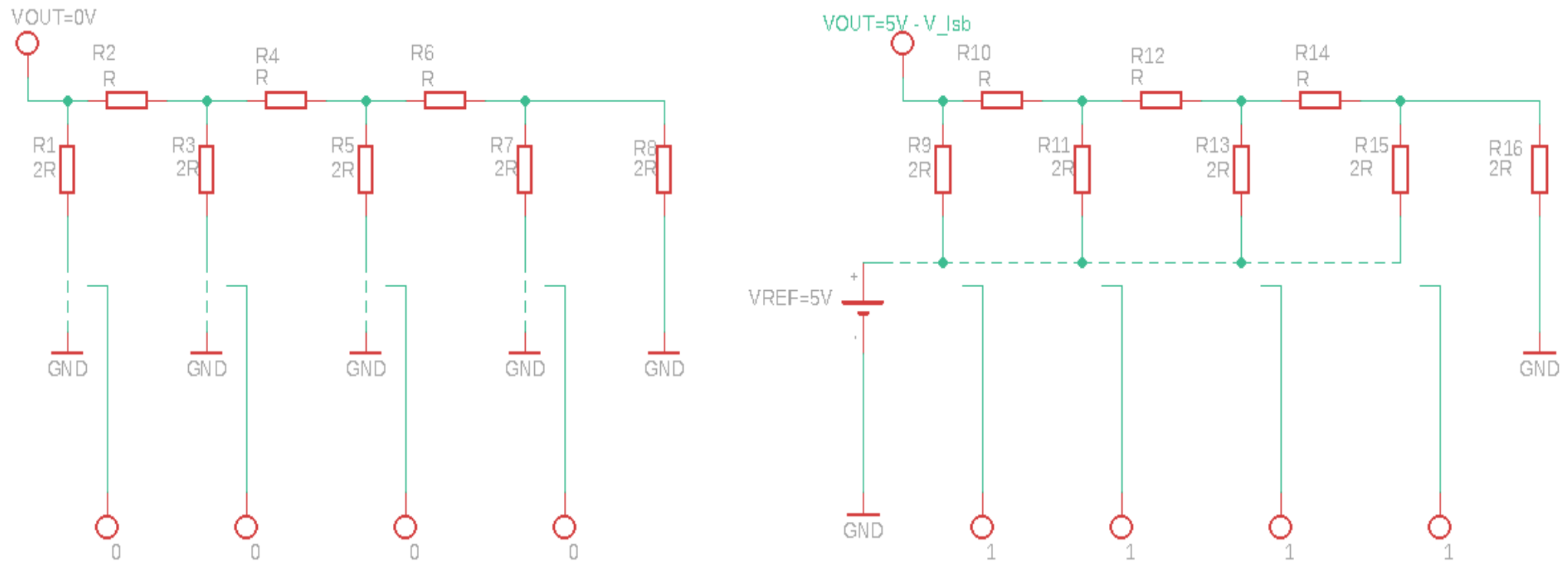
В интегралната схемотехника по-лесно се реализират резистори само с две стойности.

Изходното напрежение е винаги с 1 LSB по-малко от еталонното \Rightarrow колкото по-голяма разредност имаме, толкова повече се доближаваме до еталонното напрежение [4].

ЦАП модули



ЦАП модули

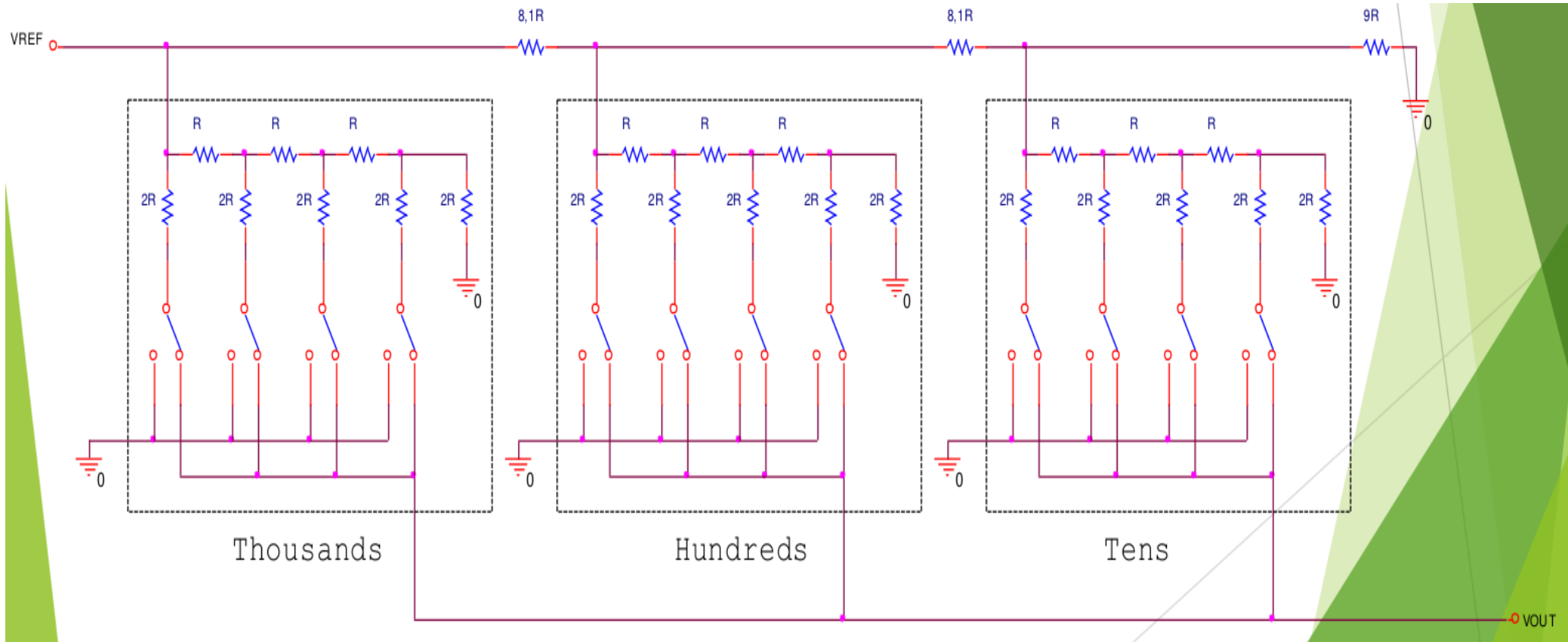


ЦАП модули

Двоично-десетичен ЦАП (segmented DAC) – комбинация от два или повече ЦАП, за увеличаване на резолюцията и подобряване на характеристиките му. Най-общо казано, един ЦАП отговаря за най-старшите битове MSB, един за най-младшите LSB и изходите им се сумират с някаква схема[5].

Схемата, показана на следващия слайд има постоянен изходен импеданс от $10R$. Стойностите $8.1R$ и $9R$ са подбрани така, че всяка една резисторна матрица да изработва изходен сигнал за една цифра от преобразуваното число.

ЦАП модули



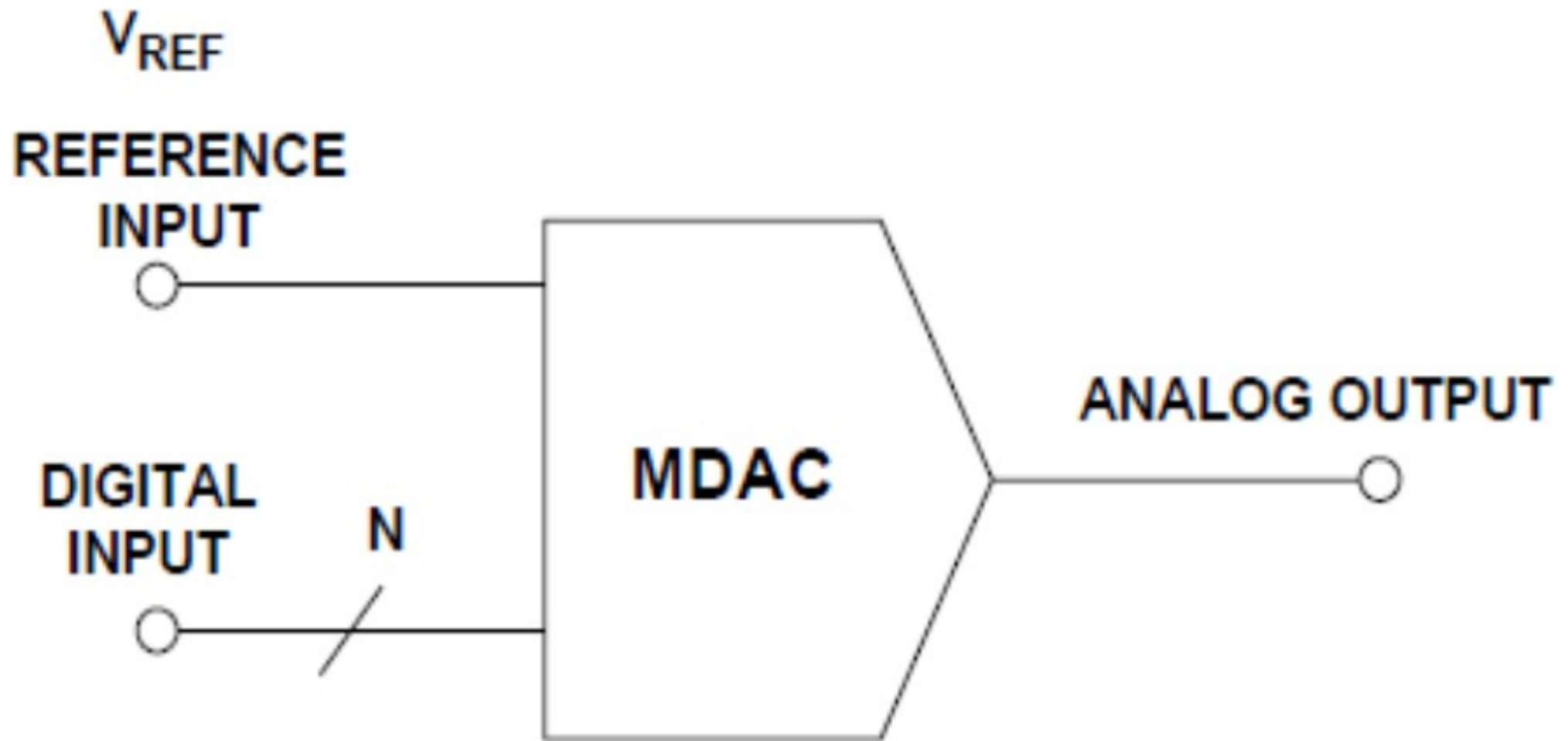
ЦАП модули

Умножителен ЦАП (multiplying DAC) – ЦАП, чието опорно напрежение може да бъде променяно. Това означава, че всички ЦАП, които имат вход за външен еталон са умножителни ЦАП. Името им произлиза от факта, че изходното напрежение е пропорционално на умножението на еталона с даден коефициент и теглото на най-младшия бит:

$$V_{out} = M.N.V_{lsb}$$

М – константа, зависеща от архитектурата на ЦАП, N – числото, което трябва да се преобразува, V_{lsb} – теглото на най-младшия бит. Някои ЦАП позволяват положителни и отрицателни еталонни напрежения.

ЦАП модули



ЦАП модули

За определяне на напрежението, което е пропорционално на 1 най-младши бит в ЦАП и АЦП се използва формулата:

$$V_{LSB} = V_{ref} \cdot \frac{1}{2^n}$$

където V_{ref} е стойността на еталонното напрежение (например 1.2 V, 2.5 V, 3 V, 3.3 V), n – разредността (резолюцията) на ЦАП (например 8-битов, 16-битов, 24-битов).

ЦАП модули

Пример – ако еталонното напрежение е 2.5 V и разредността е 16-битова, то

$$V_{LSB} = 2,5 \cdot \frac{1}{2^{16}} = 0,000\,038\,15\,V$$

или приблизително 38 μV на 1 LSB.

Следователно, ако в изхода на ЦАП трябва да се подаде 1 V, то числото, което μPU трябва да запише в регистъра за преобразуване е

$$N = \frac{V_{OUT}}{V_{LSB}} = \frac{1}{38 \cdot 10^{-6}} \approx 26\,316_{(10)} = 66\,CC_{(16)}$$

ЦАП модули

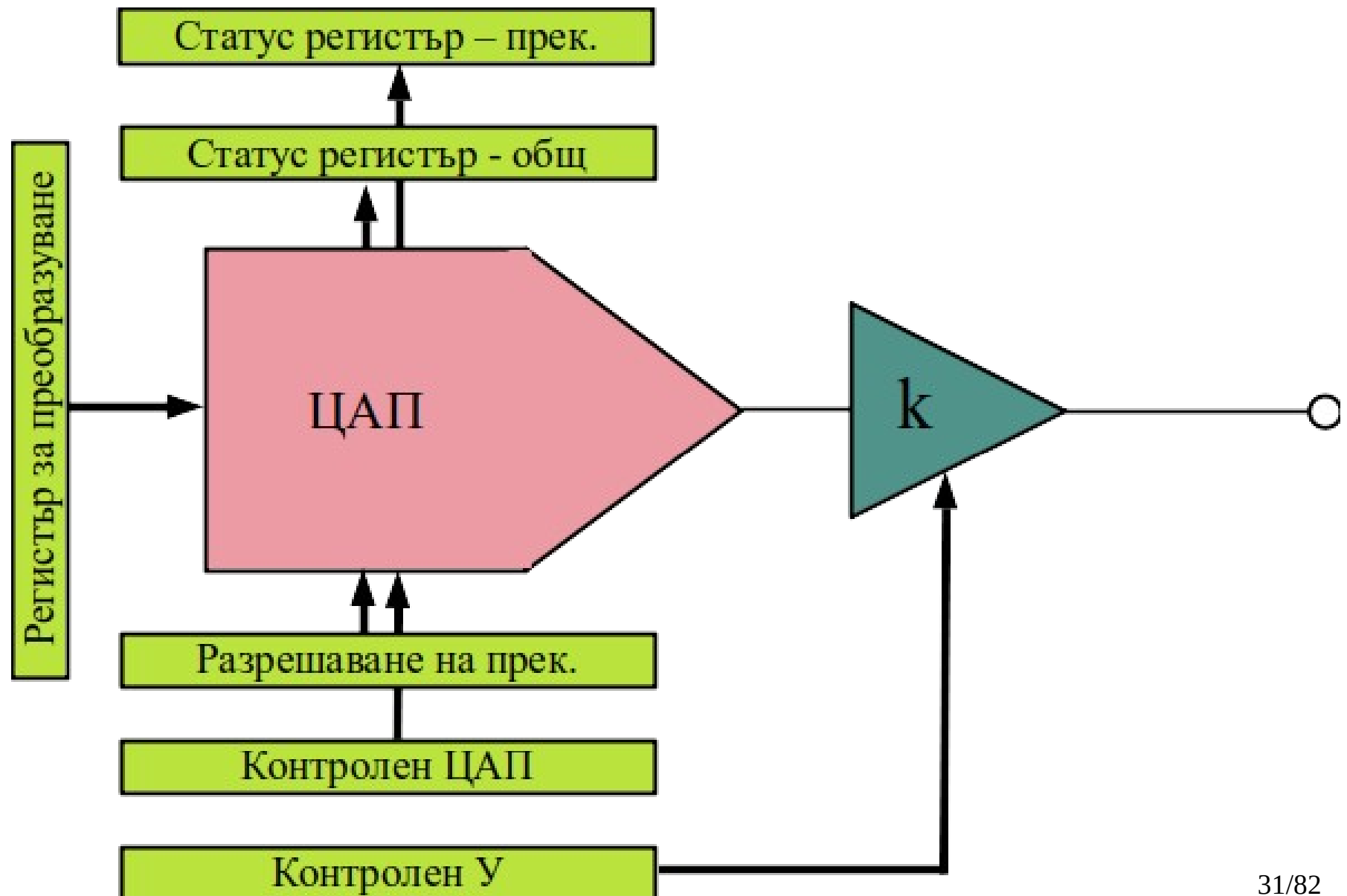
От гледна точка на μPU , ЦАП е съвкупност от регистри, разположени на последователни адреси. Аналогично на всички други модули ЦАП имат следните регистри:

- *контролен
- *статус общ
- *статус за прекъсвания
- *разрешаване на прекъсванията
- *регистър за преобразуване

Ако има буферен, постоянен токов усилвател, предвижда се отделен регистър за конфигурацията му (включен/изключен, коеф. на усилване/затихване и др.):

- *контролен регистър за U

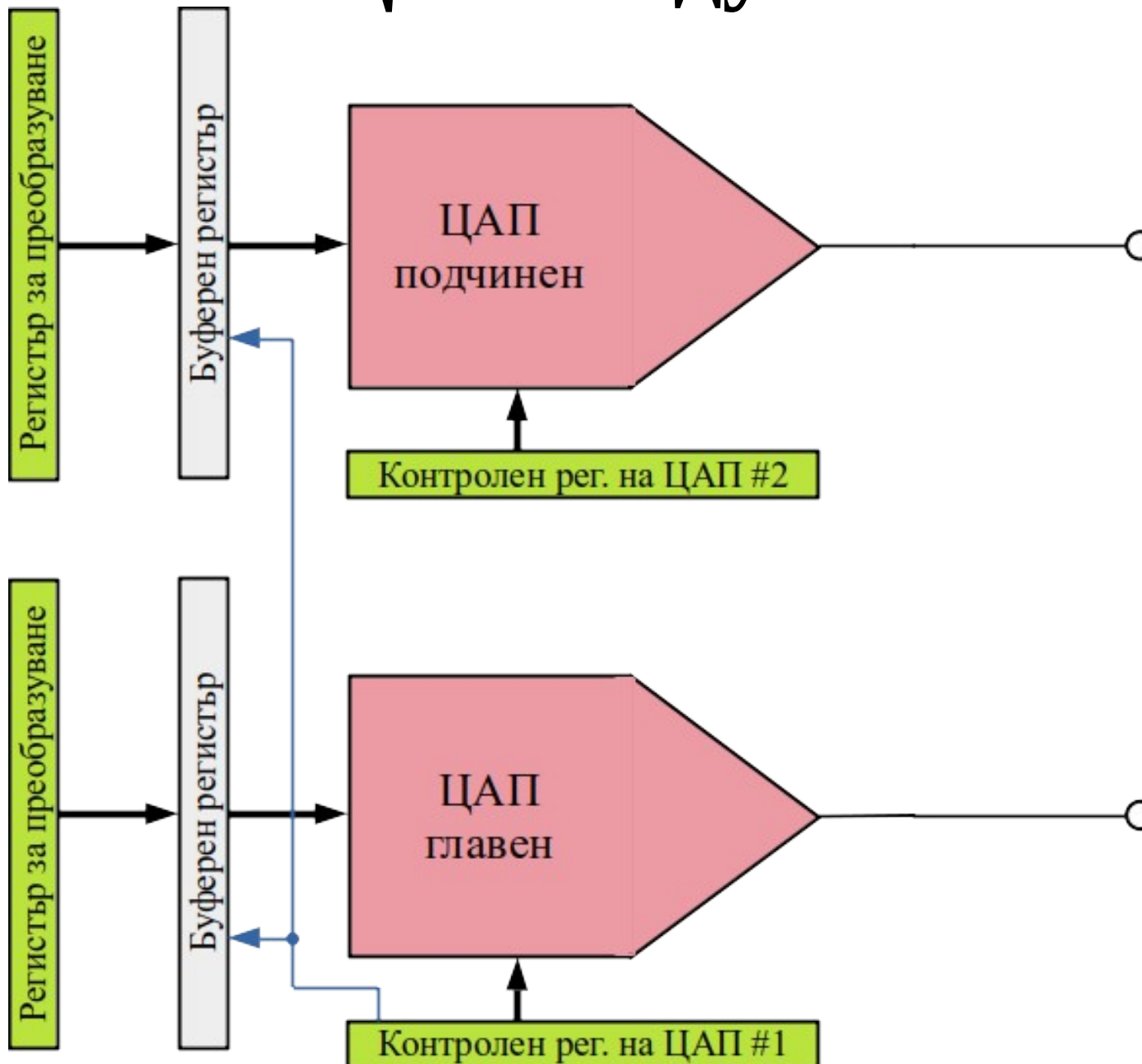
ЦАП модули



ЦАП модули

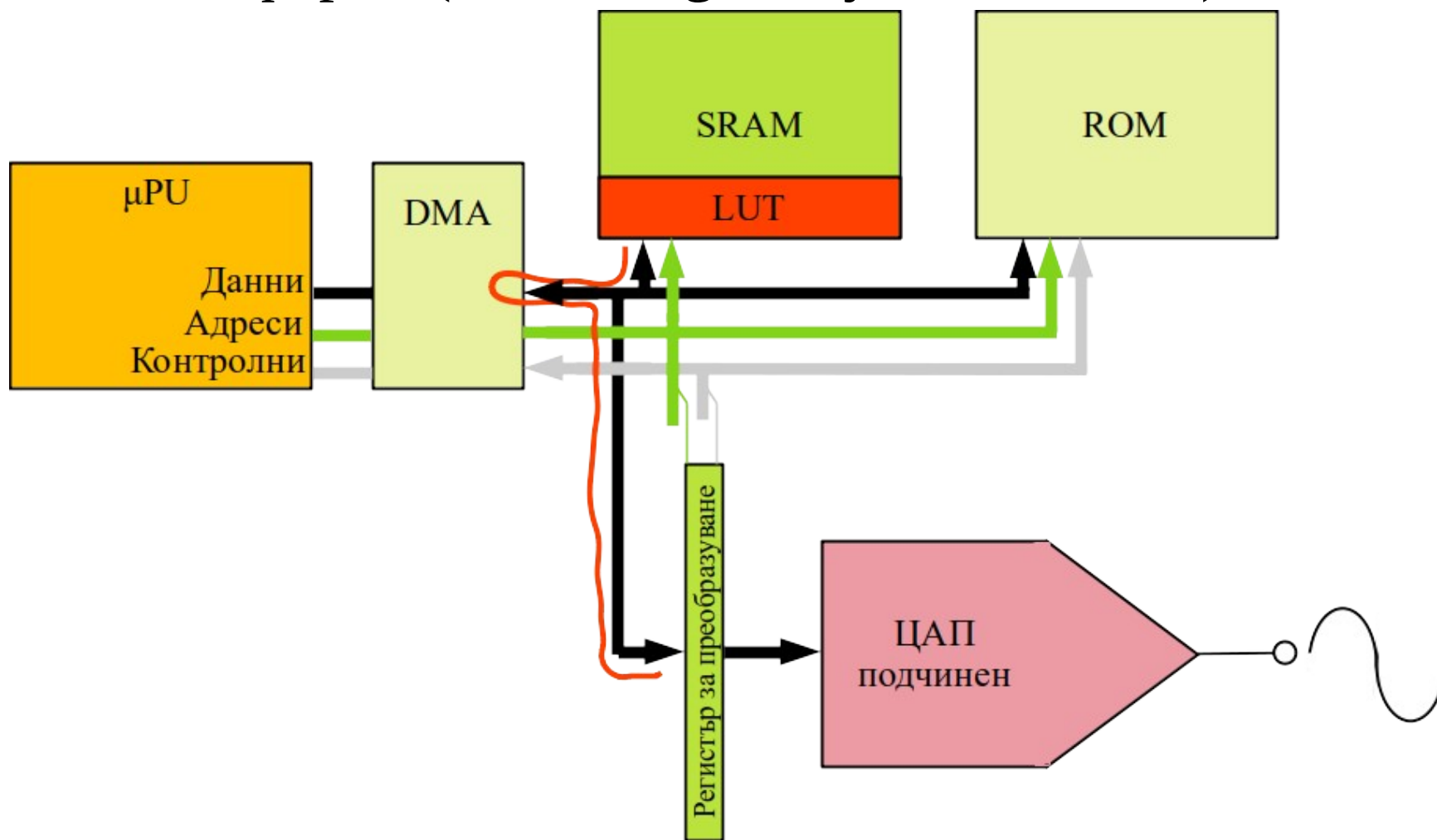
При вграждане на повече от един ЦАП, обикновено се предвижда възможност те да бъдат синхронизирани. Това означава изходните им напрежения да се задават едновременно под действието на управляващ сигнал. Един μPU може да пише само в един регистър в даден момент, затова с помощта на допълнителни буферни регистри, ядрото може да запише една стойност в единия регистър, след това в другия и накрая с бит от контролния регистър да подаде и двете числа за преобразуване в един и същи момент.

ЦАП модули



ЦАП модули

ЦАП в повечето случаи имат връзка с DMA контролера на системата. Това позволява да се прехвърлят данни от паметта в регистъра за преобразуване и така да се синтезират сигнали с произволна форма (**D**irect **D**igital **S**ynthesis, DDS).



ЦАП модули

Пример – MSP430FG4618 има два ЦАП с възможност за синхронизация.

DAC12_0Latch, DAC12_1Latch – буферни регистри за синхронизация. Синхронизацията може да се тригерира автоматично с Timer_A или Timer_B.

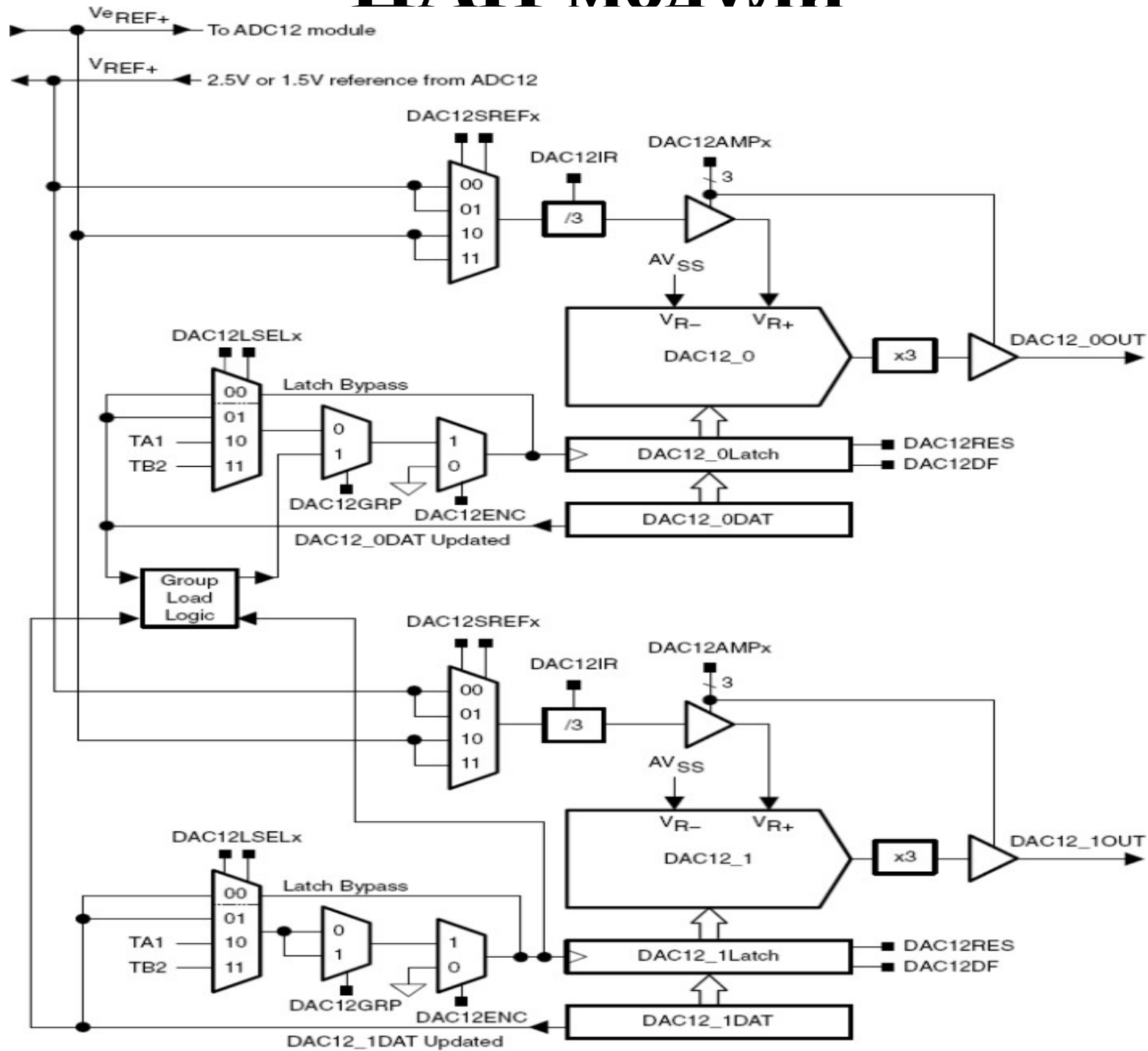
Конфигурируем еталонен източник – външен, или вътрешен 1.5V / 2.5V, буфериран с x1, x3.

Изходен буфер с коефициент на усилване x3. Може да бъде изключван. Може да му се регулира честотата:

- *висока f / висок ток на консумация;
- *ниска f / малък ток на консумация.

Програмируема разредност – 8 или 12 бита.

ЦАП модули



ЦАП модули

Пример – STM32F769 има възможност да свърже DMA и DAC, и трансферите да се стартират от таймер, което позволява генерирането на сигнал с произволна форма. Пример със синусоида и 12-битово преобразуване[6]:

```
const uint16_t sine_wave_array[32] = {  
    2047, 1648, 1264, 0910, 0600, 0345, 0156, 0039,  
    0000, 0039, 0156, 0345, 0600, 0910, 1264, 1648,  
    2048, 2447, 2831, 3185, 3495, 3750, 3939, 4056,  
    4095, 4056, 3939, 3750, 3495, 3185, 2831, 2447  
};
```

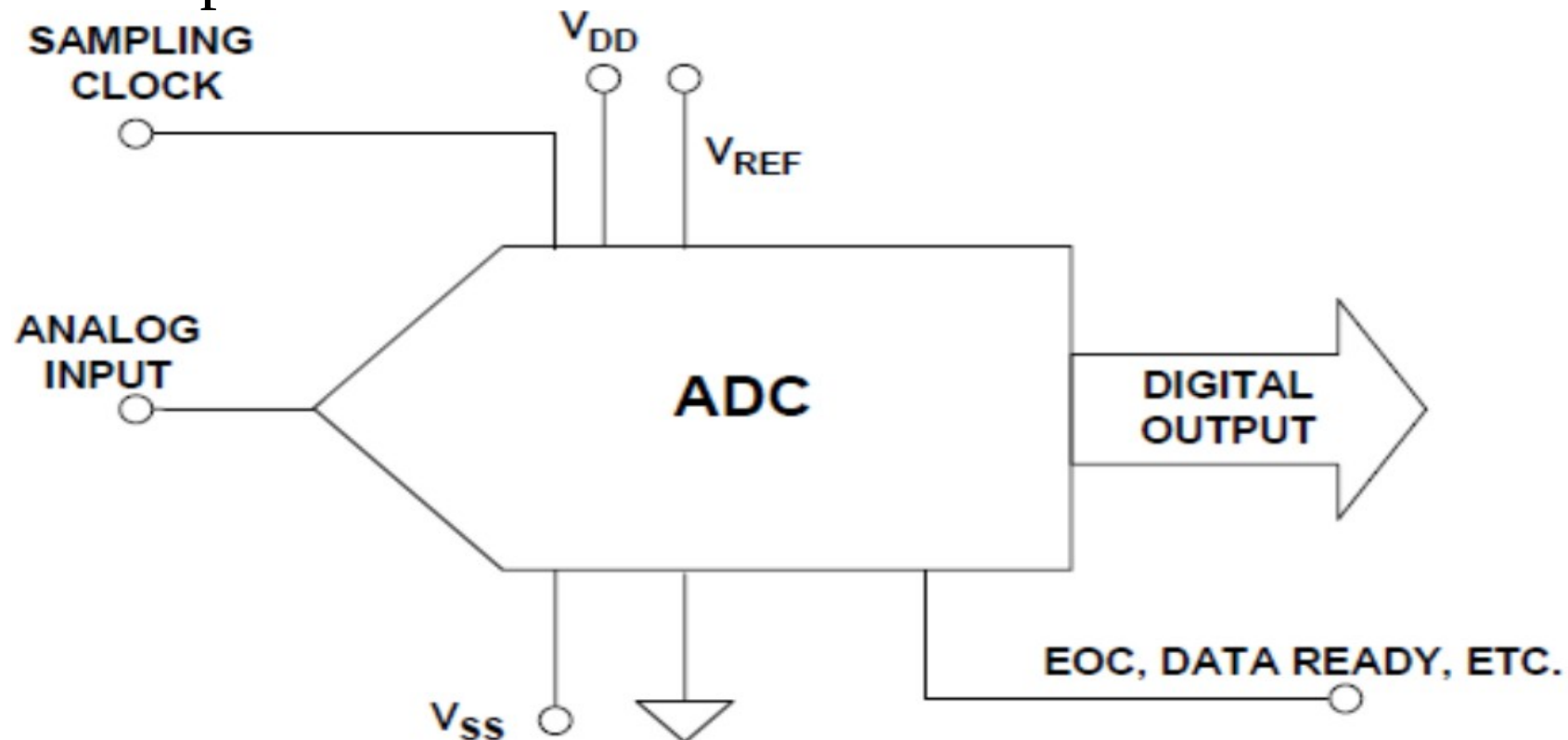
Забележете, че синусоидата е изместена по постоянен ток – ЦАП на този μ CU може да изкарва само положителни напрежения.

```
HAL_TIM_Base_Start(&htim6);  
HAL_DAC_Start(&hdac,DAC_CHANNEL_1);
```

```
HAL_DAC_Start_DMA(&hdac, DAC_CHANNEL_1,  
(uint32_t*)sine_wave_array, 32, DAC_ALIGN_12B_R);
```

АЦП модули

Аналогово-цифровите преобразуватели, вградени в μCU , приемат аналогово напрежение на входа си и го преобразуват в пропорционално число в двоичен вид на изхода си, което се записва в паралелен регистър. За да разбере какво напрежение е подадено, μPU чете този регистър.



АЦП модули

АЦП използват **захранващи напрежения**, които могат да бъдат:

- *еднополярни (напр. 3.3 V, 5 V)
- *двуполярни (напр. ± 5 V, ± 10 V)

АЦП използват **еталонно напрежение**, което може да бъде:

- *вътрешно
- *външно

Регистърът на АЦП се чете от μ PU посредством **интерфейс**:

- *Паралелен (когато АЦП е вграден или външен)
- *I²C (когато АЦП е външен)
- *SPI (когато АЦП е външен)
- *Други

Входната величина, която АЦП преобразува може да бъде:

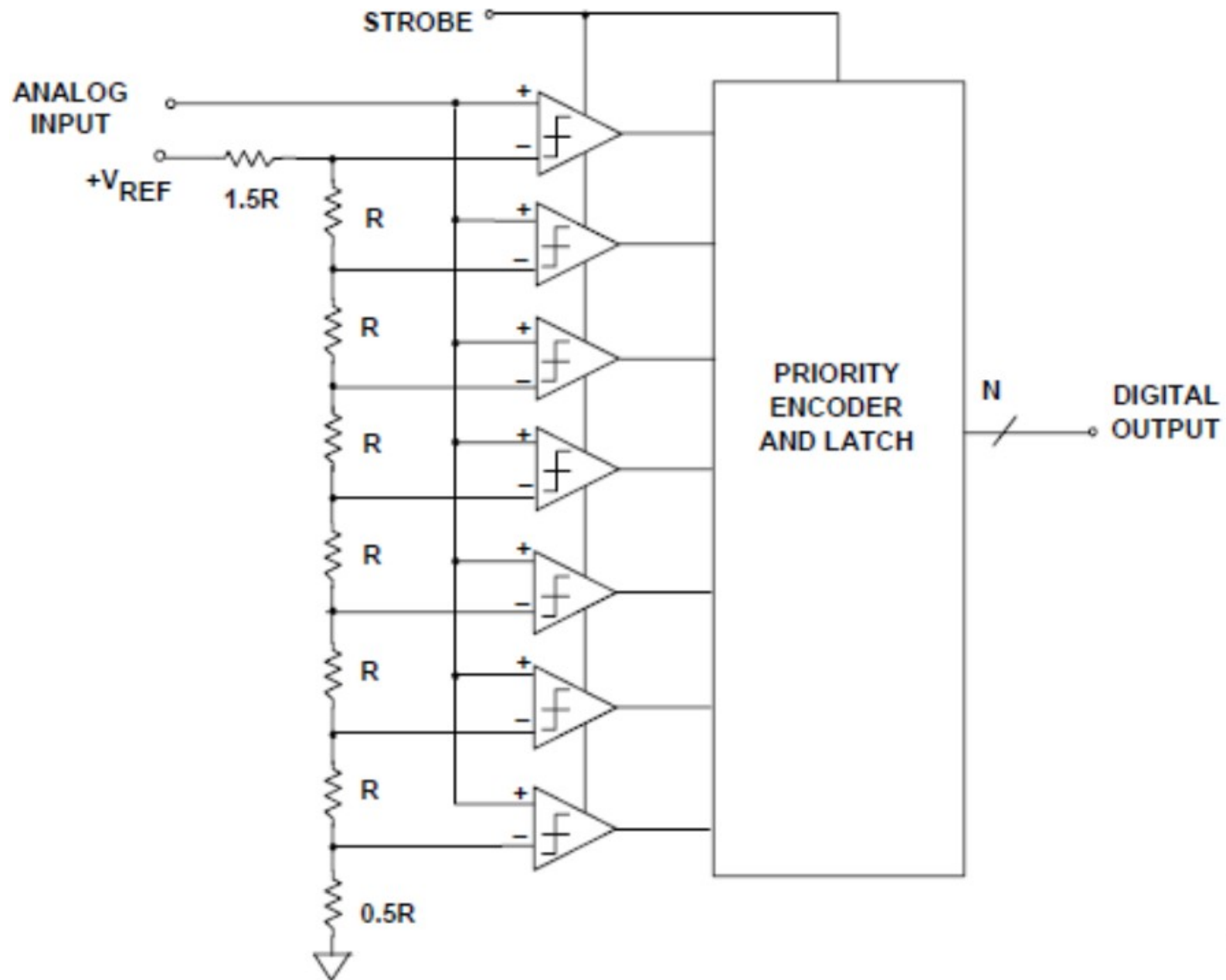
- *Напрежение
- *Ток

АЦП модули

Паралелен АЦП (flash ADC)– най-бързите АЦП, преобразуват входното напрежение като го подават на неинвертиращия вход (+) на много на брой аналогови компаратори. Инвертиращите входове (-) са свързани към еталонни напрежения, пропорционални на 1 LSB и възходящи по амплитуда [1], [2], [5]. Колкото по-голямо е входното напрежение, толкова повече компаратори ще сработят и в изхода им ще се установи логическа 1. Получените битове се подават на приоритетен шифратор, който изкарва резултата и го записва в буферен регистър. (Приоритетен шифратор, пример – ако на първите му 4 входа се подадат 4 лог. 1, то в изхода ще се изработи числото $0000.0100_{(2)}$).

Реално еталонния източник е само 1, който захранва резисторна матрица, чийто междинни възли формират напрежения през 1 VLSB.

АЦП модули

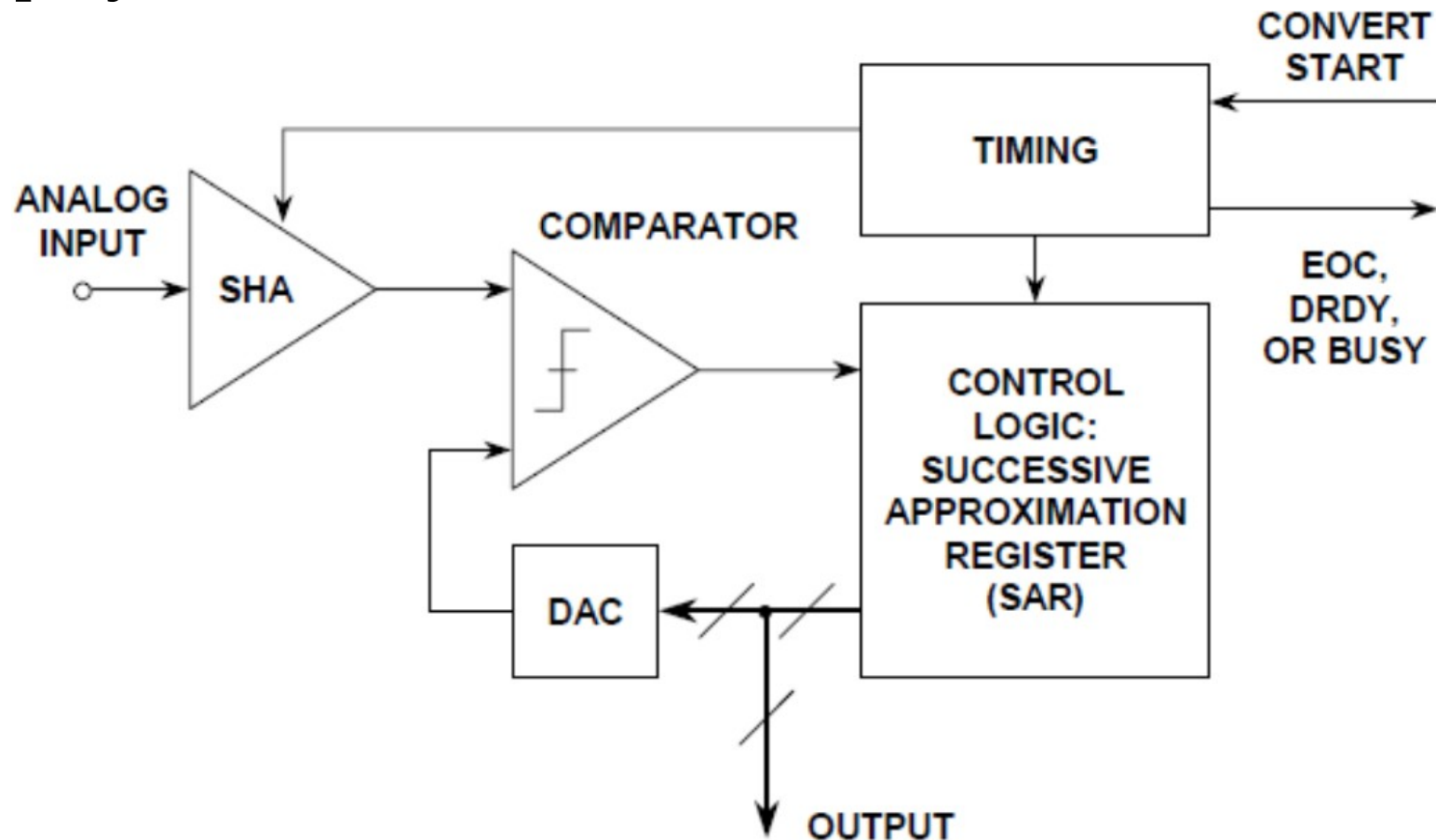


АЦП модули

Тегловно АЦП (Successive Approximation Register ADC, SAR) – най-често използваното АЦП в съвременните μ CU, при което входният сигнал се подава на схема за следене и запомняне (Sample and Hold, S/H), изходът на която се свързва към неинвертиращия (+) вход на компаратор. Инвертиращият вход (-) е свързан към ЦАП, в който се зареждат предварително известни стойности. Тези стойности се генерират от схема, наречена регистър за последователно приближение (SAR). Този регистър реализира функцията “бягаща единица”, което означава, че в изхода на ЦАП ще се задава $\frac{1}{2}$ от обхвата, след това $\frac{1}{4}$, след това $\frac{1}{8}$ и т.н. Напрежението на ЦАП се сравнява с входното и ако е по-голямо, съответният бит се занулява, а ако е по-малко, съответният бит се оставя в 1. След това процесът се повтаря за всички битове, докато се достигне най-младшия разред.

АЦП модули

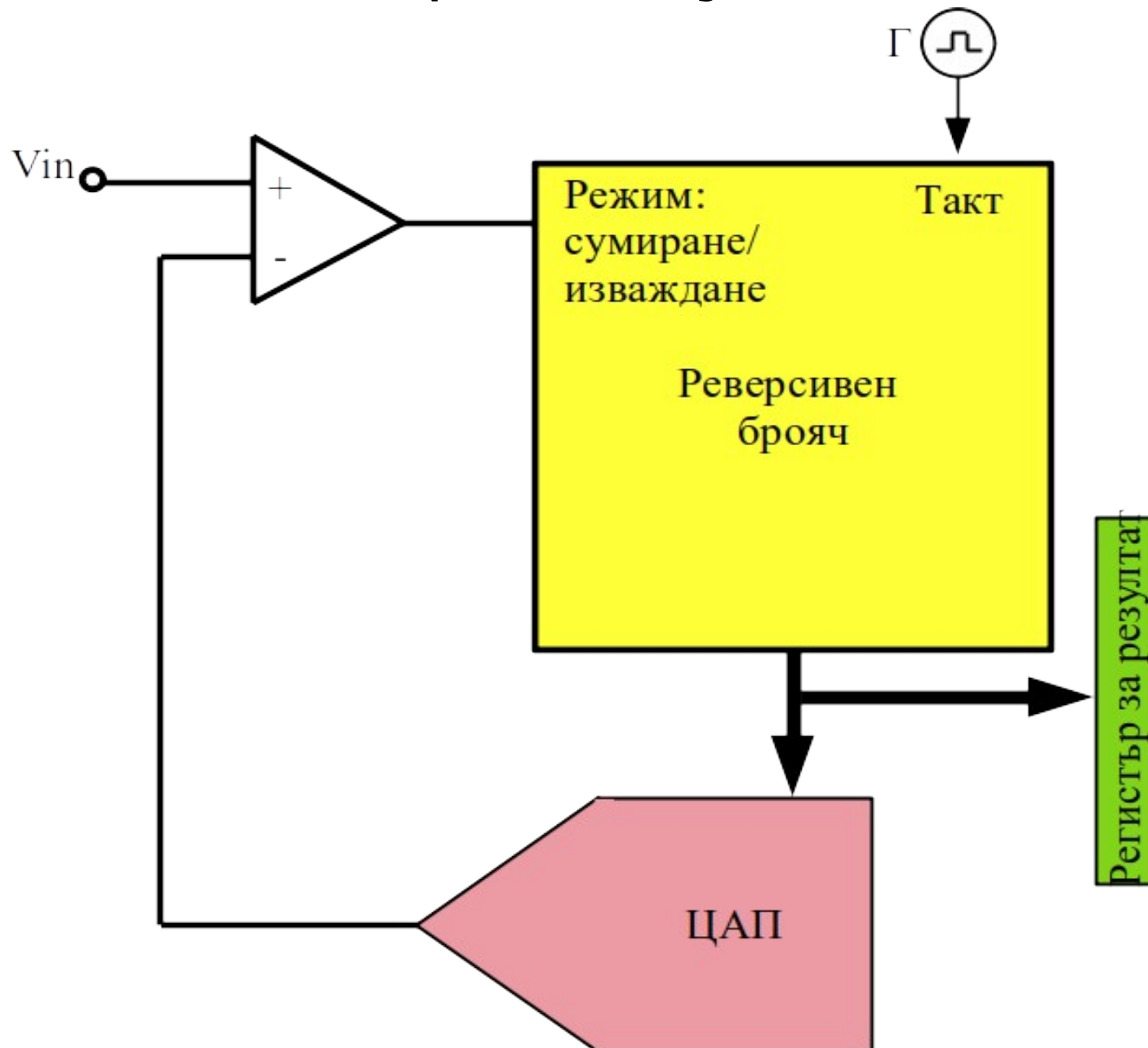
Когато се стигне до най-младшия разред, се казва че преобразуването е завършило и стойността на SAR се прехвърля в буферен регистър, който след това се чете от μ PU. Колкото разредно е АЦП, толкова такта продължава преобразуването.



АЦП модули

Преброително АЦП (tracking ADC) – използва се реверсивен брояч, който се запуска да брои от нула до максималното му число. Изходът на таймера се подава на входа на ЦАП. Изходът на ЦАП се свързва към инвертиращия вход (-) на аналогов компаратор. На неинвертиращия му вход (+) се подава измервания сигнал. Изходът на компаратора определя дали броячът ще работи в сумиращ или изваждащ режим.

АЦП модули

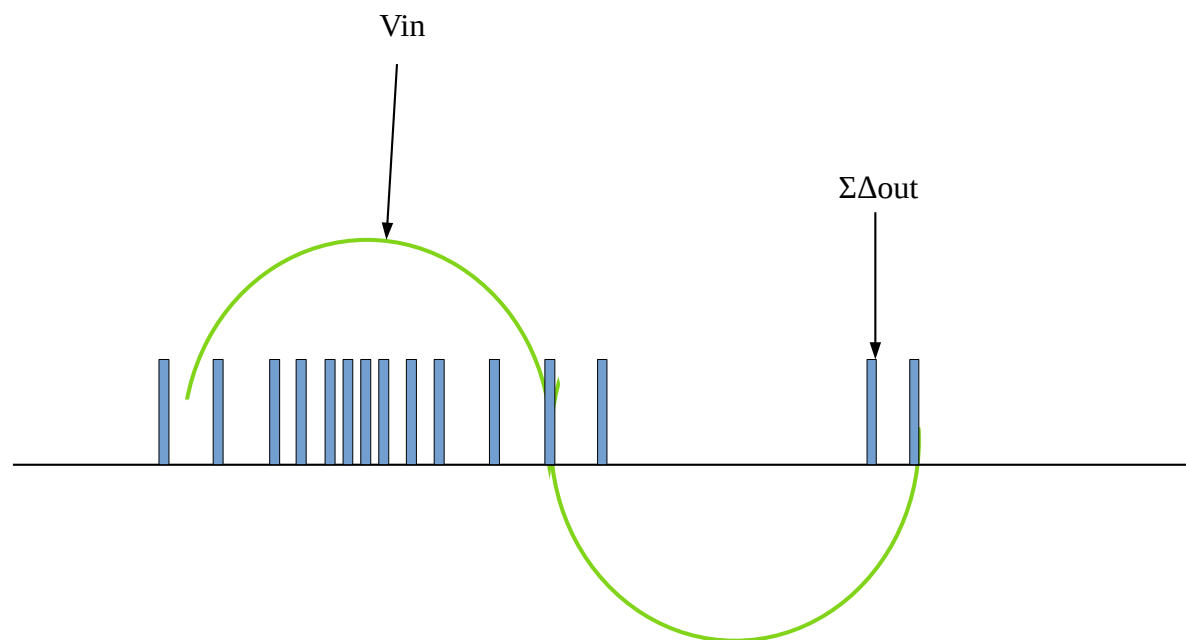


АЦП модули

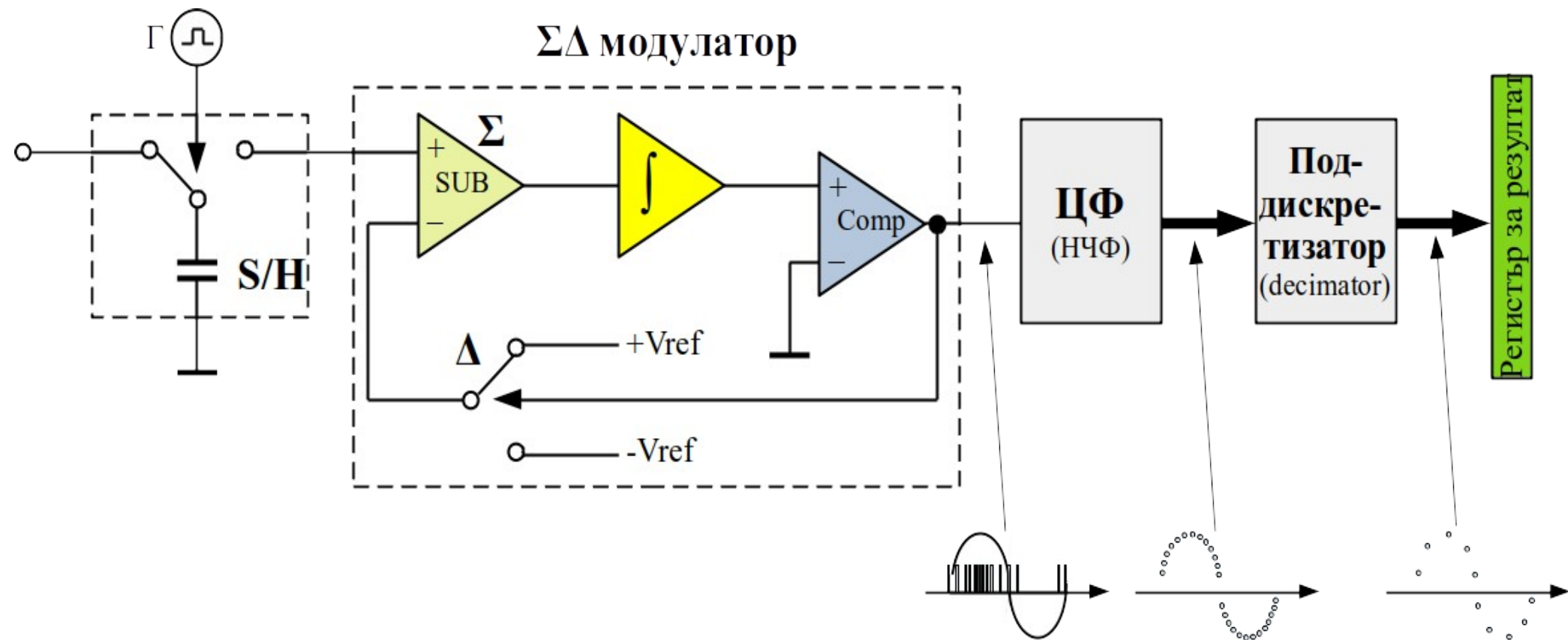
ΣΔ АЦП (sigma-delta ADC) – прецизно преобразува, но бавно. Входното напрежение минава през схема за задържане-запомняне (S/H) и се подава към аналогов субтрактор (сигма). На другия вход на субтрактора се подава напрежение от 1-битов ЦАП (задава делта). На изхода на субтрактора се свързва аналогов интегратор. Неговият изход отива към аналогов компаратор, чийто изход управлява еднобитовия ЦАП. Полученият сигнал представлява струпване на единици в максимумите на входния сигнал и струпване на нули в минимумите му.

АЦП модули

Така-получената поредица съдържа високочестотни съставки и затова се подава на входа на цифров нискочестотен филтър (НЧФ). Във филтрирания сигнал липсват ВЧ съставки, но честотата на дискретизация е същата – т.е. има точки, които са излишни (дублирани). Затова се прилага поддискретизация (downsampling, decimation, compression)[7]. Изходът на филтъра се записва в буферен регистър, който се чете от μPU .



АЦП модули



АЦП модули

Входното напрежение може да бъде определено от регистъра за резултат по формулата:

$$V_{in} = N \cdot V_{LSB} = N \cdot \frac{V_{refp} - V_{refn}}{2^n}$$

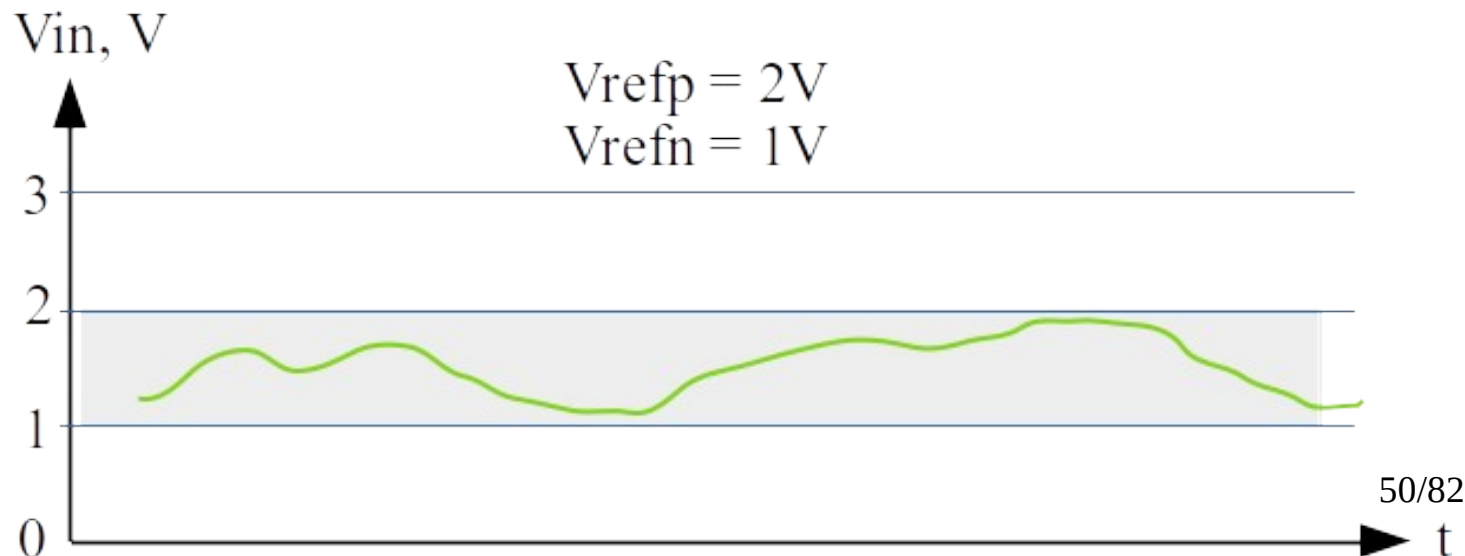
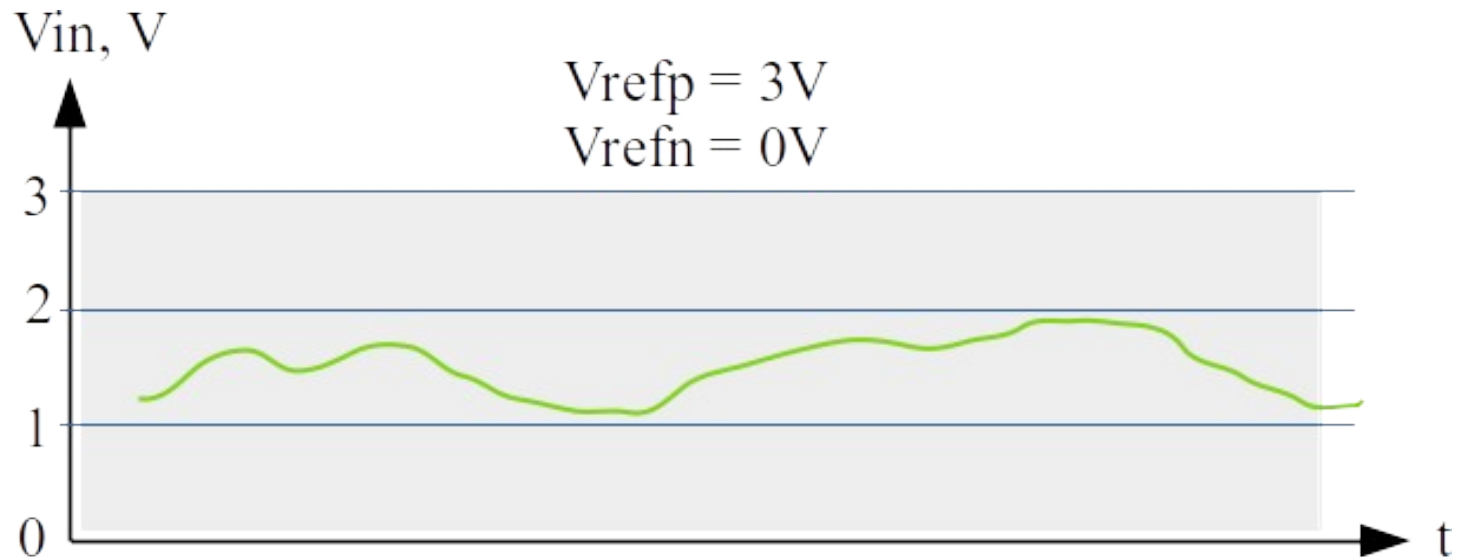
където V_{in} – входното напрежение, което се измерва, N числото в регистъра за резултат, V_{refp} – горен праг на еталонното напрежение, долен праг на еталонното напрежение, n – разредност на АЦП.

Показани са **два прага** за еталонното напрежение, с чиято помощ може да се мащабира входа на АЦП в зависимост от измервания сигнал, така че винаги да се използва пълната резолюция на АЦП.

АЦП модули

Пример –
източник,
чиято изходна
величина е
напрежение,
изменящо се в
диапазона $1 \div 2$ V.

На сл. слайд е
показана
резолюцията
при различни
прагове на
еталоните.



АЦП модули

Ако АЦП е 12-битово и се използват еталонни напрежения 3 V и 0 V, то сигналът ще бъде квантован със стъпка:

$$V_{LSB} = \frac{V_{refp} - V_{refn}}{2^n} = \frac{(3 - 0) V}{2^{12}} \approx 732 \mu V$$

Ако при същите условия се подадат еталонни напрежения 2 V и 1 V, то резолюцията ще се подобри 3 пъти:

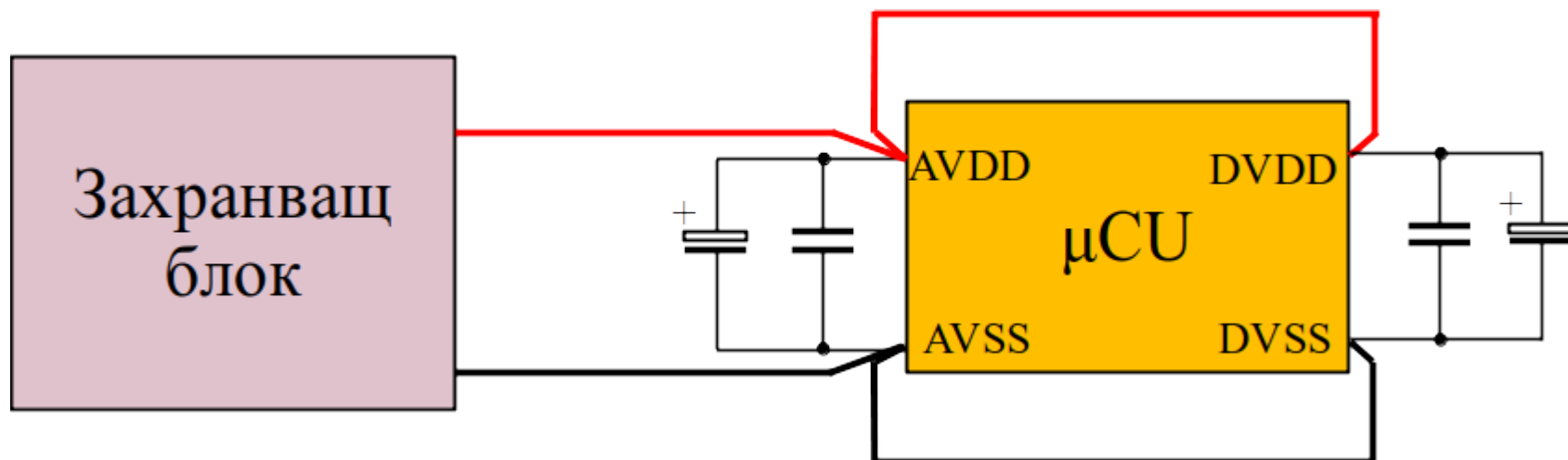
$$V_{LSB} = \frac{(2 - 1) V}{2^{12}} \approx 244 \mu V$$

Казано с други думи – в първия случай ще можем да опишем сигнала с $4096 * (1 / 3) = 1365$ точки, а във втория – $4096 * (1 / 1) = 4096$.

АЦП модули

Аналоговите схеми и цифровите схеми в един μ CU имат отделни захранващи изводи (съответно AVDD/AVSS и DVDD/DVSS). Те са изведени, за да се раздели чрез филтри аналоговата от цифровата част. Най-често се използват 2 кондензатора от различен тип, свързани в паралел – един електролитен/танталов (x1, x10, x100 μ F) и един керамичен (x1, x10, x100nF). Може също последователно да се свърже бобина. Захранването, цифровата и аналоговата част трябва да се свържат в общи точки на изводите на аналоговата част, за да се гарантира малък шум[8].

АЦП модули

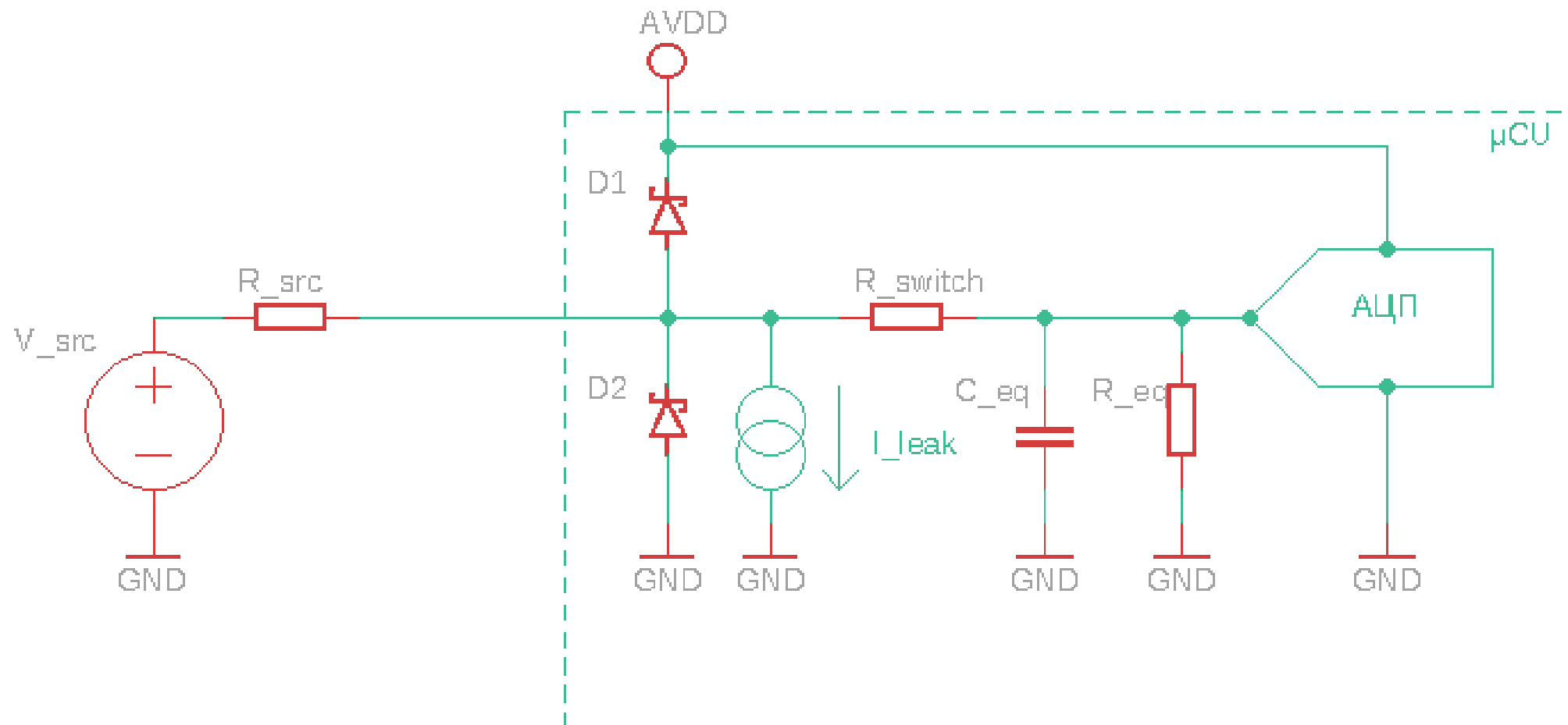


АЦП модули

Много вградени АЦП нямат входен буфериращ усилвател. Това означава, че входния сигнал се подава директно на S/H схемата и оттам идва важната подробност – **еквивалентното входно съпротивление не е голямо** на повечето вградени АЦП. Ако се свърже източник на напрежение с високоомен изход, то входа на АЦП може да го натовари и да внесе **грешка в измерването**. Допълнително ситуацията се усложнява с **входния ток на утечка**, който освен постоянна съставна има и температурно-зависима компонента.

Еквивалентна схема на входа на АЦП е показана на следващия слайд.

АЦП модули



АЦП модули

Еквивалентните елементи на входа на АЦП са описани по-долу:

R_{switch} – съпротивление на канала на аналоговия мултиплексор

C_{eqv} – еквивалентен капацитет на входа на АЦП

R_{eqv} – еквивалентно съпротивление на входа на АЦП

I_{leak} – ток на утечка вследствие на защитните диоди и кондензатора на S/H модула

АЦП модули

	LM3S9B92	LM3S6965	LM3S9B96	LPC845	MSP430 G2553	STM32 L011	TM4C123
R_{switch}, kΩ	-	-	-	0.025 ÷ 2.5	1	1	0.5
C_{eq}, pF	0.9 ÷ 1.1	0.9 ÷ 1.1	0.9 ÷ 1.1	26	27	8	10
R_{eq}, kΩ	10	10	10	100	-	0.5÷50	2.5
I_{leak}, μA	± 1	± 3	± 1	2 ÷ 4	-	± 0.050	2

АЦП модули

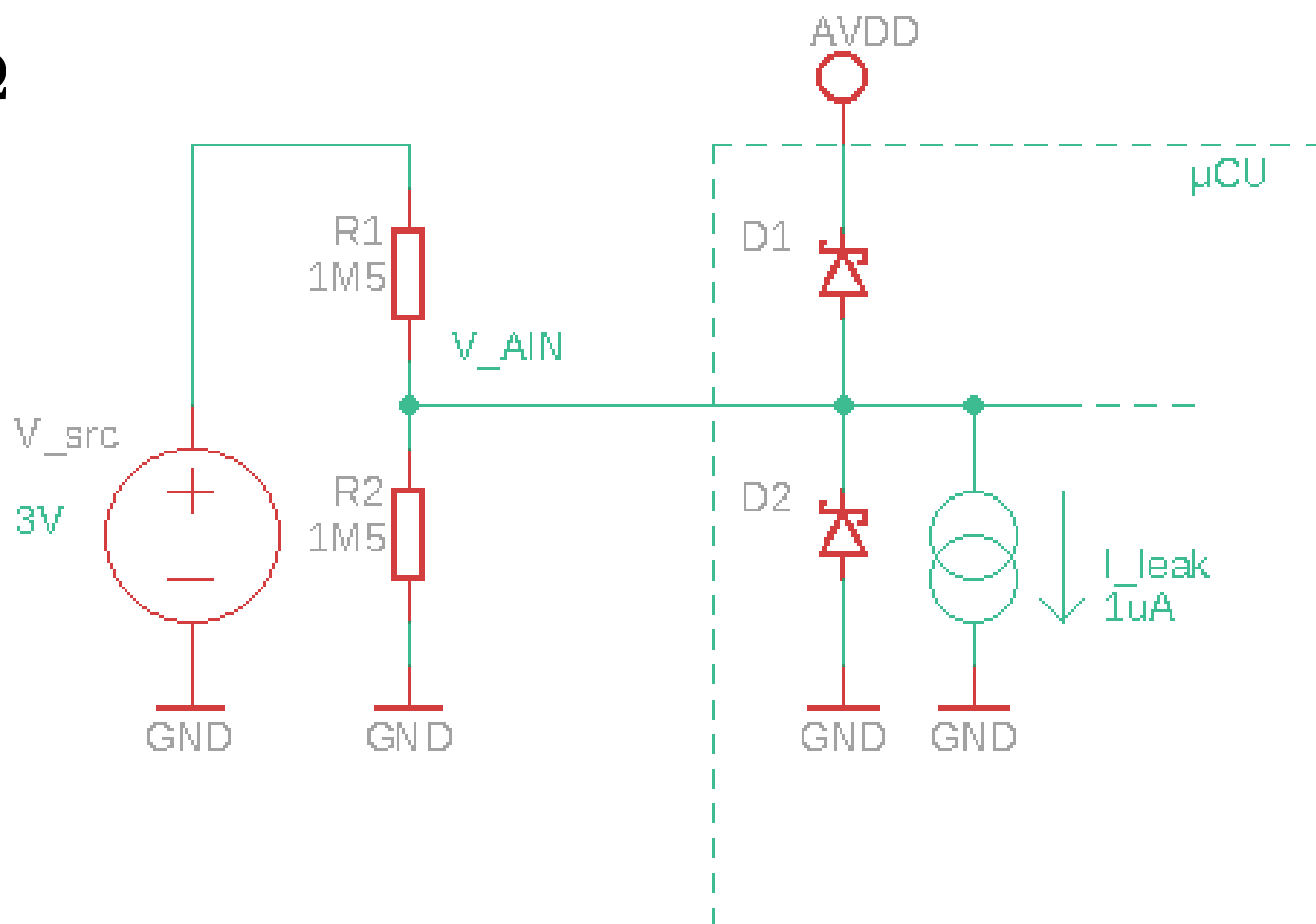
Пример – да се изчисли грешката само от входния ток на утечка (температурно зависим) при измерване с АЦП на микроконтролер и високоомен делител.

Дадено:

$$R1=R2=1.5\text{ M}\Omega$$

$$I_{\text{leak}} = 1\text{ }\mu\text{A}$$

$$V_{\text{src}} = 3\text{ V}$$



АЦП модули

Изчислява се изменението на напрежението в точката V_{AIN} , когато през $R1$ протече утечен ток от източника на сигнала към масата на микроконтролера:

$$\Delta V_{err} = I_{LEAK} \cdot R1 = 1 \cdot 10^{-6} \cdot 1,5 \cdot 10^6 = 1.5 \text{ V}$$

т.е. грешката е съизмерима с амплитудата на полезния сигнал:

$$I_{DIVIDER} = \frac{V_{SRC}}{R1 + R2} = \frac{3 \text{ V}}{3 \cdot 10^6 \Omega} = 1 \mu \text{ A}$$

$$V_{AIN} = I_{DIVIDER} \cdot R2 = 1.5 \text{ V}$$

Извод - ако утечния ток е съизмерим с тока през делителя, трябва да се промени подхода при проектирането:

*стойностите на резисторите на делителя да се намалят, така че тока през него да е в пъти по-голям от утечния;

*да се използва буфериращ усилвател с ОУ, чийто входни поляризиращи токове са един порядък по-малки от утечката.

АЦП модули

В μ CU се използват **многоканални АЦП**.

Многоканалното АЦП има аналогов мултиплексор на входа и може да измерва няколко напрежения подадени на няколко извода.

Предимство - това е по-икономичния вариант от варианта да се интегрира по едно АЦП на всеки извод.

Недостатък – максималната скорост на измерване за всеки канал намалява пропорционално на активираните канали.

Пример - ако АЦП е с възможност за 200 ksps (kilo samples per second), т.е. може да измерва 200 000 пъти в секунда, тогава:

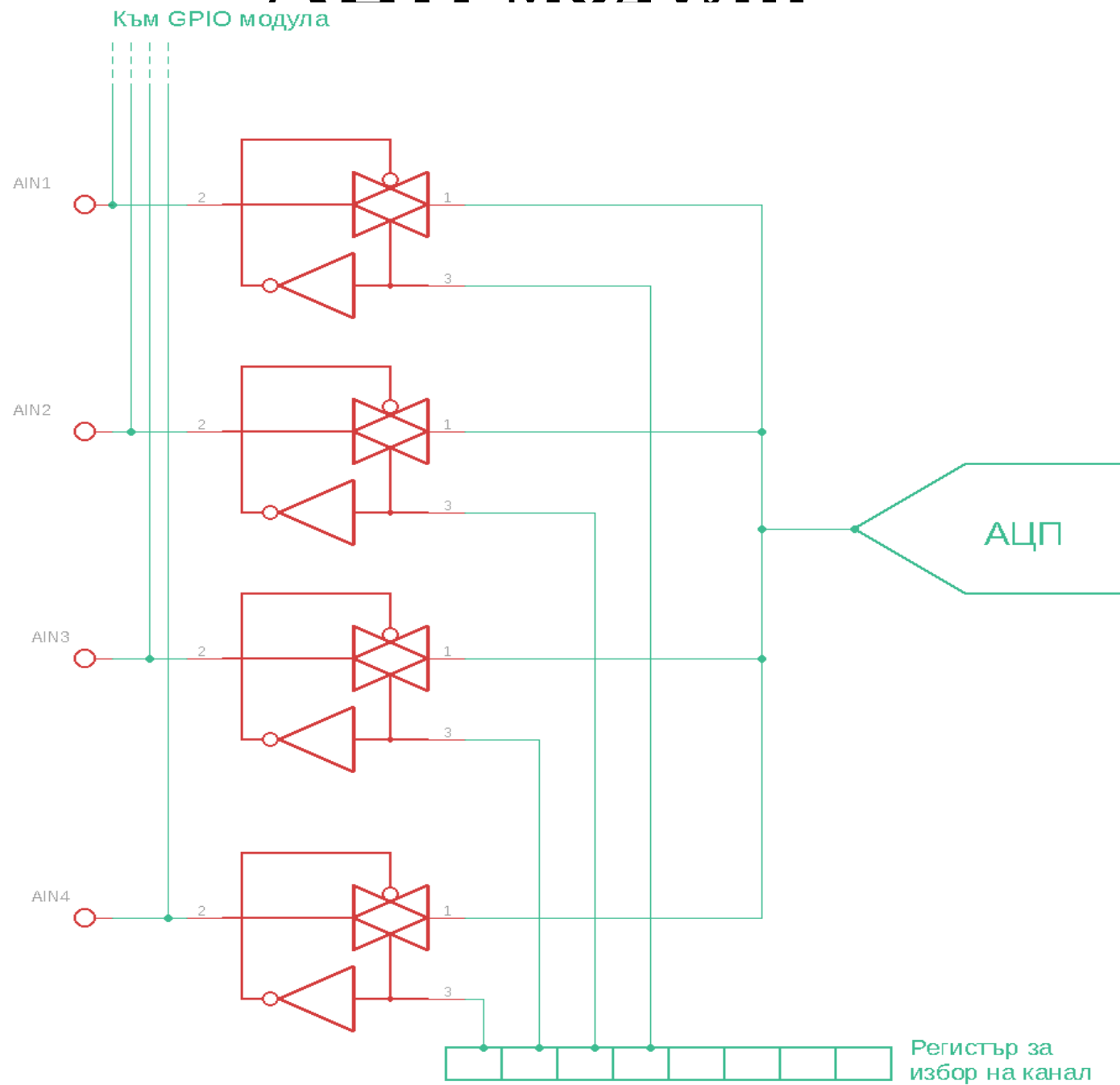
- *при измерване на 1 канал скоростта е 200 ksps

- *при измерване на 2 канала скоростта е 100 ksps

- *при измерване на 4 канала скоростта е 50 ksps

и т.н.

АЦП модули



АЦП модули

Режими на работа на АЦП – в зависимост от това дали се измерват един или няколко канала и дали измерването е единично или периодично, вградените АЦП може да се конфигурират в 4 режима:

***един канал, еднократно** (single-channel, single conversion) – измерва се веднъж на един канал, след което АЦП спира;

***един канал, многократно** (repeated single-channel) – измерва се веднъж на един канал, след което АЦП веднага започва следващо измерване, процесът се повтаря безкрайно;

АЦП модули

***няколко канала, еднократно** (sequence-of-channels, single conversion) – измерва се веднъж на един канал, след което аналоговия мултиплексор се превключва на следващия разрешен канал и АЦП мери на него, процесът се повтаря за всички разрешени канали и при последния от поредицата АЦП се спира;

***няколко канала, многократно** (repeated sequence-of-channels) – измерва се веднъж на един канал, след което аналоговия мултиплексор се превключва на следващия разрешен канал и АЦП мери на него, процесът се повтаря за всички разрешени канали и при последния от поредицата аналоговия мултиплексор се превключва на първия, като процесът се повтаря безкрайно;

АЦП модули

Код на преобразуваното число – форматът на преобразуваното число при някои АЦП може да се избира, като най-често се използва:

*прав код без знак (unsigned straight binary) – минималното число се представя с всички битове = нули, максималното с всички битове = единици.

*допълнителен код със знак (signed two's complement) – ако числото е положително, използва се прав код. Ако е отрицателно – взима се положителния еквивалент на числото в прав код, инвертират се всичките му битове и се добавя +1.

АЦП с несиметричен вход (single-ended) използват прав код без знак.

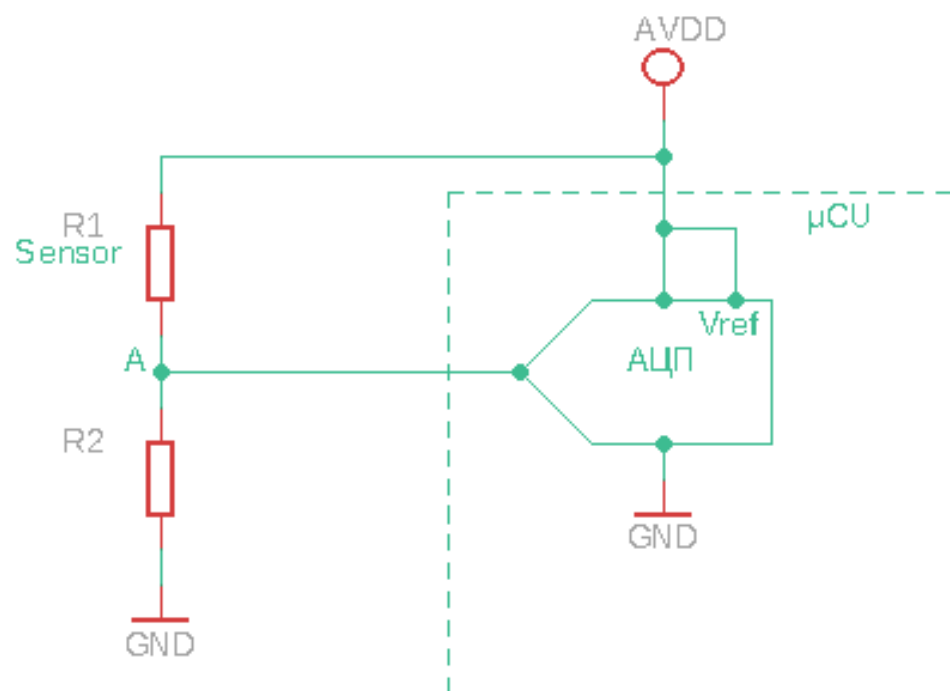
АЦП с диференциален вход (differential) използват допълнителен код със знак.

АЦП модули

ВНИМАНИЕ! Това, че допълнителния код позволява представянето на отрицателни не означава, че на входа на АЦП могат да се подават отрицателни напрежения!

Всъщност допълнителният код се използва в АЦП с диференциален вход, за да се представи дали амплитудата на напрежението на отрицателния вход (-) е по-голяма от амплитудата на напрежението на положителния вход (+).

АЦП модули



$V_A = V_{REF} = AVDD \rightarrow 1111.1111 \text{ (255)}$

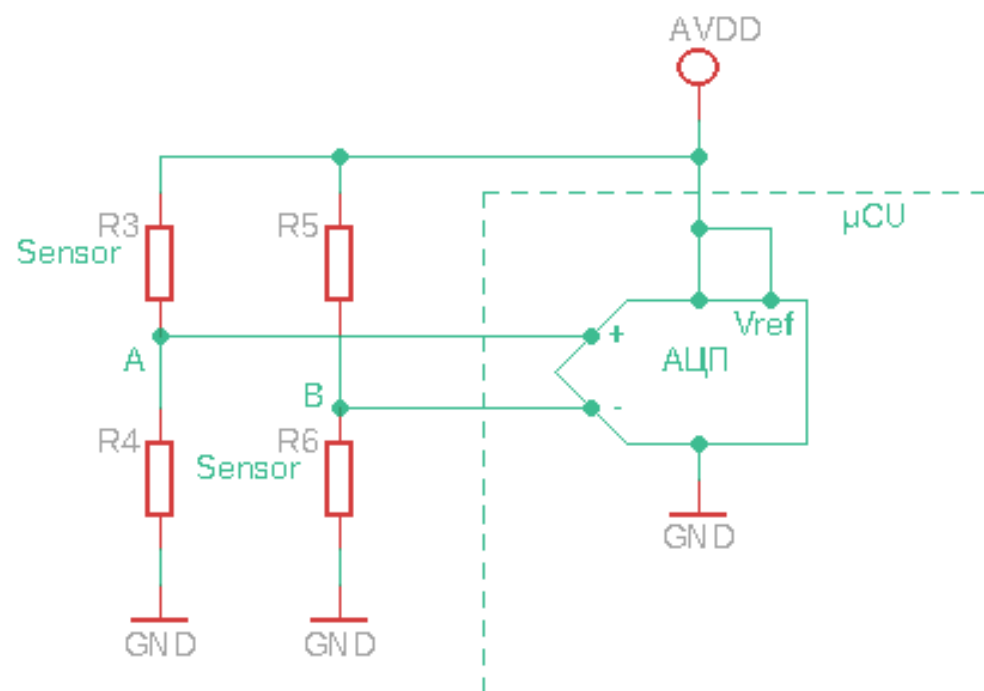
....

0000.0010

0000.0001

$V_A = GND$

$\rightarrow 0000.0000 \text{ (0)}$



$V_A = V_{REF} = AVDD \rightarrow 0111.1111 (+127)$

$V_B = GND$

....

1000.0010 (-126)

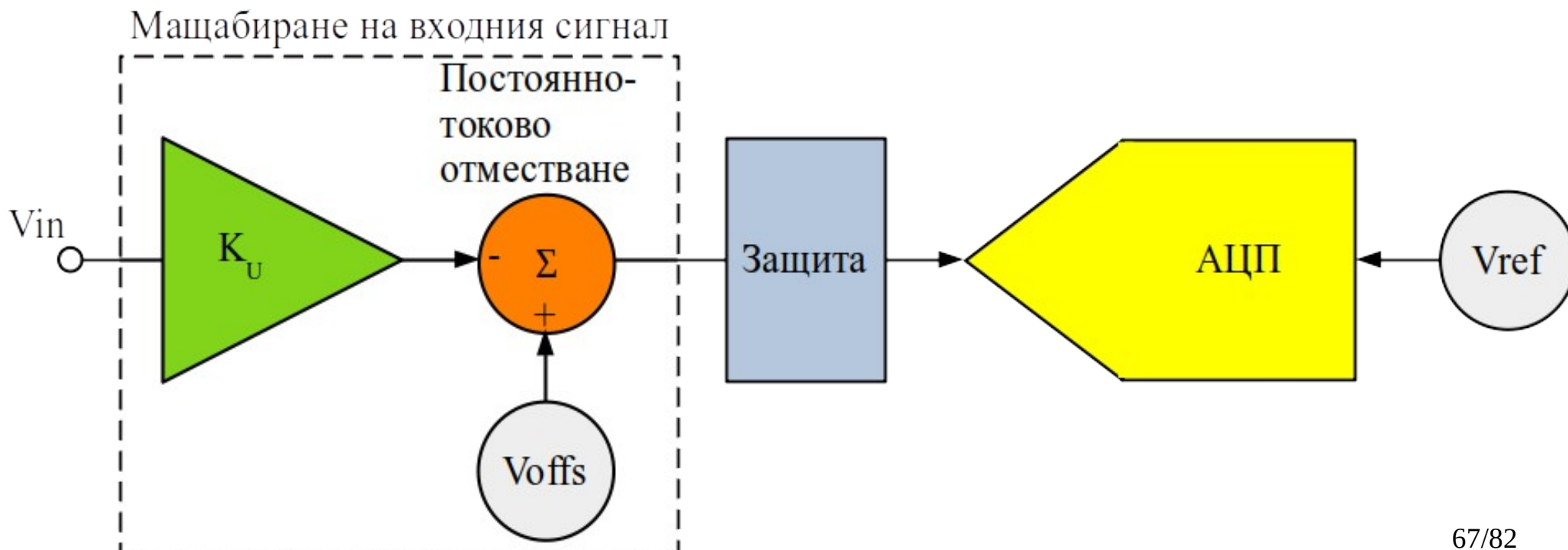
1000.0001 (-127)

$V_A = GND$

$V_B = V_{REF} = AVDD \rightarrow 1000.0000 \text{ (-128)}$

АЦП модули

При измерване на напрежения с АЦП много важна роля играе **калибрацията** на уреда. С помощта на калибрацията се компенсират **адитивни** и **мултипликативни** грешки. Ако предварително се знае предавателната функция на източника, може да се компенсират и **грешки от нелинейност**.



АЦП модули

За компенсиране на **адитивни грешки** се използват операциите събиране и изваждане:

*събиране, когато постояннотоковия офсет в нулата е отрицателно число

*изваждане, когато постояннотоковия офсет в нулата е положително число.

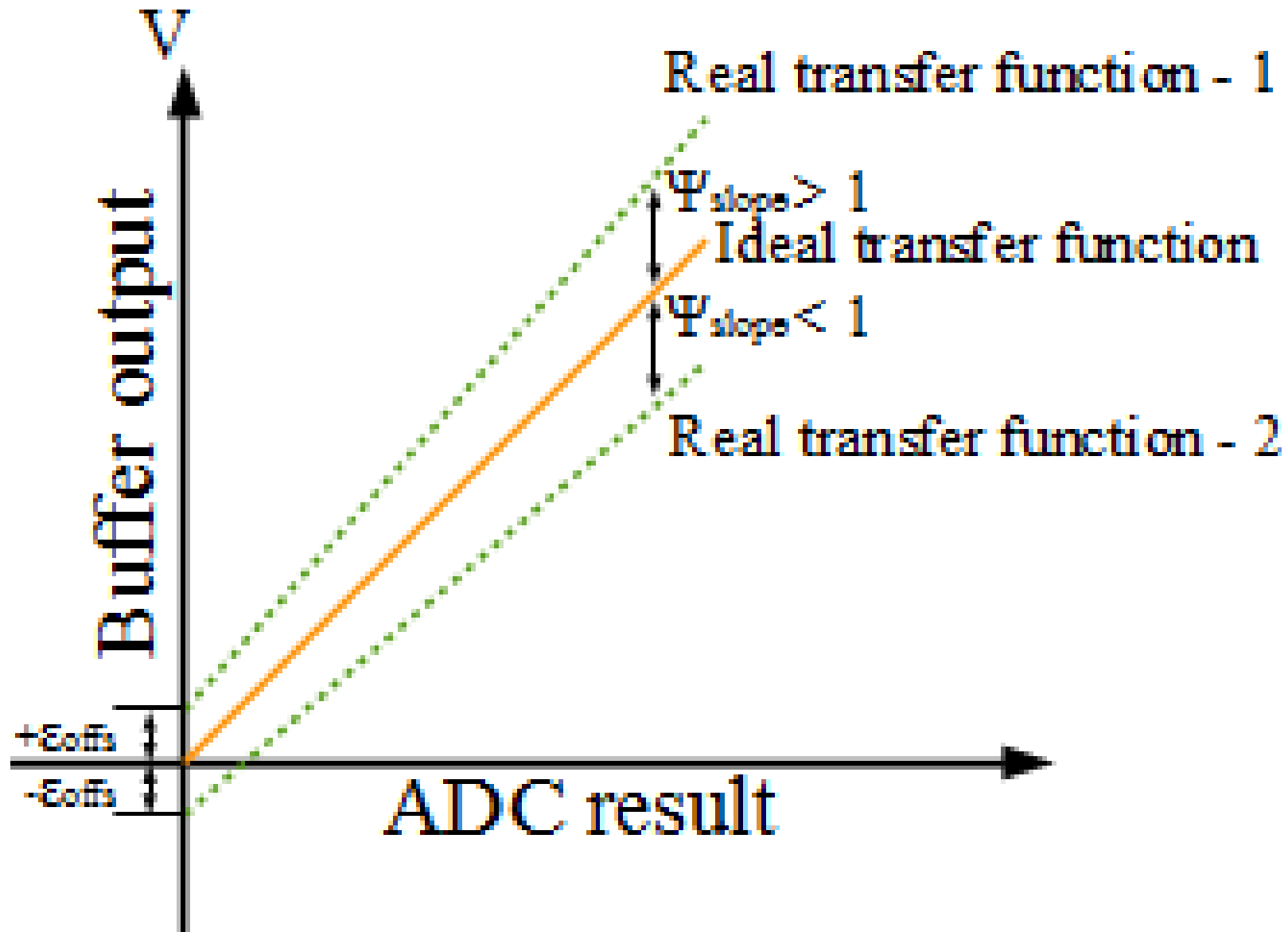
За компенсиране на **мултипликативни грешки** се използват операциите умножение и деление:

*умножение, когато наклона на предавателната функция е по-полегат от идеалната.

*деление, когато наклона на предавателната функция е по-стръмен от идеалната.

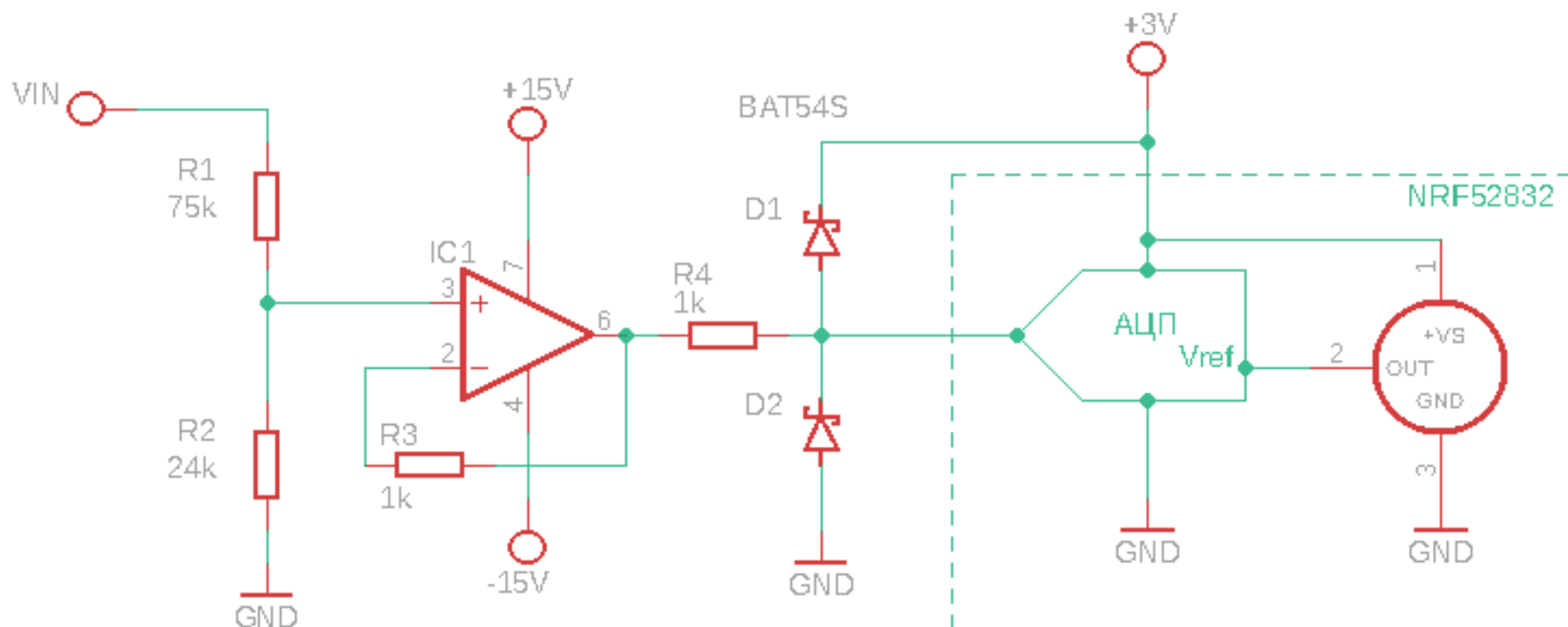
За компенсиране на **грешки от нелинейност** на източника се използват полиноми.

АЦП модули



АЦП модули

Пример – реализация на волтметър с Bluetooth микроконтролера NRF52832. Променливите `calib` и `offs` от структурата `voltmeter_config` трябва да се инициализират с коефициенти, които се разбират по време на калибрацията на уреда.



АЦП модули

```
extern uint16_t adc_samples[2];
```

```
void voltmeter_init(void){  
    voltmeter_config.calib = 1.100956064;  
    voltmeter_config.divider_k = ADC_DIVIDER_KU;  
    voltmeter_config.lsb = ADC_VLSB;  
    voltmeter_config.offfs = 5;  
}
```

```
float voltmeter_get(void){  
    float volt_value;  
  
    volt_value = adc_samples[1];  
    volt_value -= voltmeter_config.offfs;  
    if(volt_value < 0){  
        volt_value = 0;  
    }  
    volt_value *= voltmeter_config.lsb;  
    volt_value *= voltmeter_config.divider_k;  
    volt_value *= voltmeter_config.calib;  
  
    return volt_value;  
}
```

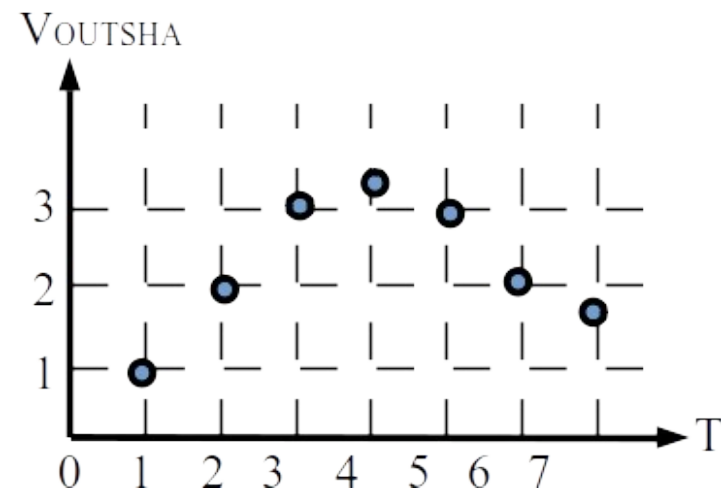
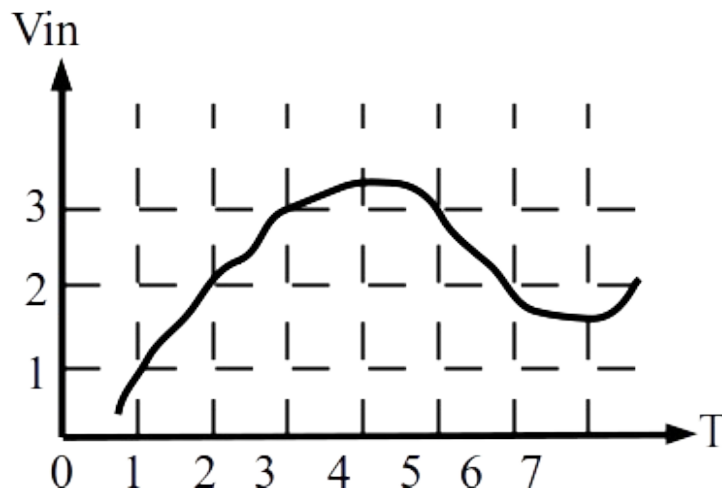
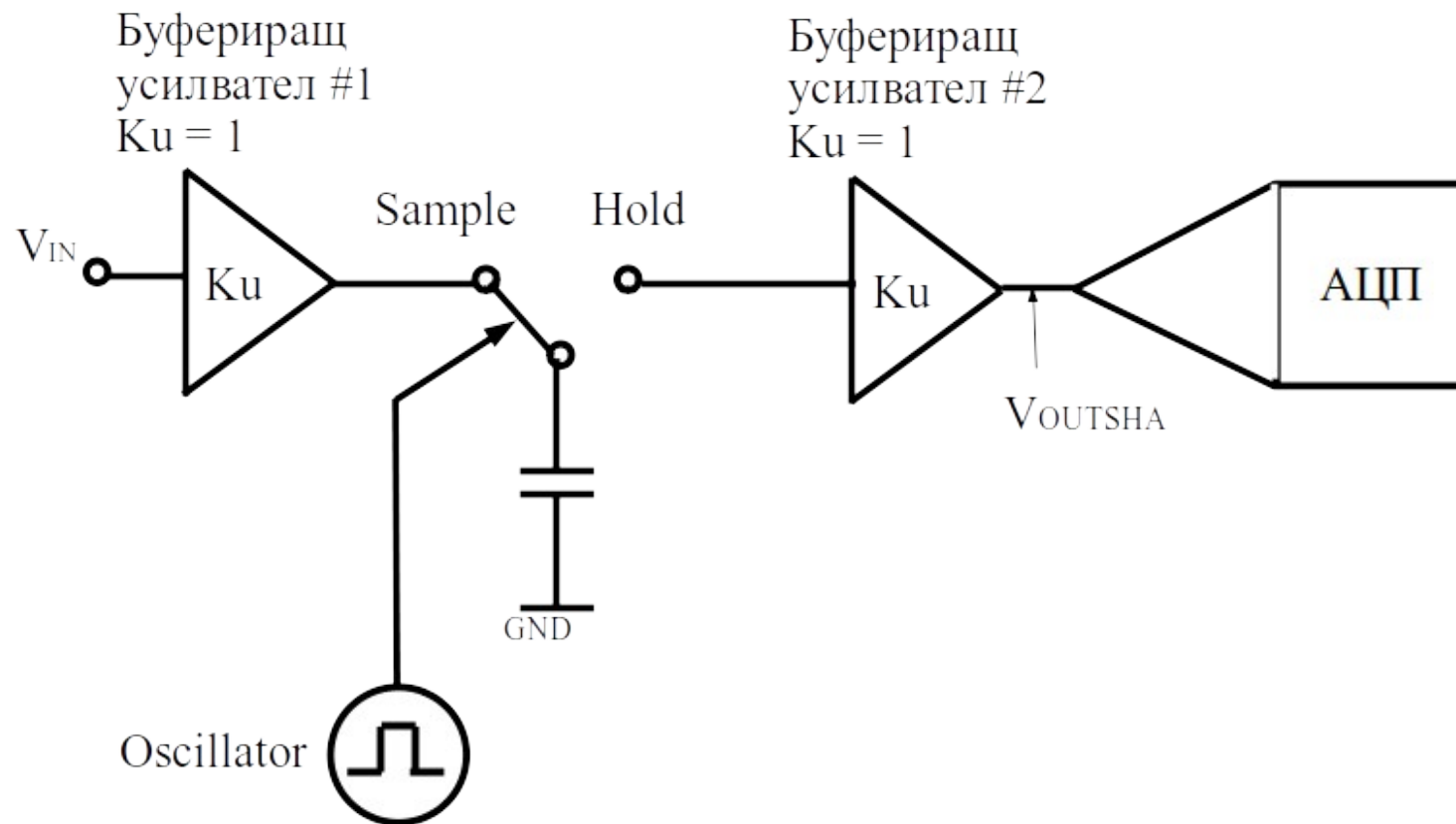
```
typedef struct {  
    int16_t offfs;  
    float calib;  
    float lsb;  
    float divider_k;  
    uint16_t raw_value;  
}voltmeter_config_t;
```

Схеми S/H

Схемите за задържане/запомняне (Sample/Hold, S/H, Sample and Hold Amplifier, SHA) дискретизират входния сигнал по време. Вътрешната им структура се състои от един кондензатор, който се включва ту към източника на напрежение, ту към входа на АЦП.

На следващия слайд е показана блокова схема на S/H и АЦП. Много често постояннотоковите буфери #1 и #2 не се имплементират. Тогава съотношението на времената t_{sample} и t_{hold} е много важно за измерването, защото превключваемият кондензатор става **еквивалентен на резистор**, чието съпротивление зависи от това съотношение.

Схеми S/H



Схеми S/H

Пример – STM32L011 има S/H чието време на задържане може да бъде програмирано. По-кратки времена за задържане са подходящи за бързо-изменящи се сигнали, но измерванията ще са по-неточни. По-дълги времена за задържане са подходящи за бавно-изменящи се сигнали, като измерванията ще са по-точни.

След като се избере време за задържане, трябва да се провери техническата спецификация на контролера за еквивалентното съпротивление на аналоговия вход:

T_s (cycles)	t_s (μs)	R_{AIN} max for fast channels ($k\Omega$)
1.5	0.09	0.5
3.5	0.22	1
7.5	0.47	2.5
12.5	0.78	4
19.5	1.22	6.5
39.5	2.47	13
79.5	4.97	27
160.5	10.03	50

Схеми S/H

Пример – MSP430FR6989 има S/H чието време на задържане може да бъде програмирано в широки граници. Затова от Texas Instruments дават формула в техническата спецификация, по която може да се изчисли минималното време за задържане:

34.2.6.3 Sample Timing Considerations

When SAMPCON = 0, all Ax inputs are high impedance. When SAMPCON = 1, the selected Ax input can be modeled as an RC low-pass filter during the sampling time t_{sample} (see Figure 34-7). An internal MUX-on input resistance R_i (see the device-specific data sheet) in series with capacitor C_i (see the device-specific data sheet) is seen by the source. The capacitor C_i voltage (V_C) must be charged to within one-half LSB of the source voltage (V_S) for an accurate n-bit conversion, where n is the bits of resolution required.

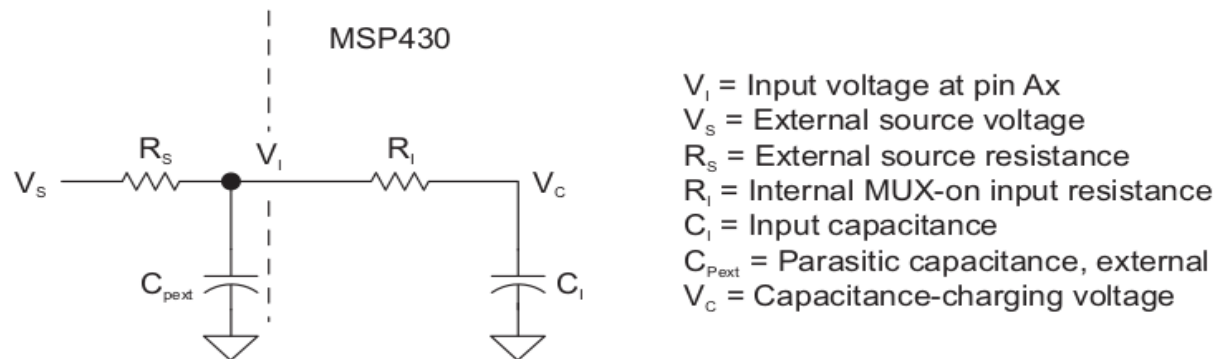


Figure 34-7. Analog Input Equivalent Circuit

The resistance of the source R_S and R_i affect t_{sample} . Use Equation 17 to calculate the minimum sampling time t_{sample} for a n-bit conversion, where n equals the bits of resolution.

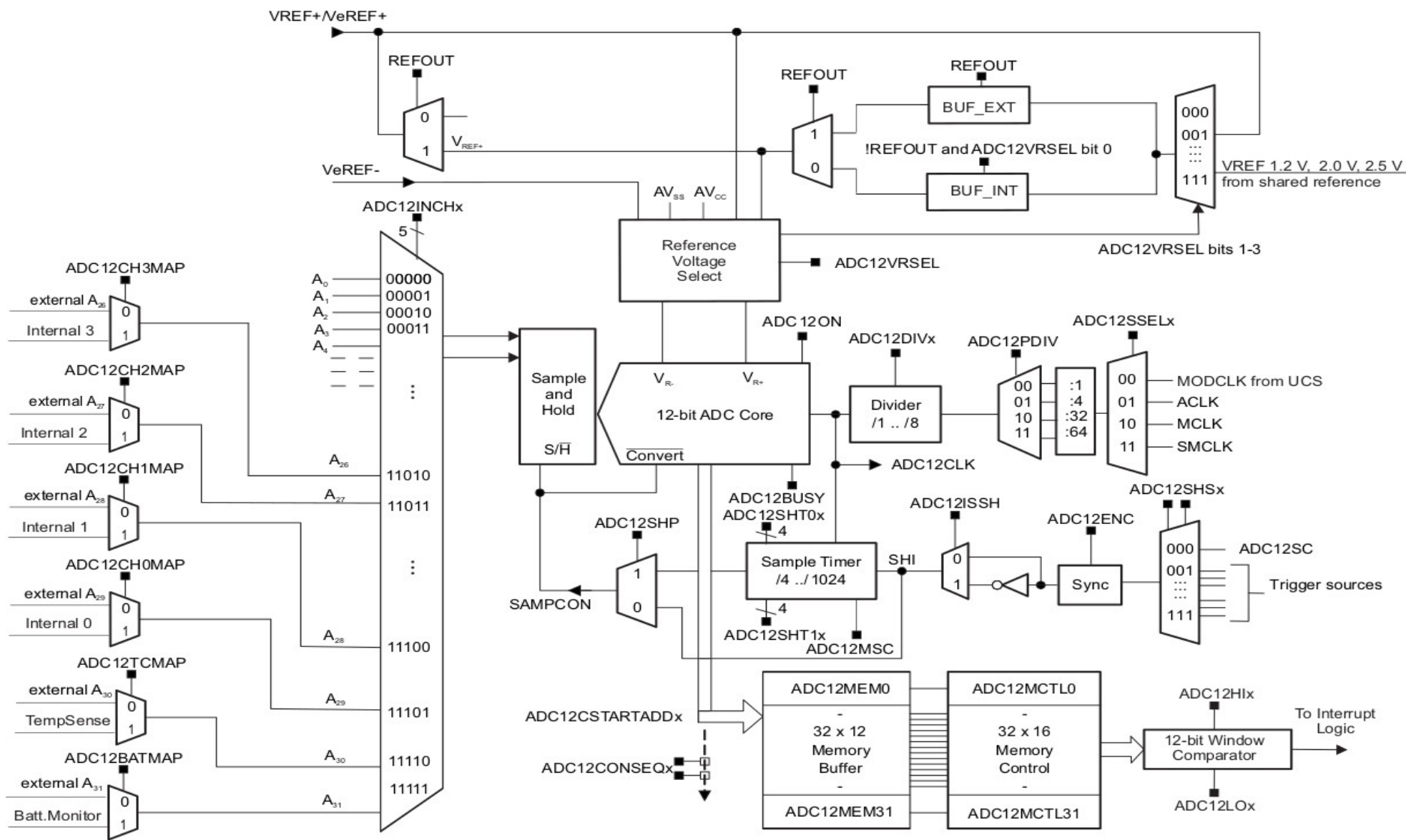
$$t_{\text{sample}} \geq (R_S + R_i) \times \ln(2^{n+2}) \times (C_i + C_{\text{pext}}), R_S < 10 \text{ k}\Omega$$

(17)

See the device-specific data sheet for R_i and C_i values.

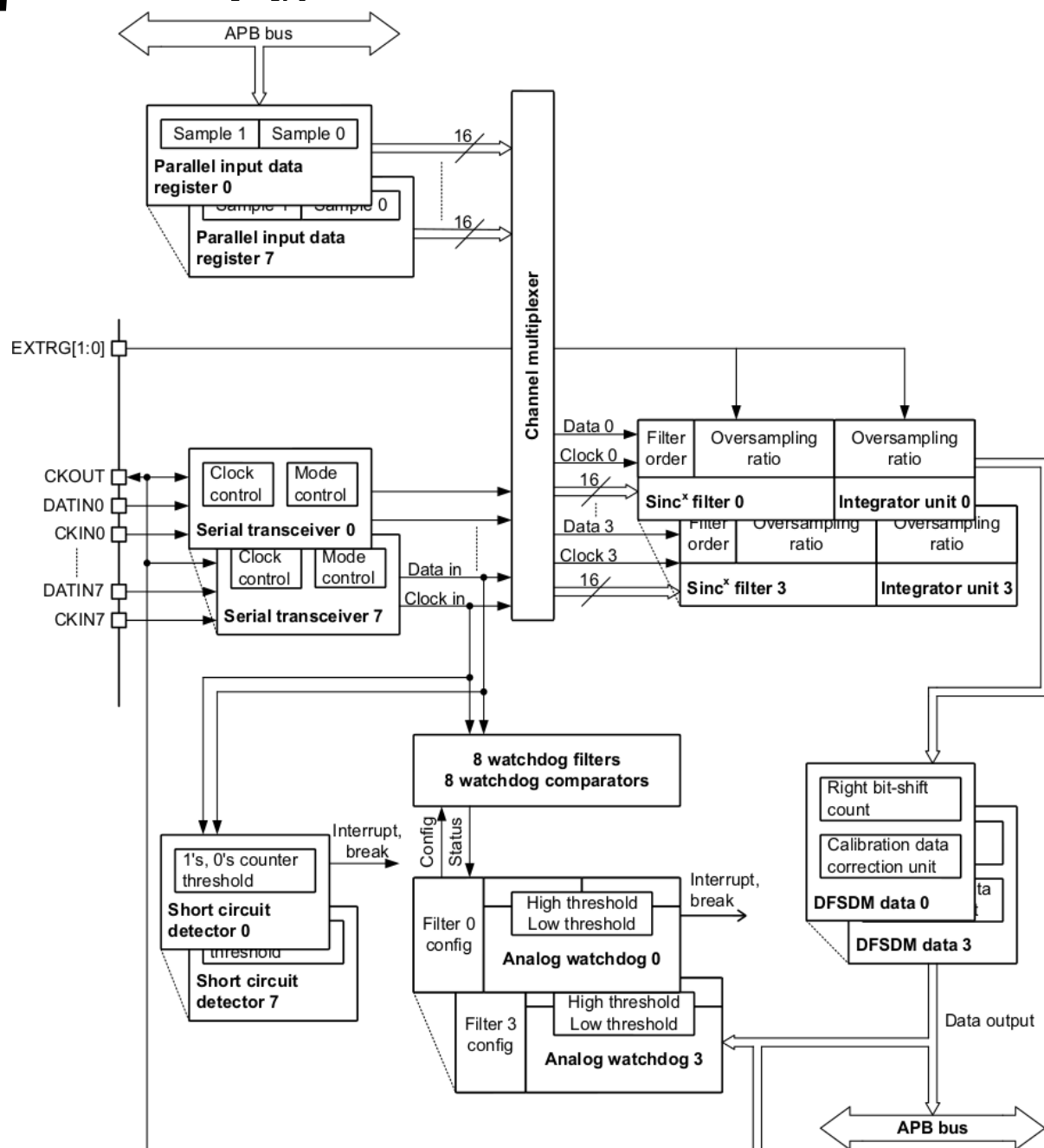
АЦП модули

Пример – вътрешната структура на АЦП от микроконтролера MSP430FR6989.



АЦП модули

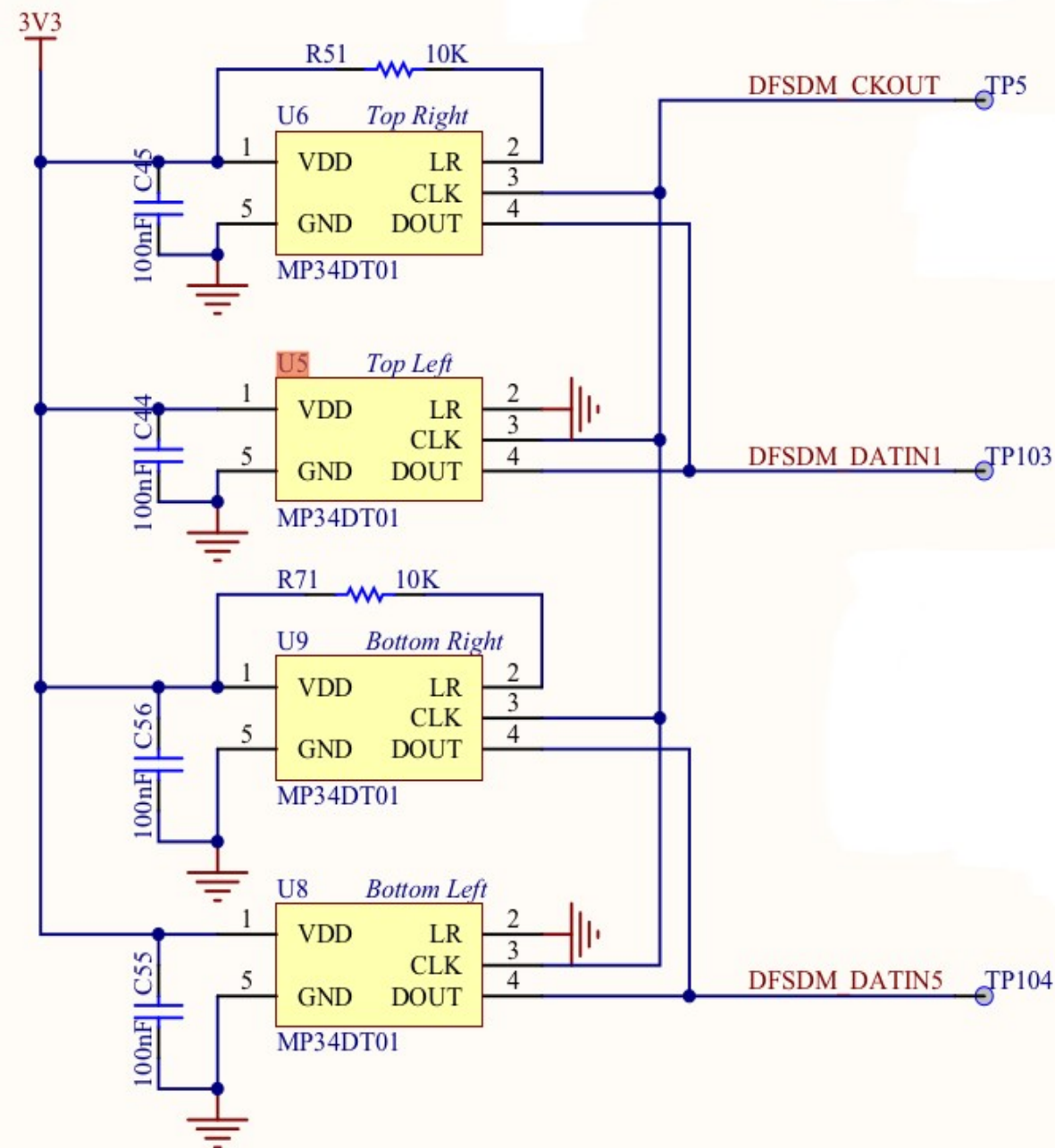
Пример — много съвременни микрофони са с цифров изход, който взема сигналите след сигма-делта модулатор. Микроконтролерите STM32F769 имат модул, който може да чете такъв вид сигнали, да ги филтрира и преобразува в допълнителен код. Модулът се нарича DFSDM (**D**igital **F**ilter for **S**igma-**D**elta **M**odulators)



АЦП модули

Пример – свързване на 2 стерео микрофона с сигма-делта модулиран изход. Този интерфейс се нарича още PDM (Pulse Density Modulation). Трябва да бъдат свързани към сигналите на DFSDM модула на STM32F769.

Забележете – извод 2 указва по кой фронт ще се изкарва изходния сигнал.



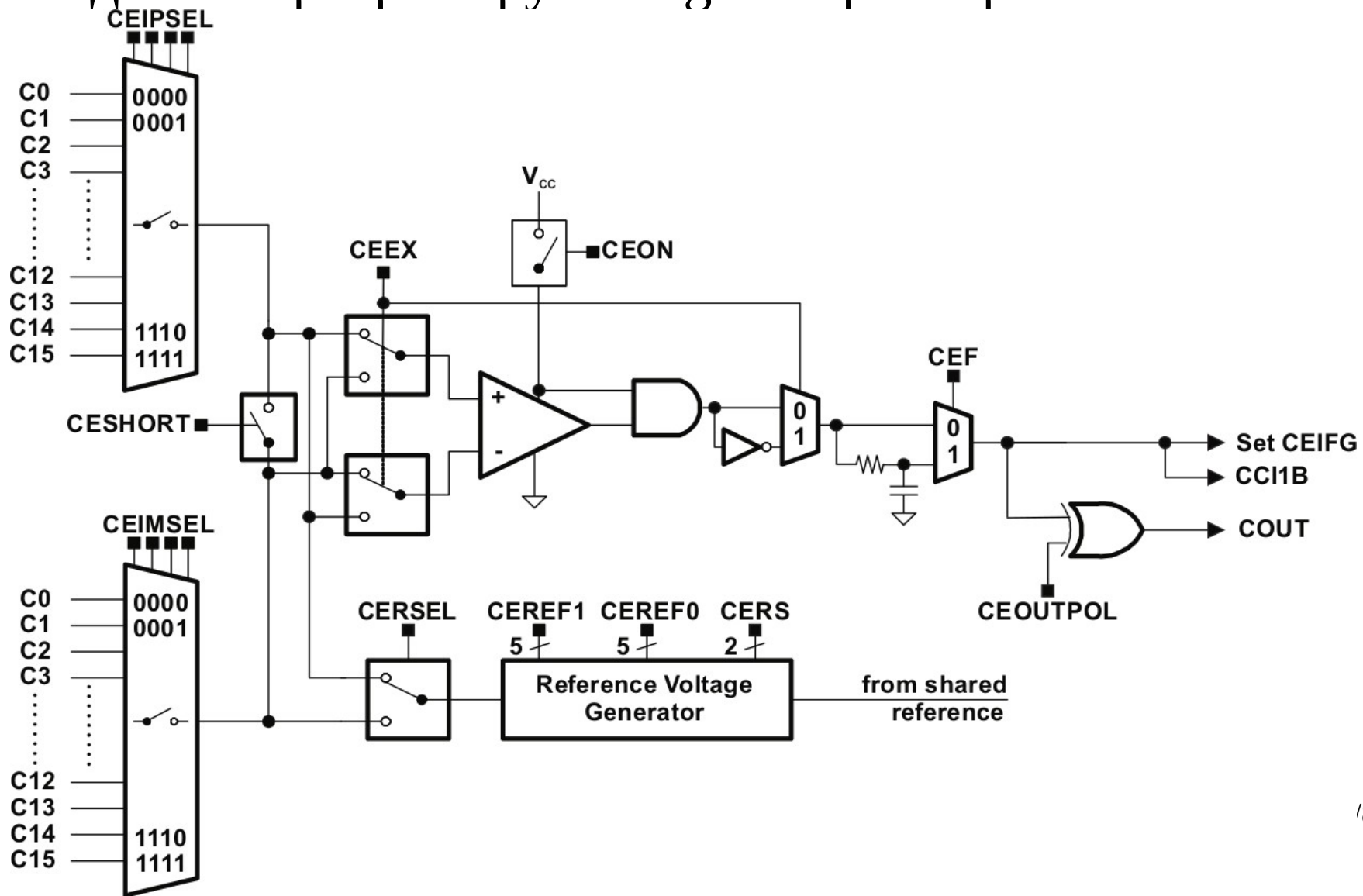
Аналогови компаратори

В μ CU се вграждат **аналогови компаратори** с програмируем праг на сработване.

Използват се за следене на аналогови напрежения, докато μ CU е в режим с понижена консумация или изпълнява програма, извършваща други функции. Когато напреженията минат зададените прагове, компаратора сработва и генерира прекъсване и/или изхода му тригерира сигнал за друг модул (напр. таймери, GPIO модули и др.).

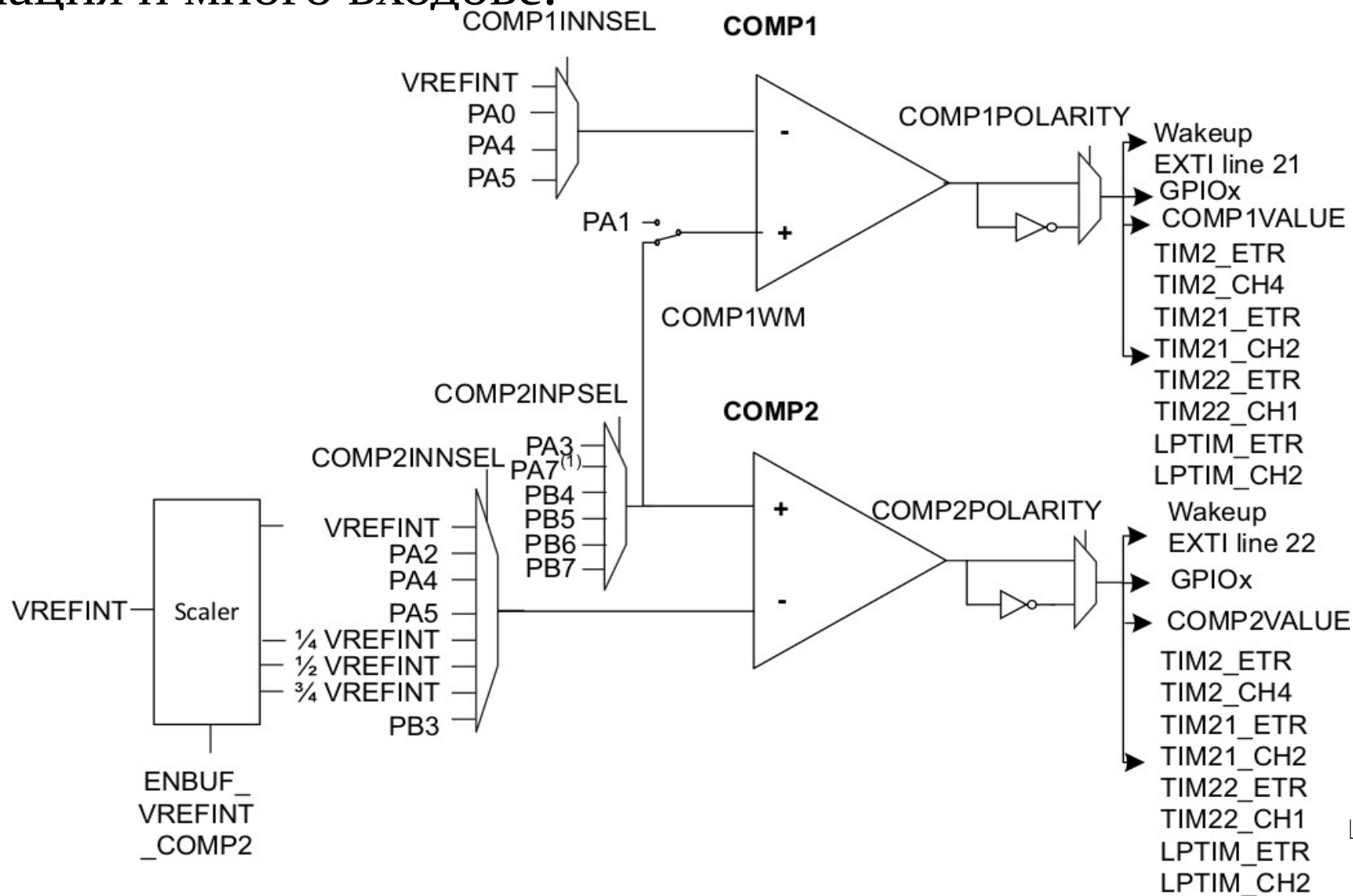
Аналогови компаратори

Пример – MSP430FR6989 има аналогов компараторен блок с много входове и програмируем deglitch филтър.



Аналогови компаратори

Пример – STM32L011 има два компаратора с понижена консумация и много входове.



Литература

- [1]A. Popov, “High-speed CMOS Data Converters”, Advanced-level study programme in Electronics Design and Integration Technologies, 28213-IC-1-2005-1-BE-ERASMUS-PROGUC-3 2006-2322 / 001-001 SO2.
- [2]R. Plassche, "CMOS Integrated Analog-to-digital and Digital-to analog Converters" 2nd Edition, Kluwer Academic Publishers, 2003.
- [3]W. Kestner, “Analog-Digital Conversion”, Analog Devices Inc., 2004.
- [4] <https://www.electronics-tutorials.ws/combinatoin/r-2r-dac.html>
- [5]Г. Михов, “Цифрова схемотехника”, ТУ-София, 1999.
- [6]Д. Костадинов, “Приложение на Direct Memory Access в микропроцесорните системи”, курс “Програмиране на вградени системи”, лабораторно упражнение №8, ТУ-София, 2016.
- [7]B. Baker, “How delta-sigma ADCs work, Part 2”, Analog Applications Journal, 3Q/2011.
- [8] Pedro Dinis Gaspar, Antonio Santo, Bruno Ribeiro, Humberto Santos, “Data Acquisition”, chapter 9, TI & University of Beira Interior (PT), 2009.