



# КОНСПЕКТ

по дисциплината  
“Микропроцесорна схемотехника”  
(Факултет по Електронна техника и технологии)

1. Въведение във вградените микропроцесорни системи.
2. Микропроцесори и микроконтролери. Програмен модел.
3. Инструкции и видове адресации.
4. Паралелни интерфейси и GPIO.
5. SRAM и DRAM памети.
6. Серийни асинхронни интерфейси - RS232.
7. Серийни асинхронни интерфейси - RS485 и USB.
8. Серийни асинхронни интерфейси - Ethernet.
9. Серийни синхронни интерфейси - SPI.
10. Серийни синхронни интерфейси - I2C и Wi-Fi.
11. Таймерни модули - с общо предназначение, стражеви и системни.
12. Схеми за начално установяване - BOR, POR, OST.
13. Прекъсвания.
14. Контролер за директен достъп до паметта - DMA.
15. Дешифрация на адресното поле.
16. Вградени системи и аналогови сигнали - АЦП, ЦАП и компаратори.
17. Дисплеи и индикация във вградените системи.
18. Въвеждане на информация във вградените системи.
19. Постоянни памети във вградените системи.
20. Настройка и диагностика на микропроцесорни системи.

София, 2022

Изготвил: .....  
/доц. д-р инж. Л. Богданов/

# УКАЗАНИЯ

\*Примерите със сорс код и принципни схеми на реални устройства не влизат в конспекта.

\*Подтеми отбелязани с † са по желание на студента, но поне една трябва да е описана на изпита.

\*Изпитът продължава 2 астрономически часа.

\*Студентът пише по 2 въпроса от конспекта – първият е от 1 – 10, а вторият е от 11 – 20. За успешно взет изпит и по двата въпроса трябва да има оценка минимум Среден (3). Ако оценките на първия и втория въпрос се различават, взема се средноаритметичното от двете, като закръгляването е в полза на студента. Крайната оценка зависи също от лабораторните и семинарните упражнения.

\*Само част от преподадения лекционен материал влиза в конспекта – подробно съдържание е дадено на следващите страници. Студентът може да ги използва по време на изпита, но само тях, а не лекционните презентации.

\*Забранена е комуникацията с други хора по време на изпита.

В случай на COVID-19 пандемия:

\*След завършване на изпита, студентът сканира или снима изпитната работа и я изпраща на:

lbogdanov@tu-sofia.bg

\*По време на целия изпит студентът трябва да е с включена камера и звук.

Камерата трябва да е насочена така, че да обхваща изпитната работа и самия студент.

## 1. Въведение във вградените микропроцесорни системи.

=====

Въведение. Области на приложение. Обобщена блокова схема на микропроцесорна система. Фон Нойманова и Харвард архитектура - предимства и недостатъци. RISC и CISC микропроцесори. Класификация на процесорните елементи - стандартни логически елементи(7400, 4000), микропроцесори (uPU), програмируеми логически матрици (FPGA), специализирани интегрални схеми (ASIC), процесори с много дълга инструкция (VLIW), сигнални процесори (DSP), процесори с общо предназначение (GPP).

## 2. Микропроцесори и микроконтролери. Програмен модел.

=====

Микропроцесор, микропроцесорна система, микроконтролер, микроконтролерна система - определение. Опростена структурна схема на микропроцесор. Фази на изпълнение на инструкцията (fetch, decode, execute, write back, memory). Буфери на данновата и адресната магистрала. Скаларен и суперскаларен микропроцесор - определение. Диспечер на инструкцията. Програмен модел на микропроцесора - регистри с общо предназначение (GPR), програмен брояч (PC), стеков указател (SP) /+push и pop инструкции, +стекова група/, регистър на състоянието (SR/CCR) /флагове V, N, Z, C/.

### 3. Инструкции и видове адресации.

=====

Структура на микропроцесорната инструкция - код на операцията, служебни полета. Видове инструкции - според вида на изпълняваната операция. Режими на адресация – регистрова, индексна, относителна /+регион за константи/, абсолютна, индиректна, индиректна автоинкрементираща /+ наставки .b и .w/, непосредствена. Адресно поле, карта на паметта, обединена карта на паметта - определение. Разполагане на данните в паметта – нарастващо разполагане (little endian), намаляващо разполагане (big endian).

### 4. Паралелни интерфейси и GPIO.

=====

Класификация на интерфейсите. Разредност и посока на обмен на данните в паралелните интерфейси. Входни стъпала - изисквания, издърпващи резистори, схеми за филтриране на смущения, защиты по напрежение, 5-волта толерантни входове. Изходни стъпала - изисквания, противотактни и с режимен резистор, товароносимост, високоимпедансно състояние, стъпала с ОК/ОД, транслатори на нива - инвертиращи и неинвертиращи (с транзистори биполярни†, MOSFET†, с биполярни и MOSFET†, с ценеров диод† и отрицателни напрежения†, с един диод†, с кондензатор и противотактно стъпало†), галванично разделени (с един оптрон), двупосочни (с един MOSFET). Входно-изходни модули с общо предназначение (GPIO). Формиране на имената на сигналите. Регистри на GPIO - входен, изходен, посока, флагове за прекъсвания, флагове за разрешаване на прекъсвания, избор вида на прекъсването, ниво, фронт, стръмност, разрешаване на издърпващите резистори, избор вида на издърпващия резистор, функция /+ мултиплексиране на цифрови и аналогови изводи/.

### 5. SRAM и DRAM памети.

=====

Оперативна памет SRAM - определение. Симетрични MOS транзистори и боди електрод. 6T клетка - превключване на тригера, четящи усилватели, паразитни капацитети на ВІТ линията. Опростена структурна схема на SRAM. Мултиплексване във времето на адресните и данновите сигнали, външни паралелни регистри. Оперативна памет DRAM - определение. 1T1C клетка†, 4T клетка†, 3T клетка†, 1T клетка†. Опростена структура на DRAM. Видове DRAM - SDRAM, DDR SDRAM. DRAM контролери. Начини за опресняване на DRAM матрицата - с RAS, с CAS, скрито опресняване. Стартиране на опресняването - цялостно (burst), разпределено (distributed).

### 6. Серийни асинхронни интерфейси - RS232.

=====

Преобразуване на паралелна в серийна информация и обратно. Разлика между асинхронен и синхронен интерфейс. Грешки от нестабилност на генератора. Наддискретизация. NRZ кодиране. Интерфейс RS232. DTE и DCE устройства. Сигнали RxD, TxD. Амплитуда на логическите нива. Транслиране на нивата и галванично разделяне. UART модул. Формат на данните. UART мрежи - свободна линия и адресен бит. Регистри на UART модулите – входен, изходен, контролен, статус, флагове на прекъсванията и разрешаване на прекъсванията. Буфериране на данните. Грешки при обмена на информация.

### 7. Серийни асинхронни интерфейси - RS485 и USB.

=====

Интерфейс RS485. Трансийвъри и амплитуди на логическите нива. Свързване в полу-† и пълен† дуплекс. Терминиране на линията и издърпващи резистори. Зависимост на скоростта на обмен от дължината на линията. Интерфейс USB. Скорост на обмен на данните.

Товароносимост на захранващите изводи. Схема на свързване при Low и Full Speed (LS, FS). Схема на свързване при High Speed (HS). Видове трансфери - control, bulk, interrupt и isochronous. Свързване от типа многостепенна звезда (tiered star). Крайни точки (endpoints) - определение. Характеристики на крайните точки. Класове драйвери.

#### 8. Серийни асинхронни интерфейси - Ethernet.

Амплитуда на логическите нива. Скорост на предаване и видове преносни среди. Кодиране на информацията при 10/100/1000. Код на Манчестър. NRZI кодиране. Пренос на мощност по Ethernet - вариант две свободни диференциални двойки  $\dagger$  и постояннотоково $\dagger$  отместване. Амплитуда на захранващите напрежения и мощност. MII интерфейс. Максимална дължина и скорост на обмен. Добавяне на интернет свързаност във вградена система - LAN контролер, MII контролери, интегрирани MAC и PHY слоеве.

#### 9. Серийни синхронни интерфейси - SPI.

Използвани сигнали. Режими на обмен на данните - 0, 1, 2 и 3. Последователно и паралелно свързване. Параметри на трансферите - предзакъснение, фреймово закъснение, следзакъснение, трансферно закъснение. Комуникация с периферни ИС. Галванично разделяне на SPI.

#### 10. Серийни синхронни интерфейси - I2C и Wi-Fi.

Интерфейс I2C. Сигнали на I2C. Примерна схема на свързване. Вътрешна структура на I2C транзисторите. Разновидности и версии на I2C. Транслиране на нивата с MOS транзистори. Формат на трансферите - старт и стоп условие, контролен байт, бит за потвърждение. Запис и четене на данни. 7- $\dagger$  и 10-битово $\dagger$  адресиране. Интерфейс IEEE802.11 (Wi-Fi). Брой носещи честоти и размер на честотната лента. Мрежи LAN, WLAN, WAN - определение. IoT устройство - определение. Връзка клиент-сървър. Сокети – определение.

#### 11. Таймерни модули - с общо предназначение, стражеви и системни.

Функции на таймерните модули - измерване и генериране. Софтуерни закъснения. Блокова схема на таймер с пред- и постделител. Градивни блокове на таймерите. Режими на работа на таймерите - свободно броящ (free running), измерващ (capture), генериращ (compare), ШИМ (PWM). Детайлно описание и блокови схеми на четирите режима. Ляво, дясно и средно подравнена ШИМ. Изработване на мъртво време. Стражеви таймер (Watchdog) - определение. Достъп до регистрите с парола. Системни таймери - области на приложение.

#### 12. Схеми за начално установяване - BOR, POR, OST.

Схеми за начално установяване - BOR, POR, OST. Блокове за управление на електродвигатели. Управление на стъпкови мотори. Модули за измерване на линейно преместване (QEI, ESI).

#### 13. Прекъсвания.

Прекъсване - определение. Хендлер, вектор, векторна таблица и приоритет на прекъсване. Регистри с флагове на прекъсванията. Обслужване на прекъсване от софтуерна гледна точка.

Маскируеми и немаскируеми прекъсвания. Глобално, локално и селективно разрешаване на прекъсванията. Обслужване на прекъсване от хардуерна гледна точка (етапи). Внедряване (preemption). Механизми за обслужване на прекъсванията - верижан (tail chaining), със стеково възстановяване (pop pre-emption) и късно пристигнал (late arriving).

#### 14. Контролер за директен достъп до паметта - DMA.

Видове DMA - със спиране на микропроцесора, с отнемане на цикли (interleaving), с паралелни трансфери. Схеми за приоритизиране на трансферите - фиксиран, с инверсия на приоритета, софтуерно зададени. Режими на прехвърляне на данните в зависимост от броя на регистрите и от вида на стартиращия сигнал. Инкрементиране и декрементиране на адресите. Софтуерни и хардуерни източници на стартиращия сигнал.

#### 15. Дешифрация на адресното поле.

Карта на паметта на микропроцесорите. Обща, местна и смесена дешифрация. Пълно и непълно дешифриране. Симетрично и несиметрично дешифриране. Дешифриране на адресното поле с цифрови компаратори, памети и програмируема логика. Съпоставяне на С структури към адреси. Контрол на отделните битове (bit banding) - псевдонимни регистри (bit-band alias) и битово-контролиран регион (bit-band region).

#### 16. Вградени системи и аналогови сигнали - АЦП, ЦАП и компаратори.

Класификация на сигналите - аналогови, цифрови, времево-дискретни, амплитудно-дискретни. Характеристики на ЦАП. Получаване на аналогово напрежение от цифров код – формула. Регистри на ЦАП - контролен, статус, статус за прекъсвания, разрешаване на прекъсвания, регистър за преобразуване. Синхронизация на два и повече ЦАП. Работа на ЦАП с DMA. Характеристики на АЦП. Получаване цифров код от аналогово напрежение – формула. Еталонно напрежение и резолюция на преобразуването. Свързване на хранящите изводи към аналоговата част в микроконтролери. Еквивалентна схема на входа на АЦП. Аналогови мултиплексори. Режими на работа на АЦП. Схема за задържане/запомняне и еквивалентно входно съпротивление. Аналогови компаратори - мултиплексиране на изводите, избор на еталонно напрежение, изходен филтър.

#### 17. Дисплеи и индикация във вградените системи.

Управление на LED светодиоди - 1 светодиод и цифрово управление на генератори на ток. Управление на 2 светодиода с 1 извод. Управление на трицветни светодиоди. Управление на 7-сегментни индикатори. статична и динамична индикация. Буквено-цифрови и матрични LED индикатори. Управление на LCD дисплеи. Устройство на LCD дисплея. Видове буквено-цифрови дисплеи. Сигнали на буквено-цифровите дисплеи - DB0-7, R/W, E, RS. Регистър за инструкции и данни. Задаване на яркостта на LCD. Светодиодна подсветка. Графични LCD – основни параметри. Памет GDRAM. OLED дисплеи - структура и основни параметри. Посока на опресняване.

#### 18. Въвеждане на информация във вградените системи.

Свързване на механични бутони и ключове към микроконтролери. Хардуерно (с кондензатор и с таймер) и софтуерно филтриране притрепването на контакта. Динамично четене на бутони от клавиатура. Използване изводите на клавиатурата за алтернативни функции

посредством буфериращи инвертори. Четене на клавиатура с АЦП. Капацитивни тъч сензори - основни параметри. Метод с трансфер на заряд. Вариране на честотата (spread spectrum). Клавиатури и плъзгачи с тъч сензори. Метод с измерване на период. Ротационни енкодер - определение. Схема на свързване на ротационен енкодер. Осцилограма на изходите при завъртане наляво и надясно.

#### 19. Постоянни памети във вградените системи.

=====

Класификация на паметите в микропроцесорните системи - програмна и даннова. ROM, PROM, EPROM, EEPROM, Flash и FRAM - принцип на действие. Разлика между NOR и NAND Flash - свързване на запамятаващите транзистори. Батерийно-подсигурана RAM (NVRAM, ZRAM). Свързване на клетките в матрица. Декодиране по ред и колона. Програмактор - определение. ROM емулатор – определение.

#### 20. Настройка и диагностика на микропроцесорни системи.

=====

Микропроцесорен емулатор - определение. Интерфейс JTAG. TAP контролер. Регистри на TAP контролера - регистър на инструкцията, даннови регистри (BSR, BYPASS, IDCODES, BCR). Сигнали на JTAG интерфейса. Последователно свързване на ИС в JTAG верига. JTAG дебъгери. Поддържани команди от дебъгера - program, halt, run, run to line, single step, watch. Интерфейс SWD. Сигнали на SWD интерфейса. Трасиране на програми.