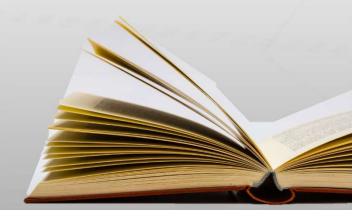
第十三章 门电路和组合逻辑电路



本章内容

13.1 基本门电路及其组合

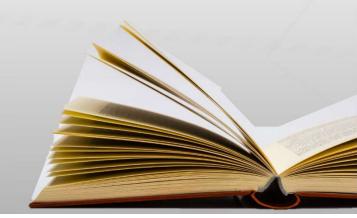
13.2 TTL门电路

13.4 组合逻辑电路的分析和设计

13.5 加法器



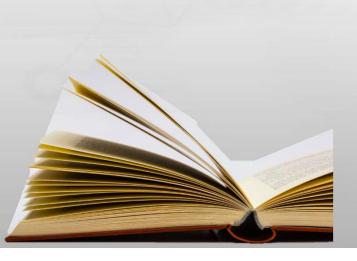
13.1 基本门电路及其组合





- 01 数字电路概述
- 02 基本逻辑门电路
- 03 基本逻辑门电路的组合

04 TTL门电路





1.模拟信号和数字信号

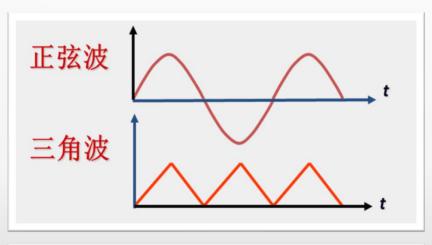
模拟 信号

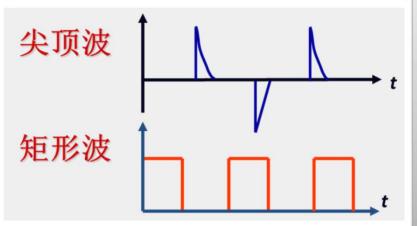
随时间<mark>连续</mark>变 化的信号

模数转 换AD 数模转 换DA

> 数字 信号

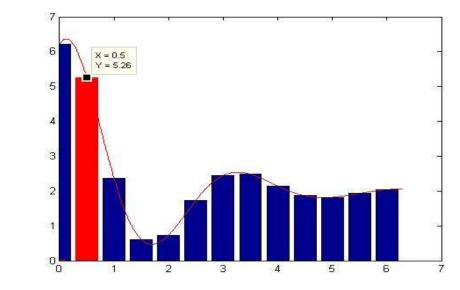
• 时间上和数值 上的变化都是 不连续的信号



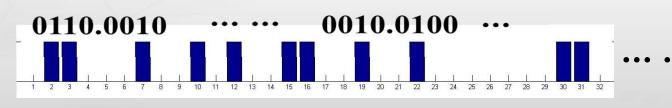




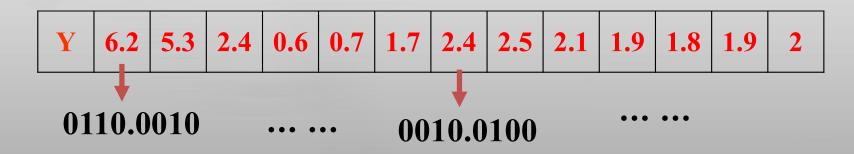










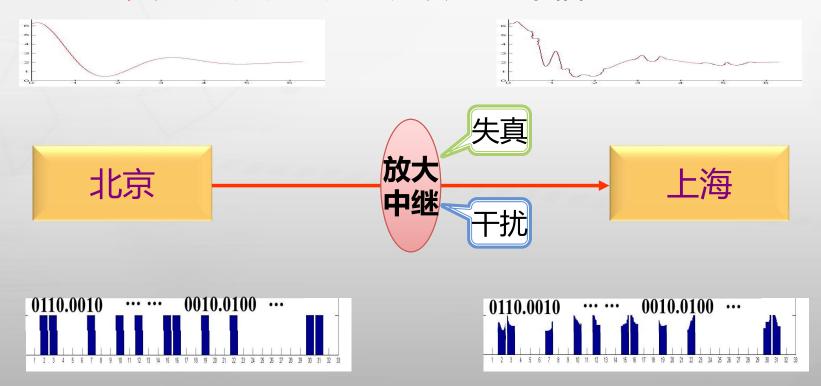




2.数字信号的优点

数字信号的优点: 便于压缩、传输, 抗干扰性强。

实验: 从北京向上海传送一个信号





3. 数字电路和模拟电路特点比较

| | 模拟电路 | 数字电路 |
|--------|---------------------------|-----------------|
| 处理信号 | 模拟信号 | 数字信号 |
| 研究对象 | 输入输出信号之间大小相位关系 | 输入、输出信号之间逻辑关系 |
| 研究方法 | 图解分析、小信 号 模型分析 | 逻辑代数、状态表、逻辑图 |
| 基本电路元件 | 三极管、场效应管、运放 | 逻辑门电路、触发器 |
| 三极管工作区 | 放大区 | 饱和、截止区 |
| 典型电路 | 信号放大、运算、处理、发生 | 组合、时序、A/D、D/A转换 |



4. 逻辑系统

数字电路输入和输出信号都是电位(电平)高低来表示,电平高、低用逻辑1、逻辑0两种状态来区别。

正逻辑

• 高电平: 1

• 低电平: 0

| 典型值 | 变化范围 |
|--------------|--------------|
| 3.6 V | 2.4~5 V (输出) |
| 0.3 V | 0 V左右 (输出) |

负逻 辑

• 高电平: 0

• 低电平: 1



一、门电路的基本概念

门电路: 实现逻辑关系的电子电路。

常见门电路:与门、或门、非门、与非门、或非门、与或非门、异或门。

电路实现: 利用开关元件的开关特性实现上述逻辑。



基本逻辑关系:为"与"、"或"、"非"三种。

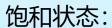




二极管的开关作用

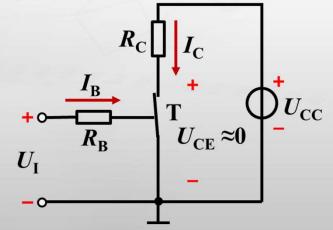
正向偏置导通电流较大,电阻为零,相当于开关接通; 反向偏置电流几乎为零,电阻为无穷大,相当开关断开。

三极管开关作用



$$I_{\rm C} \approx U_{\rm CC}/R_{\rm C}$$

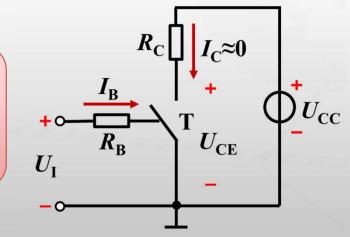
$$U_{\rm CE} \approx 0$$



截止状态:

$$I_{\rm B} = 0$$
 , $I_{\rm C} \approx 0$

$$U_{\rm CE} \approx U_{\rm CC}$$



开关接通

开关断开

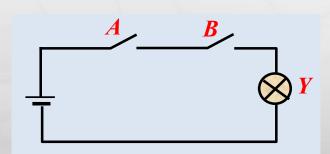




二. 与门

(1) "与"逻辑关系

决定某事件的条件全部具 备时,事件才发生。



条件: 开关都闭合

结果: 灯亮

与逻辑功能表

| A | В | Y |
|----|----|----|
| 断开 | 断开 | 不亮 |
| 断开 | 闭合 | 不亮 |
| 闭合 | 断开 | 不亮 |
| 闭合 | 闭合 | 灯亮 |

1表示开关闭合, 灯亮

0表示开关断开, 灯不亮

与逻辑状态表

| A | B | Y |
|---|---|----------|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |
| | | |



二. 与门

(1) "与"逻辑关系

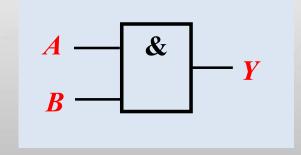
与逻辑表达式 $Y = A \cdot B$

与逻辑运算规则

与门: 实现与逻辑运算的电路

与逻辑状态表

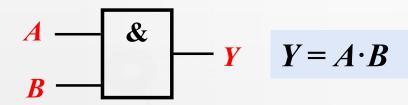
| A | В | Y |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | $\begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix}$ |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

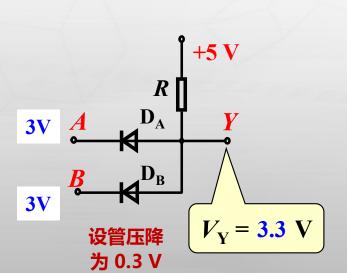


逻辑符号



(2) 二极管"与" 门电路



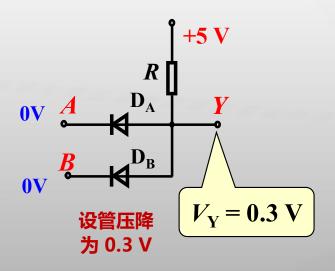


3V

3V

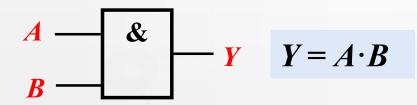
与门逻辑状态表

| A | В | Y |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |





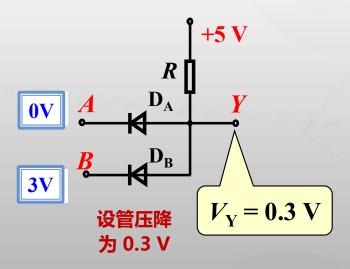
(2) 二极管"与" 门电路





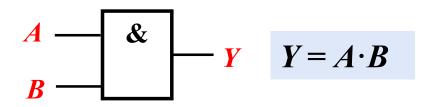
与门逻辑状态表

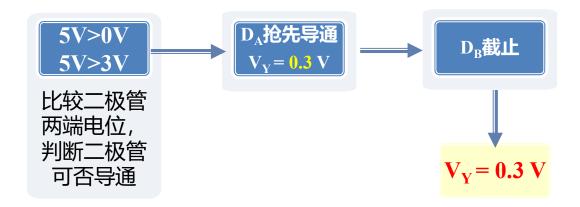
| A | В | Y |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |





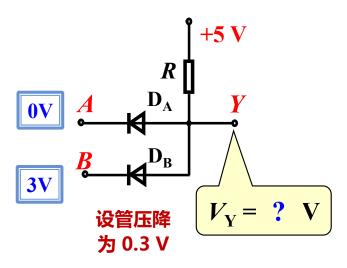
(2) 二极管"与" 门电路





与门逻辑状态表

| A | В | Y |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

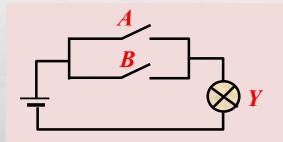




二. 或门

(1) "或"逻辑关系

决定某事件的条件之一具 备时,该事件就发生。



条件: 开关任意闭合

结果: 灯亮

或逻辑功能表

| A | B | Y |
|----|----|----|
| 断开 | 断开 | 不亮 |
| 断开 | 闭合 | 灯亮 |
| 闭合 | 断开 | 灯亮 |
| 闭合 | 闭合 | 灯亮 |

- 1表示开关闭合,灯亮
- 0 表示开关断开, 灯不亮

或逻辑状态表

| A | В | Y |
|---|---|----------|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |
| | | |



二. 或门

(1) "或"逻辑关系

或逻辑表达式 Y = A + B

或逻辑运算规则

$$1 + 0 = 1$$
 $1 + 1 = 1$

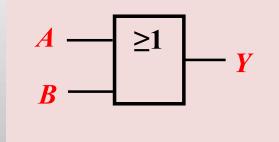


见 "1" 得 "1" 全 "0" 得 "0"

或门: 实现或逻辑运算的电路

或逻辑状态表

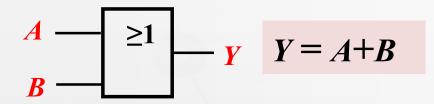
| \boldsymbol{A} | B | Y |
|------------------|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

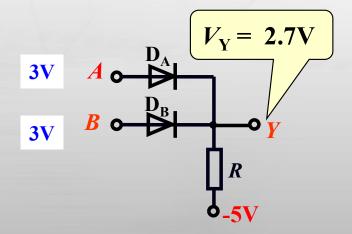


逻辑符号



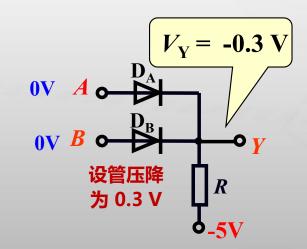
(2) 二极管"或" 门电路





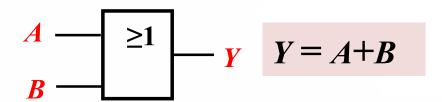
或门逻辑状态表

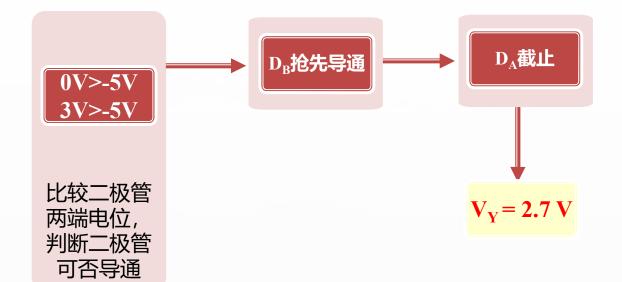
| A | $B \mid$ | Y |
|---|----------|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |





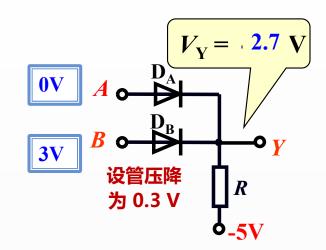
(2) 二极管"或" 门电路





或门逻辑状态表

| A | $B \mid$ | Y |
|---|----------|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

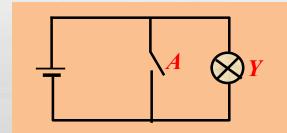




三、非门

(1) "非"逻辑关系

条件具备结果不发生。条件不具备结果发生。



条件: 开关断开

结果: 灯亮

1表示开关闭合, 灯亮

0 表示开关断开, 灯不亮

| 非逻辑功 | 消能表 |
|------|-----|
|------|-----|

| A | Y |
|----|----|
| 断开 | 灯亮 |
| 闭合 | 不亮 |

非逻辑状态表

| A | Y |
|---|---|
| 0 | 1 |
| 1 | 0 |



三、非门

(1) "非"逻辑关系

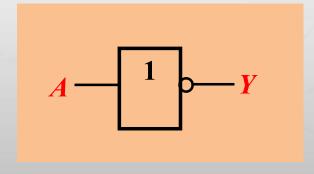
非逻辑表达式 $Y = \overline{A}$

非逻辑运算规则

非门: 实现非逻辑运算的电路

非逻辑状态表

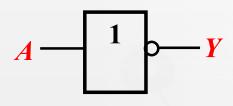
| A | Y |
|---|---|
| 0 | 1 |
| 1 | 0 |



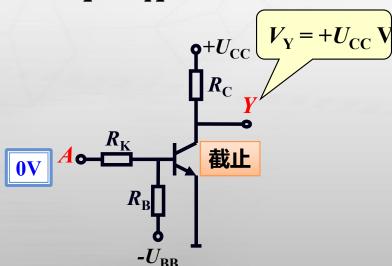
逻辑符号



(3) 三极管非门电路

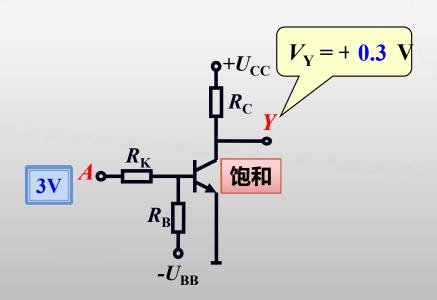


$$Y = \overline{A}$$



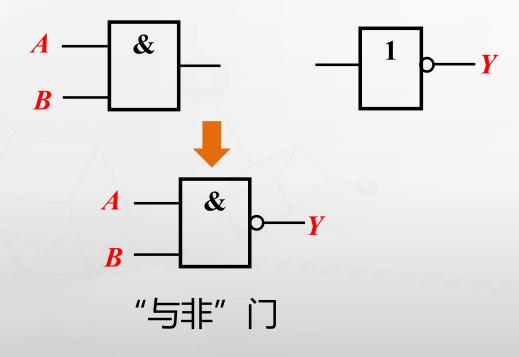
非门逻辑状态表

| A | Y |
|---|---|
| 0 | 1 |
| 1 | 0 |





1、与非门



逻辑表达式: $Y = \overline{AB}$

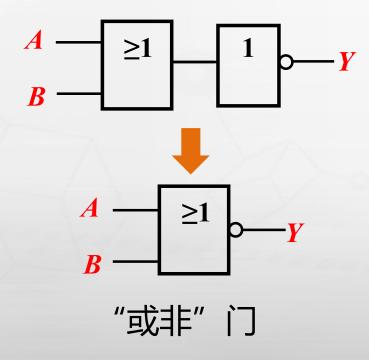
与非门逻辑状态表

| A | В | Y |
|----|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1_ | 1 | 0 |

见 "0" 得 "1" 全 "1" 得 "0"



2、或非门



逻辑表达式: $Y = \overline{A + B}$

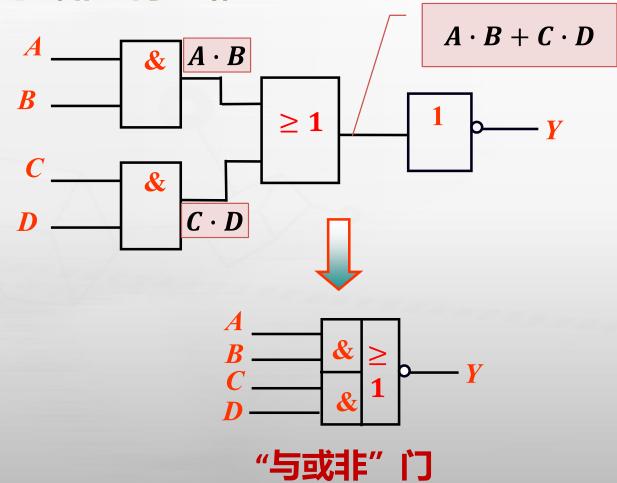
或非门逻辑状态表

| A | В | Y |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

见 "1" 得 "0" 全 "0" 得 "1"



3、"与或非"门电路



逻辑表达式:

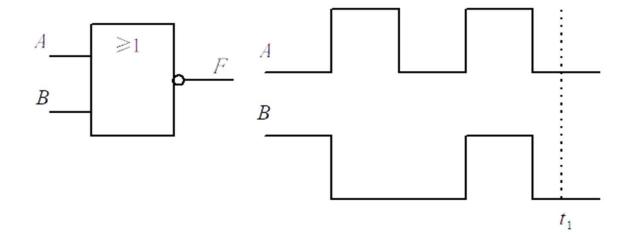
$$\mathbf{Y} = \overline{\mathbf{A} \cdot \mathbf{B} + \mathbf{C} \cdot \mathbf{D}}$$

总结

五种常用逻辑门

| 逻辑门 | 与 | 或 | 非 | 与非 | 或非 |
|------|---|--|--------------------|----------------------------|--|
| 图形符号 | $\begin{bmatrix} A \\ B \end{bmatrix} = \begin{bmatrix} & & \\ & & \end{bmatrix} - Y$ | $ \begin{array}{c c} A - \geq 1 \\ B - & Y \end{array} $ | A-1 $b-y$ | $B - \mathbb{Q}$ | $\begin{array}{c} A - \geq 1 \\ B - \end{array}$ |
| 逻辑式 | $Y = A \cdot B$ | Y=A+B | $Y = \overline{A}$ | $Y = \overline{A \cdot B}$ | $Y = \overline{A + B}$ |

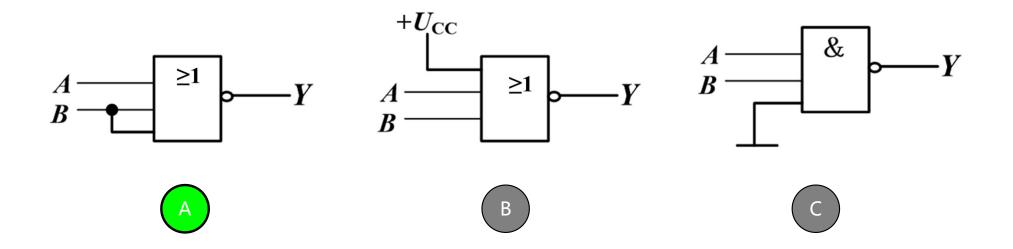
1、逻辑图和输入 $A \setminus B$ 的波形如图所示,分析在 t_1 时刻输出F为()。



- A 1
- B 0
- 不定

提交

2、如图所示各电路中,多余输入端的处理哪个是正确的? ()



提交

TTL门电路



分立元 件门电 路

• 由分立电阻、二极管、三极管构成。

缺点

体积大、工作不可靠

需要不同电源

各种门的输入、输出电平不匹配

数字集 成门电 路

• 在一块半导体基片上实现完整的逻辑电路的全部元件及其连接。

优点

体积小

可靠性高

速度快

电平匹配

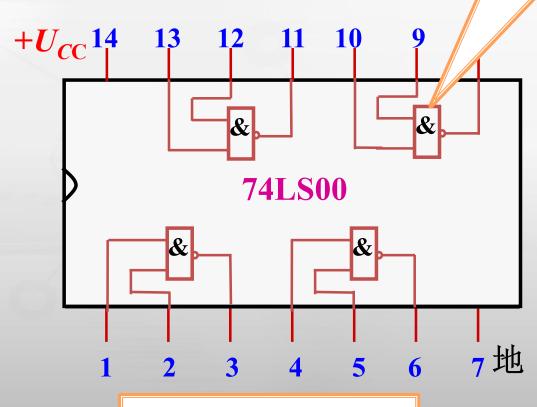
注:目前分立元件电路已被集成电路 (TTLI)电路、MOSI)电路等) 所替代。





一、TTL逻辑与非门电路

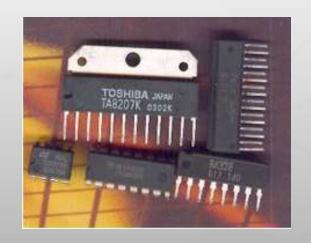
74LS00 组件含有两个输入端的与非门四个。



TTL与非门引脚图

各类型号集成芯片





TTL门电路



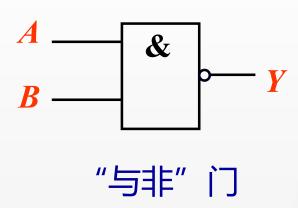
一、TTL逻辑与非门电路

逻辑表达式: $Y = \overline{A \cdot B}$

$$Y = A \cdot B$$

"与非"门逻辑状态表

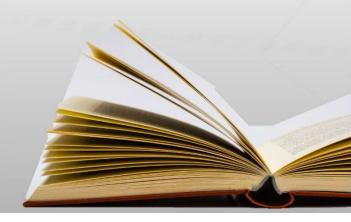
| \boldsymbol{A} | B | Y | |
|------------------|---|-----|-----------|
| 0 | 0 | 1 | |
| 0 | 1 | 1 1 | ├有"0"出"1" |
| 1 | 0 | 1 | |
| 1 | 1 | 0 | ←全"1"出"0" |



"与非"逻辑关系

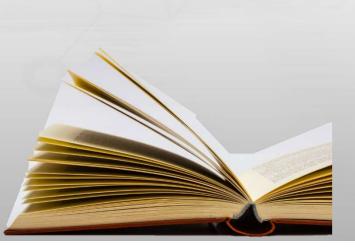


13.4 组合逻辑电路的分析和设计





- 01 逻辑代数和逻辑函数
- 02 组合逻辑电路的分析
- 03 组合逻辑电路的设计



01 逻辑代数和逻辑函数



一、基本概念

逻辑电路(数字电路):研究电路输入输出之间的逻辑关系。

逻辑代数(布尔代数):用于表示逻辑关系的数学工具。

逻辑变量

用于表示逻辑关系的变量

A为原变量

A为反变量

逻辑值

逻辑 "0"

逻辑 "1"

0和1表示两个对立的 逻辑状态。 电位的低高 (0表示低电位, 1表示高电位) 开关的断合等。

逻辑函数

逻辑变量之间的因果关系



二、逻辑代数运算法则

基本运算法则

(1)
$$0 \cdot A = 0$$
 (2) $1 \cdot A = A$

(2)
$$1 \cdot A = A$$

(3)
$$A \cdot A = A$$
 (4) $A \cdot \overline{A} = 0$

$$(4) A \cdot A = 0$$

(5)
$$0 + A = A$$
 (6) $1 + A = 1$

$$(6) 1 + A = 1$$

(7)
$$A + A = A$$
 (8) $A + A = 1$

$$(8) A + A = 1$$

$$(9) \ \overline{A} = A$$



二、逻辑代数运算法则

交換律: (10)
$$AB = BA$$
 (11) $A + B = B + A$

结合律: (12)
$$ABC = (AB)C = A(BC)$$

(13)
$$A+B+C=(A+B)+C=A+(B+C)$$

分配律:
$$(14)$$
 $A(B+C) = AB + AC$

(15)
$$A + BC = (A + B)(A + C)$$

证明:
$$(A+B)(A+C) = AA + AB + AC + BC$$

= $A + A(B+C) + BC$
= $A[1+(B+C)] + BC$
= $A+BC$



吸收律 (16) A(A+B) = A

$$i...$$
: $A(A+B) = AA + AB = A(1+B) = A$

$$(17) \ A(\overline{A} + B) = AB$$

$$(18) A + AB = A$$

$$(19) A + \overline{AB} = A + B \quad \checkmark$$

分配律

$$\overline{\mathbf{H}}$$
: $A + \overline{AB} = (A + \overline{A})(A + B) = A + B$

(20)
$$AB + A\overline{B} = A$$

(21)
$$(A+B)(A+\overline{B}) = A$$



$$(22) \ \overline{A+B} = \overline{A} \cdot \overline{B}$$

(22)
$$\overline{A+B} = \overline{A} \cdot \overline{B}$$
 (23) $\overline{A \cdot B} = \overline{A} + \overline{B}$ 很重要

列状态表证明:

| A | В | \overline{A} | \overline{B} | $\overline{A+B}$ | $\overline{A} \cdot \overline{B}$ | $\overline{A \cdot B}$ | $\overline{A} + \overline{B}$ |
|---|---|----------------|----------------|------------------|-----------------------------------|------------------------|-------------------------------|
| 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |



三、逻辑函数(逻辑式)的化简

[例 1] 应用逻辑代数运算法则化简下列逻辑式:

$$Y = ABC + \underline{ABD} + \overline{ABC} + CD + \underline{BD}$$

$$[M] Y = ABC + \underline{ABC} + CD + \underline{B(D + DA)}$$

$$= \underline{ABC} + \overline{ABC} + CD + \underline{BD} + \underline{AB}$$

$$= AB(1 + C) + \overline{ABC} + CD + \overline{BD}$$

$$= \underline{AB + \overline{ABC}} + CD + \underline{BD}$$

$$= B(A + \overline{AC}) + CD + B\overline{D}$$

$$= AB + \underline{BC} + CD + B\overline{D}$$

$$= AB + B(\overline{C} + \overline{D}) + CD$$

$$= AB + BCD + CD$$

$$= AB + B + CD$$

$$= B(A + 1) + CD$$

$$= B + CD$$



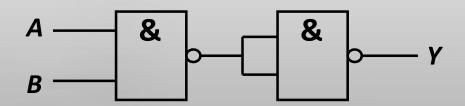
四、逻辑函数的变换 (用"与非"门构成其它基本门电路)

(1)应用"与非"门构成"非"门电路

$$Y = \overline{A}$$
 $A \longrightarrow Y$

(2)应用"与非"门构成"与"门电路

由逻辑代数运算法则: $Y = AB = \overline{AB}$

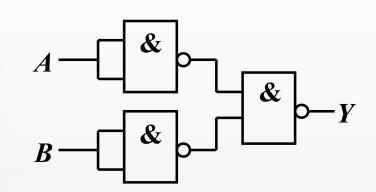




(3)应用"与非"门构成"或"门电路

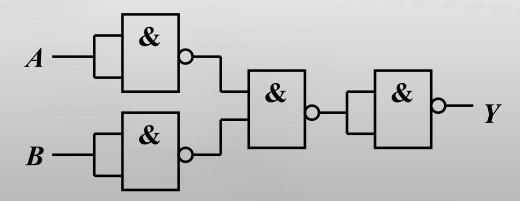
由逻辑代数运算法则:

$$Y = A + B = \overline{\overline{A + B}} = \overline{\overline{A} \cdot \overline{B}}$$



(4) 用"与非"门构成"或非"门

由逻辑代数运算法则: $Y = \overline{A + B} = \overline{A} \overline{B} = \overline{A} \overline{B}$





五、逻辑函数的表示方法

1.逻辑函数

用有限个与、或、非逻辑运算符,按某种逻辑关系将逻辑变量A、B、C、…连接起来,所得的表达式Y = F (A、B、C、…) 称为逻辑函数。

2.逻辑函数的表示方法

逻辑状态表

逻辑式

逻辑图



2.逻辑函数的表示方法

逻辑状态表

• 用输入、输出变量的逻辑状态 ("1"或"0")以表格形式来表示逻辑函数。

逻辑式

• 用"与""或""非"等运算来表达逻辑函数的表达式

逻辑图

• 用图形符号描述逻辑函数

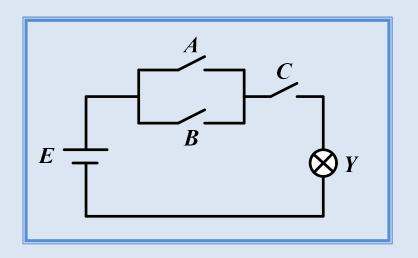




逻辑状态表

例:举重裁判电路, C为主裁判开关, A、B为副裁判开关, Y为指示灯。

电路功能: 当主裁判开关闭合,同时至少有一名副裁判开关闭合,指示灯才会亮。





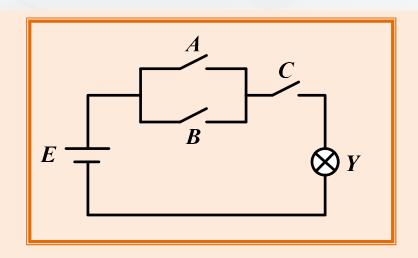
逻辑状态表

| A | В | C | Y |
|--------------------------------------|---|---|---|
| $egin{pmatrix} 0 \\ 0 \end{bmatrix}$ | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | $\begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix}$ |
| 0 | 1 | 1 | 1 |
| 0 1 1 | 0 | 0 | 1 0 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |



◆ 逻辑式

例:举重裁判电路, C为主裁判开关, A、B为副裁判开关, Y为指示灯。 电路功能:当主裁判开关闭合,同时至少有一名副裁判开关闭合,指示灯才会亮。



A、B中至少有一个闭合,可表示为: A+B

同时还要求C闭合,可表示为: C(A+B)

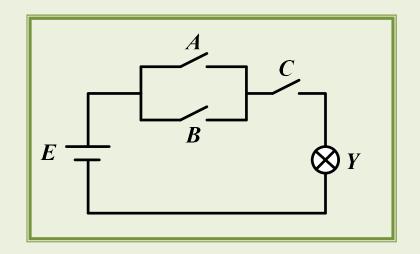
故:
$$Y=C(A+B)$$
 "或与"式
$$= AC + BC$$
 "与或"式
$$= \overline{AC \cdot BC}$$
 "与非 - 与非"



◆ 逻辑图

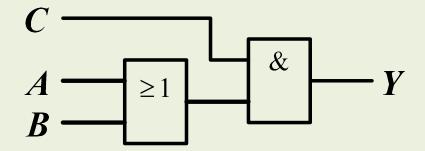
例: 举重裁判电路, C为主裁判开关, A、B为副裁判开关, Y为指示灯。

电路功能: 当主裁判开关闭合,同时至少有一名副裁判开关闭合,指示灯才会亮。



将逻辑函数式中的与或非等运算关系用相应的逻辑符号表示出来,就可以画出逻辑图。

$$Y=C(A+B)$$





3.逻辑函数的转换

- ◆ (1) 由状态表转换到逻辑式
 - •取 Y="1"(或Y="0")列逻辑式
 - 每个Y="1"对应的输入变量取值组合写成一个 乘积项

$$\overline{ABC}$$
 \overline{ABC} $A\overline{BC}$ ABC

• 这些乘积项作逻辑或

逻辑函式 $Y = \overline{ABC} + \overline{ABC} + A\overline{BC} + ABC$

逻辑状态表

| A | В | \boldsymbol{C} | Y |
|---|---|------------------|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |



3.逻辑函数的转换

◆ (2) 由逻辑式转换到状态表

逻辑状态表

| \overline{A} | В | C | Y |
|----------------|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

$$Y = \overline{ABC} + \overline{ABC} + A\overline{BC} + ABC$$

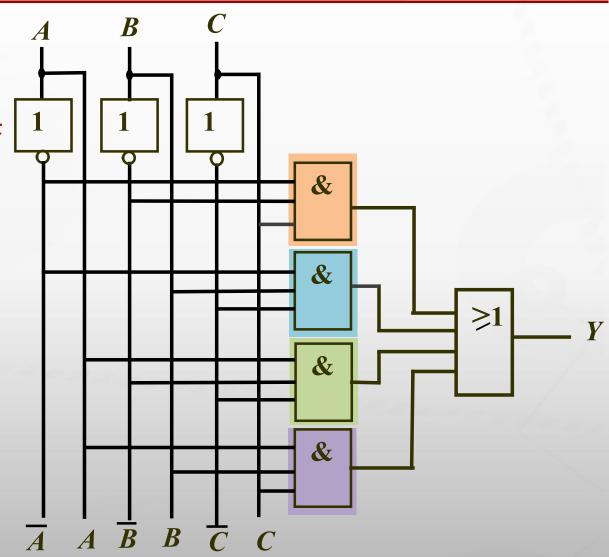


- 3.逻辑函数的转换
- ◆ (3) 逻辑式和逻辑图的相互转换

逻辑式 —— 逻辑图

方法: 将运算符号转换成图形符号

$$Y = \overline{ABC} + \overline{ABC} + A\overline{BC} + ABC$$





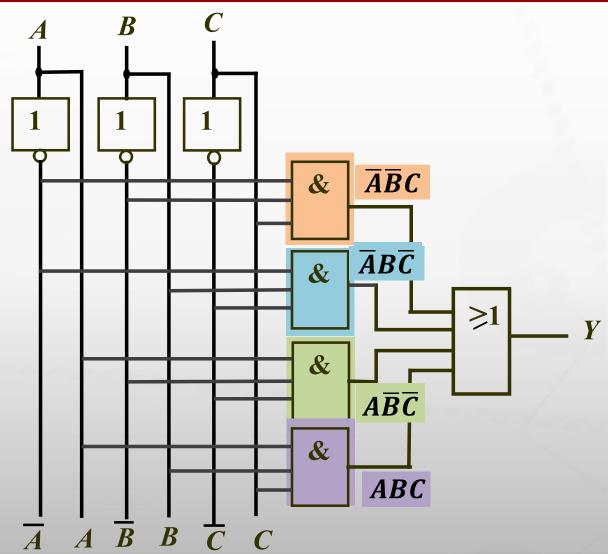
3.逻辑函数的转换

◆ (3) 逻辑式和逻辑图的相互转换

逻辑图 —— 逻辑式

方法: 将图形符号转换成运算符号

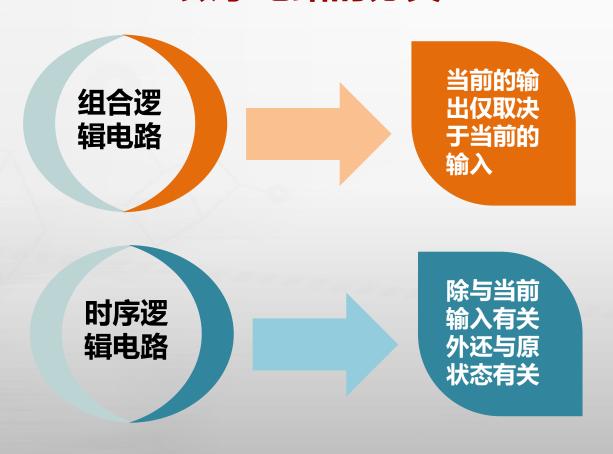
$$Y = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$$



02 组合逻辑电路的分析



数字电路的分类





★ 组合逻辑电路: 任何时刻电路的输出状态只取决于该时刻的输入 状态,而与该时刻以前的电路状态无关。



组合逻辑电路框图



组合逻辑电路的分析

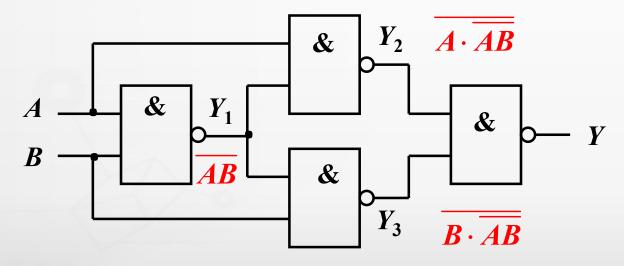


分析步骤:

- (1) 由逻辑图写出输出端的逻辑表达式
- (2) 运用逻辑代数化简或变换
- (3) 列逻辑状态表
- (4) 分析逻辑功能



例 1: 分析下图的逻辑功能



(1) 写出逻辑表达式

$$Y = \overline{Y_2 \cdot Y_3} = \overline{\overline{A \cdot \overline{AB}} \cdot \overline{B} \cdot \overline{B}}$$



(2) 应用逻辑代数化简

$$Y = \overline{Y_2 \cdot Y_3} = \overline{\overline{A \cdot \overline{AB}} \cdot \overline{B \cdot \overline{AB}}}$$

$$= \overline{\overline{A \cdot \overline{AB}}} + \overline{\overline{B \cdot \overline{AB}}}$$

$$= A \cdot \overline{AB} + B \cdot \overline{AB}$$

$$= A \cdot (\overline{A} + \overline{B}) + B \cdot (\overline{A} + \overline{B})$$

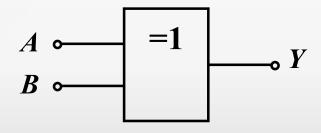
$$= A\overline{B} + B\overline{A}$$



(3) 列逻辑状态表

| A | В | Y |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

$$Y = A\overline{B} + B\overline{A}$$
 $= A \oplus B \cdot \circ \circ$ 逻辑式



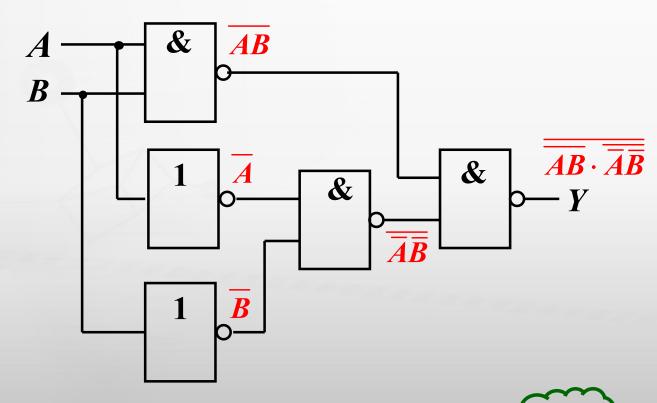
逻辑符号

(4) 分析逻辑功能

输入相同输出为 "0", 输入相异输出为 "1", 称为 "异或" 逻辑关系。这种电路称 "异或" 门。



例 2: 分析下图的逻辑功能



(1) 写出逻辑式
$$Y = \overline{AB \cdot \overline{AB}} = AB + \overline{AB} \cdot \circ \circ$$
 (化简)



(2) 列逻辑状态表

| \boldsymbol{A} | В | Y |
|------------------|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

$$Y = AB + \overline{AB}$$

$$= \overline{A \oplus B}$$

$$= A \odot B$$

$$\circ$$

$$A \circ = 1$$
 $B \circ Y$

逻辑符号

(3) 分析逻辑功能

输入相同输出为"1",输入相异输出为"0",称为"判一致电路"("同或门"),可用于判断各输入端的状态是否相同。



二、组合逻辑电路的设计

组合逻辑电路设计的目标是什么?

• 具有一定逻辑功能的电路(逻辑图)

这个电路的 逻辑功能由 谁来确定?

• 实际的逻辑问题 (功能)

什么是组合 逻辑电路的 设计?

• 根据实际逻辑问题,设计符合其要求的逻辑电路



二、组合逻辑电路的设计

步骤如下:



- 确定输入变量、 输出变量及各 变量的含义
- 分析题意,列状态表;
- 由真值表 写出逻辑 表达式
- 简化和变 换逻辑表 达式
- 画出逻辑图



二、组合逻辑电路的设计

◆ 举例

功能 逻辑图



设计要求 3人表决器



选秀现场



二、组合逻辑电路的设计

1.逻辑抽象

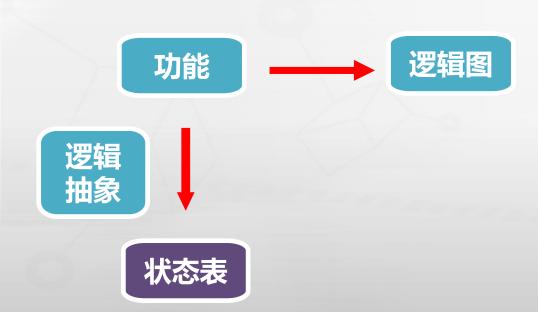


| 输入变量 | 输出变量 |
|---------|------|
| A, B, C | Y |
| 评判信息 | 表决结果 |
| 赞成→1 | 晋级→1 |
| 不赞成→0 | 淘汰→0 |



二、组合逻辑电路的设计

2. 列状态表



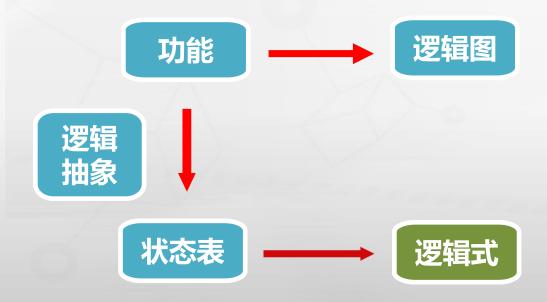
三人表决器状态表

| | 输出 | | |
|---|----|------------------|---|
| A | В | \boldsymbol{C} | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |



二、组合逻辑电路的设计

3. 写逻辑式



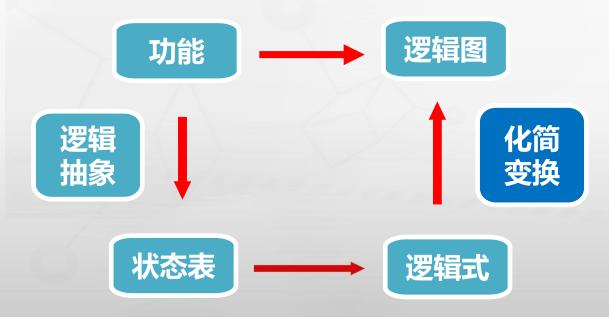
$$Y = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

| | 输出 | | |
|-----------------|----|------------------|---|
| $oxedsymbol{A}$ | В | \boldsymbol{C} | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |



二、组合逻辑电路的设计

4. 化简和变换



$Y = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$

公式法化简

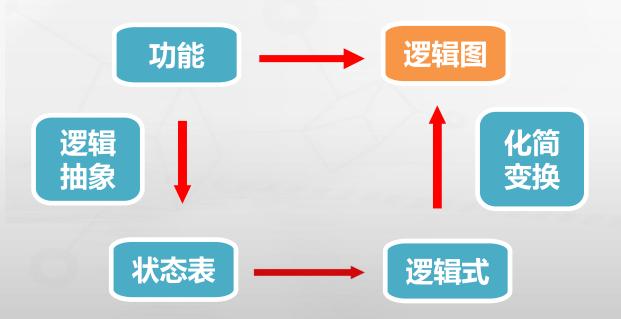
$$Y = AB + BC + AC$$



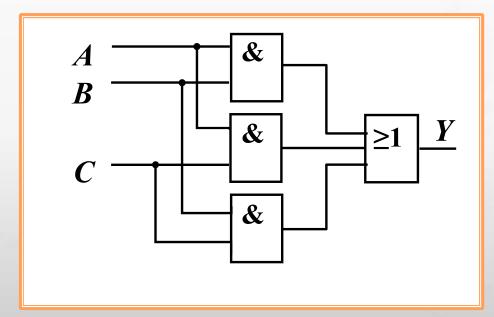


二、组合逻辑电路的设计

5. 画逻辑图



$$Y = AB + BC + AC$$



如何用与非门实现



基本逻辑门电路的组合



二、组合逻辑电路的设计

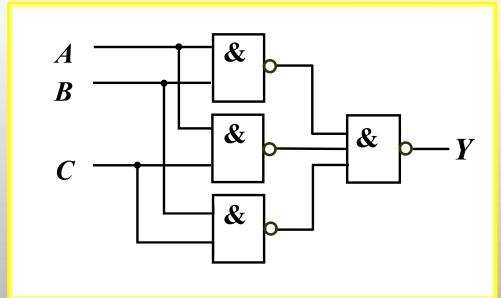
5. 画逻辑图



$$Y = AB + BC + AC$$

$$Y = \overline{AB + BC + AC}$$

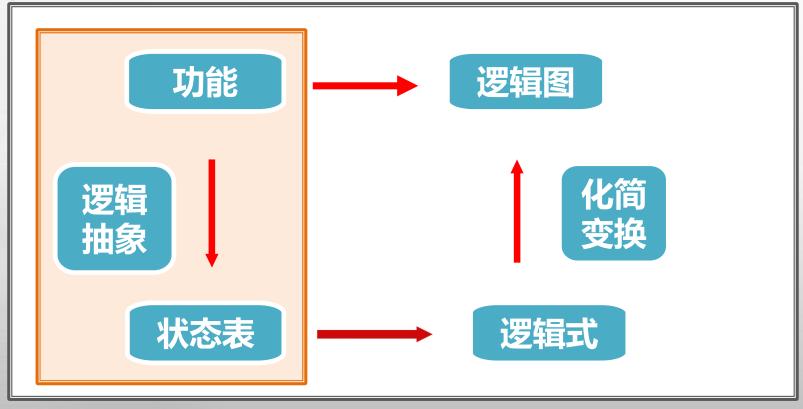
$$Y = \overline{\overline{AB} \cdot \overline{BC} \cdot \overline{AC}}$$







组合逻辑电路设计总结





$$Y = AB\overline{C} + A\overline{B}C + \overline{A}BC + ABC$$

$$= AB\overline{C} + A\overline{B}C + \overline{A}BC + ABC + ABC + ABC$$

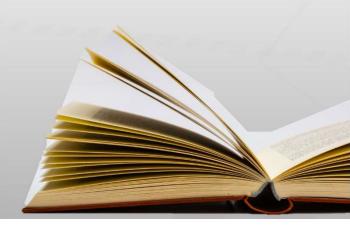
$$= AB(C + \overline{C}) + BC(A + \overline{A}) + AC(B + \overline{B})$$

$$= AB + BC + AC$$





13.5 加法器



本节内容

- 一、半加器
- 二、全加器



十进制

• 0~9十个数码, "逢十进一"。

二进制

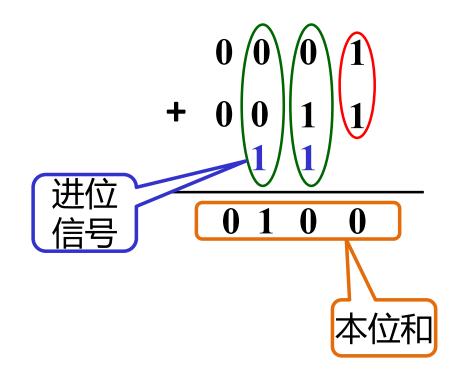
• 0, 1两个数码, "逢二进一"。

加法器: 实现二进制加法运算的电路

二进制加法运算的基本规则

- (1) 0, 1两个数码, 逢二进一。
- (2) 最低位是两个最低位数的叠加,不需考虑进位。
- (3) 其余各位都是三个数相加,包括加数、被加数和低位来的进位信号。
- (4) 任何位相加都产生两个结果:本位和、向高位的进位信号。

如: A=0001, B=0011, 计算A+B



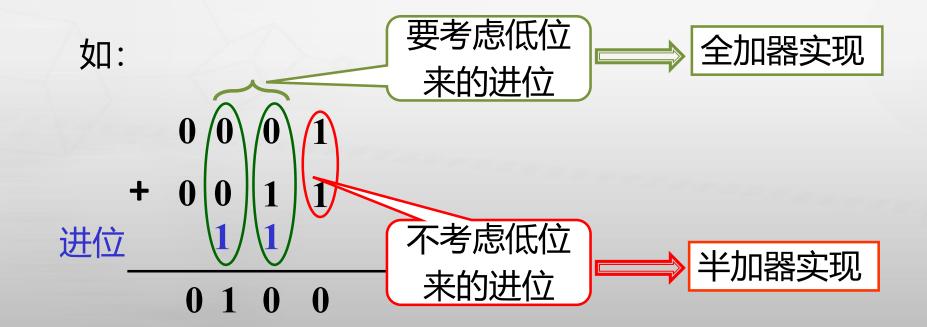
加法器: 实现二进制加法运算的电路



加法器: 实现二进制加法运算的电路

半加器

全加器





一、半加器

半加:实现两个一位二进制数相加,不考虑来自低位的进位。

 1.逻辑
抽象
 コ.列状
念表
 コ.列状
会表
 コ.列状
会表
 コ.経筒
与変換
 コ.化筒
与変換
 コ.回逻
程



一、半加器



(1) 逻辑抽象





一、半加器

(2) 列状态表

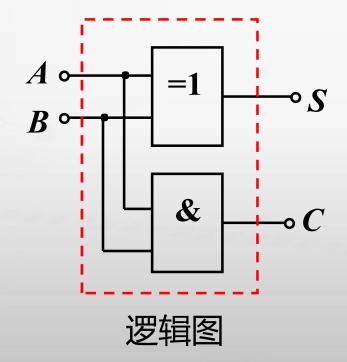
| A | B | S | C |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |

(3) 写逻辑表达式

$$S = A\overline{B} + \overline{A}B = A \oplus B$$

$$C = AB$$

(4) 画逻辑图



$$\begin{array}{c|c}
A & \longrightarrow & \sum & \longrightarrow S \\
B & \longleftarrow & CO & \longrightarrow C
\end{array}$$

逻辑符号



二、全加器

全加: 实现两个一位二进制数相加, 且考虑来自低位的进位。

(1) 逻辑抽象



二、全加器

- (2) 列状态表
- (3) 写逻辑表达式并化简

$$S_{i} = \overline{A_{i}} \, \overline{B_{i}} C_{i-1} + \overline{A_{i}} B_{i} \overline{C_{i-1}} + A_{i} \overline{B_{i}} \, \overline{C_{i-1}} + A_{i} B_{i} C_{i-1}$$
 $= A_{i} \oplus B_{i} \oplus C_{i-1}$ 公式法

$$C_{i} = \overline{A_{i}}B_{i}C_{i-1} + A_{i}\overline{B_{i}}C_{i-1} + A_{i}B_{i}\overline{C_{i-1}} + A_{i}B_{i}C_{i-1}$$

$$= A_{i}B_{i} + B_{i}C_{i-1} + A_{i}C_{i-1}$$
 卡诺图法

| 1 | P | \overline{C} | | <u>C</u> |
|-----------------|-------|----------------|-------------|----------|
| $\frac{A_i}{-}$ | B_i | C_{i-1} | $C_{\rm i}$ | S_{i} |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 |

全加器状态表

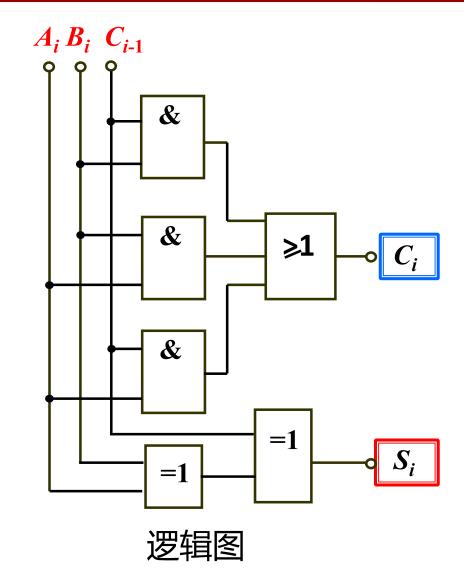


二、全加器

(4) 画逻辑图

$$S_i = A_i \oplus B_i \oplus C_{i-1}$$

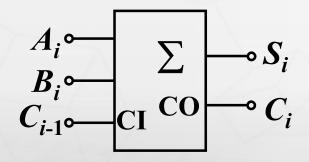
$$C_i = A_i B_i + B_i C_{i-1} + A_i C_{i-1}$$



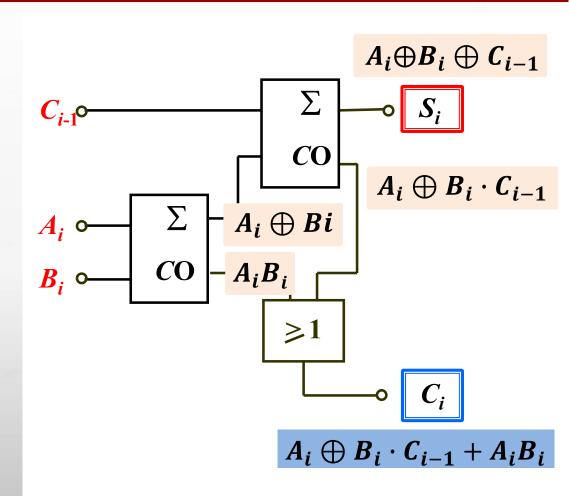


二、全加器

(4) 画逻辑图



逻辑符号



半加器构成的全加器