Disciplina: **Arquitetura de Computadores** Carga Horária: **60h**

Professor: Almir Olivette Artero

email: almir@fct.unesp.br

Aula 8c

Exercícios

1)

Explique o principio da localidade.

2)

Sobre os elementos da memória cache, fale sobre as funções de mapeamento direto e associativo. Cite pelo menos uma vantagem e desvantagem de cada.

3)

Explique a necessidade dos algoritmos de substituição para o mapeamento associativo e porque esses algoritmos não servem quando se trabalha com o mapeamento direto. Ainda sobre os algoritmos de substituição explique rapidamente os algoritmos LRU, FIFO, LFU e Aleatório.

4)

Explique as três técnicas de coerência de cache: observação do barramento, transparência de hardware e memória não cacheável.

5)

O que são as memórias de acesso sequencial, direto e aleatório?

6)

Qual o relacionamento entre tempo de acesso, custo de memória e capacidade?

1) Explique o principio da localidade.

Como a cache acessa um bloco da memória principal, decorre um aumento da probabilidade das demais consultas de dados por ela feita ser novamente endereçada para o mesmo bloco.

- 2) Sobre os elementos da memória cache, fale sobre as funções de mapeamento direto e associativo. Cite pelo menos uma vantagem e desvantagem de cada.
 - Mapeamento direto: Uma única linha da memória cache é relacionada com um bloco da memória principal.
 - Fácil implementação
 - Blocos implementados em uma linha fixa da cache.
 - Mapeamento associativo:
 - Qualquer bloco da memória principal pode ser relacionado a uma linha da memória cache.
 - Implementação de circuitos complexas.

Mapeamento Associativo por conjunto

- Usa um mapeamento direto do conjunto
- Usa mapeamento associativo dentro do conjunto (Compara apenas as tags do conjunto selecionado)

3) Explique a necessidade dos algoritmos de substituição para o mapeamento associativo e porque esses algoritmos não servem quando se trabalha com o mapeamento direto. Ainda sobre os algoritmos de substituição explique rapidamente os algoritmos LRU, FIFO, LFU e Aleatório.

Uma vez que a cache estiver cheio, e um novo bloco for trazido para a cache, um dos blocos existentes precisa ser substituído. Para o mapeamento direto, existe apenas uma linha possível para qualquer bloco em particular e nenhum a escolha é possível.

LRU: Substitua aquele bloco no conjunto que permaneceu na cache por mais tempo sem qualquer referência a ele.

FIFO: substitua o bloco no conjunto que esteve na cachê por mais tempo.

LFU: substitua aquele bloco no conjunto que teve menos referencia.

Aleatório: Escolhe uma linha aleatória dentre as linhas candidatas.

- 4) Explique as três técnicas de coerência de cache: observação do barramento, transparência de hardware e memória não cacheável.
 - Monitoramento do barramento: Cada controlador de memória cache monitora as linhas de endereço para detectar operações de escrita na memória feitas por outros mestres do barramento.
 - Transparência em hardware: Um hardware adicional é utilizado para assegurar que todas as atualizações feitas na memória principal por meio de uma memória cache sejam refletidas em todas as demais memórias cache. Se um processador modifica uma palavra em sua memória cache, além dessa atualização ser feita na memória principal, as palavras correspondentes nas demais memórias cache são também atualizadas.
 - Memória não-cacheável: É apenas uma parte da memória principal é compartilhada por mais de um processador e não pode ser associada à memória cache.

- 5) O que são as memórias de acesso sequencial, direto e aleatório?
 - Acesso sequencial: é feito de forma linear e para chegar a determinada parte e preciso passar pelos seus intermediários.
 - Acesso direto: blocos tem seu endereço baseado no local físico, para acessar determinada parte da memoria faz-se o acesso direto aos blocos e sequencial ate determinado endereço.
 - Acesso aleatório: cada local endereçável tem um endereço baseado na localização física, assim qualquer um pode ser acessado de forma direta.

- 6) Qual o relacionamento entre tempo de acesso, custo de memória e capacidade?
 - Tempo de acesso mais rápido, maior custo por bit.
 - Maior capacidade menor custo por bit.
 - Maior capacidade tempo de acesso maior.