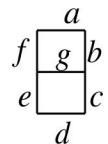


《数字电路》试卷

班级_____学号_____姓名_____成绩_____

一、选择题（每题 2 分，共 20 分）

- 下面属于有权码的是（ B ）
A、格雷码 B、8421BCD 码
C、奇偶校验码 D、余三码
- 一个两输入端的门电路，当输入为 1 和 0 时，输出不是 1 的门是（ C ）
A、与非门 B、或门 C、或非门 D、异或门
- 和逻辑式 \overline{AB} 逻辑关系不同的逻辑式是（ B ）
A、 $\overline{A} + \overline{B}$ B、 $\overline{A} \cdot \overline{B}$ C、 $\overline{A} \cdot B + \overline{B}$ D、 $\overline{AB} + \overline{A}$
- 数字电路中机器识别和常用的数制是（ A ）
A、二进制 B、八进制 C、十进制 D、十六进制
- 十进制数 100 对应的二进制数为（ C ）
A、1011110 B、1100010 C、1100100 D、11000100
- 七段译码器 74LS47（共阳）的输出低电平有效，当输入的 4 位数为 0101 显示 5 时，输出七段 LED 数码管的 abcdefg 为（ A ）
A、1011011 B、0100100 C、1101101 D、0010010
- 在函数 $F = ABC + D$ 的真值表中， $F = 0$ 的状态共有多少个（ D ）
A、2 B、4 C、9 D、7
- 下列各型号中属于优先编码器的是（ C ）
A、74LS85 B、74LS138 C、74LS148 D、74LS48
- 逻辑函数中的逻辑“或”和它对应的逻辑代数运算关系为（ A ）
A、逻辑加 B、逻辑乘 C、逻辑非
- 余三码与 8421BCD 码相差 0011，因此，用下列哪个器件实现将 8421BCD 码转换到余三码的设计最简单。（ A ）
A、4 位二进制加法器 B、比较器 C、数据选择器 D、译码器



二、填空题（每空 1.5 分，共 30 分）

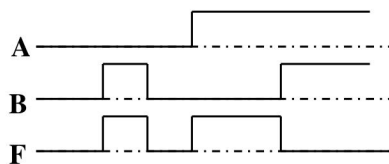
- 1、具有“相异出 1，相同出 0”功能的逻辑门是异或门，它的反是同或门。
- 2、 $(68.25)_{10} = (\underline{1000100.01})_2 = (\underline{44.4})_{16} = (\underline{1101000.00100101})_{8421BCD}$

3、在化简的过程中，约束项可以根据需要看作0或1。

4、将逻辑函数 $Z = AD + \bar{B}C$ 展开为标准与或表达式为 $Z = \sum m (\underline{2, 3, 9, 10, 11, 13, 15})$ 。

5、在多路数据传送过程中，能够根据需要将其中的任意一路挑选出来的电路，称之为数据选择器，也叫做多路开关。

6、已知组合逻辑电路中 A、B 是输入端，F 是输出端，波形如右图所示，则 $F = \underline{A \oplus B}$ 。



7、在时间上和数值上均作连续变化的电信号称为模拟信号；在时间上和数值上离散的信号叫做数字信号。

8、在正逻辑的约定下，“1”表示高电平，“0”表示低电平。

9、数字电路输入和输出之间的关系是逻辑关系，所以数字电路也称为逻辑电路。逻辑电路中最基本的逻辑关系是与逻辑、或逻辑和非逻辑。

10、若将 $Y_0 \sim Y_7$ 的 8 个信号编成二进制代码，则编码输出的位数为三位。

三、判断正误题（每题 2 分，共 20 分，）

- 1、对于一个逻辑函数，其卡诺图是唯一的。 (对)
- 2、2 个输入端的与非门，当把 2 个输入端连在一起时，则当非门用。 (对)
- 3、8421BCD 码、2421BCD 码和余 3 码都属于有权码。 (错)
- 4、 $\overline{A+B} = \bar{A} \cdot \bar{B}$ 是逻辑代数的非非定律。 (错)
- 5、输入全为低电平“0”，输出也为“0”时，必为“与”逻辑关系。 (错)
- 6、卡诺图中为 1 的方格均表示一个逻辑函数的最小项。 (对)
- 7、组合逻辑电路的输出只取决于输入信号的现态。 (对)
- 8、共阴极结构的显示器需要低电平驱动才能显示。 (错)
- 9、半加器实际上是实现两个一位二进制数的相加。 (对)
- 10、已知逻辑功能，求解逻辑表达式的过程称为逻辑电路的设计。 (错)

四、综合题（30 分）

1、用卡诺图法化简逻辑函数（每题 3 分，共 9 分）

$$(1) F(A, B, C, D) = \sum m(0, 1, 6, 15) + \sum d(4, 7, 9, 11)$$

资料由公众号【工大喵】收集整理并免费分享

解: $F = \overline{A}\overline{B}\overline{C} + \overline{A}BC + ACD$

(2) $F(A, B, C, D) = \sum m(0, 1, 6, 7, 8, 12, 14, 15)$

解: $F = \overline{A}\overline{B}\overline{C} + \overline{A}BC + BC$

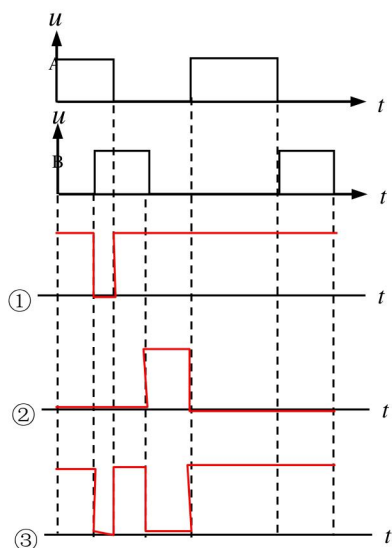
(3) $F = \overline{BC} + \overline{AB} + \overline{AC}$

解:

$$\begin{aligned} F &= \overline{BC} + \overline{AB} + \overline{AC} \\ &= \overline{BC} \bullet \overline{AB} + \overline{AC} \\ &= (\overline{B} + \overline{C})\overline{AB} + \overline{AC} \\ &= \overline{A}\overline{B}\overline{C} + \overline{A}\overline{C} = \overline{BC} + \overline{AC} \end{aligned}$$

2、下图所示是两输入端逻辑门输入电压 u_A 、 u_B 的波形图，试画出对应下列门的输出波形。(6 分)

- ①与非门
- ②或非门
- ③异或门



3、某工厂有 ABC 三个车间和一个自备电站，站内有两台发电机 X 和 Y，Y 的发电能力是 X 的两倍。如果一个车间开工，只启动 X 即可，如果两个车间同时开工，只启动 Y 即可，如果

三个车间同时开工，则 X 和 Y 都要启动。请设计一个电路，此电路可由车间开工控制发电机启动和停止。（15 分）

(1) 写出真值表

(2) 写出逻辑表达式并化简

(3) 用门电路实现，画出逻辑图

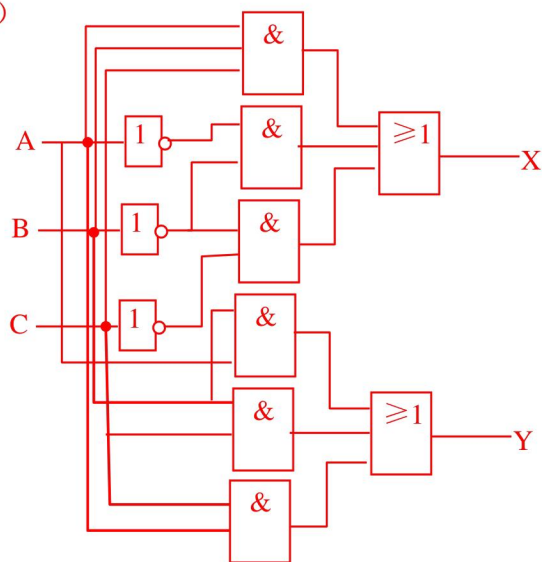
(4) 用 3-8 译码器 74LS138 中实现

解：(1) 设三个车间分别为输入变量 A、B、C，车间开工设“1”，停工设“0”；X 和 Y 启动时为“1”，未启动为“0”。画出相应真值表如下：

A	B	C	X	Y
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

(2) $X = \sum m(1,2,4,7) = \bar{A}\bar{B} + \bar{B}\bar{C} + ABC$ $Y = \sum m(3,5,6,7) = AB + BC + AC$

(3)



(4)

