

Paginazione e dipendenza dall'hardware

La paginazione prevede che all'interno dell'hardware ci sia qualche facilities in più rispetto a ciò che avevamo prima, sia nel TLB, ma anche nel fatto che la stessa tabella delle pagine in qualche modo è gestita dalla nostra CPU quando per esempio c'è un TLB miss: chiaramente noi dobbiamo strutturare questa tabella delle pagine secondo le regole che il nostro processore prevede. CR3 ci da la posizione fisica della page table dell'applicazione in esercizio.

- Setup/gestione della tabella delle pagine via software (di livello kernel) non da luogo ad indipendenza dalla specifica architettura hardware
- La risoluzione di un miss sul TLB viene infatti effettuata dal microcodice della specifica CPU
- Questo effettua uno o più accessi alla memoria di lavoro per consultare la tabella delle pagine del processo corrente
- La struttura della tabella delle pagine (e delle relative informazioni) dipende quindi dalla logica del microcodice

NOTA BENE

- dato che mantenere la tabella delle pagine via software significa che essa è accessibile tramite indirizzi logici, sarà necessario avere il supporto hardware per mantenere ad ogni istante la corrispondente traduzione fisica
- questo supporto è tipicamente esterno al TLB (ad esempio su x86 è un registro dedicato denominato CR3)