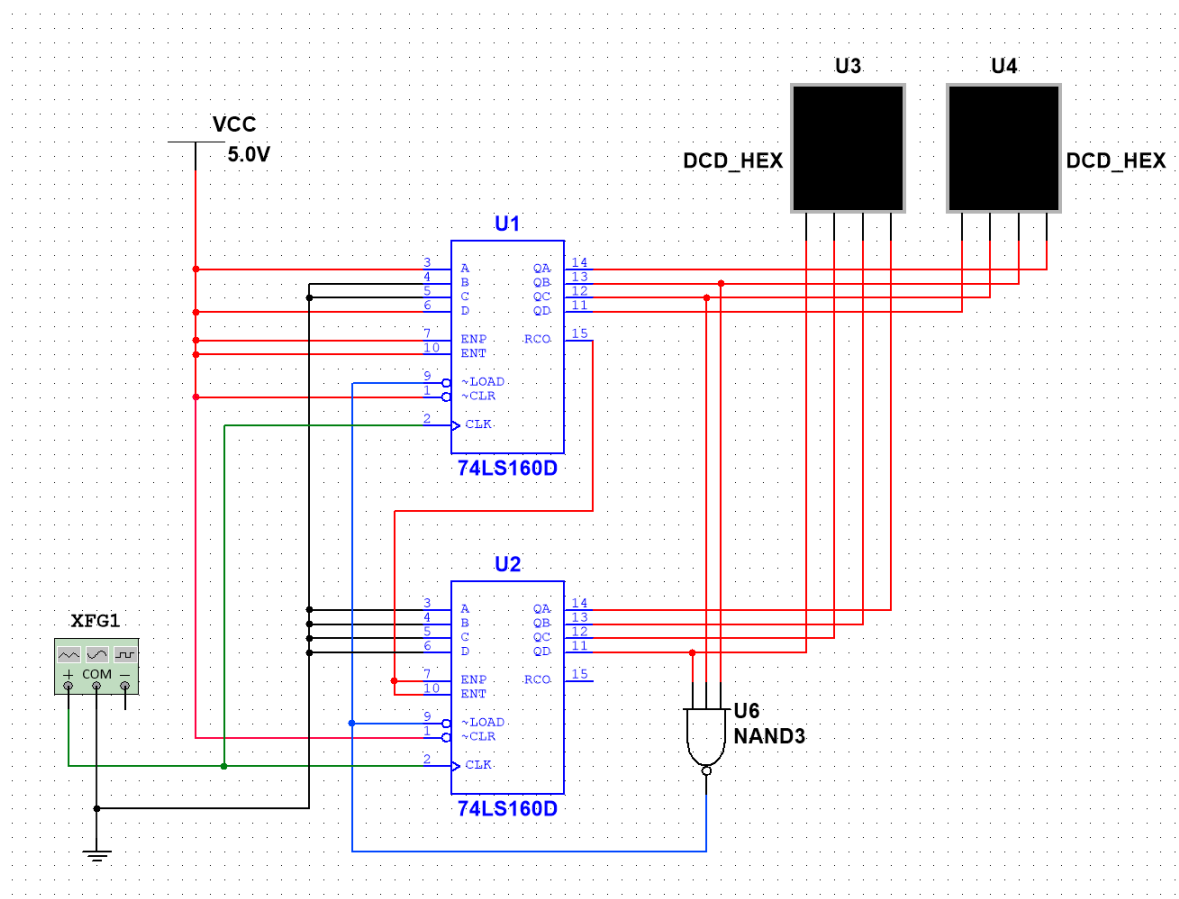


1030 FPGA作业

UNikeEN

Lab1 09~86 两位计数器

仿真电路截图

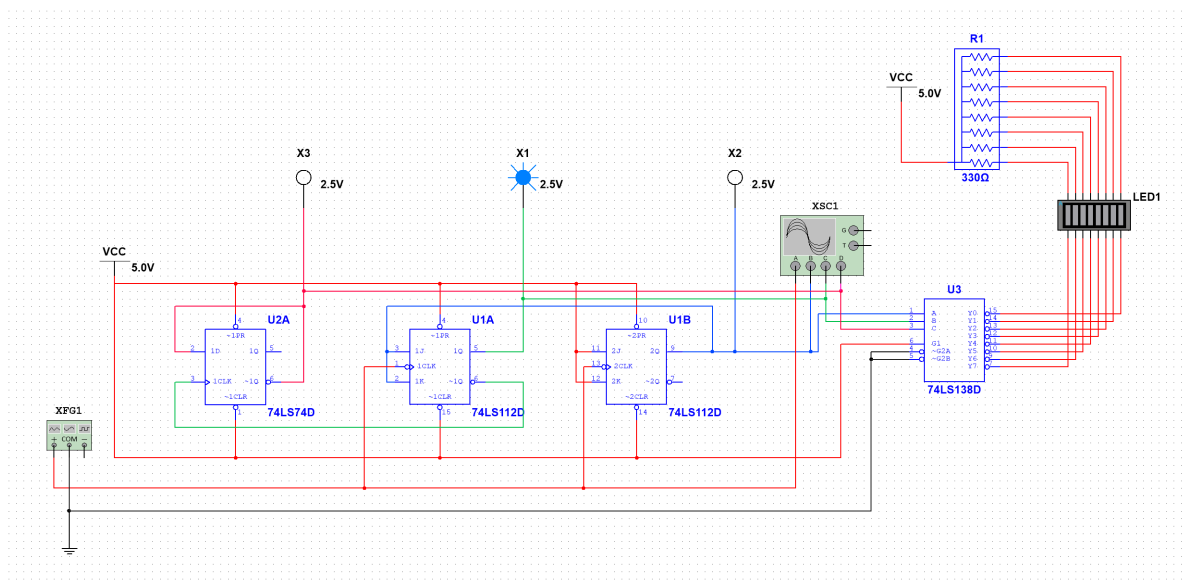


设计思路

- 向两个 74LS160D 芯片 U1, U2 的 A 和 D 分别输入对应“0”~“9”的高电平输入，其余端口输入低电平。低位芯片 (U1) 的 RCO 输出接入到高位芯片 (U2) 的 ENP / ENT 引脚实现进位。
- 低位的 B, D 和高位的 D 引脚接一个 NAND 门，当输出为“8”~“6”时 NAND 门输出低电平至两个芯片的 ~LOAD 引脚，即从 86 复位到 09。

Lab2 八位流水灯

仿真电路截图



设计思路

- 由一个 D 计数器和两个 JK 计数器实现三位二进制计数器。
- D 触发器进行二分频，U1A 的输出信号取反作为 U2A 的 CLK 输入，实现下降沿处变化。D 触发器自身输出信号连接至输入，实现高低电平切换
- 计数范围从 000 到 111