

256位、I²C® 兼容型数字电位计

AD5245

产品特性

256位

端到端电阻: 5 kΩ、10 kΩ、50 kΩ、100 kΩ

紧凑型SOT-23-8 (2.9 mm x 3 mm)封装

快速建立时间: 上电时t。= 5 μs (典型值)

完整读/写游标寄存器 上电预设为中间值

额外封装地址解码引脚AD0

工厂编程应用中,计算机软件取代μC

单电源: 2.7 V至5.5 V

低温度系数: 45 ppm/°C 低功耗: I_{pp} = 8 μA

宽工作温度范围: -40℃至+125℃

提供评估板

应用

在新设计中代替机械电位计

LCD面板V_{com}调整

LCD面板亮度与对比度控制

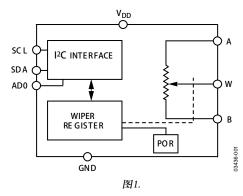
压力、温度、位置、化学和光学传感器调节

RF放大器偏置

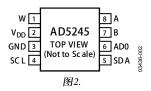
汽车电子设备调节

增益控制和失调电压调整

功能框图



引脚配置



概述

AD5245是一款适合256位调整应用的2.9 mm x 3 mm紧凑型 封装解决方案。可实现与机械电位计或可变电阻相同的电 子调整功能,而且具有增强的分辨率、固态可靠性和出色 的低温度系数性能。

游标设置可以通过I²C兼容型数字接口控制,也可以利用 该接口回读游标寄存器的内容。AD0可以将最多两个器件 置于同一总线上。命令位将游标位置复位到中间值或关断 器件,使之进入零功耗状态。 该器件采用2.7 V至5.5 V电源供电,功耗小于8 μA,适合电池供电的便携式应用。

注意: 数字电位计、VR和RDAC这些术语可以互换使用。

Rev. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A. Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2006 Analog Devices, Inc. All rights reserved.

目录

产品特性	1 测试电路	12
应用	1 工作原理	13
功能框图	1 可变电阻编程	13
引脚配置	1 电位计分压器编程	14
概述	1 ESD保护	14
修订历史	2 端电压范围	14
电气特性	3 上电顺序	14
5 kΩ版本	3 布局和电源旁路	14
10 kΩ、50 kΩ、100 kΩ版本	4 恒定偏置电流保持电阻设置	15
时序特性	5 评估板	15
5 kΩ、10 kΩ、50 kΩ、100 kΩ版本	5 I ² C接口	16
绝对最大额定值	6 I ² C兼容型双线式串行总线	16
ESD警告	6 外形尺寸	19
引脚配置和功能描述	7 订购指南	19
典型工作特性	8	
修订历史	增加图37	14
2006年1月一修订版A至修订版B	再 水 八 → 4	
更改表3	皿収入 同注 DDA Cは 放び	14
更改订购指南	删除双向接口电平转换部分	
2004年3月—修订版0至修订版A	移动ESD保护部分页面	
更新格式通	i篇 更改图38和图39	
更改特性		14
更改应用	史以图40	14
更改图1	修列 [电顺序 以	14
更改电气特性—5 kΩ版本	3 移动布局和电源旁路页面	15
更改电气特性—10 kΩ、50 kΩ和100 kΩ版本	⁴ 增加恒定偏置保持电阻设置部分	
更改时序特性	增加图42	15
更改绝对最大额定值	6 增加评估板部分	15
移动ESD警告页面		
更改引脚配置和功能描述	7 移动I ² C接口页面	16
更改图22和图23		
移动图25为图26		
移动图26为图27		
移动图27为图25		
删除图31和图32		
修改图32、图33和图34		
更改可变电阻器操作部分		
增加图35		
更改公式1和公式2	. 13	_
重改表6和表7	₁₃ 200 3年5月—版本0:初始版	

电气特性

5 kΩ版本

除非另有说明, $V_{DD} = 5 \text{ V} \pm 10\%$ 或3 $\text{V} \pm 10\%$, $V_{A} = V_{DD}$, $V_{B} = 0 \text{ V}$, $-40^{\circ}\text{C} < T_{A} < +125^{\circ}\text{C}$.

表1.

参数	符号	条件	最小值	1 典型值	量大值	单位
直流特性—可变电阻器模式						
电阻差分非线性2	R-DNL	R _{wB} , V _A = 无连接	-1.5	±0.1	+1.5	LSB
电阻积分非线性 ²	R-INL	R _{wB} , V _A = 无连接	-4	±0.75	+4	LSB
标称电阻容差3	ΔR_{AB}	T _A = 25°C	-30		+30	%
电阻温度系数	$(\Delta R_{AB}/R_{AB})/\Delta T \times 10^6$	V _{AB} = V _{DD} , 游标 = 无连接		45		ppm/°C
游标电阻	Rw			50	120	Ω
直流特性-电位计分压器模式(规格适用]于所有可变电阻)					
差分非线性4	差分非线性(DNL)		-1.5	±0.1	+1.5	LSB
积分非线性4	积分非线性(INL)		-1.5	±0.6	+1.5	LSB
分压器温度系数	$(\Delta V_W/V_W)/\Delta T \times 10^6$	码字=0x80		15		ppm/°C
满量程误差	V _{WFSE}	码字=0xFF	-6	-2.5	0	LSB
零电平误差	V_{WZSE}	码字=0x00	0	2	6	LSB
电阻端						
电压范围 ⁵	V_A, V_B, V_W		GND		V_{DD}	V
		f=1 MHz, 针对GND测量,				
电容A、B ⁶	C _A , C _B	码字=0x80		90		pF
		f=1 MHz, 针对GND测量,				
电容W ⁶	Cw	码字=0x80		95		pF
关断电源电流 ⁷	I_{A_SD}	$V_{DD} = 5.5 \text{ V}$		0.01	1	μΑ
共模泄漏	Ісм	$V_A = V_B = V_{DD}/2$		1		nA
数字输入和输出						
输入逻辑高电平	V _{IH}	$V_{DD} = 5 V$	2.4			V
输入逻辑低电平	V _{IL}	$V_{DD} = 5 V$			8.0	V
输入逻辑高电平	V _{IH}	$V_{DD} = 3 V$	2.1			V
输入逻辑低电平	V_{IL}	$V_{DD} = 3 V$			0.6	V
输入电流	I _{IL}	V _{IN} = 0 V或 5V			±1	μΑ
输入电容6	C _{IL}			5		pF
电源						
电源电压范围	V _{DD} 范围		2.7		5.5	V
电源电流	I _{DD}	V _{III} = 5 V或V _{II} = 0 V		3	8	μΑ
功耗 ⁸	P _{DISS}	$V_{IH} = 5 \implies V_{II} = 0 \text{ V}, V_{DD} = 5 \text{ V}$			44	μW
电源灵敏度	PSS	V _{DD} = +5 V ± 10%, 码字 = 中间值		±0.02	±0.05	%/%
动态特性6,9						
-3 dB带宽	BW_5K	R _{AR} = 5 kΩ, 码字= 0x80		1.2		MHz
总谐波失真	THDw	$V_A = 1 \text{ V rms}, V_B = 0 \text{ V}, f = 1 \text{ kHz}$		0.1		%
V _w 建立时间	ts	V _A = 5 V, V _B = 0 V, ±1 LSB误差带		1		μs
电阻噪声电压密度	e _{N_wB}	$R_{WB} = 2.5 \text{ k}\Omega, R_S = 0$		6		nV/√Hz

¹ 典型规格表示25℃和V_{DD} = 5 V时的平均读数。.

² 电阻位置非线性误差(R-INL)是指在最大电阻和最小电阻游标位置之间测得的值与理想值的偏差。R-DNL衡量连续抽头位置之间相对于理想位置的相对阶跃变化。部件保证单调性。

³ V_{AB} = V_{DD}, 游标 (V_W) = 无连接

 $^{^4}$ 与电压输出DAC类似,将RDAC配置为电位计分压器,在 V_w 位置测得INL和DNL。 $V_A = V_{DD}$ 和 $V_B = 0$ V_O 最大±1 LSB的DNL规格限值,保证单调工作条件。

⁵ 电阻端A、B和W彼此没有极性限制。

⁶ 通过设计保证,但未经生产测试。

⁷对A端进行测量。关断模式下A端处于开路状态。

⁸ P_{DISS}可通过(I_{DD}×V_{DD}) 计算。CMOS逻辑电平输入实现最小功耗。

⁹所有动态特性均采用V_{DD}=5V。

10 kΩ、50 kΩ、100 kΩ版本

除非另有说明, $V_{DD} = 5 \text{ V} \pm 10\%$ 或3 $\text{V} \pm 10\%$, $V_{A} = V_{DD}$, $V_{B} = 0 \text{ V}$, $-40^{\circ}\text{C} < T_{A} < +125^{\circ}\text{C}$ 。

表2.

参数	符号	条件	最小值	真典型值1	最大值	单位
直流特性—可变电阻器模式						
电阻差分非线性 ²	R-DNL	R _{wa} , V _A = 无连接	-1	±0.1	+1	LSB
电阻积分非线性 ²	R-INL	R _{wa} , V _A = 无连接	-2	±0.25	+2	LSB
标称电阻容差3	ΔR_{AB}	T _A = 25°C	-30		+30	%
电阻温度系数	$(\Delta R_{AB}/R_{AB})/\Delta T \times 10^6$	V _{AR} = V _{DD} , 游标 = 无连接		45		ppm/°C
游标电阻	Rw	$V_{DD} = 5 \text{ V}$		50	120	Ω
直流特性-电位计分压器模式(规格适用	于所有可变电阻)					
差分非线性4	差分非线性(DNL)		-1	±0.1	+1	LSB
积分非线性4	积分非线性(INL)		-1	±0.3	+1	LSB
分压器温度系数	$(\Delta V_W/V_W)/\Delta T \times 10^6$	码字 = 0x80		15		ppm/°C
满量程误差	V_{WFSE}	码字 = 0xFF	-3	-1	0	LSB
零电平误差	V _{WZSE}	码字=0x00	0	1	3	LSB
电阻端						
电压范围5	V_A, V_B, V_W		GND		V_{DD}	V
电容A、B ⁶	C _A , C _B	f = 1 MHz,针对GND测量, 码字 = 0x80		90		pF
电容W ⁶	C _w	f = 1 MHz, 针对GND测量, 码字 = 0x80		95		pF
关断电流	I _{A SD}	V _{DD} = 5.5 V		0.01	1	μΑ
共模泄漏	I _{CM}	$V_A = V_B = V_{DD}/2$		1		nA
数字输入和输出						
输入逻辑高电平	V _{IH}	$V_{DD} = 5 \text{ V}$	2.4			V
输入逻辑低电平	VIL	$V_{DD} = 5 V$			0.8	V
输入逻辑高电平	V _{IH}	$V_{DD} = 3 V$	2.1			V
输入逻辑低电平	VIL	$V_{DD} = 3 V$			0.6	V
输入电流	IIL	V _{IN} = 0 V或 5V			±1	μΑ
输入电容 ⁶	CIL	IIV		5		pF
电源						
电源电压范围	Vpp范围		2.7		5.5	V
电源电流	I _{DD}	V _{IH} = 5 V或V _{II} = 0 V		3	8	μΑ
功耗 ⁷	P _{DISS}	V _{IH} = 5 或 V _{II} = 0 V, V _{DD} = 5 V			44	μW
电源灵敏度	PSS	V _{DD} = 5 V ± 10%, 码字 = 中间值		±0.02	±0.05	%/%
动态特性 ^{6,8}		1111				
-3dB带宽	带宽	R_{AB} = 10 kΩ/50 kΩ/100 kΩ, 码字= 0x80		600/100/40		kHz
总谐波失真	THD _w	$V_A = 1 \text{ V rms}, V_B = 0 \text{ V, f} = 1 \text{ kHz},$ $R_{AB} = 10 \text{ k}\Omega$		0.1		%
V _w 建立时间(10 kΩ/50 kΩ/100 kΩ)	ts	V _A = 5 V, V _B = 0 V, ±1 LSB误差带		2		μs
电阻噪声电压密度	e _{N_WB}	$R_{WB} = 5 k\Omega, R_S = 0$		9		nV/√Hz

¹ 典型规格表示25℃和V_{DD}=5 V时的平均读数。

² 电阻位置非线性误差(R-INL)是指在最大电阻和最小电阻游标位置之间测得的值与理想值的偏差。R-DNL衡量连续抽头位置之间相对于理想位置的相对阶跃变化。部件保证单调性。

³ V_{AB} = V_{DD}, 游标 (V_W) = 无连接

⁴ 与电压输出DAC类似,将RDAC配置为电位计分压器,在 V_w 位置测得INL和DNL。 $V_A = V_{DD}$ 和VB = 0 V_O 最大±1 LSB的DNL规格限值,保证单调工作条件。

⁵ A、B和W电阻端彼此没有极性限制。

⁶ 通过设计保证,但未经生产测试。

⁷ P_{DISS} 可通过($I_{DD} \times V_{DD}$) 计算。CMOS逻辑电平输入实现最小功耗。

⁸ 所有动态特性均采用V_{DD}=5 V。

时序特性

5 ΚΩ、10 ΚΩ、50 ΚΩ和100 ΚΩ版本

除非另有说明, $V_{DD} = 5 \text{ V} \pm 10\%$ 或3 $\text{V} \pm 10\%$, $V_{A} = V_{DD}$, $V_{B} = 0 \text{ V}$, $-40^{\circ}\text{C} < T_{A} < +125^{\circ}\text{C}$ 。

表3.

参数	符号	条件	最小值 典	型值1 最大值	单位
I ² C接口时序特性 ^{2,3,4} (规格适用所有器件)					
SCL时钟频率	f _{SCL}			400	kHz
STOP与START之间的总线空闲时间t _{ruf}	t ₁		1.3		μs
保持时间(重复START)t _{HD;STA}	t ₂	此周期结束后, 产生第一个时钟脉冲	0.6		μs
SCL时钟低电平周期t _{low}	t ₃		1.3		μs
SCL时钟高电平周期t _{HIGH}	t ₄		0.6		μs
重复START条件设置时间t _{su:sta}	t ₅		0.6		μs
数据保持时间t _{HD:DAT}	t ₆			0.9	μs
数据建立时间t _{su:DAT}	t ₇		100		ns
SDA和SCL信号的下降时间t	t ₈			300	ns
SDA和SCL信号的上升时间t _R	t ₉			300	ns
STOP条件的建立时间t _{susto}	t ₁₀		0.6		μs

¹ 典型规格表示25℃和V_{DD} = 5 V时的平均读数。

² 通过设计保证,但未经生产测试。

³ 测得值位置见时序图(图44)。

⁴设计保证标准I²C模式操作。

绝对最大额定值

除非另有说明, T₄ = 25°C。

表4.

参数	值
V _{DD} 至GND	-0.3 V至+7 V
$V_{_{A}}$ 、 $V_{_{B}}$ 、 $V_{_{W}}$ 至GND	V_{DD}
端电流A至B、A至W、B至W¹	
脉冲式	±20 mA
连续式	±5 mA
数字输入和输出电压至GND	0 V至7 V
工作温度范围	-40℃至+125℃
最高结温(T _{JMAX})	150°C
存储温度范围	-65℃至+150℃
引脚温度(焊接,10秒)	245°C
热阻²θ _{JA} :SOT-23-8	230°C/W

¹ 最大端电流受以下几个方面限制: 开关的最大电流处理能力、封装的最大功耗以及给定电阻条件下可在任意两个A、B和W端之间施加的最大电压。

注意,超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值,并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下,推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

ESD警告

ESD(静电放电)敏感器件。静电电荷很容易在人体和测试设备上累积,可高达4000 V,并可能在没有察 说的情况下放电。尽管本产品具有专用ESD保护电路,但在遇到高能量静电放电时,可能会发生永久 性器件损坏。因此,建议采取适当的ESD防范措施,以避免器件性能下降或功能丧失。



² 封装功耗=(T_{JMAX}-T_A)/θ_{JA}。

引脚配置和功能描述



表5.引脚功能描述

24. 2101	77 110 101 ~~	
引脚编号	引脚名称	描述
1	W	W端。GND ≤ V _W ≤ V _{DD} 。
2	V_{DD}	正电源。
3	GND	数字地。
4	SCL	串行时钟输入。正边沿被触发。需要上拉电阻。
5	SDA	串行数据输入/输出。需要上拉电阻。
6	AD0	可编程地址位0用于两器件解码。
7	В	B端。 $GND \le V_B \le V_{DD}$.
8	Α	A端。 $GND \le V_A \le V_{DD}$.

典型工作特性

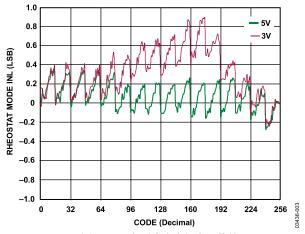


图4. R-INL与码字和电源电压的关系

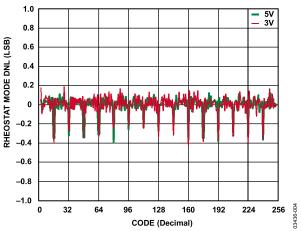


图5. R-DNL与码字和电源电压的关系

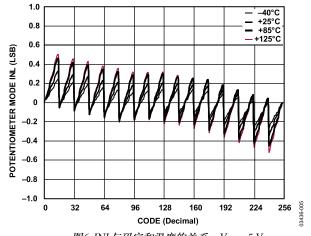


图6. INL与码字和温度的关系, $V_{\rm DD}$ = 5 V

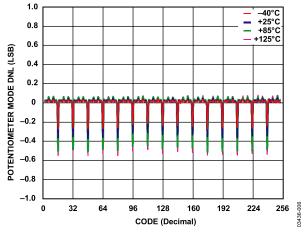


图7. DNL与码字和温度的关系, $V_{\scriptscriptstyle DD}$ = 5 V

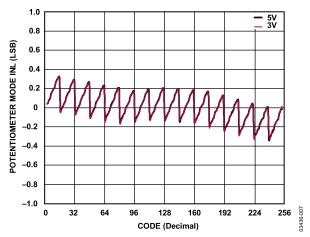


图8. INL与码字和电源电压的关系

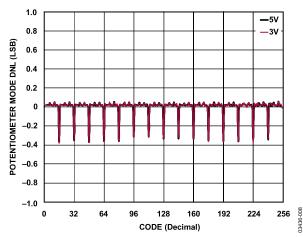


图9. DNL与码字和电源电压的关系

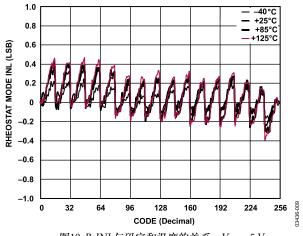


图10. R-INL与码字和温度的关系, $V_{\scriptscriptstyle
m DD}$ = 5 V

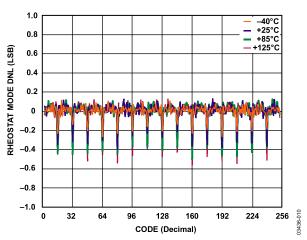
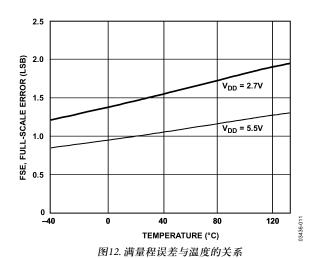


图11. R-DNL与码字和温度的关系, $V_{\rm DD}$ = 5 V



2.5 V_{DD} = 5.5V V

图13. 零值误差与温度的关系

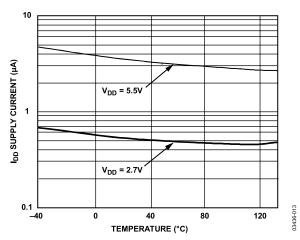


图14. 电源电流与温度的关系

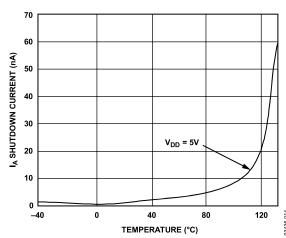


图15. 关断电流与温度的关系

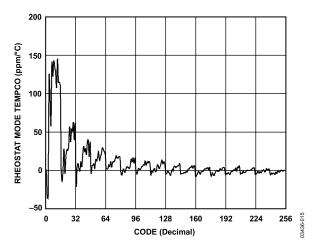


图16. 可变电阻器模式温度系数 $\Delta R_{wB}/\Delta T$ 与码字的关系

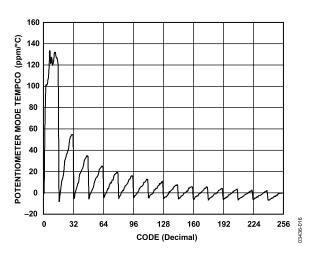


图17. 电位计模式温度系数 $\Delta V_{wB}/\Delta T$ 与码字的关系

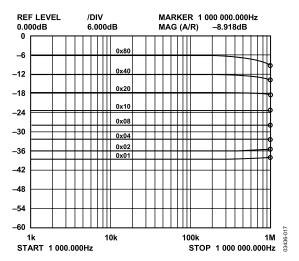


图18.增益与频率和码字的关系, $R_{AB} = 5 k\Omega$

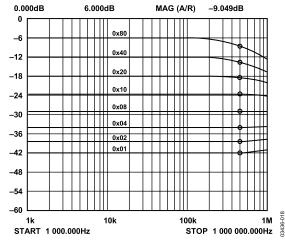


图19.增益与频率和码字的关系, $R_{AB} = 10 \text{ k}\Omega$

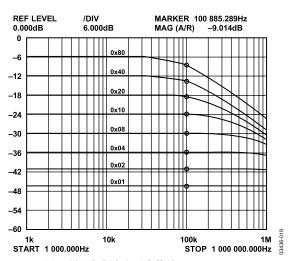


图20.增益与频率和码字的关系, $R_{AB} = 50 \text{ k}\Omega$

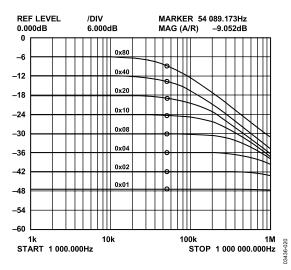


图21.增益与频率和码字的关系, $R_{AB} = 100 \text{ k}\Omega$

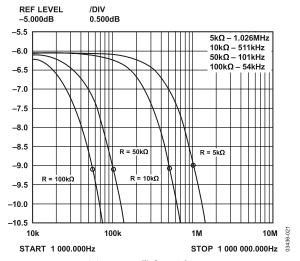


图22.-3 dB带宽@码字=0x80

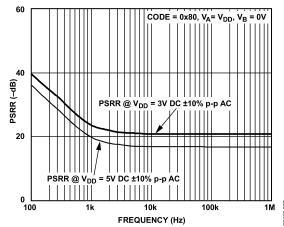
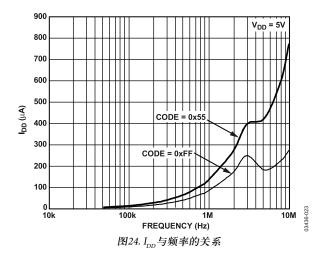


图23. PSRR与频率的关系



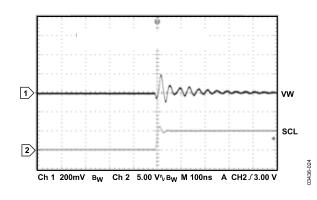


图25. 大信号建立时间, 码字0xFF≥0x00

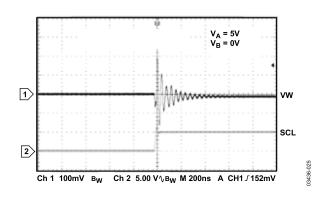


图26. 数字馈通

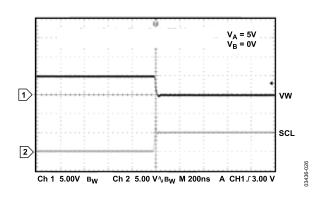


图27. 中间值毛刺,码字0x80≥0x7F

测试电路

图28至图34所示为产品规格表(表1至表3)中定义测试条件的测试电路。

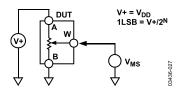


图28. 电位计分压器非线性误差(INL, DNL)测试电路

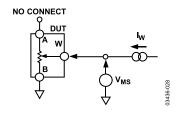


图29. 电阻位置非线性误差(可变电阻器操作; R-INL, R-DNL)测试电路

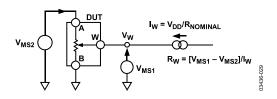
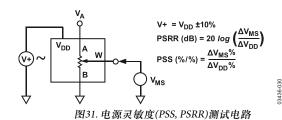


图30. 游标电阻测试电路



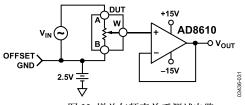


图 32. 增益与频率关系测试电路

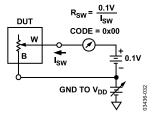
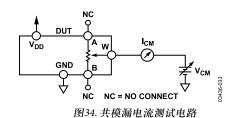


图33. 增量导通电阻测试电路



Rev. B | Page 12 of 20

工作原理

AD5245是一款256位、数字控制可变电阻(VR)器件。

上电期间,内部上电预设将游标置于中间值,简化了上电时的故障状况恢复。

可变电阻器编程

可变电阻器操作

A端和B端间RDAC的标称电阻可以为5 kΩ、10 kΩ、50 kΩ和100 kΩ。可变电阻的标称电阻(R_{AB})有256个触点,通过游标端和B端触点访问。RDAC锁存器中的8位数据经过解码,用于选择256种可能的设置之一。

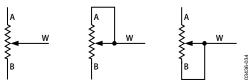


图35. 可变电阻器模式配置

假设外接了一个10 k Ω 的器件,对于数据0x00,游标的首个连接从B端开始。因为游标触点的一个电阻为50 Ω ,连接后W端和B端之间产生最小100 Ω $(2 \times 50$ $\Omega)$ 的电阻。第二个连接为首个抽头点,数据0x01对应电阻为139 Ω $(R_{WB}=R_{AB}/256+2 \times R_{W}=39$ $\Omega+2 \times 50$ $\Omega)$ 。第三个连接是下一个抽头点,数据0x02对应电阻为178 Ω $(2 \times 39$ $\Omega+2 \times 50$ $\Omega)$,以此类推。随着每个LSB数据值的增加,游标沿电阻梯向上移动,最终抽头点位置,电阻达 10100Ω $(R_{AB}+2 \times R_{W})$ 。

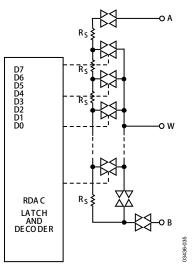


图36. AD5245等效RDAC电路

确定W端和B端间的数字编程输出电阻的通用公式是

$$R_{WB}(D) = \frac{D}{256} \times R_{AB} + 2 \times R_W \tag{1}$$

其中:

D为载入8位RDAC寄存器的二进制代码的十进制等效值。 R_{AB} 是端到端电阻。

Rw是内部开关导通电阻所分配的游标电阻。

总之,如果 R_{AB} = 10 k Ω 且A端处于开路状态,那么下列输出电阻 R_{WB} 为所示的RDAC锁存器代码而设置。

表6. 码字和相应R_{we}电阻

,,,,		0.2
D (Dec.)	$R_{WB}(\Omega)$	输出状态
255	9,961	满量程(R _{AB} – 1 LSB + R _w)
128	5,060	中间值
1	139	1 LSB
0	100	零值(游标接触电阻)

请注意:在零值条件下,存在100 Ω的有限游标电阻。注意,此状态下要限制端W和端B的电流流动,最大脉冲电流不能超过20 mA。否则,内部开关触点会下降或可能毁坏。

与机械电位计相似,游标W和A端间RDAC电阻也产生一个数字可控互补电阻 R_{WA} 。这些端子使用过程中,B端可以断开。 R_{WA} 电阻值设置从最大电阻值开始,随着锁存器所加载的数据值增加而降低。此操作的通用公式是

$$R_{WA}(D) = \frac{256 - D}{256} \times R_{AB} + 2 \times R_{W}$$
 (2)

如果 R_{AB} = 10 k Ω 且B端处于开路状态,则下列输出电阻 R_{WA} 为所示的RDAC锁存器代码而设置。

表7. 码字和相应R....电阻

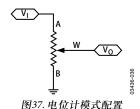
77 7 7 1 1 1 1 1 1	- wa -:-	
D (Dec.)	R _{WA} (Ω)	输出状态
255	139	满量程
128	5,060	中间值
1	9,961	1 LSB
0	10,060	零值

典型器件间匹配依进程而定,变化幅度高达 $\pm 30\%$ 。由于电阻元件经薄膜技术处理, R_{AB} 温度系数为45ppm/°C,变化非常小。

电位计分压器编程

电压输出操作

在游标与B端和游标与A端之间,数字电位计可轻松用作分压器,与A端与B端间输入电压成正比。与 V_{DD} 到GND必须为正极性不同,A-B、W-A和W-B的电压可以为任一极性。



如果忽略游标电阻作用,取近似效果,那么A端接至5 V和B端接至地后,游标与B端产生的输出电压从0 V至 5 V以下1 LSB范围变化。电压每个LSB等于经过256位电位分压器分压的A端与B端间的电压。针对A端和B端间施加的任何有效输入电压,V_w处相对于地的输出电压定义为

$$V_W(D) = \frac{D}{256} V_A + \frac{256 - D}{256} V_B \tag{3}$$

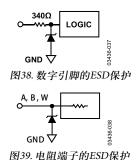
考虑游标电阻Vw的影响,更精确的计算式为

$$V_W(D) = \frac{R_{WB}(D)}{R_{AB}} V_A + \frac{R_{WA}(D)}{R_{AB}} V_B$$
 (4)

在分压器模式下使用数字电位计,可提高整个温度范围内的操作精度。与可变电阻模式不同,输出电压主要取决于内部电阻R_{WA}与R_{WB}之比,而不是绝对值。因此,温度漂移降到15 PPM /°C。

ESD保护

所有数字输入受一系列输入电阻和并联齐纳ESD结构的保护,如图38和图39所示。这也适用于数字输入引脚SDA、SCL和AD0。



端电压范围

AD5245的 V_{DD} 和GND电源界定了三端数字电位计正确操作的边界条件。A端、B端和W端超出 V_{DD} 或GND的电源信号由内部正偏二极管进行箝位(如图40所示)。

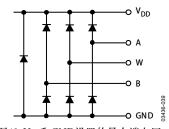


图40. Vpp和GND设置的最大端电压

上电顺序

因为ESD保护二极管限制了A端、B端和W端的顺从电压 (见图40),所以给A端、B端和W端施加任何电压之前必须 给 V_{DD} 和GND供电;否则,二极管发生正向偏置,以致 V_{DD} 意外上电,可能会影响用户电路的其他方面。理想的 上电顺序如下:GND、VDD、数字输入,最后 V_{A} 、 V_{B} 和 V_{W} 。只要在 V_{DD} /GND之后上电, V_{A} 、 V_{B} 和 V_{W} 和数字输入的上电顺序就无关紧要。

布局和电源旁路

采用紧凑、最小引线长度的布局设计是很好的做法。这样 可尽量做到直接输入,实现最小导线长度。接地路径应具 有低电阻、低电感。

同样,采用优质电容将电源旁路达到最佳稳定性也是最佳做法。要实现器件电源旁路,应采用0.01µF至0.1µF的盘式或片式陶瓷电容。电源处也应当运用低ESR 1 µF至10 µF钽或电解电容,以便尽可能减少瞬态干扰,并滤除低频纹波(见图41)。请注意,某一点上数字地也可以连接到远程模拟地,以尽量减少接地反弹。

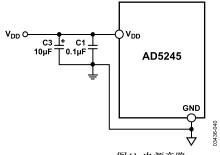
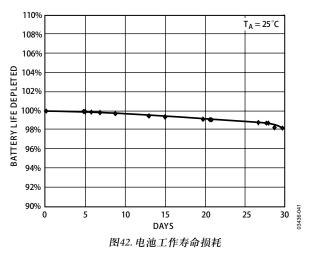


图41. 电源旁路

恒定偏置电流保持电阻设置

如果用户想实现非易失性而不愿增加EEMEM的额外费用,那么AD5245通过恒定偏置电流保持游标电阻设置,不失为低成本替代品。AD5245专为低功耗设计,即使在电池供电系统也能实现低功耗。图42表示连接到AD5245的3.4 V、450毫安时锂离子手机电池的功耗。经一段时间的测量,结果表明该器件耗电约1.3 μA,功率消耗可以忽略不计。30天之后,电池耗电量小于2%,其中大部分源于电池本身固有的泄漏电流。



这表明,恒定偏置电位计电流会是一个切实可行的办法。 大多数便携设备不需要取下电池便可进行充电。

更换电池时,会丢失AD5245的电阻设置,不过这种情况 很少发生,而且AD5245尺寸较小、成本较低,因此这种 不便也可理解。如果完全失电,那么应提供用户方法调整 相应设置。

评估板

运用评估板以及所有必要的软件,在任何运行Windows*98/2000/XP的电脑上都可以对AD5245进行编程。如图43所示,图形用户界面简单易用。评估板随附的用户手册提供更多详细的信息。

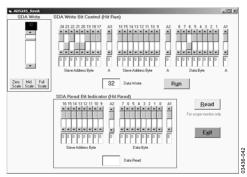


图43. AD5245评估板软件

AD5245上电时设为中间值。要递增或递减电阻,用户只需移动左边的滚动条。要写入一个特定值,用户应使用上方屏幕的位模式,单击"Run(运行)"按钮。写入器件的数据格式如表8所示。要从器件读取数据,用户只需单击"Read (读取)"按钮。读取位格式如表9所示。

I²C接口

I²C兼容型两线式串行总线

I²C兼容型两线式串行总线协议按如下方式工作:

1. 当SDA线上发生高低转换而SCL处于高电平时,主机通过建立START条件而启动数据传输(见图45)。下一个是从机地址字节,包含一个7位从机地址,紧随其后的是R/W位(该位确定数据是从器件读取还是写入器件)。AD5245有一个可配置地址位AD0(见表8)。

与发送地址对应的从机地址通过在第9个时钟脉冲期间 拉低SDA线来做出响应(这称为应答位)。在这个阶段, 在选定器件等待从串行寄存器读写数据期间,总线上 的所有其它器件保持空闲状态。如果R/W位为高,则主 机由从机读取数据。而如果R/W位为低,则主机写入数 据至从机。

2. 写入模式下,第二个字节是指令字节。指令字节的第一位(MSB)是无关位。

第二位(MSB)是中间电平复位位RS。此位的逻辑高电平 将游标移动到中心抽头处,其中 $R_{WA}=R_{WB}$ 。此功能可 有效覆写寄存器内容,因此退出复位模式时,RDAC仍 然处于中间电平。

第三位MSB是关断位SD。逻辑高电平导致A端开路,同时使B端游标短路。该操作在变阻器模式下,电阻几乎为0Ω,或电位计模式下,电压为0V。要特别注意,关断操作不影响寄存器内容。退出关断模式后,先前设置应用到RDAC。关断期间,也可编程新设置。此器件从关断状态返回时,相应VR设置应用到RDAC。

指令字节的其余位是无关位(见表8)。

- 3. 应答指令字节后,写入模式的最后一个字节是数据字节。数据按9个时钟脉冲(8个数据位和1个应答位)的顺序通过串行总线发送。SDA线上的数据转换必须发生在SCL低电平期间,并且在SCL高电平期间保持稳定(见图45)。
- 4. 读取模式下,从机地址字节应答后立即进入数据字节。数据按9个时钟脉冲(与写入模式略有不同,为8个数据位和1个应答位)的顺序通过串行总线发送。同样, SDA线上的数据转换必须发生在SCL低电平期间,并且在SCL高电平期间保持稳定(见图46)。
- 5. 读取或写入所有数据位之后,STOP条件随即由主机建立。STOP条件是SCL处于高电平时,SDA线上发生低高跃迁。在写入模式下,主机在第10个时钟脉冲期间拉高SDA线,以建立STOP条件(见图45)。在读取模式下,主机会向第9个时钟脉冲发送不应答(即SDA线保持高电平)。主机在第10个时钟脉冲之前拉低SDA线,然后拉高以建立STOP条件(见图46)。

重复写入功能为用户提供了灵活性,仅需一次器件寻址和指示,可多次更新RDAC输出。例如,写入模式下RDAC应答其从机地址和指令字节后,RDAC输出的每个连续字节得到更新。如果需要不同指令,那么写入/读取模式必须再次启动,从机地址、指令和数据字节进行了更新。同样,RDAC具备重复读取功能。

表8. 写入模式

S	0	1	0	1	1	0	AD0	W	Α	Х	RS	SD	X	X	X	X	X	Α	D7	D6	D5	D4	D3	D2	D1	D0	Α	Р
				从村	孔地	址:	字节					指	令字	节								数排	字节					

表9. 读取模式

S	0	1	0	1	1	0	AD0	R	Α	D7	D6	D5	D4	D3	D2	D1	D0	Α	Р
				从	机地:	址字	节						数捷	字节					

S = START 条件

P = STOP 条件

A = 应答

X = 无关

W = 写入

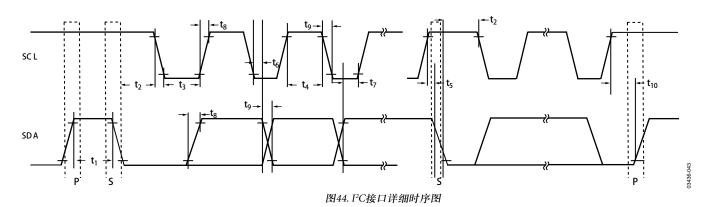
R = 读取

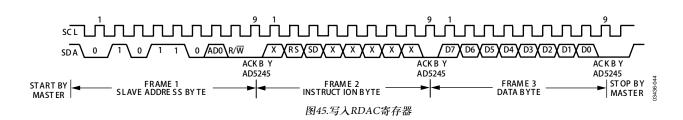
RS = 重置游标至中间值0x80

SD = 关断模式,连接游标至B端,A端开路,但不改变

游标寄存器的内容

D7、D6、D5、D4、D3、D2、D1、D0 为数据位





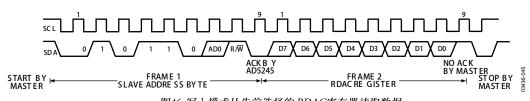
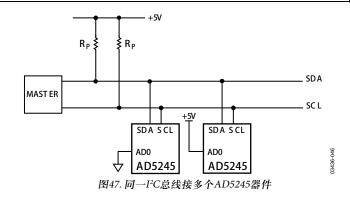


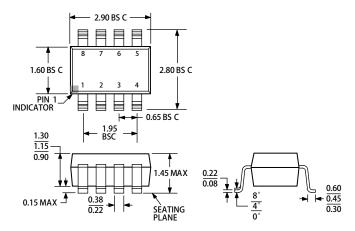
图46. 写入模式从先前选择的 RDAC寄存器读取数据

一条总线接多个器件

图47显示同一串行总线上接两个AD5245器件。每个器件都有一个独立的从机地址,因为其AD0引脚状态不同。每个器件RDAC可允许单独写入或读取。I²C全兼容接口上,主机输出总线驱动为开漏下拉模式。



外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-178-BA 图48. 8引脚小型晶体管封装[SOT-23] (RJ-8) 图示尺寸单位: mm

订购指南

型号	温度范围	封装描述	封装选项	标识	R _{AB} (Ω)	订购数量
AD5245BRJ5-R2	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0G	5 k	250
AD5245BRJ5-RL7	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0G	5 k	3,000
AD5245BRJZ5-R2 ¹	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0G	5 k	250
AD5245BRJZ5-RL7 ¹	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0G	5 k	3,000
AD5245BRJ10-R2	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0H	10 k	250
AD5245BRJ10-RL7	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0H	10 k	3,000
AD5245BRJZ10-R2 ¹	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0H	10 k	250
AD5245BRJZ10-RL7 ¹	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0H	10 k	3,000
AD5245BRJ50-R2	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0J	50 k	250
AD5245BRJ50-RL7	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0J	50 k	3,000
AD5245BRJZ50-R2 ¹	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0J	50 k	250
AD5245BRJZ50-RL7 ¹	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0J	50 k	3,000
AD5245BRJ100-R2	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0K	100 k	250
AD5245BRJ100-RL7	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0K	100 k	3,000
AD5245BRJZ100-R2 ¹	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0K	100 k	250
AD5245BRJZ100-RL7 ¹	-40°C至+125°C	8引脚 SOT-23	RJ-8	D0K	100 k	3,000
AD5245EVAL ²		评估板				

¹Z=无铅器件。

² 评估板附带10kΩ的电阻RAB;不过,评估板兼容所有适用电阻值大小。

AD5245
注释
如果系统符合Philips公司定义的I ² C标准规范,则用户在购买ADI公司或其下属机构拥有Philips公司许可的I ² C器件时,可以 获得Philips公司I ² C专利权之下的许可,以便在I ² C系统中使用这些器件。