

## 计算机组成原理 实验(三)

**实验项目名：** 双口存储器实验

**实验类型：** 验证性实验

**实验设备与软件环境：** TEC-9 计算机组成原理实验台、PC 机、组成原理实验环境

**实验要求：**

- (1) 理解存储器的作用，理解存储器的读/写控制方法；
- (2) 掌握实验台双口 RAM 的使用和操作方法；
- (3) 理解双口 RAM 的并行读写方法，以及冲突产生的原因。

**实验内容：**

- (1) 分析实验台双口 RAM 的控制方法。
- (2) 完成本次实验所需的电路连接。

将实验过程中涉及的功能模块所需要的**控制信号**与控制开关连接，使其可以通过控制开关手动控制。

- (3) 对双口 RAM 的数据端口进行读、写操作

理解如何通过手动控制双口 RAM 的控制信号，进行数据端口的读写操作。

- (4) 对双口 RAM 的指令端口进行写操作

理解如何通过手动控制双口 RAM 的控制信号，从指令端口的读取指令。

- (5) 自行设计例子，说明双口 RAM 的并行操作，以及冲突情况。

**实验详细说明：**

### 1、本次实验涉及的实验电路

TEC-9 实验台使用了一块双端口 RAM 芯片-IDT7132 充当模型机的存储器。双端口 RAM 与一般的 RAM 芯片相比，多出一套数据线、地址线和读、写控制线，即，拥有两个读写端口，都可访问 RAM 芯片中的任何一个存储单元。为了进行区别，分别称为左端口（L）和右端口（R），芯片上对应左右端口的控制信号线相同，包括片选线 CE（**CEL**、**CER**）、读写控制信号线 R/W（**LRW**、**RRW**）、输出使能控制 nOE（**nOEL**、**nOER**）三个控制信号，功能表如下。

表 1 双端口 RAM -IDT7132 的控制信号功能表

CE	R/W	nOE	功能
H	X	X	未选中存储器
L	L	X	写操作
L	H	L	读操作，从数据线输出数据
L	H	H	输出呈高阻态

如图 1 所示，实验台上，双口 RAM 的**左端口**连接到数据总线 DBUS 上，可以进行读、写操作，

相当于数据存储器；双口 RAM 的右端口连接到指令总线 IBUS 上，内部将 RRW 信号连接到 VCC、nOER 信号连接到 GND，因此只能进行读操作，读出的指令经 IBUS 送入指令寄存器 IR。

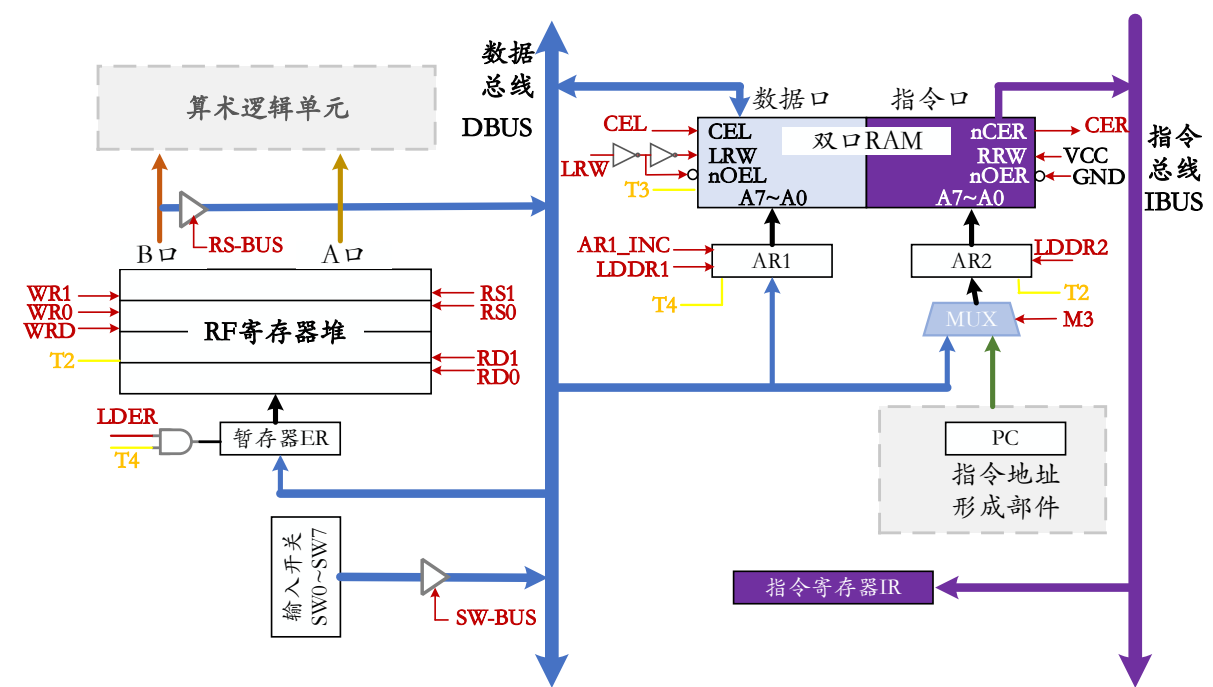


图 1 双口 RAM 实验逻辑框图

思考：仔细观察图 1 中双口 RAM 的逻辑电路，对照芯片功能表，分析：

- ① 左端口控制信号 LRW 的逻辑电路。
- ② 右端口的控制信号连接方法。

## 2、本次实验涉及的控制信号

本次实验的主要涉及对双端口 RAM 读写操作、并行读写操作，理解读、写操作的信号时序、控制方法，以及双总线结构。除了双端口 RAM，还需要用到上次实验用过的数据输入开关单元和寄存器堆，用于设置访存地址、熟悉利用总线进行数据传输的方法。图 1 详细示意了这几个模块的控制信号，红色的是控制信号，黄色的是节拍信号。

### （1）双端口 RAM 单元

双端口 RAM 的左、右端口各有一个用于存储访存地址的地址寄存器 AR1 和 AR2。下面分别介绍相关控制信号。

左端口地址寄存器 AR1 挂接在数据总线 DBUS 上。

- ★ **LDAR1** – AR1 内容加载控制信号，将数据总线 DBUS 上的内容加载到地址寄存器 AR1 中。
- ★ **AR1\_INC** – AR1 地址内容增加 1。

左端口的读写控制信号。

- ★ **CEL** – 左端口选中信号，只有当 CEL =1 时，才能从左端口进行读写操作。

- ★ **LRW** – 左端口读写控制信号。当 **CEL =1** 且 **LRW=1** 时，左端口进行读操作，当 **CEL=1** 且 **LRW=0** 时，左端口进行写操作。

右端口的地址寄存器 **AR2** 是一个二选一数据选通器。其地址来源有两个，分别是数据总线 **DBUS** 和程序计数器 **PC**。

- ★ **M3** – **AR2** 二选一的选择控制信号。**M3=1** 时，**AR2** 内容来自 **DBUS**，当 **M3=0** 时，**AR2** 内容来自程序计数器 **PC**。
- ★ **LDAR2** – **AR2** 内容加载控制信号。当 **LDAR2** 有效时，根据 **M3** 的值，相应通路的值加载到地址寄存器 **AR2** 中。

右端口已经通过内容的电路连接，设为只读状态，只需设置片选信号。

- ★ **CER** – 右端口选中信号。当 **CER =1** 时，右端口进行读操作。

回顾上次实验用过的寄存器堆 **RF** 和数据输入开关。

#### (1) 寄存器堆 **RF**

- ★ **LDER** – **ER** 加载控制，将数据总线 **DBUS** 的内容加载到写入口暂存器 **ER** 中。
- ★ **WR1、WR0** – 选择要写入的寄存器号。
- ★ **WRD** – 写寄存器控制信号，为 1 时，将 **ER** 的内容写入 **WR1、WR0** 指定的寄存器中。
- ★ **RS1、RS0** – 选择从 **B** 口读出的寄存器号，并进行读操作。
- ★ **RD1、RD0** – 选择从 **A** 口读出的寄存器号，并进行读操作。
- ★ **RS-BUS** – **B** 口数据送 **DBUS** 的控制信号。

#### (2) 输入开关 **SW**

- ★ **SW-BUS** – 开关送总线控制信号，将开关输入的 8 位二进制数送到数据总线 **DBUS** 上。

### 3、实验操作方法

#### (1) 硬件连线

将本次实验涉及的控制信号连接到控制开关上。

控制 信号	开关单元		寄存器堆							
	SW-BUS		写寄存器				读寄存器			
			LDER	WR1	WR0	WRD	RS1	RS0	RS-BUS	RD1 RD0
开关	K0		K1	K2	K3	K4	K5	K6	K7	K8 K9
	每个信号一个开关，需要记清楚对应关系。									
控制 信号	双口 RAM							其他防止总线冲突的信号		
	左端口-数据口				右端口-指令口			ALU-BUS	接地	
	LDAR1	AR1_INC	CEL	LRW	M3	LDAR2	CER	IAR-BUS	接地	
开关	K10	接地	K11	K12	K13	K14	K15	RS-BUS	接地	

#### (2) 实验台设置

- ① 本次实验采用手动方式，将 **DB、DZ、DP** 设为 **001**，单拍工作模式。

② 将控制器设置为“脱机”方式

③ 使用 USB-串口电缆，将实验台和 PC 机的 USB 口连接起来。打开电源，通过“硬件管理器”找到 USB 转换的 COM 口，修改编号。打开桌面的“计算机组成原理实验环境”，点击“联机”键，与正确的 COM 口进行连接。

### (3) 双口 RAM 的操作控制

在对实验台的双口 RAM 进行操作之前，先想一下存储器的一般读、写时序。对存储器进行写操作时，需要先给出地址、再给数据，同时进行写操作控制；进行读操作时，先给出存储单元的地址，然后发出读操作控制，数据从数据口送入数据总线。下面结合实验台的双口 RAM，具体介绍如何进行左、右端口的读写操作。

#### ➤ 左端口（数据存储器）写操作

##### ① 待访问存储单元的地址 → AR1

- 从数据开关输入一个 8 位的二进制数作为地址；
- 将控制开关 **SW-B**，**LDAR1** 置为有效；
- 按一下 **QD 按键**，控制信号生效，开关输入的地址写入左端口的地址寄存器 AR1。

##### ② 向 AR1 指向的地址写入指定数据

- 从数据开关输入 8 位的待写入数据；
- 将控制信号 **SW-B**，**CEL** 置为有效（CEL=1,LRW=0,进行写操作）；
- 按一下 **QD 按键**，控制信号生效，开关输入的数据经 DBUS 由左端口写入 AR1 指定的存储单元。

举例：向双口 RAM 的 20H 单元写入数据 12H。

① 将数据开关拨至 20H，将 SW-B 和 LDAR1 连接的开关置为 1，其余开关关闭，按一下 QD 按键。观察 AR1 的 LED 灯，地址 20H 是否已经写入。关闭所有的控制信号。

② 将数据开关拨至 12H，将 SW-B 和 CEL 连接的开关置为 1，其余开关关闭，按一下 QD 按键。可通过软件环境，查看 20H 单元的内容是否已经写入成功。本次操作完毕，关闭所有的控制信号。

#### ➤ 左端口（数据存储器）读操作

##### ① 待访问存储单元的地址 → AR1（同上）

- 从数据开关输入一个 8 位的二进制数作为地址；
- 将控制开关 **SW-B**，**LDAR1** 置为有效；
- 按一下 **QD 按键**，控制信号生效，开关输入的地址写入左端口的地址寄存器 AR1。

##### ② 读操作控制

- 将控制信号 **CEL** 和 **LRW** 置为有效 (CEL=1,LRW=1,进行读操作);
- 按一下 **QD 按键**, 控制信号生效, 从 AR1 对应地址单元读取的数据进入数据总线 DBUS。

举例: 读取 20H 单元的内容。(可用于验证是写入操作是否成功)

- ① 将数据开关拨至 20H, 将 SW-B 和 LDAR1 连接的开关置为 1, 其余控制开关关闭, 按一下 QD 按键。观察 AR1 的 LED 灯, 地址 20H 是否已经写入。关闭所有的控制信号。
- ② 将 CEL 和 LRW 连接的开关置为 1, 其余控制开关关闭, 按一下 QD 按键。观察数据总线 DBUS 的 LED 指示灯, 判断是否已读出刚刚写入的数据。关闭所有的控制信号。

➤ 右端口 (指令存储器) 读操作 (右端口只读)

- ① 待访问存储单元的地址 → AR2。

此处, 为了便于实验, 将 AR2 的地址来源设为数据总线 DBUS, 可通过 SW 输入开关设置 AR2 的地址。

- 从数据开关 SW 输入一个 8 位的二进制数作为地址;
- 将控制开关 **SW-B, LDAR2, M3** 置为 1;
- 按一下 **QD 按键**, 控制信号生效, 开关输入的地址写入右端口的地址寄存器 AR2。

## ② 读操作控制

- 将控制信号 **CER** 置为有效 (CER=1 选中右端口, RRW 和 nOER 已内部连接置 VCC 和 GND, 进行读操作);
- 按一下 **QD 按键**, 控制信号生效, 从 AR2 对应地址单元读取的数据进入指令总线 IBUS。

➤ 并行读写操作

运用上述的对双口 RAM 的左、右端口的操作方法, 尝试同时通过左、右端进行读、写操作, 观察实验台上的双口 RAM 的工作状态指示灯 BUSYL 和 BUSYR。

当两个端口同时对不同的地址进行读、写操作时, 不会发生冲突; 但是如果访问的是同一个地址, 就会产生冲突, 其中较快请求的端口将得到处理, 另一个端口则被忽略, 此时对应的 BUSY 灯亮。

➤ 存储器与寄存器内容的传输

结合上次课学习过的对寄存器操作的方法, 尝试通过数据总线 DBUS, 实现以下操作, 以便进一步熟悉基于总线的数据通路控制方法。

- ① 寄存器  $R_i$  → 某存储单元;
- ② 某存储单元的内容 →  $R_i$ 。

**实验报告要求:**

- (1) 根据个人理解,画出本次实验的模型机逻辑框图。
- (2) 详细说明本次实验所用到的控制信号及作用, 以及与控制开关的对应连接。
- (3) 在实验台上完成以下操作,并写出相应的控制信号序列:
  - a) 存储器左端口指定单元写操作;
  - b) 存储器左端口指定单元读操作;
  - c) 存储器右端口指定单元读操作;
  - d) 同时通过左、右端口对不同地址单元和同一地址单元进行读操作的情况;
  - e) 寄存器  $R_i$  与存储器数据端口指定单元之间的数据交换。
- (4) 要求报告中说明如何验证上述操作是否成功, 以及遇到的问题和改正的方法。