计算机组成原理 实验(一)

实验项目名: 实验台基本模块认识实验

**实验类型**:验证性实验

**实验设备与软件环境:** TEC-9 计算机组成原理实验台、PC 机、组成原理实验环境 **实验要求:** 

学习使用计算机组成原理教学实验系统的,认识组成原理实验台上的各个组成部件 模块,熟悉各模块的功能、数据通路和使用方法,为后续实验做准备。

# 实验内容:

# 1、了解计算机组成原理实验台各模块的组成和功能

数字逻辑 实验区域

组成原理实验区域

图 1 TEC-9 实验箱实物图

TEC-9 计算机组成原理实验箱模拟了计算机系统的几大组成部件,可支持部件的独立实验,以及模型机的构造实验。主要包括:通用寄存器堆、运算单元、双口存储器、控制器(微程序和硬布线两种),这些部件之间的数据通路,系统运行所需要的电源及时序电路,以及用于监控实验进行过程的控制合部分。下面就其中主要的几个部件单元进行简要的介绍,详细情况在后续单元实验中再进行说明。

### \* 开关单元

开关单元用于手动输入 8 位二进制数,由 8 个开关 SW7-SW0 构成,用于手动输入数据送往数据总线 DBUS,经由总线,再写入寄存器堆、运算器的数据寄存器或者双口 RAM 等目的位置。

# ★ 通用寄存器堆

通用寄存器堆用于存放运算数据及结果,实验台使用的通用寄存器堆是由一片 ispLSI1016(可编程逻辑芯片)-构造。包括 4 个 8 位的通用寄存器 **R0、R1、R2 和 R3** 和一个用于暂存写入数据的暂存器 **ER** 组成,有一个写入端口和两个读出端口,根据数据读出的目的地选择不同的读出端口,

可同时进行读、写操作。

## ★ 双口存储器(双口 RAM)

实验台的双口存储器单元包括两个地址锁存器 AR1、AR2 和一块 2048 字节的双端口 RAM 芯片 IDT7132。该双口 RAM 的左端口连接数据总线 DBUS,作为数据存储器使用,使用地址锁存器 AR1 进行访问,可进行读、写操作;右端口连接指令总线 IBUS,作为指令存储器使用,使用地址锁存器 AR2 进行访问,只能进行读操作。

# ★ 运算单元

实验台的运算单元可实现两个 8 位数据的算术、逻辑运算,包括运算器和用于存放运算数据的两个寄存器 DR1 和 DR2。运算器由两片 4 位的 74LS181 运算芯片构造,运算数据寄存器 DR1 和 DR2 各自由 2 片 74LS298(298 是 4 位的二选一多路选择器,具有锁存能力)构造,其数据来源可选,可以来自数据总线 DBUS,或者寄存器堆。

## ★ 控制单元

### ♦ 指令地址形成部件

地址形成部件用于生成下一条指令的有效地址,包括以下器件:

- · 程序计数器 PC
- · 地址加法器 ALU2
- · 地址缓存器 R4

程序计数器 PC、地址加法器 ALU2 和前面提到的双口 RAM 的两个地址锁存器 AR1 和 AR2 都是由一片可编程逻辑芯片 GAL22V10 实现的。地址缓存器 R4 与 ALU 的两个端 DR 的实现方法相同,都是由 2 片 4 位的 2 选 1 选通器 74LS298。

下一条指令的地址可以是 PC+1 自增,或 PC+IR 指令中的偏移地址,表达为 PC+D 两种方式。逻辑电路如下图所示。

### ♦ 指令寄存器 IR

指令寄存器 IR 用于存放从存储器中取出的当前指令。指令寄存器 IR 由一片 74LS374 锁存器构造,指令的高 4 位为操作码(因此实验台构造的模型机最多支持 16 条指令的指令系统),低 4 位为地址码,如果采用寄存器寻址方式,则最低两位为目的寄存器,次低两位为源寄存器。

# ♦ 控制器

实验台可以支持微程序和硬布线两种方式的控制器。

#### • 微程序控制器

微程序控制器的核心是控制存储器,控制存储器由 5 片 HN58C65/28C64 构成。HN58C65 是 8 位的 EEPROM 芯片,5 片构成了单元字长为 40 位的控存。实验台的微程序采用 35 位的微指令,

# 微指令格式如下:

采用直接控制方式	顺序控制字段	
操作控制字段 25 位	判别字段 4位	下地址 6位

### • 硬布线控制器

实验台支持的硬布线控制器由一片 ALtera 公司出品的 EPM3128 芯片实现,该芯片是一块 2500 门的可编程逻辑芯片,适用于大规模的数字逻辑电路系统的设计。通过硬件逻辑语言 VHDL 或者 Verilog HDL 编写的控制器设计逻辑文件,可下载到实验台的 EPM3128 芯片中,当将工作模式切换到"硬布线"模式时,该芯片将代替微程序控制器,充当实验台模型机的控制器。

# 2、了解计算机组成原理实验环境软/硬件的使用方法

# ★ 硬件实验台-实验模式的选择

实验台模型机可以通过控制器模式的选择,支持不同的实验类型,分别是:

- ◆ **脱机模式**:器件单元实验使用的模式,在这种模式下,各器件所需的控制信号直接由控制 开关输入。
- ◆ **微程序控制器**:模型机采用微程序控制器,实验台各器件的控制信号在内部与微程序控制器连接,通过编写微程序产生器件需要的控制信号,进行微程序控制器设计。
- ◆ **硬布线控制器**:模型机各器件所需的控制信号在内部与充当控制器的 FPGA 芯片连接好,通过编写 HDL 程序并下载到 FPGA 中,进行硬布线控制器设计。

### ★ 硬件实验台-实验工作方式的选择

实验过程中,根据实验的性质,可以选择连续运行(微程序/机器指令程序)、单步工作方式(硬布线控制器模式)、单指(机器指令程序)、单拍(一个节拍)四种方式,通过实验台上的三个开关DP、DZ、DB组合设置。

DP	DZ	DB	功能
0	0	0	连续运行
0	0	1	单步
0	1	0	单指
1	0	0	单拍(单元实验常用)



单元实验中大多使用最后一种-单拍工作方式,将三个开关拨到开、关、关的位置,此时每按下 依次 **QD 按钮**,将发送一组**节拍信号**,由控制开关直接输入的控制信号才能生效。

# \* 软件实验环境的使用

# (1) PC 与实验台连接

使用给定的 USB-串口转接线,将实验台的 COM 口连接到 PC 机的 USB 口上。打开 HQFC-B1 计算

机组成原理实验环境,点击工具栏中的"联机"按钮,将实验台连接到 PC 机对应的 COM 口上。

## (2) 软件实验环境的使用

完成实验台与 PC 机的连接后,可以通过软件实验环境进行以下操作:

- · 寄存器 RO-R3 内容的查看、修改;
- · 存储器内容的查看、修改;
- · 微程序的查看、修改、另存、加载;

具体操作使用方法,将在后续使用过程中,详细介绍。

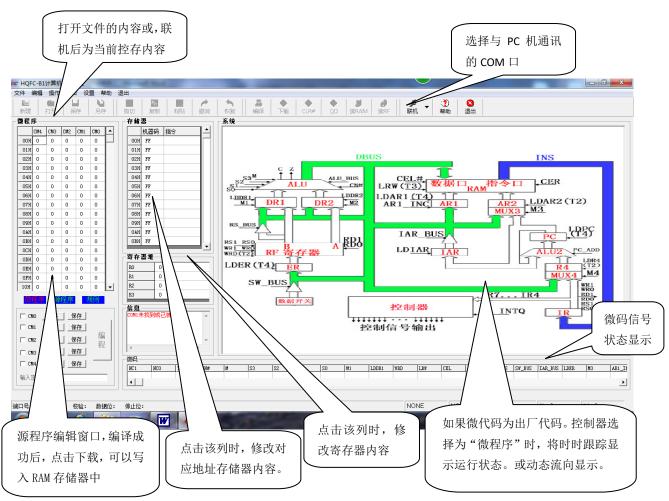


图 2 HQFC-B1 计算机组成原理实验软件界面