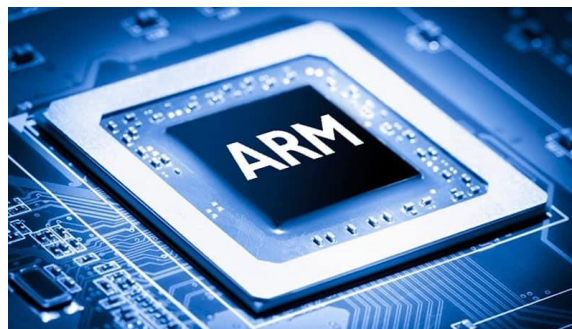


به نام خدا



دانشگاه تهران
پردیس دانشکده‌های فنی
دانشکده برق و کامپیوتر



آزمایشگاه معماری کامپیوتر

گزارش دستور کار شماره ۵

علی پادیاو

۸۱۰۱۹۹۳۸۸

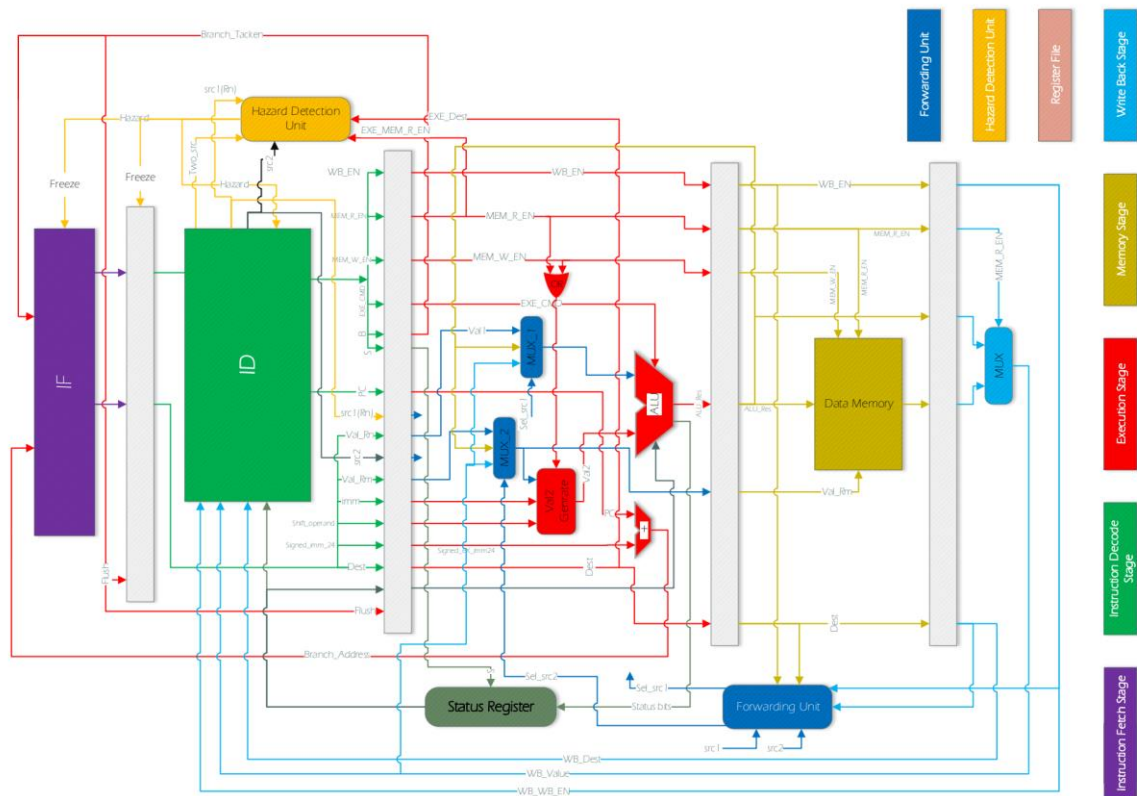
محمد صالح عرفاتی

۸۱۰۱۹۷۵۴۳

اردیبهشت ۱۴۰۲

مقدمه

در آزمایشات قبلی مراحل IF و ID و EXE و WB و MEM و ماژول Hazard از معماری ARM9 پیاده سازی شد. حال در این آزمایش به پیاده سازی Forwarding Unit پرداختیم. بلوک دیاگرام این مرحله به صورت زیر می باشد:



شکل ۱

پس از پیاده سازی کامل معماری ARM و ماژول Hazard مشاهده کردیم که میانویم چندین Stall موقع اجرای دستورات داشته باشیم و این میتواند عملکرد پردازنده را تحت تاثیر قرار دهد به همین دلیل در صدد برآمدیم تا این Stall ها را تا جایی که میشود انجام نداد.

به همین دلیل از ماژول Forwarding Unit استفاده کردیم. این ماژول با تا جایی که میتواند دستورات را رو به جلو میفرستد و تنها زمانی Stall خواهیم داشت که مجبور باشیم.

زمانی که دستور جدید به دستورات قبل که میتواند یک دستور و یا دو دستور قبل باشد (زیرا دستورات قبل تر به طور کامل اجرا شده اند)، نیاز داشته باشد، این دستورات خروجی مربوطه را محاسبه کرده اند و تنها در مقصد موردنظر ننوشته اند. به جز زمانی که دستور قبل Load باشد

تنها در این حالت است که نیاز به Stall داریم زیرا باید مموری موردنظر خوانده شود که هنوز آماده نیست.

پس تنها در حالتی که دستور Load باشد Stall داریم و در بقیه حالات میتوانیم از نتیجه دستورات قبل در صورت نیاز استفاده کنیم. با همین روش ساده میتوانیم بهبود عملکردی را در پردازندمان شاهد باشیم.

شرح ماژول های اضافه شده:

1-Forwarding

کد:

```

1  module ForwardingUnit (input forward_en,
2      |                   |                   |                   |                   |                   |                   |
3      |                   |                   |                   |                   |                   |                   |
4      |                   |                   |                   |                   |                   |                   |
5      |                   |                   |                   |                   |                   |                   |
6      |                   |                   |                   |                   |                   |                   |
7      |                   |                   |                   |                   |                   |                   |
8      |                   |                   |                   |                   |                   |                   |
9      |                   |                   |                   |                   |                   |                   |
10     |                   |                   |                   |                   |                   |                   |
11     |                   |                   |                   |                   |                   |                   |
12     |                   |                   |                   |                   |                   |                   |
13     |                   |                   |                   |                   |                   |                   |
14     |                   |                   |                   |                   |                   |                   |
15     |                   |                   |                   |                   |                   |                   |
16     |                   |                   |                   |                   |                   |                   |
17     |                   |                   |                   |                   |                   |                   |
18     |                   |                   |                   |                   |                   |                   |
19     |                   |                   |                   |                   |                   |                   |
20     |                   |                   |                   |                   |                   |                   |
21     |                   |                   |                   |                   |                   |                   |
22     |                   |                   |                   |                   |                   |                   |
23     |                   |                   |                   |                   |                   |                   |
24     |                   |                   |                   |                   |                   |                   |
25     |                   |                   |                   |                   |                   |                   |
26     |                   |                   |                   |                   |                   |                   |
27     |                   |                   |                   |                   |                   |                   |
28     |                   |                   |                   |                   |                   |                   |
29     |                   |                   |                   |                   |                   |                   |
30     |                   |                   |                   |                   |                   |                   |
31     |                   |                   |                   |                   |                   |                   |
32     |                   |                   |                   |                   |                   |                   |
33     |                   |                   |                   |                   |                   |                   |
34     |                   |                   |                   |                   |                   |                   |
35     |                   |                   |                   |                   |                   |                   |
36     |                   |                   |                   |                   |                   |                   |
37     |                   |                   |                   |                   |                   |                   |
38     |                   |                   |                   |                   |                   |                   |
39     |                   |                   |                   |                   |                   |                   |
40     |                   |                   |                   |                   |                   |                   |
41     |                   |                   |                   |                   |                   |                   |
42     |                   |                   |                   |                   |                   |                   |
43     |                   |                   |                   |                   |                   |                   |
44     |                   |                   |                   |                   |                   |                   |
45     |                   |                   |                   |                   |                   |                   |

```

شکل ۲

این ماژول وظیفه مدیریت forwarding را در اختیار دارد. به همین منظور باید selector های مولتی پلکسر های Mux1 و Mux2 را در شکل ۱ تعیین کند.

تعیین Mux1 selector:

always اول مربوط به تعیین این ماکس می باشد. در این ماژول ابتدا بررسی می گردد که آیا عملکرد forwarding فعال می باشد یا خیر (تا بتوانیم عملکرد آن را با حالتی که forwarding نداریم مقایسه کنیم).

- در صورت فعال بودن بررسی می گردد که آیا آدرس رجیستر src1 با آدرسی که می خواهد در دستور قبل در registerFile بنویسد برابر است یا خیر. اگر برابر بود یعنی وابستگی دستور به یک دستور قبل را داریم. پس باید مقدار محاسبه شده برای دستور قبل که هم اکنون در مرحله MEM می باشد را برای خروجی MUX1 انتخاب کنیم.

- اگر حالت قبل رخ نداد این حالت مورد بررسی قرار می گیرد. در این حالت بررسی می گردد که آیا آدرس رجیستر src1 با آدرسی که می خواهد در دو دستور قبل در registerFile بنویسد برابر است یا خیر. اگر برابر بود یعنی وابستگی دستور به دو دستور قبل را داریم. پس باید مقدار محاسبه شده برای دو دستور قبل که هم اکنون در مرحله WB می باشد را برای خروجی MUX1 انتخاب کنیم.

دقت شود که دو حالت بالا به ترتیب می باشند و حالت اول اولویت بیشتری دارد زیرا آخرین دستوری می باشد که قبل از دستور مورد نظر اجرا شده است.

تعیین Mux2 selector:

always دوم مربوط به تعیین این ماکس می باشد. در این ماژول ابتدا بررسی می گردد که آیا عملکرد forwarding فعال می باشد یا خیر (تا بتوانیم عملکرد آن را با حالتی که forwarding نداریم مقایسه کنیم).

- در صورت فعال بودن بررسی می گردد که آیا آدرس رجیستر src2 با آدرسی که می خواهد در دستور قبل در RegisterFile بنویسد برابر است یا خیر. اگر برابر بود یعنی وابستگی دستور به یک دستور قبل را داریم. پس باید مقدار محاسبه شده برای دستور قبل که هم اکنون در مرحله MEM می باشد را برای خروجی MUX2 انتخاب کنیم.

- اگر حالت قبل رخ نداد این حالت مورد بررسی قرار میگیرد. در این حالت بررسی میگردد که آیا آدرس رجیستر src2 با آدرسی که میخواهد در دو دستور قبل در RegisterFile بنویسد برابر است یا خیر. اگر برابر بود یعنی وابستگی دستور به دو دستور قبل را داریم. پس باید مقدار محاسبه شده برای دو دستور قبل که هم اکنون در مرحله WB می باشد را برای خروجی MUX2 انتخاب کنیم.

دقت شود که دو حالت بالا به ترتیب می باشند و حالت اول اولویت بیشتری دارد زیرا آخرین دستوری می باشد که قبل از دستور مورد نظر اجرا شده است.

دقت شود که این دو برای تعیین src1 و src2 می باشند همچنان ماژول val2generate سرچایش برقرار می باشد تا value دوم را برای ALU انتخاب کند و عملکرد آن مجزای این ماژول می باشد.

2- Mux1, Mux2:

این دو ماژول وظیفه تعیین مقدار src1 و src2 خوانده شده از RegisterFile را دارند. زمانی که Forwarding تشخیص داده شد باید انتخاب شود که کدام یک به عنوان src1 و src2 از بین حالات زیر انتخاب شود:

- مقدار خوانده شده از خود RegisterFile
- مقداری که دستور قبل میخواهد در RegisterFile بنویسد.
- مقداری که دو دستور قبل میخواهد در RegisterFile بنویسد.

دقت شود که selector های این دو ماکس همانطور که گفته شده در ForwardingUnit انتخاب می شود.

این دو ماژول با استفاده از یک assign ساده مقدار خروجی ماکس را تعیین میکنند:
کد:

```

22 assign ALU_src_1 = (sel_src1 == 2'b00) ? Val_Rn :
23   (sel_src1 == 2'b01) ? ALU_res_f:
24   (sel_src1 == 2'b10) ? WB_val_f:
25   Val_Rn;
26
27 assign Val2_src = (sel_src2 == 2'b00) ? Val_Rm_in :
28   (sel_src2 == 2'b01) ? ALU_res_f:
29   (sel_src2 == 2'b10) ? WB_val_f:
30   Val_Rm_in;

```

شکل ۳

3-Hazard_Unit:

کد:

```

1 module HazardDetector (input forward_en,
2                       input [3:0] src1,
3                       input [3:0] src2,
4                       input [3:0] Exe_Dest,
5                       input Exe_WB_EN,
6                       input [3:0] Mem_Dest,
7                       input Mem_WB_EN,
8                       input Two_src,
9                       input use_src1,
10                      input Exe_Mem_R_EN,
11                      output hazard_Detected
12                      );
13
14 assign hazard_Detected = !forward_en && ((Exe_WB_EN && (use_src1 && src1 == Exe_Dest)) ||
15 (Exe_WB_EN && (Two_src && src2 == Exe_Dest)) ||
16 (Mem_WB_EN && (use_src1 && src1 == Mem_Dest)) ||
17 (Mem_WB_EN && (Two_src && src2 == Mem_Dest))) || Exe_Mem_R_EN && (src1 == Exe_Dest || src2 == Exe_Dest);
18
19 endmodule

```

شکل ۴

این ماژول وظیفه شناسایی و تولید وقفه برای اجرای درست دستورات را دارا می‌باشد.

- هنگامی که عملکرد Forwarding را فعال باشد:

- در این حالت فقط در یک حالت Stall رخ میدهد که دستور قبل Load باشد.

- هنگامی که عملکرد Forwarding را فعال نباشد:

در چهار حالت زیر وقفه در روند اجرای دستورات در پایپ لاین رخ میدهد:

- هنگامی که سیگنال WB_EN در مرحله EXE فعال باشد و میخواهد در رجیستری بنویسد و آدرس رجیستر Rn که در مرحله ID میخواهد خوانده شود برابر با آدرس رجیستری باشد که مرحله EXE میخواهد در دو کلاک بعد آن را آپدیت کند (به عبارت دستوری که در مرحله EXE است مقدار رجیستری را میخواهد تغییر دهد که دستور مرحله ID میخواهد از آن استفاده کند).
- هنگامی که سیگنال WB_EN در مرحله EXE فعال باشد و میخواهد در رجیستری بنویسد و آدرس رجیستر Rm که در مرحله ID میخواهد خوانده شود برابر با آدرس رجیستری باشد که مرحله EXE میخواهد در دو کلاک بعد آن را آپدیت کند (به عبارت دستوری که در مرحله EXE است مقدار رجیستری را میخواهد تغییر دهد که دستور مرحله ID میخواهد از آن استفاده کند).
- هنگامی که سیگنال WB_EN در مرحله مموری یک باشد و میخواهد در رجیستری بنویسد و آدرس رجیستر Rn که در مرحله ID میخواهد خوانده شود برابر با آدرس

رجیستری باشد که مرحله MEM می‌خواهد در کلاک بعد آن را آپدیت کند(به عبارت دستوری که در مرحله MEM است مقدار رجیستری را می‌خواهد تغییر دهد که دستور مرحله ID می‌خواهد از آن استفاده کند).

- هنگامی که سیگنال WB_EN در مرحله مموری یک باشد و می‌خواهد در رجیستری بنویسد و آدرس رجیستر Rm که در مرحله ID می‌خواهد خوانده شود برابر با آدرس رجیستری باشد که مرحله MEM می‌خواهد در کلاک بعد آن را آپدیت کند(به عبارت دستوری که در مرحله MEM است مقدار رجیستری را می‌خواهد تغییر دهد که دستور مرحله ID می‌خواهد از آن استفاده کند).

در هر چهار حالت بالا وقفه رخ داده تا مطمئن شویم دیتای درستی از RegisterFile خوانده شود.

- قابل ذکر است که اگر دستور پرش نیز باشد باید سیگنال freeze یک شود تا بدون دلیل دستورات بعد از پرش اجرا نگردند.

در انتها قابل ذکر است بقیه ماژول‌ها نیز تغییر داشته اند ولی صرفاً در حد متصل کردن و خروجی قرار دادن بعضی از سیگنال‌ها می‌باشد و عملکرد کلی آن‌ها عوض نشده است و به همین دلیل به تغییرات جزئی آن‌ها اشاره نشده است.

دستورات برنامه:

طبق شرح آزمایش کل برنامه محک را داخل Ins_Mem ذخیره کردیم تا دستورات یکی پس از دیگری اجرا گردند دقت شود که وظیفه این برنامه مرتب سازی رجیسترها R1,R2,R3,R4 به صورت صعودی می‌باشد.

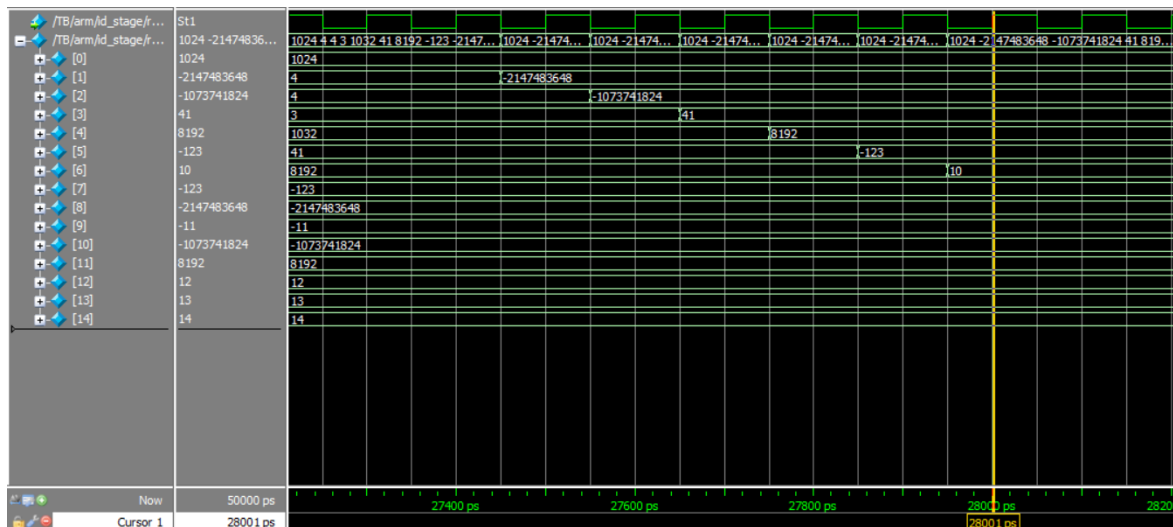
SIMULATION

برای simulation از تست بنچ زیر استفاده شده است:

```
1 module TB_DE2 ();
2
3     reg clk, rst, forward_en;
4
5     ARM arm (
6         .clk(clk),
7         .rst(rst),
8         .forward_en(forward_en)
9     );
10
11     initial
12     begin
13         clk = 1;
14         forward_en = 1;
15         repeat (600)
16         begin
17             #50;
18             clk = ~clk;
19         end
20     end
21
22     initial
23     begin
24         rst = 0;
25         #20 rst = 1;
26         #10 rst = 0;
27     end
28
29 endmodule
```

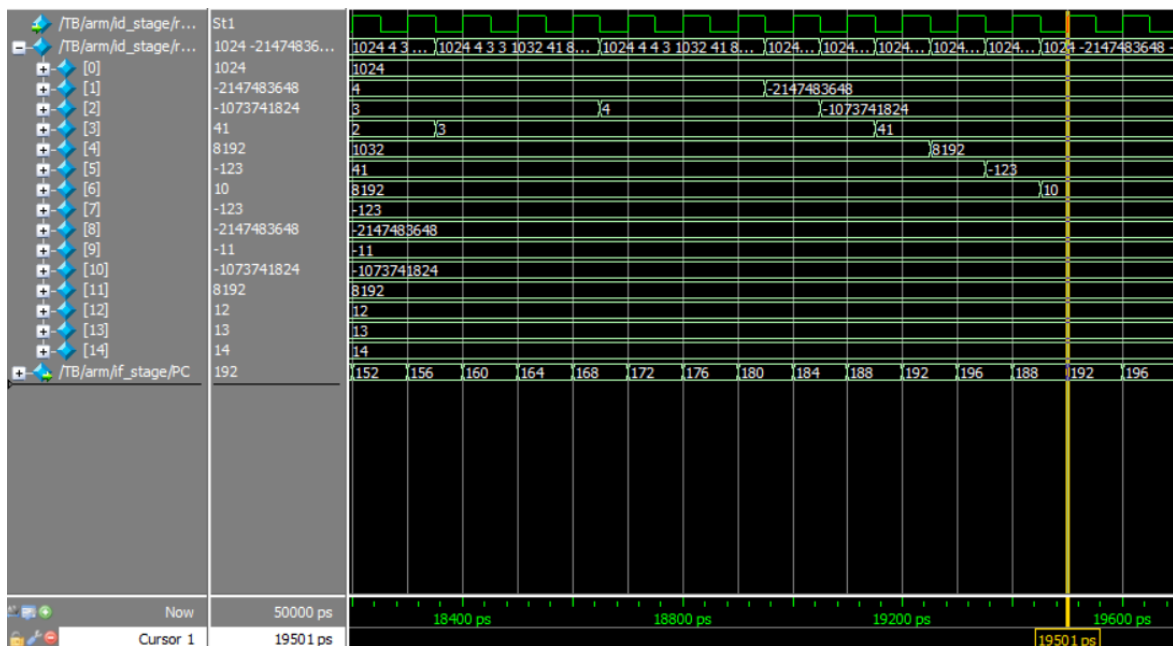
شکل ۵

خروجی بدون فورواردینگ:



شکل ۶

خروجی به همراه فورواردینگ:



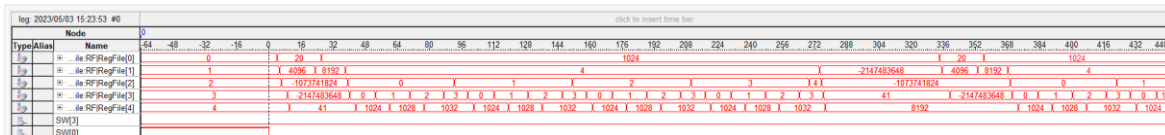
شکل ۷

همانطور که مشاهده میشود تعداد سیکل‌ها نسبت به حالت بدون forwarding ۸۵ سیکل کمتر شده. (حدود ۳۰ درصد). یعنی در این دستورات حدود ۳۰ دصد بهبود عملکرد داشتیم.

جواب نهایی SYNTHESIZER:

پس از موفقیت آمیز بودن جواب‌ها در مرحله شبیه سازی پیاده سازی آن بر روی fpga پرداختیم و با استفاده از SIGNAL TAB مقادیر ۴ رجیستر مورد نظر را مشاهده کردیم:

- حالت بدون forwarding:



شکل ۸

همانطور که در تصویر نیز قابل مشاهده است ۴ رجیستر مربوطه مرتب‌سازی شده اند.

- حالت به همراه forwarding:



شکل ۹

همانطور که در تصویر نیز قابل مشاهده است ۴ رجیستر مربوطه مرتب‌سازی شده اند و شاهد ۸۵ سیکل کمتر و ۳۰ درصد عملکرد بهتر برای forwarding هستیم.