



مقایسه کننده آنالوگ

در میکروکنترلر ATmega16



فهرست مطالب

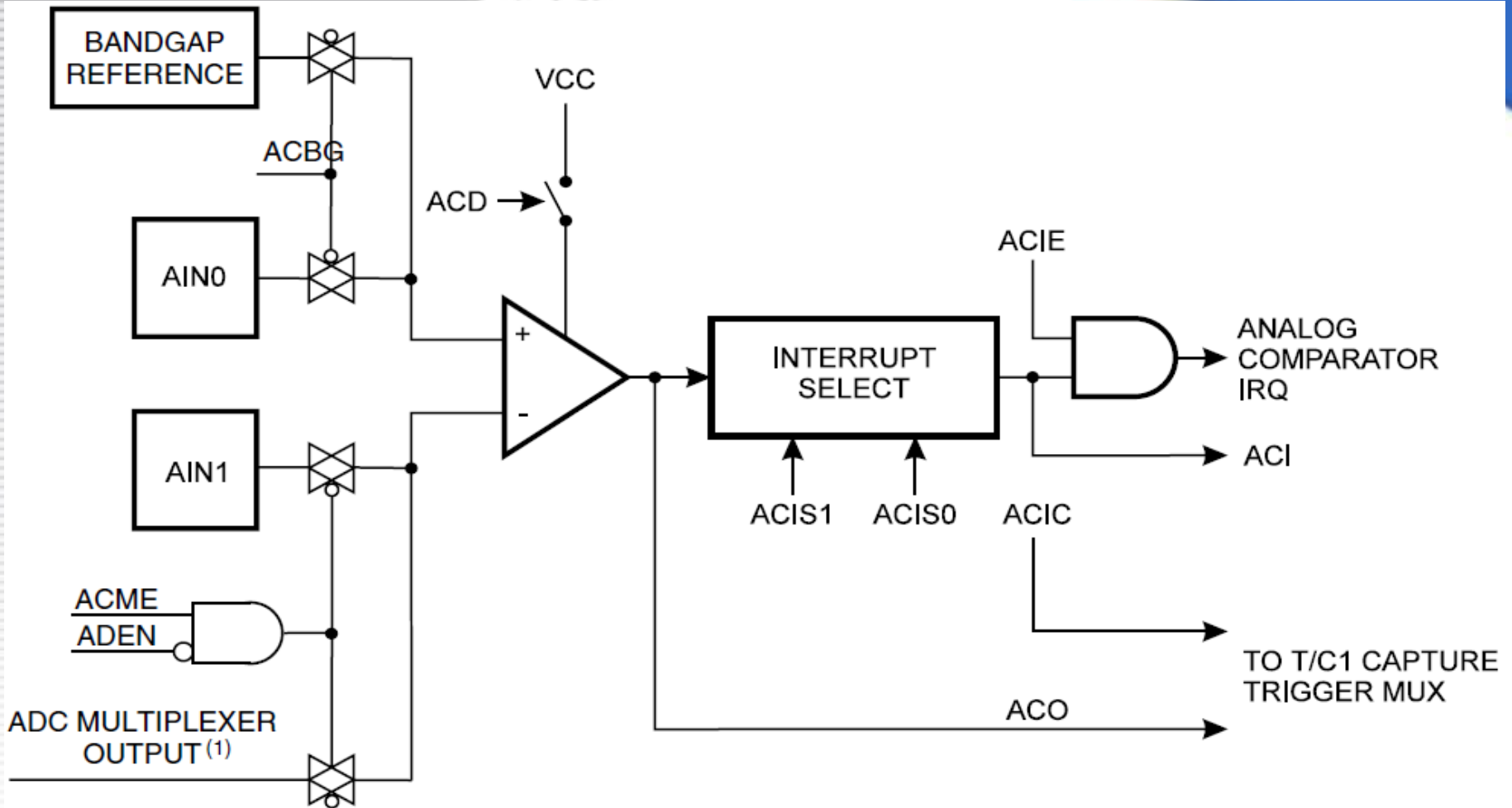
مطالبی که در این فصل با آنها آشنا خواهیم شد:

• مقایسه کننده آنالوگ

مقایسه کننده آنالوگ

- مقایسه کننده آنالوگ، مقادیر ورودی موجود بر روی پایه مثبت AIN0 و پایه منفی AIN1 را با هم مقایسه می کند.
- هنگامی که سطح ولتاژ موجود بر روی پایه مثبت AIN0 از سطح ولتاژ موجود بر روی پایه منفی AIN1 بالاتر می رود، خروجی مقایسه کننده آنالوگ ACO یک می شود.
- خروجی مقایسه کننده می تواند به عنوان ورودی تحریک capture input زمان سنج/شمارنده ۱ بکار رود. علاوه بر آن، مقایسه کننده می تواند وقفه جداگانه ای را تحریک کند.
- کاربر می تواند انتخاب کند که وقفه با لبه پایین رونده، بالا رونده و یا تغییر حالت خروجی مقایسه کننده فعال شود.

مقایسه کننده آنالوگ



نمودار بلوکی مقایسه کننده آنالوگ

مقایسه کننده آنالوگ

ثبات I/O خاص منظوره SFIOR

Bit	7	6	5	4	3	2	1	0	SFIOR
	ADTS2	ADTS1	ADTS0	ADHSM	ACME	PUD	PSR2	PSR10	
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

اینجا

- بیت سوم بنام **ACME**: فعال ساز تسهیم کننده برای مقایسه کننده آنالوگ:

هنگامی که در این بیت یک منطقی نوشته می شود، و **ADC** خاموش است (**ADEN**) در **ADCSR** (صفر است)، خروجی تسهیم گر **ADC** به ورودی منفی مقایسه کننده آنالوگ متصل می شود.

- هنگامی که در این بیت **صفر** منطقی نوشته می شود، **AIN1** به ورودی منفی مقایسه کننده آنالوگ اعمال می شود.

Special Function I/O Register (SFIOIR)

مقایسه کننده آنالوگ

ثبات وضعیت و کنترل مقایسه کننده آنالوگ

Bit	7	6	5	4	3	2	1	0	
	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	ACSR
Read/Write	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	N/A	0	0	0	0	0	

بیت هفتم یا ACD: غیر فعال کننده مقایسه کننده آنالوگ **نام غلط انداز**

- اگر یک منطقی در این بیت نوشته شود تغذیه مقایسه کننده قطع می شود.
- این بیت در هر زمانی می تواند برای خاموش کردن مقایسه کننده آنالوگ مورد استفاده قرار گیرد.
- بدین ترتیب می توان در حالات بیکاری و فعال، توان مصرفی را کاهش داد.
- هنگامی که بیت ACD را تغییر می دهیم، وقفه مقایسه کننده آنالوگ باید با صفر کردن بیت ACIE در ACSR غیر فعال شود؛ در غیر این صورت وقفه ای می تواند در حین تغییر این بیت به وقوع بپیوندد.

مقایسه کننده آنالوگ

ثبات وضعیت و کنترل مقایسه کننده آنالوگ

بیت ششم یا بیت **ACBG**: انتخاب کننده bandgap مقایسه کننده آنالوگ

- هنگامی که این بیت یک می شود، یک مرجع ولتاژ ثابت جایگزین ورودی مثبت مقایسه کننده آنالوگ می شود.
- هنگامی که این بیت صفر می شود، **AIN0** به ورودی مثبت مقایسه کننده آنالوگ هدایت می شود.

بیت پنجم یا بیت **ACO**: خروجی مقایسه کننده آنالوگ

- خروجی مقایسه کننده آنالوگ بعد از همگام شدن، بطور مستقیم به ACO متصل می شود.
- همگام سازی یک تاخیر به اندازه یک یا دو سیکل ساعت ایجاد می کند.

مقایسه کننده آنالوگ

ثبات وضعیت و کنترل مقایسه کننده آنالوگ

بیت چهارم (ACI): پرچم وقفه مقایسه کننده آنالوگ

• زمانی که یک رویداد خروجی مقایسه کننده، وقفه مربوط به خود را که حالت تحریک آن توسط بیت‌های ACIS0 و ACIS1 تعیین می‌شود را تحریک می‌کند، این بیت توسط سخت‌افزار یک می‌شود.

- در اینصورت روتین وقفه مقایسه کننده آنالوگ، زمانی که بیت‌های ACIE و همچنین بیت وقفه سراسری I در SREG یک باشند، اجرا می‌شود.
- هنگام اجرای بردار روتین وقفه مورد نظر، بیت ACI توسط سخت افزار صفر می‌شود.
- راه دیگر صفر کردن ACI، نوشتن یک منطقی در این پرچم است.

بیت سوم (ACIE): فعال ساز وقفه مقایسه کننده آنالوگ

- هنگامی که یک منطقی در ACIE نوشته می‌شود و بیت وقفه سراسری I در ثبات SREG یک باشد، وقفه مقایسه کننده آنالوگ فعال می‌شود.
- هنگامی که صفر منطقی در این بیت نوشته می‌شود، وقفه مورد نظر غیر فعال می‌گردد.

مقایسه کننده آنالوگ

ثبات وضعیت و کنترل مقایسه کننده آنالوگ

بیت دوم یا **ACIC**: فعال ساز **input capture** مقایسه کننده آنالوگ

- هنگامی که یک منطقی در این بیت نوشته می شود، قابلیت تحریک capture ورودی در زمان سنج/شمارنده ۱ توسط مقایسه کننده آنالوگ فعال می گردد.

• در این حالت خروجی مقایسه کننده مستقیماً به واحد input capture متصل می شود، که از این طریق مقایسه کننده می تواند از امکانات حذف نویز و همچنین امکانات انتخاب لبه زمان سنج/شمارنده ۱ استفاده کند.

- وقتی که صفر در این بیت نوشته شود، هیچ ارتباطی بین مقایسه کننده آنالوگ و مدار input capture برقرار نمی شود.

- برای اینکه مقایسه کننده بتواند وقفه input capture زمان سنج/شمارنده ۱ را راه اندازی کند، بیت TICIE1 در ثبات TIMSK باید یک شود.

مقایسه کننده آنالوگ

ثبات وضعیت و کنترل مقایسه کننده آنالوگ

بیت‌های صفر و یک یا **ACIS0** و **ACIS1**: انتخاب حالت وقفه مقایسه کننده آنالوگ

- این بیت‌ها حالت‌های مختلف تحریک وقفه مقایسه کننده را تعیین می‌کنند.

- هنگامی که بیت‌های ACIS1/ACIS0 تغییر داده می‌شوند، وقفه مقایسه کننده آنالوگ باید با صفر کردن بیت‌های فعال‌ساز وقفه (ACIE) در ثبات ACSR غیرفعال شود. در غیر این صورت ممکن است وقفه‌ای در حین تغییر این بیت‌ها به وقوع بپیوندد.

ACIS1	ACIS0	حالت وقفه
۰	۰	وقفه مقایسه کننده روی Output Toggle
۰	۱	رزرو شده
۱	۰	وقفه مقایسه کننده در لبه پایین رونده خروجی
۱	۱	وقفه مقایسه کننده در لبه بالا رونده خروجی

تنظیمات ACIS1/ACIS0

مقایسه کننده آنالوگ

ثبات وضعیت و کنترل مقایسه کننده آنالوگ

- امکان انتخاب هر یک از پایه‌های ADC7..0 برای جایگزین نمودن ورودی منفی با ورودی منطقی مقایسه کننده آنالوگ وجود دارد.

- **تسهیم گر ADC** برای انتخاب این ورودی مورد استفاده قرار می گیرد، و در نتیجه، برای استفاده از این ویژگی، **ADC** باید خاموش شود.

- در صورتی که بیت فعال ساز تسهیم کننده مقایسه کننده آنالوگ (بیت **ACME** در **SFIOR**) **یک** باشد، و **ADC** هم خاموش باشد (**ADEN** در **ADCSRA** صفر باشد)، بیت‌های **MUX2..0** در ثبات **ADMUX**، یکی از پایه‌های ADC0:7 را به عنوان ورودی مقایسه کننده آنالوگ انتخاب می کنند. (مطابق جدول اسلاید بعد)

- در صورتی که **ACME** صفر شود، و یا **ADEN** **یک** باشد، **AIN1** به ورودی منفی مقایسه کننده آنالوگ اعمال می شود.

مقایسه کننده آنالوگ

ثبات وضعیت و کنترل مقایسه کننده آنالوگ

ACME	ADEN	MUX2..0	ورودی منفی مقایسه کننده آنالوگ
0	x	xxx	AIN1
1	1	xxx	AIN1
1	0	000	ADC0
1	0	001	ADC1
1	0	010	ADC2
1	0	011	ADC3
1	0	100	ADC4
1	0	101	ADC5
1	0	110	ADC6
1	0	111	ADC7

ورودی تسهیم شده مقایسه کننده آنالوگ