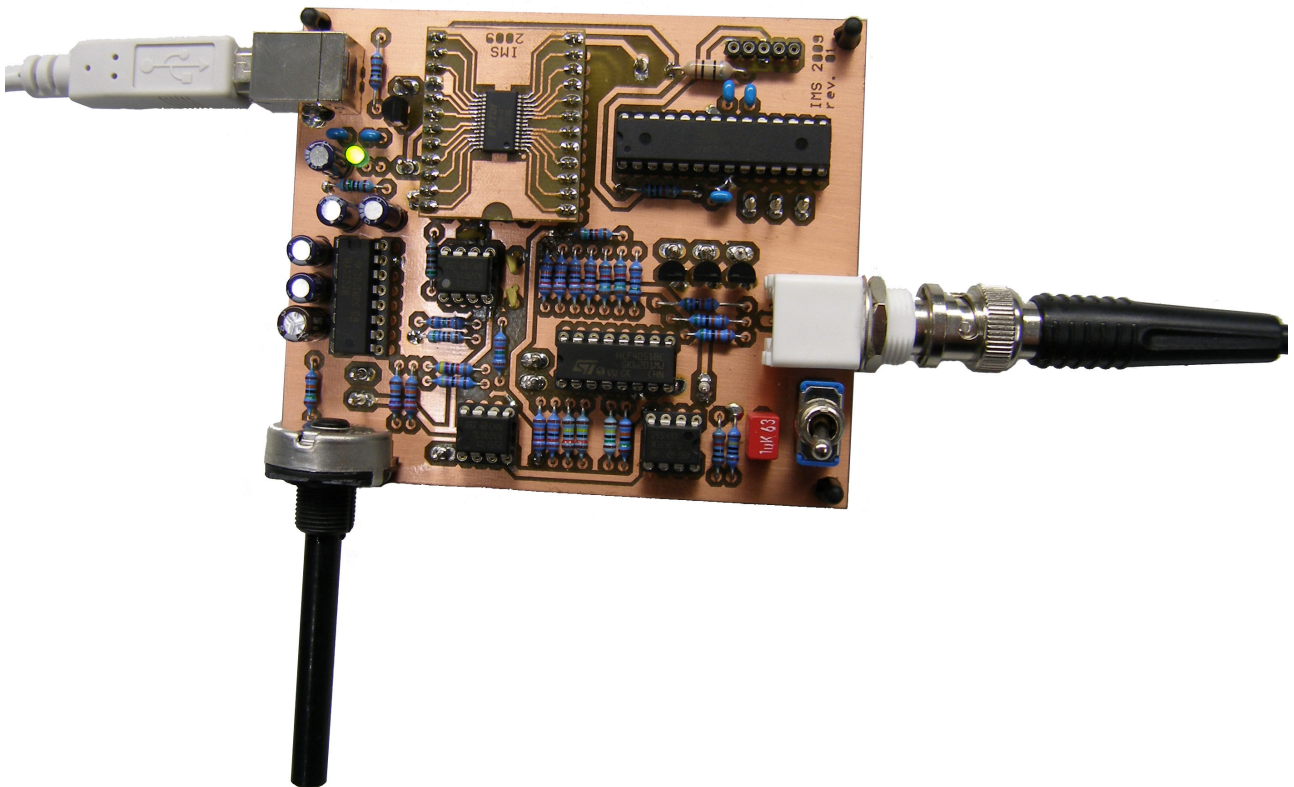


Projekt Schaltungsentwurf

Institut für Mikroelektronische Systeme
Fachgebiet Entwurfsautomatisierung
Prof. Dr.-Ing. E. Barke

PC-Oszilloskop



Inhaltsverzeichnis

1. Einführung	1
2. Aufgabenstellung	3
3. Übersicht PC-Oszilloskop	4
4. Software	5
4.1. Übersicht	5
4.2. Kommunikationsschnittstelle	6
4.2.1. Einführung	6
4.2.2. Der RS232-Standard	6
4.2.3. Parameter und Datenformat für die Kommunikation mit dem PC	8
5. Digitalteil	9
5.1. A/D-Wandlung	9
5.2. Komponenten des Digitalteils	10
5.2.1. Aufgaben und Blockschaltbild	10
5.2.2. Mikrocontroller (ATmega8)	10
5.2.3. A/D-Wandlung mit dem ATmega8	11
5.2.4. Baustein zur Kommunikation mit dem PC (FT232RL)	12
5.2.5. Spannungsversorgung	13
6. Analogteil	14
6.1. Ein- und Ausgangssignale des Analogblocks	14
6.2. Spezifikation	14
6.3. Struktureller Entwurf	16
6.3.1. Gleichanteilsunterdrückung	16
6.3.2. Bereichswahl	16
6.3.3. Offsetanpassung	17
6.3.4. Anti-Aliasing-Filter	18
7. Entwurf einzelner Baugruppen	19
7.1. Operationsverstärkerschaltungen	19
7.1.1. Einführung	19
7.1.2. Berechnung von Operationsverstärkerschaltungen	20
7.1.3. Beispiel: Der invertierende Verstärker	21
7.2. Filter	22
7.2.1. Übertragungsverhalten	22
7.2.2. Frequenzabhängigkeit des Übertragungsverhaltens und Grenzfrequenz	23
7.2.3. Passive Filter erster Ordnung	23

8. Bauelemente	26
8.1. Passive Bauelemente	26
8.2. Operationsverstärker (TL 082)	26
8.3. Analogmultiplexer (MOS 4051)	27
A. Abtastung und Aliasing	28
B. Verfügbare Bauteile	30
C. Aufgaben	32
C.1. Baugruppen	32
C.1.1. Spannungsteilerschaltung	32
C.1.2. Verstärkerschaltung	32
C.1.3. Addiererschaltung	33
C.1.4. Subtrahiererschaltung	33
C.1.5. Variable Gleichspannung	34
C.1.6. Tiefpassfilter	35
C.1.7. Hochpassfilter	36
C.2. Gesamte Schaltung	36
C.3. Aufbau eines Prototypen	37
C.4. Platinenlayout	38
C.5. Bestücken	38

1. Einführung

Diese Projektarbeit stellt eine praktische Einführung in den Entwurf von elektronischen Schaltungen dar. Die zu entwerfende Schaltung besteht dabei aus einem Analog- sowie einem Digitalteil. Schwerpunkt dieses Projekts ist der Entwurf der analogen Schaltung. Im Verlauf des Projekts sollen alle wichtigen Schritte des Schaltungsentwurfs von den Studierenden selbst durchgeführt werden:

- Entwurf der Schaltung anhand einer vorgegebenen Spezifikation
- Berechnung einzelner Baugruppen
- Zusammenstellen der Gesamtschaltung aus vorher einzeln untersuchten Baugruppen
- Simulation der Schaltung mit einem typischen Softwarewerkzeug (QUCS)
- Aufbauen eines Prototypen am Steckbrett zur Verifikation des Entwurfs
- Design eines Platinenlayouts mit Hilfe einer ECAD-Software (EAGLE)
- Bestücken der anhand des Layouts gefertigten Platine
- Testen und Verifizieren der Schaltungsfunktionalität durch Messung

Die Teilnehmer sollen in diesem Labor Grundsaltungen des analogen Schaltungsentwurfs in der Praxis kennenlernen, den Umgang mit typischen Entwurfswerkzeugen und Arbeitsschritten üben und lernen, Techniken der analogen Signalverarbeitung unter Berücksichtigung einer vorgegebenen Spezifikation in Hardware zu implementieren. Häufig kann dabei zwischen mehreren möglichen Realisierungsmöglichkeiten entschieden werden.

Dieser Umdruck soll die zu bearbeitende Aufgabe beschreiben und wichtige Grundlagen vermitteln. Kapitel 2 enthält die Aufgabenstellung dieses Labors, die an den einzelnen Terminen zu bearbeiten ist. Kapitel 3 beschreibt das gesamte zu implementierende System im Überblick. Die folgenden Kapitel erläutern die einzelnen Systemteile im Detail. Kapitel 4 beschreibt dabei die Software, die ein Benutzerinterface für das PC-Oszilloskop bildet, sowie deren Kommunikation mit der zu entwerfenden Platine. Kapitel 5 beschreibt den Digitalteil der Schaltung. Der Schwerpunkt dieses Labors liegt auf dem Inhalt von Kapitel 6: hier wird eine Spezifikation geliefert, nach der der Analogteil der Schaltung zu entwerfen ist, einzelne Funktionsblöcke der Schaltung beschrieben und Realisierungsmöglichkeiten angeboten. In Kapitel 7 werden theoretische Grundlagen für den Entwurf einzelner Baugruppen angegeben, in Kapitel 8 für die Implementierung zur Verfügung stehende Bauteile vorgestellt. In Anhang A wird das Abtasttheorem von Shannon und Nyquist eingeführt und der Begriff Aliasing erläutert. Anhang B enthält eine Auflistung der für den Entwurf verfügbaren passiven Bauteile. Anhang C schließlich enthält eine detaillierte Aufstellung über die im Verlauf des Projekts durchzuführenden Aufgaben.

Neben diesem Umdruck ist ein weiteres Dokument verfügbar, das Tutorials zu verwendeten Entwurfswerkzeugen und durchzuführenden Arbeitsschritten enthält.

2. Aufgabenstellung

Im Rahmen dieses Projekts soll der Analogteil eines PC-Oszilloskops aufgebaut werden. Der Schwerpunkt liegt dabei auf der Realisierung einer analogen Schaltung in Hardware. Geeignete Ansätze sollen ausgewählt und die Größen der einzusetzenden Bauteile bestimmt werden. Die konkrete Realisierung einzelner Baugruppen bleibt dabei den Teilnehmern überlassen. Die einzelnen Module und die gesamte entworfene Schaltung sollen durch Simulationen mit geeigneten Werkzeugen überprüft werden.

Zusätzlich soll ein Prototyp auf einem Steckbrett aufgebaut werden, an dem die Eigenschaften der Schaltung durch Messungen verifiziert werden. Dieser Prototyp soll als PC-Oszilloskop in Betrieb genommen und seine Funktionalität überprüft werden.

Weiterhin ist eine Platine für die gesamte Schaltung (Analog- und Digitalteil) zu entwerfen. Diese wird vom Institut für Mikroelektronische Systeme gefertigt und von den Teilnehmern bestückt. Komplett fertig gestellte Platinen gehen in den Besitz der Teilnehmer über.

Eine detaillierte Aufstellung der im Verlauf des Projekts durchzuführenden Aufgaben findet sich in Anhang C. Im Verlauf des Projekts sollen diese in der angegebenen Reihenfolge abgearbeitet, das Resultat jeweils einem Betreuer präsentiert und gewonnene Erkenntnisse erläutert werden.

3. Übersicht PC-Oszilloskop

Ein Oszilloskop dient zur Visualisierung von elektrischen Signalen. Insbesondere zeitliche Verläufe von z.B. Audiosignalen lassen sich mit einem Oszilloskop darstellen. Das in diesem Projekt zu realisierende PC-Oszilloskop soll diese Funktionalität unter Verwendung einfacher Mittel gewährleisten. Als Benutzerinterface wird eine PC-Software eingesetzt. Sie dient zur Darstellung des gemessenen Signals und zur Auswahl des gewünschten Messbereichs. Das Eingangssignal, das mit dem Oszilloskop dargestellt werden soll, ist analog. Zur Verarbeitung am Rechner muss deswegen eine Wandlung in ein digitales Signal erfolgen. Die Wandlung soll außerhalb des PCs, im Digitalteil der Schaltung erfolgen. Die Kommunikation dieser externen Hardware mit dem PC erfolgt mittels der USB-Schnittstelle. Bevor das digitale Signal per USB an den PC übertragen werden kann, muss eine digitale Signalverarbeitung erfolgen. Alle Funktionen des Digitalteils werden in diesem Projekt durch einen Mikrocontroller mit entsprechender Firmware realisiert.

Vor der Wandlung zum digitalen Signal ist eine analoge Signalvorverarbeitung notwendig, damit das Signal korrekt dargestellt werden kann. Der Entwurf und die Realisierung dieser analogen Signalverarbeitung ist die Hauptaufgabe des Projektes. Abbildung 3.1 zeigt ein Blockschaltbild des Gesamtsystems PC-Oszilloskop.

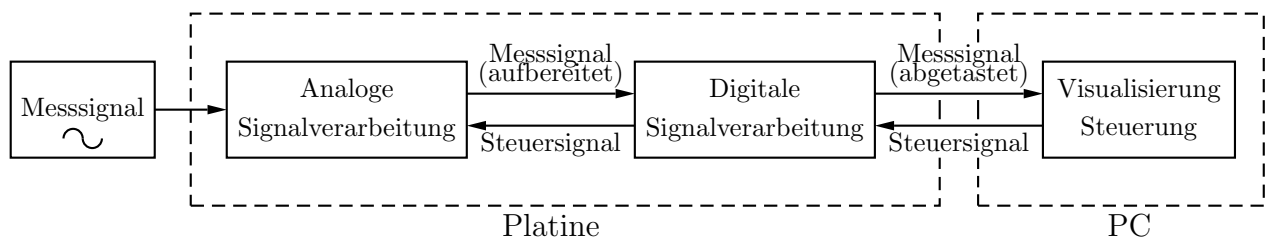


Abb. 3.1.: Blockschaltbild des Gesamtsystems

Die Software zur Signalvisualisierung auf dem PC ist bereits vorhanden. Sie wird in Kapitel 4 vorgestellt. Für die digitale Signalverarbeitung steht ein fertiger Schaltungsentwurf zur Verfügung, der mit dem Analogteil verbunden und beim Platinenentwurf berücksichtigt werden muss. Einzelheiten zu diesem Digitalteil sind in Kapitel 5 erläutert. In Kapitel 6 wird der zu entwerfende Analogteil näher erläutert und spezifiziert. Dort werden die verfügbaren Bauteile vorgestellt und Realisierungsvorschläge für die einzelnen Schaltungsteile gegeben.

4. Software

4.1. Übersicht

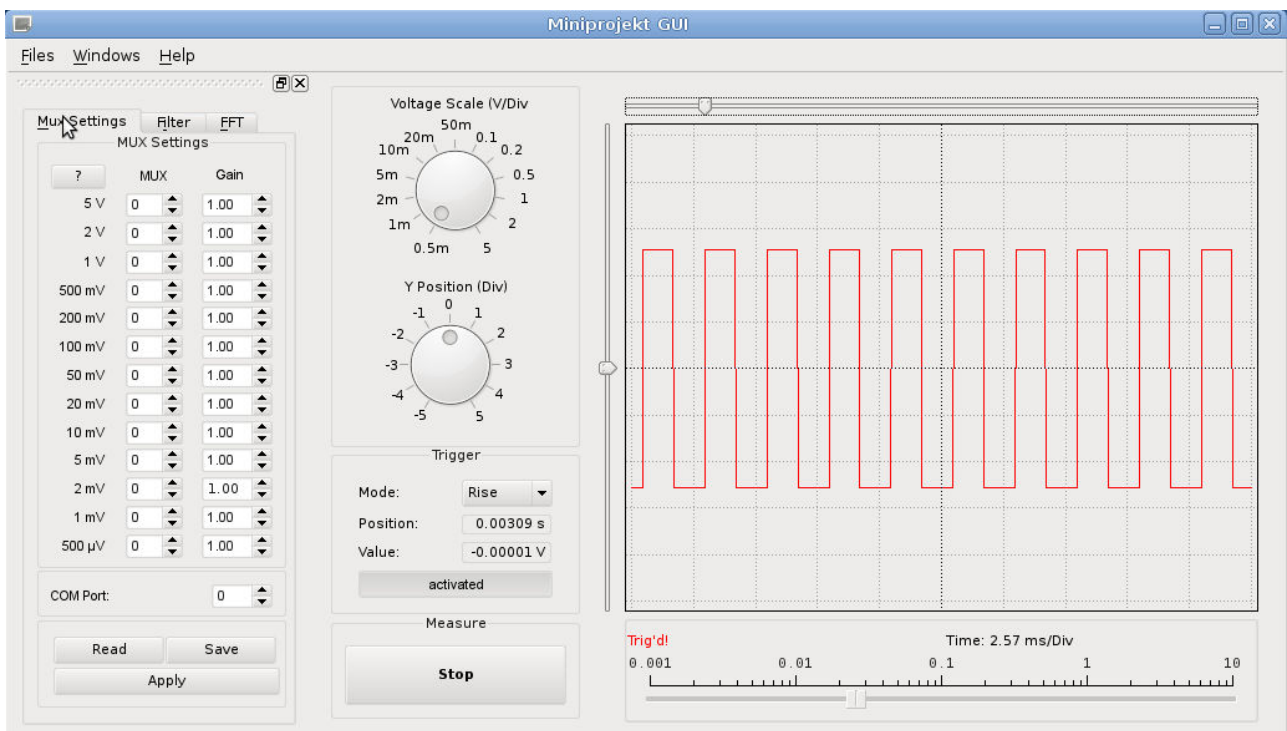


Abb. 4.1.: Graphische Oberfläche der Steuerungs- und Visualisierungssoftware

Abbildung 4.1 zeigt die graphische Oberfläche der Steuerungs- und Visualisierungssoftware. Sie ist einem realen Oszilloskop nachempfunden und bietet entsprechende Bedienmöglichkeiten. Durch Betätigen des Schalters „Measure“ werden die Messdaten auf dem schwarzen Bereich dargestellt. Die zeitliche Auflösung des Signals wird mit dem Schieberegler „Time/Div.“ gewählt. Mittels des grünen Drehknopfes wird die Y-Position am Bildschirm bestimmt. Mit dem blauen Drehknopf wird die vertikale Auflösung gewählt. Hier wird bestimmt, wie die darzustellende Spannungssignal skaliert wird. Durch diese Auswahl legt man den Messbereich fest. Die analoge Signalverarbeitung soll je nach Messbereich unterschiedlich arbeiten. Deshalb wird von der Software ein 3-Bit Steuersignal über die USB-Schnittstelle zur Hardware gesendet. Es beeinflusst dort einen Multiplexer. Die Zuordnung der 3-Bit-Codierung zu den Messbereichen kann unter „MUX Settings“ vorgenommen werden. Unter „COM-Port“ kann der vorher im Gerätemanager ermittelte Port der Oszilloskop-Hardware eingetragen werden. Veränderte Einstellungen werden erst nach dem Klicken auf „Apply“ wirksam. Die Einstellungen können gespeichert und wieder eingelesen werden.

4.2. Kommunikationsschnittstelle

4.2.1. Einführung

Abbildung 4.2 stellt die Anbindung der PC-Software an den Digitalteil der zu entwerfenden Schaltung dar.

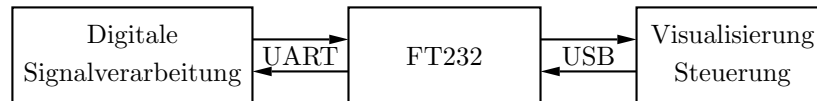


Abb. 4.2.: Blockschaltbild des Kommunikationsschnittstelle zwischen PC und Platine

Der Rechner ist dabei über eine USB-Schnittstelle mit der Platine, auf der die digitale Signalverarbeitung mit einem Mikrocontroller durchgeführt wird, verbunden. Das USB-Protokoll kann vom in diesem Projekt eingesetzten Mikrocontroller jedoch nicht direkt verarbeitet werden. Daher ist ein USB/RS232-Wandlerbaustein nötig. Das RS232-Protokoll ist ein auch in der Mikrocontrollerwelt weit verbreiteter, herstellerunabhängiger serieller Kommunikationsstandard. Auf vielen Mikrocontrollern sind bereits Funktionsblöcke zur Unterstützung dieses Protokolls implementiert. Diese werden meist als UART (Universal Asynchronous Serial Receiver and Transmitter) bezeichnet, und nehmen die Umwandlung eines parallelen Datenwortes in eine serielle Bitanordnung vor.

4.2.2. Der RS232-Standard

Der RS232-Standard, heute eigentlich als EIA-232 bezeichnet, beschreibt die Verbindung zweier Kommunikationsteilnehmer über eine serielle Schnittstelle. Ursprünglich wurde er 1969 entwickelt, um die Verbindung zwischen einem Terminal und einem Modem zu definieren. Er hat jedoch auch Anwendung in vielen anderen Bereichen gefunden, in denen eine Datenübertragung ohne kritische Sicherheitsanforderungen aufgebaut werden muss. In der Mikrocontrollerwelt wird er häufig verwendet, um einen Mikrocontroller zu Steuerungs- oder Ausgabezwecken mit einem PC zu verbinden.

RS232 definiert für die Übertragung sowohl ein Übertragungsprotokoll als auch zu verwendeten Stecker und Signalpegel auf der Leitung. Es handelt sich um einen seriellen, digitalen Übertragungsstandard, d.h. die einzelnen Bits eines Datenwortes werden hintereinander auf der Leitung übertragen. Längere Nachrichten müssen dabei in einzelne Datenworte aufgeteilt werden, die für die Übertragung mit weiteren Steuerungsinformationen versehen werden. Die Struktur eines Datenwortes ist in Tabelle 4.1 zu sehen.

Startbit (logische 0)	Datenfeld	Parität	Stopbit (logische 1)
1 Bit	5-8 Bit	0-1 Bit	1-2 Bit

Tab. 4.1.: Format eines RS232-Datenwortes

Für eine fehlerfreie Übertragung müssen die Parameter der Übertragung beiden Kommunikationsteilnehmern vor der Kommunikation bekannt sein. Dazu gehören:

- die Länge des Datenfeldes ist (5-8 Bit)
- gerade, ungerade Parität oder gar kein Paritätsbit
- 1 oder 2 Stop Bits
- die Datenrate der Übertragung (üblich sind Baudraten von 50 bps (Bits pro Sekunde) bis einige Mbps)
- der eingesetzte Flusskontrollen-Mechanismus (s.u.)

RS232 spezifiziert auch mehrere Mechanismen, mit denen ein Empfänger den Sender anweisen kann, die Datenübertragung temporär zu unterbrechen, z.B. wenn er die empfangenen Daten nicht so schnell verarbeiten kann, wie sie gesendet werden. Solche Mechanismen werden in der Nachrichtentechnik als Flusskontrolle bezeichnet. Für die Flusskontrolle kann zwischen Sender und Empfänger einer von mehreren Mechanismen vereinbart werden:

- Hardware-Handshake: Zur Signalisieren, ob der Empfänger bereit für Daten ist, wird eine eigene Leitung benutzt (CTS und RTS: „Request To Send“ und „Clear To Send“). Diese wird auf High-Pegel gesetzt, wenn die Gegenstelle bereit zum Datenempfang ist.
- Software-Handshake: Der Empfänger sendet bestimmte Zeichen an den Sender, um ihm zu signalisieren, dass er bereit für eine Datenübertragung ist.
- Alternativ kann die Flusskontrolle auch entfallen.

RS232 definiert für eine logische 1 einen Spannungspegel von -3 V bis -15 V , für eine logische 0 einen Pegel von $+3\text{ V}$ bis $+15\text{ V}$ (negative Logik). Üblich und von den meisten PCs unterstützt sind Pegel von $\pm 12\text{ V}$.

RS232 ermöglicht eine Datenübertragung im Vollduplex-Modus, d.h. jeder Kommunikationsteilnehmer kann gleichzeitig senden und empfangen. Dafür werden verschiedene, physikalisch getrennte Leitungen verwendet. Jedes Endgerät besitzt für die Datenübertragung die Leitungen TxD und RxD sowie im Fall eines Hardware-Handshake die Leitungen RTS und CTS. Für eine erfolgreiche Kommunikation müssen die Kommunikationsteilnehmer asymmetrisch verbunden werden (siehe Abbildung 4.3).

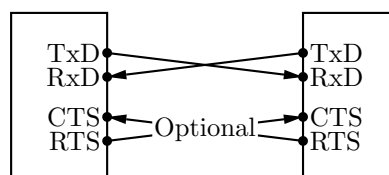


Abb. 4.3.: Asymmetrische Verbindung zweier Kommunikationsteilnehmer

Wird auf einer Leitung nicht gesendet, so wird sie vom Sender auf Low-Pegel (logische 1) gehalten. Zieht der Sender die Leitung für ein Bit auf High-Pegel (logische 0, entspricht dem Start Bit), so signalisiert er dem Empfänger damit, dass anschließend eine Datenübertragung folgt. Für den Empfang tastet dieser die Leitung entsprechend der vereinbarten Datenrate ab. Die Länge einer zu erwartenden Nachricht lässt sich ebenfalls aus den vorher vereinbarten Kommunikationsparametern ableiten.

4.2.3. Parameter und Datenformat für die Kommunikation mit dem PC

Für die Kommunikation zwischen Mikrocontroller und PC im Rahmen des PC-Oszilloskops werden folgende Datenformate vereinbart:

- Hat der Mikrocontroller einen Messwert A/D-gewandelt, so schickt er ihn sofort über seine RS232-Schnittstelle an den PC. Jeder gewandelte Wert wird dabei als vorzeichenloser 8 Bit-Wert gesendet. Da die A/D-Wandlung eine Genauigkeit von 10 Bit aufweist, sollen die beiden Least Significant Bits des Wandlungsergebnisses ignoriert werden. Daraus ergibt sich ein tolerierbarer Fehler von maximal 0,4 % (bzw. 0,02 V bei maximaler Aussteuerung des A/D-Wandler-Wertebereichs)
- Das Steuersignal für die Bereichswahl ist 3 Bit breit. Es wird im Digitalteil der Schaltung pegelgewandelt und steuert im Analogteil einen Multiplexer an. Es wird ebenfalls als 8 Bit-Wert gesendet, dessen 5 „most significant bits“ (MSBs) den Wert Null besitzen.

Folgende Parameter sollen für die RS232-Kommunikation verwendet werden:

Flusskontrolle	Rahmenformat	Paritätsüberprüfung	Baud-Rate
keine Flusskontrolle	8 Datenbits + 1 Stopbit	deaktiviert	1 Mbps

Tab. 4.2.: Parameter der RS232-Kommunikation

5. Digitalteil

5.1. A/D-Wandlung

Das Eingangssignal, das mit dem Oszilloskop dargestellt werden soll, ist analog, d.h. sowohl zeit- als auch wertekontinuierlich. Zur Verarbeitung am Rechner muss deswegen eine Wandlung in ein digitales Signal erfolgen. Dem kontinuierlichen Signal wird dabei eine Folge von Werten endlicher Genauigkeit in äquidistanten Zeitschritten zugeordnet.

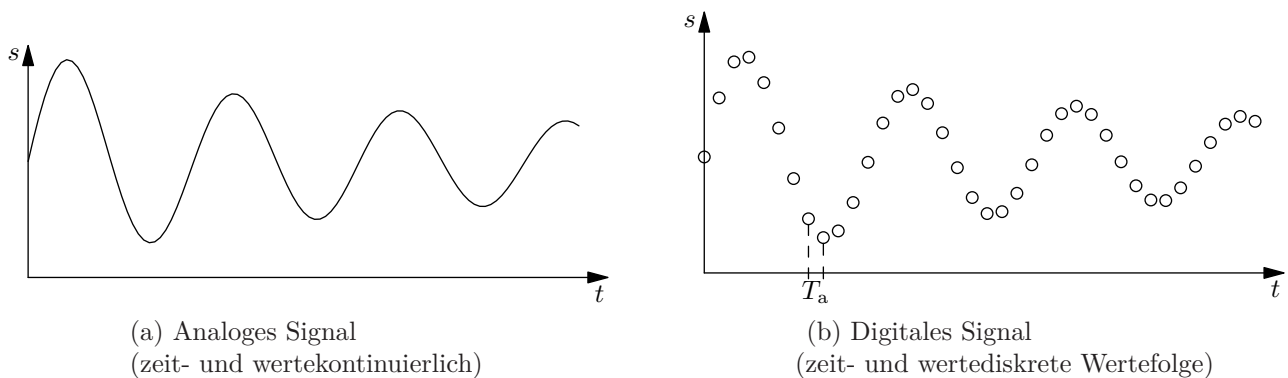


Abb. 5.1.: Diskretisierung analoger Signale

Die Diskretisierung im Zeitbereich, d.h. das Messen und Festhalten von Werten des Analogsignals, wird als Abtastung bezeichnet. Dieser Vorgang erfolgt in äquidistanten zeitlichen Abständen T_a . Die Größe $f_a = \frac{1}{T_a}$ wird als Abtastfrequenz bezeichnet und ist eine wichtige Kenngröße des Abtastvorgangs.

Auf das Problem des Aliasing, das sich bei der Rekonstruktion eines abgetasteten Signals ergeben kann, wird gesondert in Anhang A eingegangen.

Die Diskretisierung im Wertebereich, d.h. das Zuordnen der Abtastwerte mit kontinuierlichem Wertebereich zu Werten aus einem gestuften Wertebereich mit endlicher Genauigkeit, wird als Quantisierung bezeichnet. Die Auflösung der Quantisierung wird häufig durch die Wortbreite eines Abtastwertes in Bit angegeben. Zusammen mit den absoluten Wertebereichsgrenzen der Quantisierung lässt sich auch ein absoluter Wert für die Auflösung der Quantisierung und damit den maximalen Fehler des Verfahrens angeben. Wird z.B. ein Signal im Intervall $[0\text{ V}; 5\text{ V}]$ mit einer Genauigkeit von 8 Bit quantisiert, so wird jedem Abtastwert im Wertebereich ein 8-Bit-Wert zugeordnet. Die Auflösung der Quantisierung beträgt somit $\frac{5\text{ V}}{2^8} \approx 19.53\text{ mV}$.

Die Verbindung von Abtastung und Quantisierung eines analogen Signals wird als Analog-Digital-Wandlung (A/D-Wandlung) bezeichnet. In diesem Projekt wird der A/D-Wandler eines

Mikrocontrollers benutzt. Dies hat den Vorteil, dass der Mikrocontroller auch weitere Funktionen des Digitalteils übernehmen kann.

5.2. Komponenten des Digitalteils

5.2.1. Aufgaben und Blockschaltbild

In diesem Projekt wird der Digitalteil als Schaltung zur Verfügung gestellt und soll in die zu entwerfende Platine integriert werden. Abbildung 5.2 zeigt die einzelnen Bestandteile, von denen die wesentlichen im Folgenden erläutert werden.

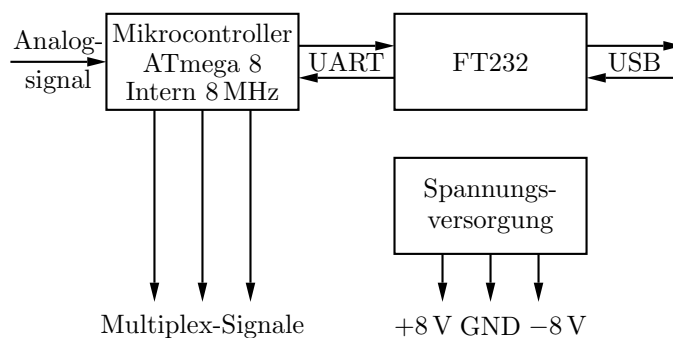


Abb. 5.2.: Blockschaltbild des Digitalteils

Die Aufgaben des Digitalteils sind:

- A/D-Wandlung des Messsignals in ein digitales Signal
- Senden der gewandelten Messwerte über die UART-Schnittstelle
- Empfangen der Multiplexer-Einstellungen vom PC über UART
- Bereitstellen der Multiplex-Signale für den Analogteil
- Bereitstellen der Versorgungsspannung für den Analogteil

5.2.2. Mikrocontroller (ATmega8)

Fast alle in Kapitel 5.2.1 beschriebenen Aufgaben des Digitalteils können auf einem Mikrocontroller implementiert werden. Lediglich für das Erzeugen der Versorgungsspannung und für die Kommunikation via USB werden eigene ICs benötigt.

Ein Mikrocontroller ist ein Halbleiterchip, der einen Prozessor enthält. Im Gegensatz zu PC-Prozessoren sind weitere Komponenten wie Speicher, Analog-Digital-Wandler, Digital-Analog-Wandler etc. auf demselben Chip integriert. Eine Anwendung kommt auf diese Weise mit wenigen Bauteilen aus. Anschaulich ist ein Mikrocontroller vergleichbar mit einem Ein-Chip-Computersystem.

Die Implementierung der Funktionen des Digitalteils kann bei Verwendung eines Mikrocontrollers in Software erfolgen, die auf dem Mikrocontroller ausgeführt wird (sog. Firmware).

Der ATmega8 ist ein Mikrocontroller aus der 8-Bit-RISC-Prozessor-Familie der Firma Atmel (AVR-Controllerfamilie). Dieser Mikrocontroller ist unter anderem als Variante im DIL-Gehäuse (PDIP) verfügbar.

Einige Merkmale des ATmega8:

- Instruktionssatz mit 130 Befehlen
- 8 KBytes Flash (Programmspeicher)
- 1 KBytes SRAM (flüchtiger Datenspeicher)
- 512 Bytes EEPROM (persistenter Datenspeicher)
- maximal 23 I/O Pins
- maximale Taktfrequenz 16 MHz (extern), 8 MHz (intern)
- Timer/Counter: zwei 8 Bit, ein 16 Bit
- drei PWM Kanäle
- ein 10 Bit ADC mit 6 Kanälen
- Analog-Komparator
- UART-Schnittstelle

Ein Programm, das auf einem Mikrocontroller ausgeführt werden soll, kann in den Programmiersprachen Assembler, BASIC oder C geschrieben werden. Beim Compilieren und Assemblieren wird ein Programm in eine Abfolge von prozessorspezifischen Instruktionen umgewandelt, die in den Flash-Speicher des Mikrocontrollers übertragen und von dort vom Prozessor ausgeführt werden können.

5.2.3. A/D-Wandlung mit dem ATmega8

Der ATmega8 ist mit einem 10 Bit A/D-Wandler ausgerüstet. Dieser wandelt einen analogen Spannungswert, der an einem der IO-Pins $PC0$ bis $PC5$ anliegt, in ein 10 Bit breites Datenwort um. Der anliegende Spannungswert U_{in} in der Einheit Volt ergibt sich aus dem Wandlerwert ADC mit der Referenzspannung U_{ref} , die gleichzeitig auch den maximal umwandelbaren Wert festlegt, nach folgender Gleichung:

$$U_{in} = ADC \frac{U_{ref}}{2^{10}} \quad (5.1)$$

Als Referenzspannung kann die am Pin $AVCC$ angelegte oder eine interne 2,56 V Spannungsreferenz verwendet werden.

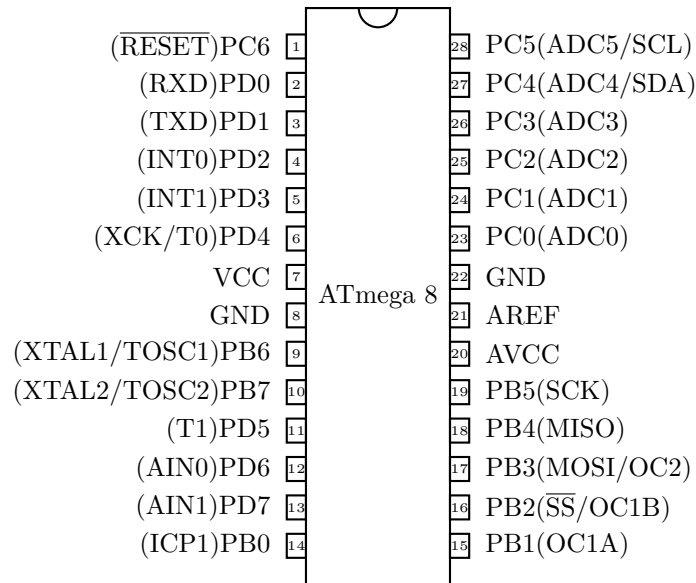


Abb. 5.3.: Pin-Layer des ATmega8

Der Wandler kann in den Modi „Single Conversion“ oder „Free Running“ betrieben werden. Entsprechend muss jede Wandlung explizit beauftragt werden oder der Wandler führt fortlaufend Wandlungen in einem festen Zeitabstand durch. Die aus diesem Zeitabstand resultierende Abtastrate kann abhängig vom Systemtakt des Mikrocontrollers festgelegt werden.

Aus dem Datenblatt des ATmega8 ist zu entnehmen, dass der A/D-Wandler mit einem Takt von bis zu 200 kHz eine Genauigkeit von 10 Bit einhalten kann. Da im Betrieb in der Oszilloskopschaltung jedoch nur die 8 MSBs an den PC weiterübertragen werden und die beiden „least significant bits“ (LSBs) verfallen (siehe Kapitel 4.2.3), kann der Wandler mit einem Takt von 500 kHz betrieben werden. Eine Wandlung dauert laut Datenblatt 13 Takte. Dadurch ergibt sich eine mögliche Abtastfrequenz von ca. 38,46 kHz für das PC-Oszilloskop. Diese soll beim Design des analogen Schaltungsteils berücksichtigt werden.

Wurde ein neuer Wert A/D-gewandelt, so ist dieser unbedingt zu verarbeiten, bevor ein neuer Wert vorliegt. Daher wird die Verarbeitung am besten interruptgesteuert durchgeführt. Der ATmega8 lässt sich entsprechend so konfigurieren, dass bei jedem vollständigen Wandlungsvorgang ein Interrupt ausgelöst wird.

5.2.4. Baustein zur Kommunikation mit dem PC (FT232RL)

Der Baustein FT232RL stellt eine vollständige USB-Schnittstelle zur Verfügung, über welche die Kommunikation mit dem PC erfolgen kann.

Rechnerseitig sind entsprechende Treiber vorhanden, so dass die Hardware des Oszilloskops als COM-Port angesprochen wird und so der Datenaustausch mit der Software erfolgen kann.

Mikrocontrollerseitig besitzt der Baustein Ports, die direkt mit den TxD/RxD-Ports der UART-Schnittstelle des Mikrocontrollers verbunden werden können.

Weitere Details zu Ein- und Ausgängen sowie externer Beschaltung des Bauteils können dem

Datenblatt entnommen werden. In diesem Projekt ist die Beschaltung des Bausteins bereits vorgegeben.

5.2.5. Spannungsversorgung

Neben dem Datensignal stellt der USB-Stecker auch zwei Leitungen zur Spannungsversorgung von angeschlossenen Geräten mit $+5\text{ V}$ bereit. Dabei kann die Schnittstelle maximal 500 mA Strom liefern.

Die Spannungsversorgung der gesamten Schaltung erfolgt daher in diesem Projekt über den USB-Port. Entsprechende Leitungen sind bereits in der vorgegebenen Schaltung für den Digitalteil integriert. Aus dem Digitalteil wird auch die Versorgungsspannung für den Analogteil zur Verfügung gestellt. Während der Digitalteil mit den vom USB-Stecker bereitgestellten $+5\text{ V}$ betrieben werden kann, soll der Analogteil jedoch mit den Gleichspannungen $+8\text{ V}$ und -8 V sowie Massepotential versorgt werden. Diese Spannungen werden über einen DC-DC-Konverter mit zwei nachgeschaltetem Linearreglern erzeugt. Diese Schaltung ist im vorgegebenen Digitalteil-Design bereits enthalten.

6. Analogteil

Hauptaufgabe im Labor ist die Entwicklung der analogen Signalvorverarbeitung des Messsignals. Im Folgenden werden zuerst Schnittstellen und Spezifikationen festgelegt, die für den Analogteil gelten müssen. Anschließend wird die Struktur der Schaltung als Blockschaltbild beschrieben. Der Entwurf der einzelnen Baugruppen aus diskreten Bauteilen kann Schritt für Schritt anhand der Aufgaben in Anhang C durchgeführt werden.

6.1. Ein- und Ausgangssignale des Analogblocks

Abbildung 6.1 zeigt schematisch die Ein- und Ausgangssignale des zu entwerfenden Analogblocks. Das Eingangssignal ist die zu untersuchende Spannung, die gegen Masse abgegriffen wird. Die Steuerung des Messbereichs erfolgt über drei Datenleitungen, an denen logische Signalpegel (High=8 V und Low=0 V) anliegen. Die Spannungsversorgung mit den Potentialen 8 V, −8 V und Masse erfolgt durch den Digitalteil.

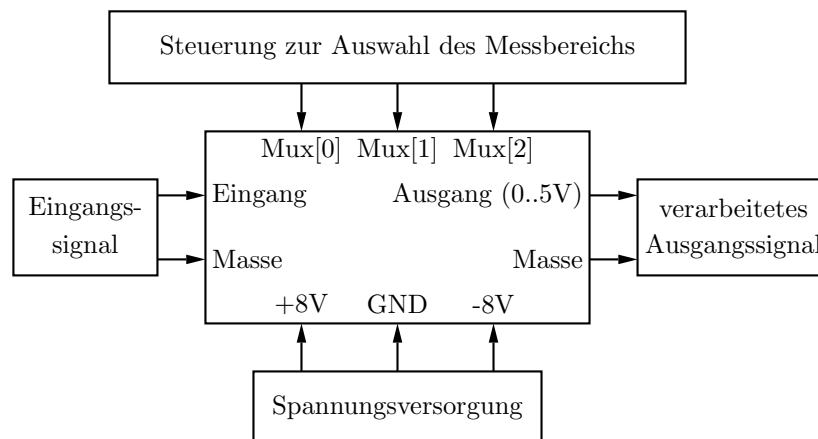


Abb. 6.1.: Ein- und Ausgangssignale der Analogteils

6.2. Spezifikation

Die folgenden Anforderungen werden an die zu entwerfende analoge Signalvorverarbeitung gestellt:

- Der Analogteil soll die Möglichkeit bieten, den Gleichanteil eines Signals zu unterdrücken. Ein Schalter soll die Auswahl ermöglichen, ob ein Signal mit oder ohne Gleichanteil verarbeitet wird.

- Die Messbereiche des Oszilloskops lassen sich in der Software vorgeben. Das 3-Bit-Steuersignal muss entsprechend den Messbereichen umgesetzt werden.
- Das Ausgangssignal des Analogteils ist das Eingangssignal des A/D-Wandlers der nachfolgenden Stufe. Der Wandler hat einen Eingangsbereich von 0 – 5 V. Für eine optimale Darstellung sollte das größte Signal eines Messbereichs den Wandler möglichst gut aussteuern. Die Signalamplitude für das verarbeitete größte Signal in einem Messbereich muss also ca. 2,5 V betragen. In Abstimmung mit der Oszilloskop-Software kann die Schaltung jedoch so entworfen werden, dass die maximale Signalamplitude in einem Messbereich 2 V beträgt. Die Messbereiche des PC-Oszilloskops sind in Tabelle 6.1 angegeben. Die aktiven Bauelemente verfügen über eine maximale Spannung an Eingängen und Versorgung, welche bei der Bereichswahl berücksichtigt werden muss.

20 V	10 V	5 V	2 V
1 V	500 mV	200 mV	100 mV

Tab. 6.1.: In der Oszilloskop-Software einstellbare Messbereiche

- Für Signale muss eine Verschiebung auf der y-Achse (Offsetanpassung) erfolgen können, um das Signal ggf. in den Anzeigebereich zu verschieben. Da der Betrag der Verschiebung von der Amplitude des zu untersuchenden Signals abhängt und auch Signale mit Gleichanteil verarbeitet werden, muss die Verschiebung von Hand einstellbar sein.
- Damit bei der Wandlung kein Aliasing auftritt, muss das Signal am Wandler tiefpassbegrenzt sein. Die Grenzfrequenz des Tiefpass ergibt sich aus der Abtastfrequenz des A/D-Wandlers von ca. 38 kHz nach dem Abtasttheorem (siehe Anhang A).
- Das Signal am Wandler soll „formgetreu“ sein, d.h. es darf nicht das invertierte Eingangssignal anliegen.
- Der Eingangswiderstand der Messschaltung soll mindestens 1 M Ω betragen, da die meisten Oszilloskop-Tastköpfe auf 1 M Ω ausgelegt sind.
- Die Zeitkonstante am Eingang der Schaltung soll höchstens 1 Sekunde betragen.
- Der Digitalteil erzeugt die Versorgungsspannung des Analogteils und kann einen maximalen Ausgangstrom von ca. 80 mA liefern. Die Analogschaltung muss unter Berücksichtigung dieses maximalen Ausgangsstromes entworfen werden. Kalkulieren sie für die aktiven Bauteile in etwa Stromaufnahmen entsprechend Tabelle 6.2.

Aktives Bauteil	I _{cc}
Operationsverstärker TL 082 (siehe 8.3)	6 mA
Multiplexer MOS 4051 (siehe 8.2)	2 mA

Tab. 6.2.: Stromaufnahmen der aktiven Bauteile des Analogteils

6.3. Struktureller Entwurf und Blockschaltbild

Aus den oben genannten Spezifikationen lässt sich zunächst ein struktureller Entwurf erstellen. Die geforderte Funktionalität lässt sich auf einzelne Blöcke aufteilen. Abbildung 6.2 zeigt das resultierende Blockschaltbild und den Signalfluss für den Analogteil.

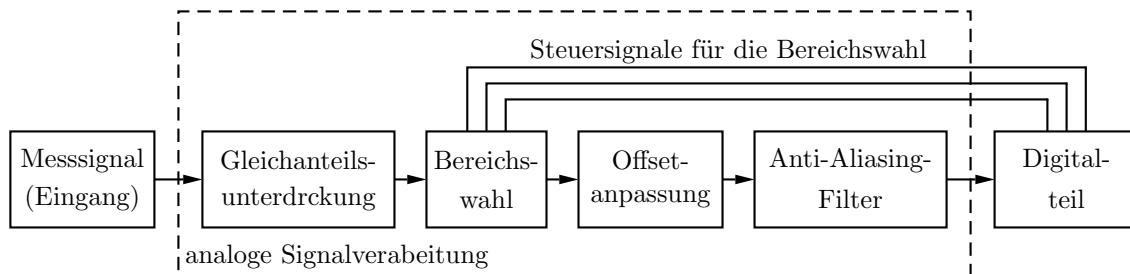


Abb. 6.2.: Blockschaltbild des Analogteils

6.3.1. Gleichanteilsunterdrückung

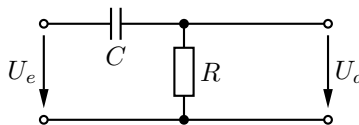


Abb. 6.3.: Passiver Hochpass erster Ordnung

Im ersten Block soll der Gleichanteil des zu messenden Signals herausgefiltert werden können. Der Oszilloskop-Betriebsmodus mit unterdrücktem Gleichanteil wird auch als AC-Coupling bezeichnet. Wird der Gleichanteil nicht unterdrückt und folglich im Oszilloskop visualisiert, so spricht man von DC-Coupling. Der Modus soll durch einen Hardware-Schalter ausgewählt werden können. Dieser Funktionsblock lässt sich durch eine einfache Hochpassschaltung realisieren (siehe Abbildung 6.3). Erläuterungen zum Filterentwurf finden sich in Kapitel 7.2, hilfreiche Teilaufgaben zum Entwurf von Hochpassschaltungen in Anhang C.1.

6.3.2. Bereichswahl

Im Block Bereichswahl wird der gewählte Messbereich eingestellt. Je nach in der Steuerungssoftware (siehe Kapitel 4) gewähltem Bereich muss hier eine Signalabschwächung oder -verstärkung stattfinden. Der gewählte Bereich wird dem Block über ein 3 Bit breites Steuersignal übergeben, das an den Steuereingang eines Analogmultiplexers angelegt wird (siehe Kapitel 8.3). Am Ausgang dieses Blocks soll die Amplitude des Signals nicht größer als 2 V (maximaler Wert für den Wandler) sein. Deshalb müssen Signale mit größeren Amplituden abgeschwächt werden. Das kann mit einem Spannungsteiler erfolgen. Durch die Verwendung mehrerer Widerstände im Spannungsteiler kann die Signalamplitude durch unterschiedliche Faktoren geteilt werden. Abhängig vom gewählten Bereich liegt am Ausgang des Multiplexers dann das ursprüngliche oder in der Amplitude um den gewünschten Wert verringerte Spannungssignal an. Abbildung

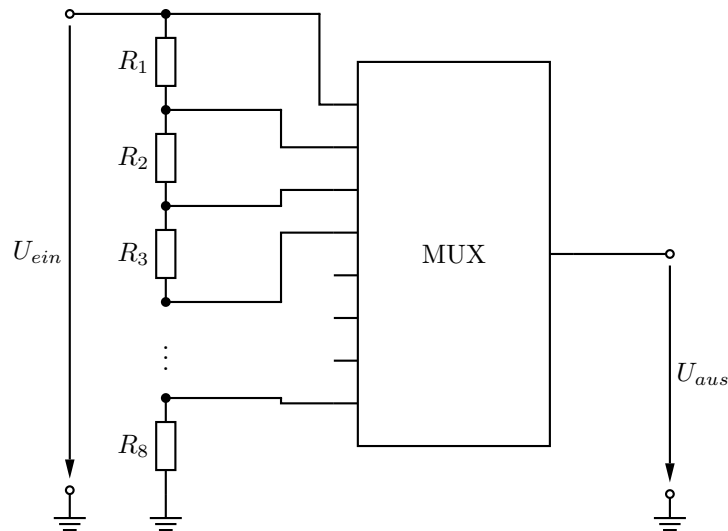


Abb. 6.4.: Variabler Spannungsteiler am Multiplexer

6.4 zeigt einen Spannungsteiler, dessen Abgriffe durch einen Multiplexer geschaltet werden. Signale mit einer Amplitude kleiner als 1 V müssen dagegen verstärkt werden. Das kann mit einer einfachen Verstärkerschaltung realisiert werden, die einen Operationsverstärker enthält. Durch die Verwendung eines Multiplexers können unterschiedliche Widerstände geschaltet werden und somit die Verstärkung in Abhängigkeit des Messbereichs festgelegt werden. Die Berechnung von Schaltungen mit Operationsverstärkern wird in Kapitel 7.1 erläutert. Mögliche Verstärkerschaltungen werden in Kapitel 7.1.3 sowie Anhang C.1.2 vorgestellt. Hilfreiche Teilaufgaben zum Entwurf von Spannungsteiler- und Verstärkerschaltungen finden sich ebenfalls in Anhang C.1. Anmerkung: Beim Entwurf von Schaltungen mit dem Analogmultiplexer ist zu beachten, dass dieser einen Innenwiderstand von bis zu $175\,\Omega$ besitzt. Die äußere Beschaltung sollte so gewählt werden, dass dieser Innenwiderstand im Vergleich vernachlässigbar klein ist, und sollte sich daher in der Größenordnung $200\,\text{k}\Omega$ bewegen.

6.3.3. Offsetanpassung

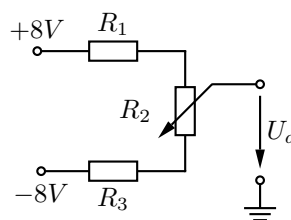


Abb. 6.5.: Einstellbare Spannung

Im folgenden Block erfolgt die Offsetanpassung. Das Signal wird um einen einstellbaren Wert verschoben, so dass es hinter diesem Block im geeigneten Bereich zwischen 0 V und 4 V liegt und der AD-Wandler im richtigen Bereich angesteuert wird. Zum Signal muss dafür eine Gleichspannung addiert werden. Der Betrag der hinzuzufügenden Spannung hängt dabei von der Amplitude des gemessenen Signals ab. Deshalb soll die zu addierende Offsetspannung variabel einzustellen sein. Das Zusammenführen von Spannungssignalen kann mit einer Subtrahierer-

oder einer Addiererschaltung, die beide in Anhang C.1 eingeführt werden, realisiert werden. Eine einstellbare Gleichspannung lässt sich durch einen variablen Spannungsteiler erzeugen. Die Ausgangsspannung ergibt sich je nach Einstellung des Potentiometers. Die Schaltung ist in Abbildung 6.5 gezeigt. Hilfreiche Teilaufgaben zum Entwurf der Offsetanpassung finden sich in Anhang C.1.

6.3.4. Anti-Aliasing-Filter

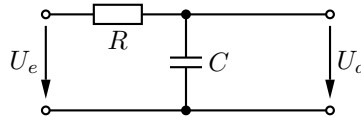


Abb. 6.6.: Passiver Tiefpass erster Ordnung

Das Messsignal vor dem Wandler darf nur Frequenzen bis zu einer bestimmten Grenze enthalten. Enthält es dagegen hochfrequente Anteile, so wird die Signalwandlung durch Aliasing beeinträchtigt (siehe Anhang A). Daher müssen hochfrequente Signalanteile vor der A/D-Wandlung herausgefiltert werden. Das auf diese Weise im Analogteil verarbeitete Signal wird dann an den A/D-Wandler-Eingang des Mikrocontrollers geleitet. Für diesen Zweck lässt sich ein Tiefpassfilter verwenden. Dieses lässt sich durch ein RC-Glied realisieren. Abbildung 6.6 zeigt einen RC-Tiefpass. Erläuterungen zum Filterentwurf finden sich in Kapitel 7.2, hilfreiche Teilaufgaben zum Entwurf von Tiefpassschaltungen in Anhang C.1.

7. Entwurf einzelner Baugruppen

7.1. Operationsverstärkerschaltungen

7.1.1. Einführung

Als Operationsverstärker (Op Amp) wird ein Bauelement mit zwei Eingängen und einem Ausgang bezeichnet, das die Spannungsdifferenz zwischen seinen beiden Eingängen (sehr hoch) verstärkt wieder ausgibt. Intern ist ein Operationsverstärker aus einem Netzwerk von Transistoren aufgebaut. Op Amps werden meist als integrierte Schaltkreise angeboten.

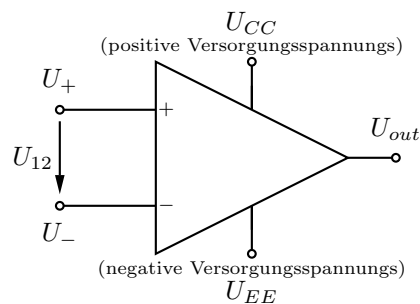


Abb. 7.1.: Schaltsymbol Operationsverstärker

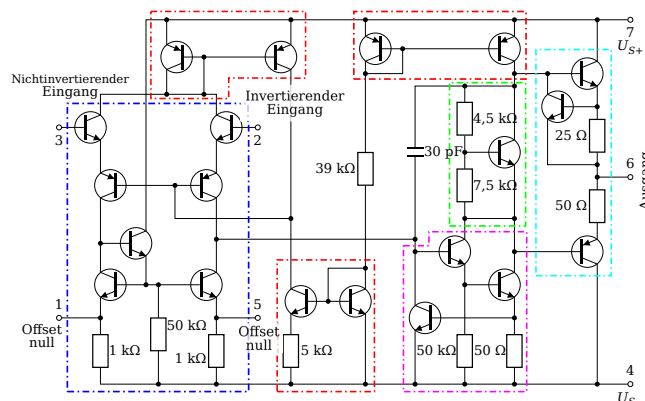


Abb. 7.2.: Innenaufbau des weit verbreiteten Operationsverstärkers $\mu A741$

Quelle: Daniel Braun, http://en.wikipedia.org/w/index.php?title=File:OpAmpTransistorLevel_Colored_Labeled.svg

Wie in Abbildung 7.1 und 7.2 zu sehen handelt es sich bei Operationsverstärkern um aktive Bauelemente, die an eine Versorgungsspannung angeschlossen werden müssen. Die Versorgungsspannungsanschlüsse werden beim Aufzeichnen von Operationsverstärker-Schaltungen jedoch häufig weggelassen. Der mit $-$ bezeichnete Eingang wird als der invertierende, der mit $+$

bezeichnete Eingang als der nicht-invertierende Eingang bezeichnet. Das Verhalten eines Operationsverstärkers kann innerhalb gewisser Grenzen als ideal angenommen werden. Dadurch ist es möglich, die Eigenschaften einer Operationsverstärkerschaltung zu verstehen, ohne seinen inneren Aufbau aus Transistoren zu berücksichtigen: die Schaltungseigenschaften werden dann nur von der äußeren Beschaltung bestimmt. Die Tatsache, dass mit Hilfe von idealen Operationsverstärkern sehr viele verschiedene Schaltungstypen nur durch Variation der äußeren Beschaltung mit passiven Bauteilen realisiert werden können, hat zur großen Verbreitung dieses Bauteils in der analogen Schaltungstechnik beigetragen. Typische Schaltungen sind invertierende und nichtinvertierende Verstärkerschaltungen, Addierer-, Subtrahierer-, Logarithmierer-, Exponentialfunktions-, Integrator- und Differenziererschaltungen, Impedanzwandler oder aktive Filter. Im Rahmen des Projekts stehen unterschiedliche Operationsverstärker zur Auswahl. Die genauen Eigenschaften sind den jeweiligen Datenblättern zu entnehmen.

7.1.2. Berechnung von Operationsverstärkerschaltungen

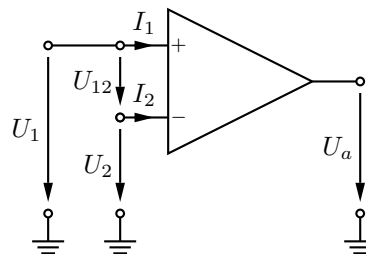


Abb. 7.3.: Operationsverstärker mit Bezeichnung der Ströme und Spannungen

Für einen Operationsverstärker kann folgende Gleichung für die Masche auf der Eingangsseite des Operationsverstärkers aufgestellt werden:

$$U_{12} = U_1 - U_2 \quad (7.1)$$

Der Operationsverstärker wird bestimmt durch die Leerlauf- oder Geradeausverstärkung V_0 , mit der die Differenzspannung U_{12} verstärkt wird.

$$U_a = V_0 \cdot U_{12} \quad (7.2)$$

Werden die Eigenschaften von realen Operationsverstärkern idealisiert, kann die Berechnung von Operationsverstärkerschaltungen stark vereinfacht werden. Zum einen ist der Eingangswiderstand eines Op Amps sehr groß, d.h. die Eingangsströme sind sehr klein. Für einen idealen Operationsverstärker können sie daher vernachlässigt werden:

$$I_1 = I_2 = 0 \quad (7.3)$$

Zum anderen ist die Leerlaufverstärkung des Op Amps sehr groß (üblicherweise $V_0 > 10000$) und kann für den idealen Op Amp als unendlich angenommen werden ($V_0 \rightarrow \infty$). Das heißt, schon geringe Unterschiede in den Eingangsspannungen U_1 und U_2 lassen die Ausgangsspannung sehr groß werden (beschränkt durch U_{CC} und U_{EE}). Daher wird ein Operationsverstärker

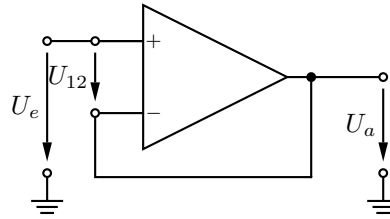


Abb. 7.4.: Spannungsfolger als Beispiel für eine Gegenkopplung

in nahezu allen Grundsaltungen mit einer Beschaltung versehen, die bewirkt, dass ein Teil des Ausgangs auf den Eingang zurückwirkt (Rückkopplung). Die Rückkopplung muss dabei so angelegt werden, dass die Ausgangsspannung ihrer Ursache entgegenwirkt (Gegenkopplung). Das Prinzip der Gegenkopplung sei anhand der Schaltung in Abbildung 7.4 verdeutlicht. Das Potential am Ausgang des Operationsverstärkers wird durch die Rückkopplung auf den invertierenden Eingang gelegt. Daher gilt:

$$U_{12} = U_e - U_a \quad (7.4)$$

Wird die Spannung U_e am Eingang der Schaltung erhöht, so tritt eine positive Differenzspannung U_{12} auf. Diese wird vom Op Amp verstärkt und am Ausgang ausgegeben: der Operationsverstärker erhöht die Ausgangsspannung, und zwar so lange, bis die Spannung am Ausgang gleich der Spannung am Eingang und die Differenzspannung folglich Null ist und sich gegengekoppelte System in einem stabilen Zustand befindet. Durch die hohe Verstärkung geschieht dieser Ausgleichsvorgang sehr schnell. Für die Berechnung eines idealen, gegengekoppelten Op Amp kann damit angenommen werden:

$$U_{12} = 0 \quad (7.5)$$

Die Schaltung aus Abbildung 7.4 wird auch als Spannungsfolger bezeichnet, da die Ausgangsspannung immer gleich der Eingangsspannung ist. Häufig wird diese Schaltung als Impedanzwandler verwendet. Durch den hohen Eingangswiderstand und den niedrigen Ausgangswiderstand des Operationsverstärkers kann die Schaltung eingesetzt werden, um eine niederohmige Last an eine hochohmige Quelle anzuschließen. Mit Hilfe der Vereinfachungen aus Gleichung 7.3 und 7.5 können auch die Eigenschaften von komplizierteren Operationsverstärker-Beschaltung mit Hilfe von einfachen Knoten- und Maschengleichungen bestimmt werden.

7.1.3. Beispiel: Der invertierende Verstärker

Exemplarisch soll die Berechnung einer Operationsverstärkerschaltung im Folgenden für die in Abbildung 7.5 gezeigte Schaltung durchgeführt werden. Die Eigenschaften der Schaltung können mit den Kirchhoff'schen Gesetzen berechnet werden. Zuerst stelle man die Knotengleichung am invertierenden Eingang des Op Amp auf:

$$I_e = I_1 + I_2 \quad (7.6)$$

Der Zusammenhang vereinfacht sich mit der Annahme eines idealen Operationsverstärkers mit unendlich großem Eingangswiderstand (Gleichung 7.3) zu:

$$I_e = I_2 = I \quad (7.7)$$

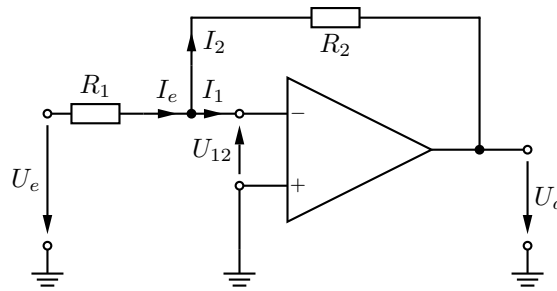


Abb. 7.5.: Invertierender Verstärker

Die Eingangsmasche des Op Amp ergibt:

$$U_e = -U_{12} + I \cdot R_1 \quad (7.8)$$

Eine Masche, die die Ausgangsspannung mit einbezieht, ergibt die Gleichung:

$$U_a = -U_{12} - I \cdot R_2 \quad (7.9)$$

Mit Gleichung 7.5 lässt sich eliminieren und durch Umformen nach lassen sich die beiden Maschengleichungen zusammenfassen. Das Schaltungsverhalten kann damit mit einer einzigen Gleichung beschrieben werden:

$$U_a = -U_e \frac{R_2}{R_1} \quad (7.10)$$

Die Schaltung multipliziert entsprechend Gleichung 7.10 eine Eingangsspannung mit einem konstanten, negativen Faktor, der ausschließlich durch das Verhältnis der Widerstände bestimmt wird. Daher wird sie als invertierende Verstärkerschaltung bezeichnet und stellt eine sehr wichtige Operationsverstärker-Grundschiung dar.

7.2. Filter

7.2.1. Übertragungsverhalten

Ein Filter für elektrische Signale ist eine Schaltung, die aus einem Eingangssignal ein Ausgangssignal erzeugt, das im Vergleich zum Eingangssignal abhängig von seiner Frequenz abgeschwächt (gedämpft) wird. Die Frequenzbereiche geringer Dämpfung werden als Durchlassbereich, die Frequenzbereiche größer Dämpfung als Sperrbereich bezeichnet. Neben der frequenzabhängigen Dämpfung des Eingangssignals wird ein Übertragungssystem noch durch eine (häufig ebenfalls frequenzabhängige) Zeitverzögerung bzw. Phasenverschiebung zwischen Eingangs- und Ausgangssignal charakterisiert. Diese spielt für den Entwurf einfacher Filter jedoch eine untergeordnete Rolle und soll hier jedoch nicht betrachtet werden. Häufig eingesetzte Filter sind Tief- und Hochpassfilter. Tiefpassfilter lassen Signale mit einer Frequenz kleiner gleich einer bestimmten Grenzfrequenz nahezu ungedämpft passieren. Ist die Frequenz größer als die Grenzfrequenz, so wird das Signal abgeschwächt. Hochpassfilter schwächen alle Signale mit einer Frequenz kleiner gleich einer charakteristischen Grenzfrequenz ab, während Signale mit höheren Frequenzen das Filter ungehindert passieren können.

7.2.2. Frequenzabhängigkeit des Übertragungsverhaltens und Grenzfrequenz

In der Praxis besitzen viele elektronische Systeme einen frequenzabhängigen Zusammenhang zwischen Eingangs- und Ausgangssignal. Regt man ein derartiges System mit harmonischen Schwingungen verschiedener Frequenzen an, so lässt sich die Dämpfung D des Ausgangssignals im Vergleich zum Eingangssignal abhängig von der Frequenz auftragen. Dieses Verfahren wird als Frequenz-Sweep bezeichnet und häufig angewendet, um das frequenzabhängige Dämpfungsverhalten eines Systems experimentell zu ermitteln. Für ein Tiefpassfilter ergibt sich bei einem Sweep etwa eine Funktion der Dämpfung über der Frequenz wie in Abbildung 7.6.

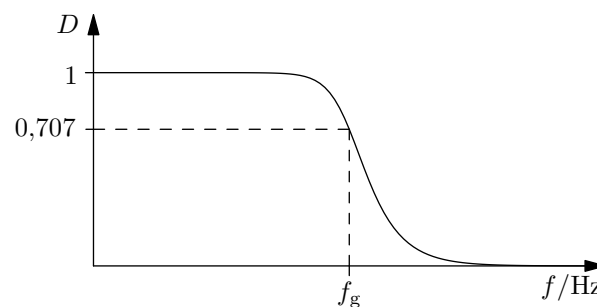


Abb. 7.6.: Exemplarisches frequenzabhängiges Übertragungsverhalten eines Tiefpassfilters mit Grenzfrequenz f_g

Das Verhältnis zwischen Signalpegeln wird in der Elektronik häufig in der Hilfseinheit Dezibel (dB) angegeben. Die Dämpfung D , also das Verhältnis zwischen den Amplituden der Eingangsspannung und der Ausgangsspannung, kann in dB ausgedrückt werden:

$$D = 20 \cdot \log \left(\frac{U_a}{U_e} \right) \text{ dB} \quad (7.11)$$

Unter der Grenzfrequenz eines Filters versteht man die Frequenz, bei der die Amplitude des Ausgangssignals gegenüber dem Eingangssignal um 3 dB abgefallen ist.

$$D_{\text{grenz}} = 20 \cdot \log \left(\frac{U_a}{U_e} \right) \text{ dB} = -3 \text{ dB} = \frac{1}{\sqrt{2}} \approx 0,707 \quad (7.12)$$

Regt man ein Filter also mit einer harmonischen Eingangsgröße mit einer Frequenz gleich seiner Grenzfrequenz an, so ist die Amplitude der Ausgangsspannung etwa um den Faktor 0.707 kleiner als die der Eingangsspannung.

7.2.3. Passive Filter erster Ordnung

Die einfachste Schaltung, mit der Hochpass- oder Tiefpasseigenschaften realisiert werden können, ist ein RC-Glied erster Ordnung. Die jeweiligen Schaltungen sind in Abbildung 7.7a und 7.7b aufgezeichnet.

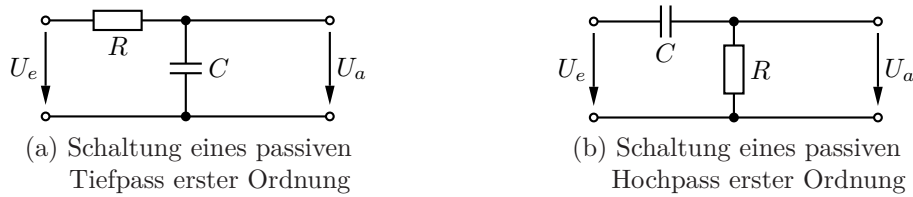


Abb. 7.7.: Filter erster Ordnung

Mit Hilfe der komplexen Wechselstromrechnung lässt sich die frequenzabhängige Dämpfung des Eingangssignals eines passiven Tiefpassfilters erster Ordnung berechnen zu:

$$D = \frac{U_a}{U_e} = \frac{1}{\sqrt{1 + (\omega RC)^2}} \quad (7.13)$$

$$\text{mit der Kreisfrequenz } \omega = 2\pi f \quad (7.14)$$

Aus Gleichung 7.13 lassen sich leicht folgende Eigenschaft eines Tiefpassfilters erkennen:

$$\lim_{\omega \rightarrow 0} D = 1 \quad (7.15)$$

$$\lim_{\omega \rightarrow \infty} D = 0 \quad (7.16)$$

Für die Grenzfrequenz lässt sich mit den Gleichungen 7.12 und 7.13 folgende Formel entwickeln, die zur Dimensionierung passiver Tiefpassfilter erster Ordnung benutzt werden kann:

$$D_{\text{grenz}} = \frac{1}{\sqrt{2}} = \frac{1}{\sqrt{1 + (\omega_g RC)^2}} \quad (7.17)$$

$$\omega_g = 2\pi f_g \quad (7.18)$$

$$\Rightarrow f_g = \frac{1}{2\pi RC} \quad (7.19)$$

Für ein passives Hochpassfilter erster Ordnung nach Abbildung 7.7b gilt analog:

$$D = \frac{U_a}{U_e} = \frac{\omega RC}{\sqrt{1 + (\omega RC)^2}} \quad (7.20)$$

$$\lim_{\omega \rightarrow 0} D = 0 \quad (7.21)$$

$$\lim_{\omega \rightarrow \infty} D = 1 \quad (7.22)$$

$$f_g = \frac{1}{2\pi RC} \quad (7.23)$$

Es ergibt sich ein frequenzabhängiges Übertragungsverhalten entsprechend Abbildung 7.8.

Trägt man die frequenzabhängige Dämpfung des Tief-/Hochpassfilters über einer logarithmischen Frequenz auf, so kann man beobachten, dass ab dieser Frequenz die Dämpfung mit 20 dB pro Dekade steigt/sinkt.

Der Faktor RC wird häufig als die Zeitkonstante τ einer RC-Schaltung bezeichnet und alternativ zur Grenzfrequenz zur Charakterisierung des Übertragungsverhaltens angegeben:

$$\tau = RC \quad (7.24)$$

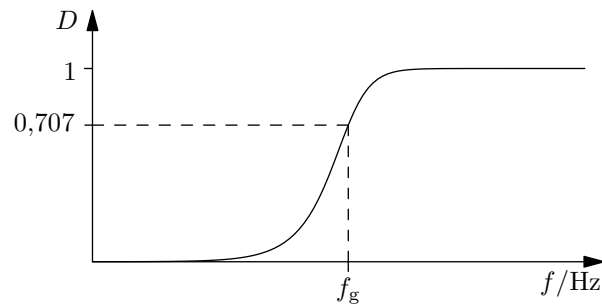


Abb. 7.8.: Frequenzabhängige Dämpfung eines Hochpassfilters mit Grenzfrequenz f_g

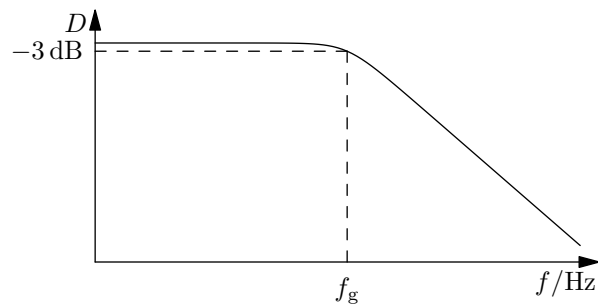


Abb. 7.9.: Dämpfung eines Tiefpassfilters erster Ordnung über einer logarithmischen Frequenzskala

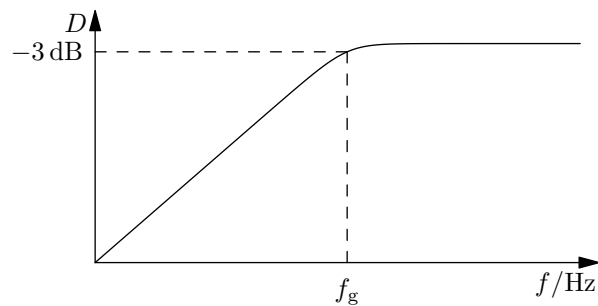


Abb. 7.10.: Dämpfung eines Hochpassfilters erster Ordnung über einer logarithmischen Frequenzskala

8. Bauelemente

Für die Realisierung der Schaltung stehen unterschiedliche Bauelemente zur Verfügung. Sie sind im Folgenden kurz vorgestellt.

8.1. Passive Bauelemente

Widerstände und Kondensatoren stehen als diskrete Bauteile zur Verfügung. Insbesondere ist bei den Widerständen darauf zu achten, dass aufgrund der zur Verfügung stehenden Baureihen nur bestimmte Werte verwendet werden können. Anhang B enthält eine Auflistung der während des Projekts zur Verfügung stehenden Widerstände und Kondensatoren. Außerdem stehen Potentiometer (einstellbare Widerstände) mit einem Gesamtwiderstand von $100\text{ k}\Omega$ zur Verfügung. Sie eignen sich insbesondere, um die Beeinflussung bestimmter Schaltungseigenschaften von Hand zu ermöglichen.

8.2. Operationsverstärker (TL 082)

Operationsverstärker stehen in diesem Projekt als integrierte Schaltkreise (ICs) vom Typ TL 082 zur Verfügung. Daraus können verschiedene Baugruppen, die im Analogteil des PC-Oszilloskops benötigt werden, durch Variation der äußeren Beschaltung realisiert werden. Regeln zur Berechnung von Operationsverstärkerschaltungen finden sich in Kapitel 7.1. Das Pin-Layout des verwendeten ICs, der zwei Operationsverstärker auf einem Chip integriert, ist in Abbildung 8.1 dargestellt.

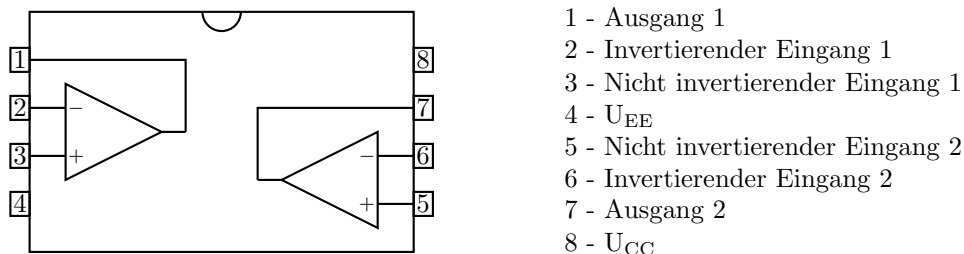


Abb. 8.1.: Pin-Layout des TL082

8.3. Analogmultiplexer (MOS 4051)

Für die Umschaltung von Signalbereichen steht ein Analogmultiplexer zur Verfügung. Es handelt sich hierbei um einen so genannten 8:1-Multiplexer, d.h. er besitzt acht Eingangskanäle, von denen einer direkt zum Ausgang durchgeschaltet werden kann.

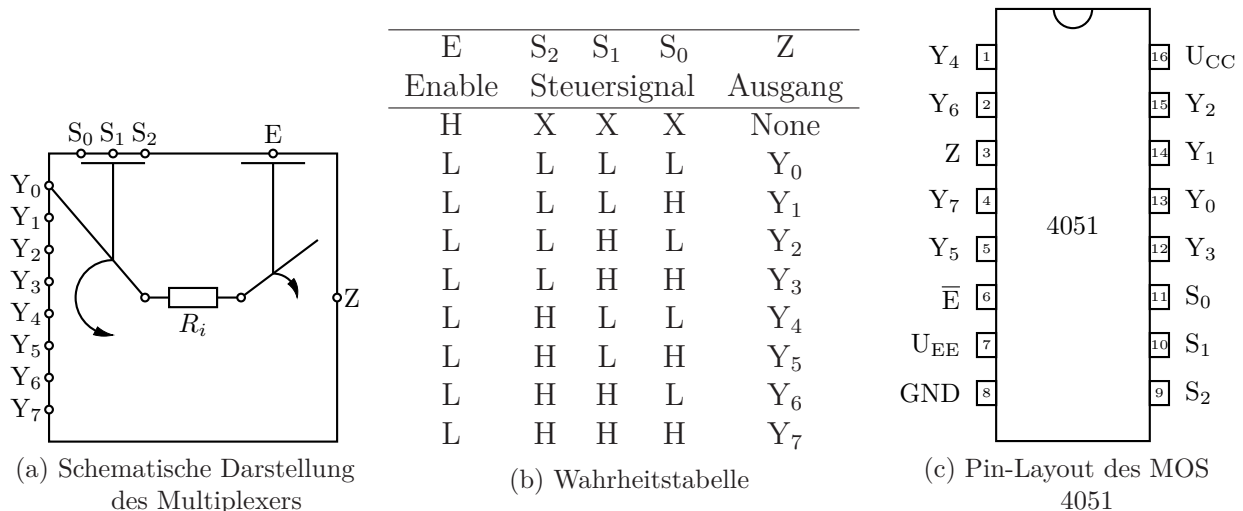


Abb. 8.2.: Der Multiplexer MOS 4051

Die Steuerung des Multiplexers erfolgt durch ein digitales Steuersignal. Die Eingangsspannungen können maximal $\pm 8\text{ V}$ betragen. In Tabelle 8.2b ist die Wahrheitstabelle des Multiplexers dargestellt. Je nach Wert des Steuersignals wird der entsprechende Kanal des Multiplexers geschaltet. U_{CC} bezeichnet den Eingang für die positive, U_{EE} für die negative Versorgungsspannung. Welcher Dateneingang mit dem Ausgang verbunden ist, entscheidet die Kombination der Select-Bits S_2, S_1, S_0 . Diese Select-Bits können durch das Steuersignal des Digitalteils angesteuert werden. Das 3-Bit-Steuersignal entspricht der Zahl, die in der Software für den ausgewählten Bereich eingetragen ist. Beim Entwurf von Schaltungen mit dem MOS 4051 ist zu beachten, dass dieser einen Innenwiderstand von bis zu $175\ \Omega$ besitzt.

A. Abtastung und Aliasing

Bei jeder Abtastung ist das Abtasttheorem von Shannon und Nyquist – ein fundamentales Theorem der Nachrichtentechnik – zu beachten: Die Maximalfrequenz eines abzutastenden Signals muss immer kleiner sein als die Hälfte der Abtastfrequenz

$$f_{max} < \frac{1}{2}f_a \quad (A.1)$$

Wird das Abtasttheorem verletzt, so kann das abgetastete Signal nicht korrekt rekonstruiert werden. Die Auswirkungen verschiedener Abtastfrequenzen lassen sich am besten am Beispiel der Abtastung einer harmonischen Schwingung (in fett) wie die Abbildung A.1a, A.1b, A.2a, A.2b, A.3a, A.3b verdeutlichen. Die abgetastete Schwingung ist in den Abbildungen jeweils dünn gezeichnet, Punkte markieren die Abtastwerte.

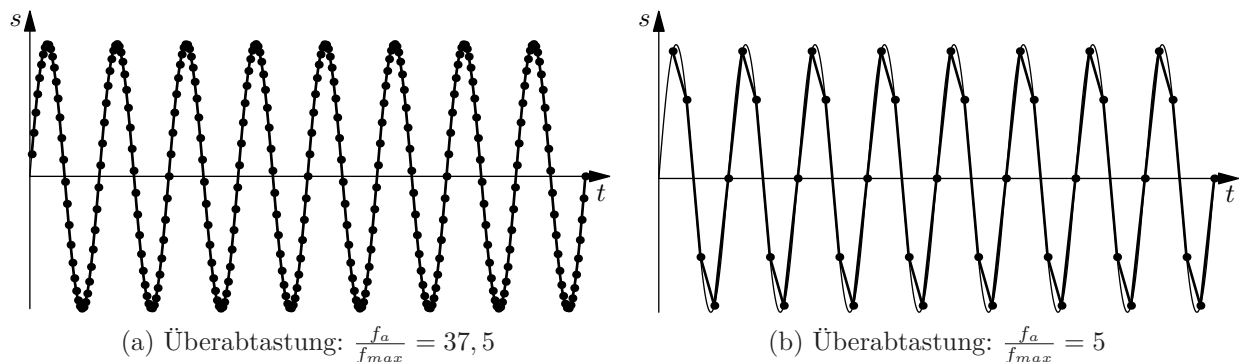


Abb. A.1.: Überabtastung eines Signals

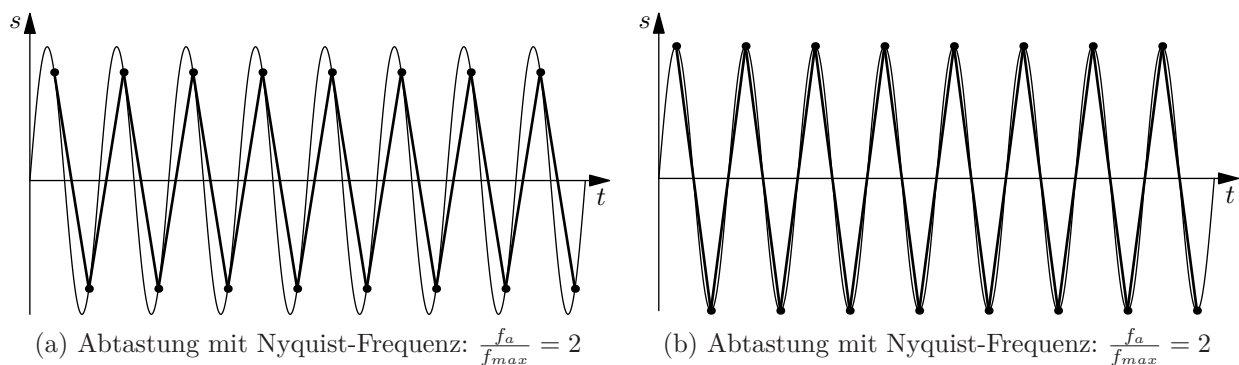


Abb. A.2.: Abtastung mit der Nyquist-Frequenz

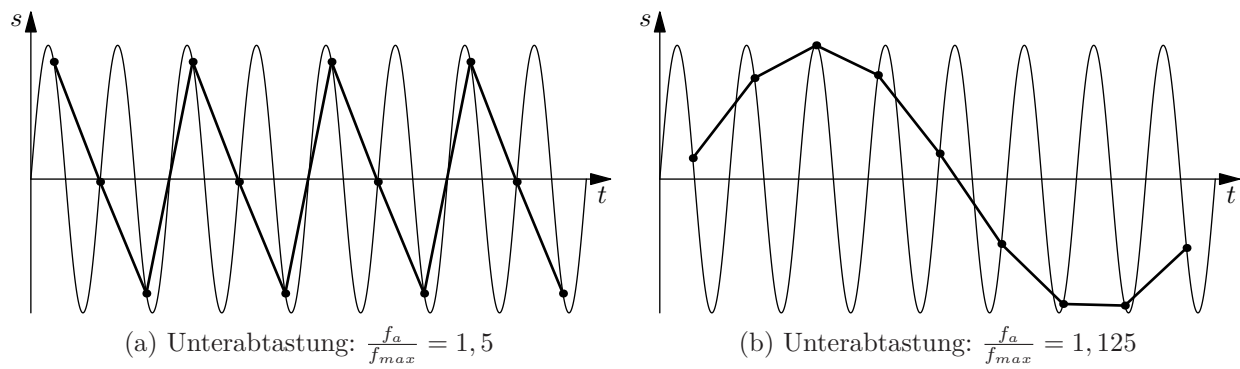


Abb. A.3.: Unterabtastung eines Signals

In Abbildung A.1a und A.1b liegt die Abtastfrequenz weit über der Frequenz der harmonischen Schwingung. Damit ist das Abtasttheorem erfüllt. Man spricht von Überabtastung. Soll aus den Abtastwerten wieder eine Schwingung rekonstruiert werden, so ist das problemlos möglich.

In Abbildung A.2a und A.2b ist das Abtasttheorem gerade noch erfüllt. Man bezeichnet die Frequenz daher auch als Nyquist-Frequenz. Auch hier ist die Rekonstruktion der ursprünglichen Schwingung noch (gerade so) möglich.

Im Fall von Unterabtastung (Abbildung A.3a und A.3b) dagegen ist das Abtasttheorem verletzt. Eine Rekonstruktion der abgetasteten Schwingung ist nicht mehr möglich, d.h. aus den Abtastwerten lässt sich deren Frequenz nicht mehr ableiten. Stattdessen suggerieren die Abtastwerte eine Schwingung mit einer Frequenz kleiner als die tatsächliche Frequenz der abgetasteten Schwingung, da aus einer Periode des Signals nicht mehr genug Werte gesampled werden. Dieser Fehler wird in der Nachrichtentechnik als Aliasing bezeichnet.

Aliasing lässt sich am einfachsten vermeiden, indem das Abtasttheorem eingehalten wird. Daher müssen hohe Frequenzanteile aus Signalen vor einer Abtastung mit einem Tiefpass gefiltert werden. Dieser ist so zu dimensionieren, dass Gleichung A.1 eingehalten wird.

B. Verfügbare Bauteile

10 Ω	220 Ω	47 Ω	330 Ω	100 Ω
470 Ω	150 Ω	1 k Ω	1,5 k Ω	2,2 k Ω
4,7 k Ω	10 k Ω	22 k Ω	27 k Ω	33 k Ω
47 k Ω	100 k Ω	220 k Ω	470 k Ω	1 M Ω

Tab. B.1.: Metallfilm-Widerstandssortiment 390 ST Conrad
Package: R-EU_2070

100 Ω	120 Ω	150 Ω	180 Ω	220 Ω	270 Ω
330 Ω	390 Ω	470 Ω	560 Ω	680 Ω	820 Ω
1 k Ω	1.2 k Ω	1.5 k Ω	1.8 k Ω	2.2 k Ω	2.7 k Ω
3.3 k Ω	3.9 k Ω	4.7 k Ω	5.6 k Ω	6.8 k Ω	8.2 k Ω
10 k Ω	12 k Ω	15 k Ω	18 k Ω	22 k Ω	27 k Ω
33 k Ω	39 k Ω	47 k Ω	56 k Ω	68 k Ω	82 k Ω
100 k Ω	120 k Ω	150 k Ω	180 k Ω	220 k Ω	270 k Ω
330 k Ω	390 k Ω	470 k Ω	560 k Ω	680 k Ω	820 k Ω
1 M Ω	1.5 M Ω				

Tab. B.2.: Metallfilm-Widerstandssortiment E12
Package: R-EU_2070

680 pF	1 nF	100 nF	1 μ F
--------	------	--------	-----------

Tab. B.3.: Kondensatoren
Package: C-EU025-030X050 oder C-EU050-050X075

Bauteil	Package	Bezeichnung
Analogmultiplexer	DIL16	4051N
Operationsverstärker	DIL08	TL082P

Tab. B.4.: ICs

Bauteil	Beschreibung	Package
Schalter	Ein Stecker vom Typ 1-polig Ein/Ein steht zur Verfügung. Er besitzt einen Abstand von 4,83 mm zwischen seinen 3 in einer Reihe angeordneten Pins.	APEM_5236
Stecker	Zum Anschluss eines Tastkopfes kann eine BNC-Print-Einbaubuchse verwendet werden.	CON_COAX
Potentiometer	Es stehen Potis mit einem Gesamtwiderstand von 100 k Ω zur Verfügung (Device: POT).	POT
Atmega8 FT232RL USB-Buchse	Alle weiteren benötigten Bauteile sind in das bereits fertiggestellte Design des Digitalteils integriert und können übernommen werden.	

Tab. B.5.: Weitere Bauelemente

C. Aufgaben

C.1. Dimensionierung und Simulation der einzelnen Baugruppen

C.1.1. Spannungsteilerschaltung

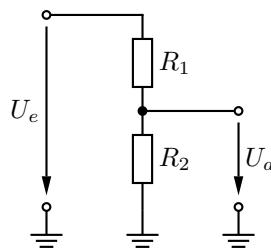


Abb. C.1.: Spannungsteilerschaltung

Gegeben sei die Schaltung in Abbildung C.1.

- Berechnen Sie die Schaltungseigenschaften in der Form $U_a = f(U_e)$ in Abhängigkeit von den gegebenen Größen.
- Machen Sie sich mit der Software Qucs vertraut. Simulieren Sie anschließend die Schaltung mit einer DC-Simulation und überprüfen Sie Ihre Berechnungen.
- Simulieren Sie die Wirkung der Schaltung auf eine harmonische Eingangsgröße mit einer Transienten-Simulation.

C.1.2. Verstärkerschaltung

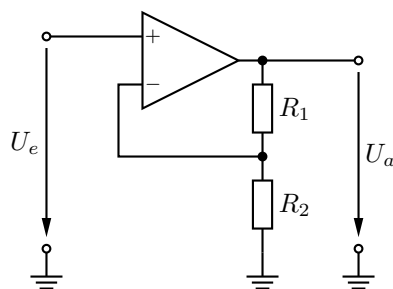


Abb. C.2.: Verstärkerschaltung

Gegeben sei die Schaltung in Abbildung C.2.

- Berechnen Sie die Schaltungseigenschaften in der Form $U_a = f(U_e)$ in Abhängigkeit von den gegebenen Größen.
- Simulieren Sie die Schaltung mit einer DC-Simulation und überprüfen Sie Ihre Berechnungen.
- Simulieren Sie die Wirkung der Schaltung auf eine harmonische Eingangsgröße mit einer Transienten-Simulation.

C.1.3. Addiererschaltung

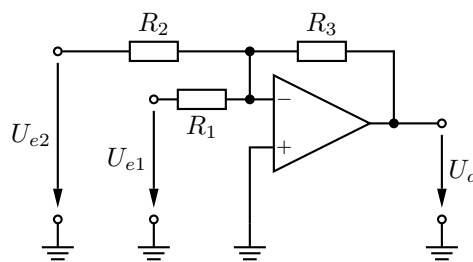


Abb. C.3.: Addiererschaltung

Gegeben sei die Schaltung in Abbildung C.3.

- Berechnen Sie die Schaltungseigenschaften in der Form $U_a = f(U_{e1}, U_{e2})$ in Abhängigkeit von den gegebenen Größen.
- Wie vereinfacht sich $U_a = f(U_{e1}, U_{e2})$, wenn die Beschaltung des OpAmps so dimensioniert wird, dass gilt: $R_1 = R_2 = R_3$?
- Simulieren Sie die Schaltung mit einer DC-Simulation und überprüfen Sie Ihre Berechnungen.
- Simulieren Sie die Wirkung der Schaltung auf eine harmonische Eingangsgröße mit einer Transienten-Simulation.

C.1.4. Subtrahiererschaltung

Gegeben sei die Schaltung in Abbildung C.4.

- Berechnen Sie die Schaltungseigenschaften in der Form $U_a = f(U_{e1}, U_{e2})$ in Abhängigkeit von den gegebenen Größen.
- Wie vereinfacht sich $U_a = f(U_{e1}, U_{e2})$, wenn die Beschaltung des OpAmp so dimensioniert wird, dass gilt: $R_1 = R_2 = R_3 = R_4$?
- Simulieren Sie die Schaltung mit einer DC-Simulation und überprüfen Sie Ihre Berechnungen.

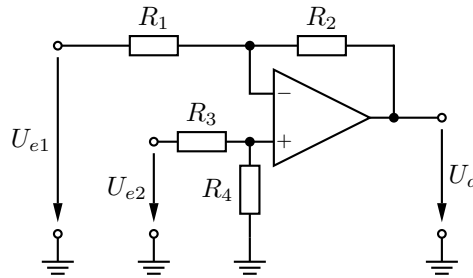


Abb. C.4.: Subtrahiererschaltung

- Simulieren Sie die Wirkung der Schaltung auf eine harmonische Eingangsgröße mit einer Transienten-Simulation.

C.1.5. Variable Gleichspannung

Um mit Hilfe einer Addierer- oder Subtrahiererschaltung eine Offsetanpassung durchführen zu können, wird eine variable Gleichspannung benötigt (siehe auch Kapitel 6.3.3). Diese lässt sich aus den Potentialen $U_+ = 8\text{ V}$ und $U_- = -8\text{ V}$, die vom Digitalteil zur Verfügung gestellt werden, mittels eines Potentiometers und eines Spannungsteilers erzeugen. Die entsprechende Schaltung ist in Abbildung C.5a zu sehen. Die somit erzeugte, einstellbare Gleichspannung lässt sich vom Messsignal abziehen, indem einer der beiden Eingänge einer Addierer- oder Subtrahiererschaltung mit U_a verbunden wird. Um den Spannungsteiler nicht zu stark zu belasten und damit das Teilungsverhältnis zu ändern, muss der Ausgangsstrom I_a der variablen Spannungsteilerschaltung bei niederohmiger Last begrenzt werden. Für diesen Zweck bietet sich ein nachgeschalteter Impedanzwandler an (siehe Kapitel 7.1.2). Die Schaltung kann mit einem Operationsverstärker, der als Spannungsfolger beschaltet ist (Abbildung C.5c), realisiert werden.

Beachten Sie dabei jedoch, dass die Eingänge des Operationsverstärkers nicht mit U_+ und U_- beschaltet werden sollten. Die maximal zulässige Spannung an den Op Amp-Eingängen können dem Datenblatt entnommen werden. Daraus ergibt sich folgende Bedingung für U_e :

$$-5\text{ V} \leq U_e \leq 8\text{ V} \quad (\text{C.1})$$

- Berechnen Sie einen Ausdruck für U_a in Abhängigkeit der Widerstände R_1 , R_2 , R_3 und α .
- Dimensionieren Sie die Widerstände R_1 , R_3 und das Potentiometer R_2 so, dass diese Bedingung eingehalten wird.
- Simulieren Sie die Schaltung mit einer DC-Simulation und überprüfen Sie Ihre Berechnungen.

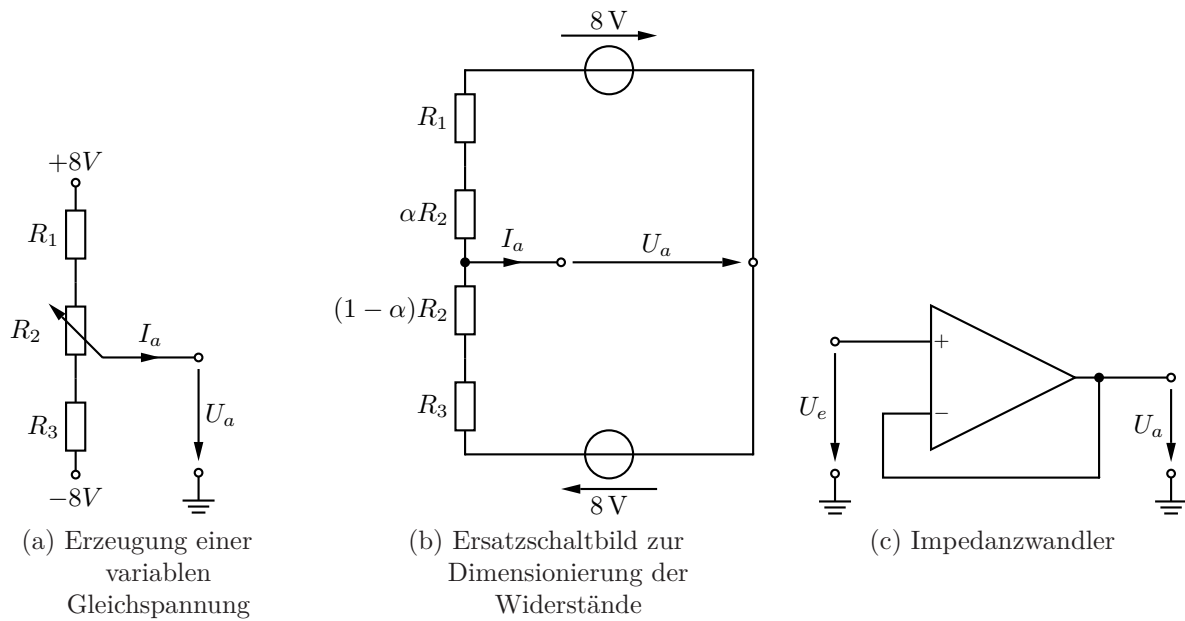


Abb. C.5.: Variable Gleichspannung

C.1.6. Tiefpassfilter

Entwerfen Sie ein Tiefpassfilter erster Ordnung mit Grenzfrequenz 1 kHz.

- Berechnen Sie die Schaltungseigenschaften in der Form $U_a = f(U_e)$ in Abhängigkeit von R , C und ω .
- Simulieren Sie das Filter mit einer AC-Simulation und überprüfen Sie Ihre Berechnungen.
- Regen Sie das Filter mit einer Eingangsgröße an, die folgender Überlagerung von harmonischen Funktionen entspricht (siehe Abbildung C.6) und führen Sie eine Transienten-Simulation durch:

$$u_e(t) = \sin(2\pi \cdot 100 \text{ Hz} \cdot t) \text{ V} + \sin(2\pi \cdot 10000 \text{ Hz} \cdot t) \text{ V} \quad (\text{C.2})$$

- Vergleichen Sie die Auswirkungen des Filters auf das Ausgangssignal bei einem Lastwiderstand von $5 \text{ M}\Omega$ mit einem Lastwiderstand von 50Ω .
- Was fällt Ihnen auf? Durch welche Schaltung könnten Sie das auftretende Problem beheben?

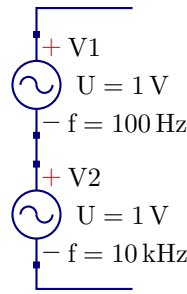


Abb. C.6.: Quelle Tiefpassfilter

C.1.7. Hochpassfilter

Entwerfen Sie ein Hochpassfilter erster Ordnung mit der Zeitkonstanten $\tau = 1\text{ s}$.

- Berechnen Sie die Schaltungseigenschaften in der Form $U_a = f(U_e)$ in Abhängigkeit von R , C und ω .
- Simulieren Sie das Filter mit einer AC-Simulation und überprüfen Sie Ihre Berechnungen.
- Regen Sie das Filter mit einer Eingangsgröße an, die folgender Überlagerung von harmonischen Funktionen entspricht (siehe Abbildung C.7) und führen Sie eine Transienten-Simulation durch:

$$u_e(t) = 3\text{ V} + \sin(2\pi \cdot 300\text{ Hz} \cdot t)\text{ V} \quad (\text{C.3})$$

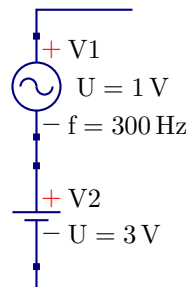


Abb. C.7.: Quelle Hochpassfilter

C.2. Dimensionierung und Simulation der gesamten Schaltung

Entwerfen Sie aus den in Aufgabenteil C.1 einzeln untersuchten Baugruppen eine Schaltung für die analoge Signalvorverarbeitung des PC-Oszilloskops entsprechend Blockdiagramm Abbildung 6.2 (Kapitel 6.3). Aus den in diesem Umdruck vorgestellten Operationsverstärker-Grundsaltungen ergeben sich dafür mehrere verschiedene Realisierungsmöglichkeiten.

- Beachten Sie dabei die Anforderungen, denen die analoge Signalvorverarbeitung nach Kapitel 6.2 genügen muss.

- Beachten Sie außerdem die Liste der zur Verfügung stehenden Bauteile (siehe Kapitel 8 bzw. Anhang B).
- Dimensionieren Sie die einzelnen Baugruppen.
- Simulieren Sie die gesamte Schaltung und überprüfen Sie ihr Verhalten durch das Anregen mit verschiedenen Eingangssignalen.
- Anmerkung: Ein Modell für den Analogmultiplexer steht in der Simulationssoftware nicht zur Verfügung und muss dort mit Schaltern o.ä. nachgebildet werden.

C.3. Aufbau eines Prototypen

Bauen Sie einen Prototyp der von Ihnen simulierten Schaltung am Steckbrett auf.

- Regen Sie die Schaltung mit verschiedenen Eingangssignalen an und messen Sie die Resultate der unterschiedlichen Signalverarbeitungsstufen.
- Achtung: Dokumentieren Sie eventuelle Änderungen Ihres Schaltungsentwurfs sauber nach.
- Der Aufbau am Steckbrett wird sehr schnell sehr unübersichtlich! Verwenden Sie daher für die Versorgungspotentiale bitte ausschließlich folgende Farben, um die Fehlersuche zu erleichtern:

V+	+8 V	Rot
V-	-8 V	Blau
GND	0 V	Grau

Tab. C.1.: Farben der Kabel für die Versorgungspotentiale

- Der Stecker vom Digitalboard ist folgendermaßen belegt:

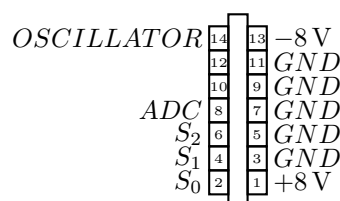


Abb. C.8.: Pinlayout des Steckers zum Digitalboard

C.4. Platinenlayout

Entwickeln Sie ein Platinenlayout für Ihre Schaltung mit der Software EAGLE.

- Entwerfen Sie einen Schaltplan („Schematic“) Ihrer Schaltung. Verwenden Sie dabei nur Bauteile, die im entsprechenden Package zur Verfügung stehen (siehe Kapitel 8 bzw. Anhang B).
- Öffnen Sie den Schematic für den Digitalteil der Schaltung. Integrieren Sie Ihren Schematic für den Analogteil in den bestehenden Schematic.
- Öffnen Sie das Board-Layout der Schaltung. Entwickeln Sie ein Layout für den Analogteil und integrieren Sie es in das bestehende Layout des Digitalteils.
- Beachten Sie die Design Rules des IMS für den Platinenentwurf. Zur Überprüfung in EAGLE steht eine *.drc-Datei zur Verfügung. Erfüllt ihr Layout diese Regeln nicht, so kann es nicht gefertigt werden! Es ist empfehlenswert, diese Prüfung im Verlauf des Layout-Prozesses immer wieder durchzuführen.
- Es kann eine zweilagige Platine gefertigt werden. Beachten Sie jedoch, daß beim Fertigen der Platine keine durchkontaktierten Bohrungen erzeugt werden können.
- Die Anfertigung von Leitungsflächen ist möglich und zu empfehlen.

C.5. Bestücken

Bestücken Sie die gefertigte Platine. Regen Sie die Schaltung wiederrum mit verschiedenen Eingangssignalen an und messen Sie die Resultate der unterschiedlichen Signalverarbeitungsstufen.