



UNIVERSITAT POLITÈCNICA DE CATALUNYA  
BARCELONATECH  
Escola d'Enginyeria de Barcelona Est

## TRABAJO DE FINAL DE GRADO

GRADO EN INGENIERÍA ELECTRÓNICA INDUSTRIAL Y AUTOMÁTICA

VOLUMEN I: MEMORIA

---

# Diseño e implementación de un inversor trifásico dual para tracción eléctrica

---

*Autor:*

David Redondo Viñolo

*Director:*

Prof. Alfonso Conesa Roca

Convocatoria: Junio 2024



---

# Resumen

---

Este Trabajo de Fin de Grado se enfoca en el diseño y prototipado de un inversor trifásico dual de 80 kW (2x40 kW) y 600 V con control vectorial (FOC) para motores síncronos de imanes permanentes (PMSMs). Este inversor bidireccional busca ser una solución compacta y de alto rendimiento para aplicaciones de tracción eléctrica en vehículos de Formula Student.

El proyecto ha alcanzado una notable densidad de potencia de 30 kW/L mediante la implementación de tecnologías de vanguardia como los semiconductores de carburo de silicio (SiC). Se ha trabajado para lograr estos objetivos mediante un diseño que considera la correcta gestión térmica, la disposición eficiente de los componentes y la selección adecuada de conectores, entre otros aspectos fundamentales.

Además, el código del inversor permite controlar de forma completamente independiente dos motores con un solo MCU, e implementa un lazo de control de par que permite operar en la región de debilitamiento de campo. El control eficiente de la máquina eléctrica permite maximizar la extracción de potencia en un amplio rango de velocidades, llegando de forma segura a sus límites operativos.

---

# Resum

---

Aquest Treball de Fi de Grau s'enfoca en el disseny i prototipat d'un inversor trifàsic dual de 80 kW (2x40 kW) i 600 V amb control vectorial (FOC) per a motors síncrons d'imants permanents (PMSMs). Aquest inversor bidireccional cerca ser una solució compacta i d'alt rendiment per a aplicacions de tracció elèctrica en vehicles de Formula Student.

El projecte ha aconseguit una notable densitat de potència de 30 kW/L mitjançant la implementació de tecnologies d'avantguarda com els semiconductors de carbur de silici (SiC). S'ha treballat per a aconseguir aquests objectius mitjançant un disseny que considera la correcta gestió tèrmica, la disposició eficient dels components i la selecció adequada de connectors, entre altres aspectes fonamentals.

A més, el codi de l'inversor permet controlar de forma completament independent dos motors amb un sol MCU, i implementa un llaç de control de parell que permet operar a la regió de debilitat de camp. El control eficient de la màquina elèctrica permet maximitzar l'extracció de potència en un ampli rang de velocitats, arribant de manera segura als seus límits operatius.

---

# Abstract

---

This Bachelor's Thesis focuses on the design and prototyping of an 80 kW dual three-phase inverter (2x40 kW) operating at 600 V, equipped with field-oriented control (FOC) for Permanent Magnet Synchronous Motors (PMSMs). This bidirectional inverter aims to serve as a compact, high-performance solution for electric traction applications in Formula Student vehicles.

The project has achieved a remarkable power density of 30 kW/L by incorporating state-of-the-art technologies such as silicon carbide (SiC) semiconductors. Efforts have been directed towards realizing a design that meticulously addresses thermal management, efficient component arrangement, and optimal connector selection, among other critical considerations.

Moreover, the inverter's code allows for the completely independent control of two motors with a single MCU, and implements a torque control loop enabling operation within the field weakening region. By ensuring efficient control of the electric machine, the system maximizes power extraction across a broad range of speeds, safely reaching its operational limits.

---

# Agradecimientos

---

A mi familia y amistades, cuyo apoyo incondicional ha sido fundamental en cada etapa de este proyecto. A mi tutor, Alfonso Conesa, por sus valiosos y necesarios consejos, que han guiado el trabajo. Al CITCEA-UPC, por el soporte técnico brindado, sin el cual este trabajo no habría sido posible. A e-Tech Racing y a todas las personas que lo han formado, forman o formarán, por convertir un taller en un hogar.

---

# Glosario

---

<b>3D</b>	Three-Dimensional	Tridimensional
<b>AC</b>	Alternating Current	Corriente Alterna
<b>ADC</b>	Analog to Digital Converter	Conversor Analógico a Digital
<b>BEMF</b>	Back Electromotive Force	Fuerza Electromotriz
<b>BOM</b>	Bill Of Materials	Lista de Materiales
<b>CAD</b>	Computer-Aided Design	Diseño Asistido por Computadora
<b>CAN</b>	Controller Area Network	Red de Área Controladora
<b>CLC</b>	Current Limit Circle	Círculo de Límite de Corriente
<b>CTC</b>	Constant Torque Curve	Curva de Par Constante
<b>CVL</b>	Current and Voltage Limits	Límites de Corriente y Voltaje
<b>DC</b>	Direct Current	Corriente Continua
<b>DSP</b>	Digital Signal Processor	Procesador de Señales Digitales
<b>ECU</b>	Electronic Control Unit	Unidad de Control Rlectrónico
<b>EEPROM</b>	Electrically Erasable Programmable Read-Only Memory	Memoria de Solo Lectura Programable y Borrable Eléctricamente
<b>EM</b>	Electric Machine	Máquina eléctrica
<b>EMI</b>	Electromagnetic Interference	Interferencia Electromagnética
<b>EMR</b>	Energetic Macroscopic Representation	Representación Macroscópica de la Energía
<b>ENIG</b>	Electroless Nickel Immersion Gold	Oro de Inmersión de Níquel Sin Electrodes
<b>ESD</b>	Electrostatic Discharge	Descarga Electrostática
<b>FET</b>	Field-Effect Transistor	Transistor de Efecto de Campo
<b>FOC</b>	Field Oriented Control	Control Orientado al Campo
<b>FPU</b>	Floating Point Unit	Unidad de Punto Flotante
<b>FW</b>	Field Weakening	Debilitamiento de Campo
<b>GaN</b>	Gallium Nitride	Nitruro de Galio
<b>GPIO</b>	General Purpose Input/Output	Entrada/Salida de Propósito General
<b>HiZ</b>	High Impedance	Alta Impedancia
<b>I</b>	Integral	Integral

---

<b>I<sup>2</sup>C</b>	Inter-Integrated Circuit	Circuito Inter-Integrado
<b>IGBT</b>	Insulated Gate Bipolar Transistor	Transistor Bipolar de Puerta Aislada
<b>IPM</b>	Interior Permanent Magnet	Imanes Permanentes Internos
<b>JTAG</b>	Joint Test Action Group	Grupo de Acción de Pruebas Conjuntas
<b>KISS</b>	Keep It Simple, Stupid	Mantenlo Simple, Estúpido
<b>LDO</b>	Low-Dropout Regulator	Regulador de Baja Caída
<b>LED</b>	Light-Emitting Diode	Diodo Emisor de Luz
<b>LUT</b>	Look-Up Table	Tabla de Búsqueda
<b>LV</b>	Low Voltage	Baja Tensión
<b>LVS</b>	Low Voltage System	Sistema de Baja Tensión
<b>MCU</b>	Microcontroller Unit	Microcontrolador
<b>MOSFET</b>	Metal Oxide Semiconductor Field-Effect Transistor	Transistor de Efecto de Campo Semiconductor de Óxido Metálico
<b>MTPA</b>	Maximum Torque Per Amperie	Máximo Par Por Amperio
<b>MTPV</b>	Maximum Torque Per Voltio	Máximo Par Por Voltio
<b>PCB</b>	Printed Circuit Board	Placa de Circuito Impreso
<b>PI</b>	Proportional-Integral	Proporcional-Integral
<b>PID</b>	Proportional-Integral-Derivative	Proporcional-Integral-Derivativo
<b>PMSM</b>	Permanent Magnet Synchronous Machine	Máquina Síncrona de Imanes Permanentes
<b>PWM</b>	Pulse Width Modulation	Modulación de Ancho de Pulso
<b>RMS</b>	Root Mean Square	Media Cuadrática
<b>RPM</b>	Revolutions Per Minute	Revoluciones Por Minuto
<b>Si</b>	Silicon	Silicio
<b>SiC</b>	Silicon Carbide	Carburo de Silicio
<b>SMD</b>	Surface Mounted Device	Dipositivo Montado en Superficie
<b>SPI</b>	Serial Peripheral Interface	Interfaz de Periféricos Serie
<b>SPM</b>	Surface Permanent Magnet	Imanes Permanentes Superficiales
<b>SPWM</b>	Sinusoidal Pulse Width Modulation	Modulación de Ancho de Pulso Sinusoidal
<b>SVPWM</b>	Space Vector Pulse Width Modulation	Modulación de Ancho de Pulso por Espacio Vectorial
<b>SWD</b>	Serial Wire Debug	Depuración por Cable Serie
<b>TH</b>	Torque Hyperbolas	Hipérbolas de Par
<b>THD</b>	Total Harmonic Distortion	Distorsión Armónica Total
<b>TS</b>	Tractive System	Sistema de Tracción
<b>TSAL</b>	Tractive System Active Light	Luz de Sistema de Tracción Activo

---

<b>UART</b>	Universal Asynchronous Receiver-Transmitter	Transmisor-Receptor Asíncrono Universal
<b>USART</b>	Universal Synchronous- Asynchronous Receiver- Transmitter	Transmisor-Receptor Síncrono-Asíncrono Universal
<b>USB</b>	Universal Serial Bus	Bus Serie Universal
<b>VLE</b>	Voltage Limit Ellipse	Elipses de Límite de Voltaje
<b>VSI</b>	Voltage Source Inverter	Inversor de Fuente de Voltaje
<b>WBG</b>	Wide Bandgap	Banda Prohibida Ancha

---

# Índice general

---

<b>1. Introducción y objetivos</b>	<b>12</b>
1.1. Introducción . . . . .	12
1.2. Objetivos . . . . .	13
1.3. Contexto y justificación . . . . .	14
1.4. Aplicación práctica . . . . .	14
<b>2. Estado del Arte</b>	<b>16</b>
2.1. Bamocar PG-D3-700-400 . . . . .	16
2.2. MOBILE DCU 60/60 . . . . .	17
2.3. AMKASYN KW26-S5-FSE-2Q . . . . .	18
2.4. CM200 . . . . .	19
<b>3. Metodología</b>	<b>20</b>
3.1. Filosofía . . . . .	20
3.1.1. Calidad sobre objetivos . . . . .	20
3.1.2. KISS . . . . .	21
3.2. Modelo en V . . . . .	22
3.3. Gestión del proyecto con Git . . . . .	26
3.3.1. Introducción a Git . . . . .	26
3.3.2. Funcionamiento de Git . . . . .	26
3.3.3. Por qué utilizar un sistema de control de versiones . . . . .	26
3.3.4. Uso de Git en el proyecto . . . . .	27
3.3.5. GitHub . . . . .	27
3.3.6. Automatización de la documentación y <i>releases</i> . . . . .	27
<b>4. Desarrollo</b>	<b>28</b>
4.1. Modelo matemático del PMSM . . . . .	28
4.1.1. Marco de referencia estático . . . . .	28
4.1.2. Representación en el espacio vectorial . . . . .	29
4.1.3. Transformadas . . . . .	30
Transformada de Clarke ortonormal . . . . .	30
Transformada de Clarke de Amplitud Constante . . . . .	32
Transformada de Park . . . . .	33
4.1.4. Marco de referencia rotatorio . . . . .	34
4.1.5. Curvas características del PMSM . . . . .	37
Curva de par-velocidad y potencia-velocidad . . . . .	37
CLC (Círculo de Límite de Corriente) . . . . .	38
TH (Hipérbolas de Par) . . . . .	39
VLE (Elipses de Límite de Voltaje) . . . . .	40
4.2. Control del PMSM en el espacio $d - q$ . . . . .	42
4.2.1. Trayectorias de control . . . . .	42
MTPA (Máximo Par Por Amperio) . . . . .	42
CTC (Curva de Par Constante) . . . . .	43

MTPV (Máximo Par Por Voltio) . . . . .	44
CVL (Límites de Corriente y Voltaje) . . . . .	45
4.2.2. Diseño y simulación del control . . . . .	47
EMR (Representación macroscópica energética) . . . . .	48
Lazos de corriente y modelo promediado del inversor . . . . .	49
Implementación de las trayectorias de control . . . . .	52
Modelo conmutado . . . . .	54
4.3. <i>Hardware</i> . . . . .	64
4.3.1. Requisitos y pre-concepto . . . . .	64
Potencia . . . . .	64
Velocidad . . . . .	67
Normativa . . . . .	67
Resumen de requisitos de <i>hardware</i> . . . . .	71
Requisitos Adicionales . . . . .	71
Boceto del empaquetado . . . . .	72
4.3.2. Topología y concepto . . . . .	73
4.3.3. Semiconductores . . . . .	76
Tecnología de semiconductores . . . . .	76
Módulos de potencia . . . . .	76
Análisis de pérdidas . . . . .	77
4.3.4. Sistema de refrigeración . . . . .	83
4.3.5. <i>Gate drivers</i> . . . . .	84
Funcionamiento genérico . . . . .	85
Criterios de selección . . . . .	85
Comparativa de alternativas . . . . .	85
Cálculos del <i>gate driver</i> seleccionado . . . . .	87
4.3.6. Bus de condensadores . . . . .	89
Función del bus de condensadores . . . . .	89
Dimensionamiento del bus de condensadores . . . . .	89
Selección de condensadores . . . . .	91
4.3.7. Conectores de potencia . . . . .	92
4.3.8. Sensor de posición . . . . .	93
4.3.9. Microcontrolador . . . . .	95
<i>Software</i> de CAD electrónico . . . . .	97
4.3.10. PCB de potencia . . . . .	97
Concepto y <i>layout</i> . . . . .	97
Restricciones y enrutado . . . . .	99
Bloques funcionales . . . . .	102
Circuitos importantes . . . . .	103
Resultado final . . . . .	111
4.3.11. PCB de control . . . . .	112
Concepto y <i>layout</i> . . . . .	112
Restricciones y enrutado . . . . .	112
Bloques funcionales . . . . .	114
Configuración de <i>hardware</i> del MCU . . . . .	115
Circuitos importantes . . . . .	116
Resultado final . . . . .	124

4.3.12. Ensamblaje del convertidor . . . . .	124
Diseño en CAD . . . . .	124
Ensamblaje real . . . . .	125
4.4. <i>Firmware</i> . . . . .	131
4.4.1. Desarrollo del <i>firmware</i> . . . . .	131
Objetivos del <i>firmware</i> . . . . .	131
Herramientas utilizadas . . . . .	131
Plataforma de desarrollo . . . . .	133
Lenguaje de programación . . . . .	134
Estilo de programación . . . . .	134
4.4.2. Arquitectura del <i>firmware</i> . . . . .	136
INVERTER.c/.h . . . . .	136
MOTOR.c/.h . . . . .	137
FSM.c/.h . . . . .	137
ERRORS.c/.h . . . . .	138
MEASUREMENTS.c/.h . . . . .	139
REFERENCE.c/.h . . . . .	140
PCB_IO.c/.h . . . . .	141
CONTROL.c/.h . . . . .	141
PWM.c/.h . . . . .	142
CAN_e-Tech.c/.h . . . . .	142
4.4.3. Implementación del <i>firmware</i> . . . . .	142
Configuración del MCU . . . . .	142
Manejo de interrupciones . . . . .	146
Algoritmos de control . . . . .	146
<b>5. Resultados y validación</b>	<b>147</b>
5.1. Introducción . . . . .	147
5.2. Validación de <i>hardware</i> . . . . .	147
5.2.1. Pre-inspección de la placa de potencia . . . . .	148
5.2.2. Primer contacto con la placa de potencia . . . . .	149
Alimentación del <i>gate driver</i> . . . . .	149
Funcionalidad del <i>gate driver</i> . . . . .	151
Sensado de corriente . . . . .	152
Descarga . . . . .	152
Sensado de voltaje . . . . .	154
Resumen de errores encontrados y revisión de la PCB . . . . .	155
5.2.3. Conmutación de una rama como DC-DC síncrono . . . . .	156
5.2.4. Pruebas térmicas y de alta tensión . . . . .	165
5.2.5. Validación de la placa de control . . . . .	168
5.3. Validación de <i>firmware</i> . . . . .	168
5.3.1. Verificación de los periféricos . . . . .	168
5.3.2. Conmutación de las tres ramas . . . . .	168
5.3.3. Lazo abierto de tensión con carga R-L . . . . .	168
5.3.4. Lazo abierto de tensión con un motor . . . . .	168
5.3.5. Lazo cerrado de corriente con carga R-L . . . . .	168
5.3.6. Adquisición de la posición del motor . . . . .	168

5.3.7. Lazo cerrado de corriente con un motor . . . . .	168
5.3.8. Trayectorias de control . . . . .	168
5.3.9. Control dual . . . . .	168
5.4. Integración . . . . .	168
<b>6. Consideraciones finales</b>	<b>169</b>
6.1. Impacto ambiental . . . . .	169
6.1.1. Fabricación de PCBs . . . . .	169
6.1.2. Montaje y selección de materiales . . . . .	169
6.1.3. Gestión de residuos . . . . .	169
6.1.4. Transporte . . . . .	170
6.1.5. Consumo energético . . . . .	170
6.2. Presupuesto . . . . .	171
6.2.1. Costes de ingeniería . . . . .	171
Desarrollo del control . . . . .	171
Desarrollo del <i>hardware</i> . . . . .	171
Desarrollo del <i>firmware</i> . . . . .	171
Documentación . . . . .	171
6.2.2. Costes de fabricación . . . . .	172
Placas de circuito impreso . . . . .	172
Componentes electrónicos . . . . .	173
6.2.3. Costes totales . . . . .	173
6.3. Conclusiones . . . . .	174
6.3.1. Cumplimiento de los objetivos . . . . .	174
6.3.2. Futuras líneas de trabajo . . . . .	176
Control vectorial . . . . .	176
<i>Hardware</i> . . . . .	176
Líneas generales . . . . .	176
Placa de potencia . . . . .	176
Placa de control . . . . .	177
<i>Firmware</i> . . . . .	177
<b>A. Apéndices</b>	<b>1</b>
A.1. Documentación del <i>hardware</i> . . . . .	2
A.1.1. Generación de LUTs para NTCs . . . . .	2
A.1.2. Dimensionado de las resistencias de descarga . . . . .	3
A.1.3. Cálculo de divisores de tensión estandarizados . . . . .	5
A.1.4. Documentación de <i>Inverter_Power</i> (Leapers) . . . . .	7
A.1.5. Documentación de <i>Inverter_Power</i> (Wolfspeed) . . . . .	7
A.1.6. Documentación de <i>Inverter_Control</i> . . . . .	7
A.2. Documentación del <i>firmware</i> . . . . .	8
<b>B. Bibliografía</b>	<b>9</b>

---

# **1. Introducción y objetivos**

---

## **1.1. Introducción**

La Formula Student es una competición internacional que desafía a estudiantes de ingeniería de todo el mundo a diseñar, construir y competir con monoplazas diseñados, construidos y pilotados por los mismos estudiantes. Esta competición proporciona una plataforma excepcional para que los futuros ingenieros pongan en práctica sus conocimientos y adquieran experiencia práctica en todos los ámbitos de la ingeniería, desde la manufactura hasta la gestión de proyectos. El énfasis en la innovación, la eficiencia y la adaptabilidad aporta un valor incalculable a la formación de los jóvenes ingenieros.

Dentro de los puntos clave de la Formula Student en los últimos años, se encuentra el interés creciente en la tracción eléctrica. En un mundo cada vez más preocupado por la sostenibilidad y la eficiencia energética, los motores eléctricos han surgido como una opción atractiva para la propulsión de vehículos de potencias y autonomías cada vez más elevadas. Este cambio de paradigma plantea la cuestión fundamental de cómo diseñar y controlar eficazmente estos sistemas eléctricos para lograr un alto rendimiento sin dejar de ser accesibles para el público general. La optimización de costes no suele ser un reto en los deportes de motor, incluida la Formula Student, pero la innovación que se lleva a cabo en estos contextos de libertad absoluta permite traer ideas de las competiciones a los vehículos de calle. En este contexto, se establece un puente fundamental entre el presente y el futuro de la movilidad sostenible, explorando los elementos técnicos que impulsan el rendimiento de los motores eléctricos y su control, contribuyendo a dar forma al panorama de la movilidad del mañana. Además, la tracción eléctrica pura no es la única rama de la industria beneficiada por ingenieros conocedores de estos sistemas. Los trenes de potencia híbridos, los generadores en centrales energéticas e incluso los sistemas de gestión de la energía en hogares pueden volverse mucho más eficientes gracias a la investigación y el conocimiento en baterías, motores eléctricos, electrónica de potencia e integración.

Este proyecto se sitúa en el corazón de esta revolución en los deportes de motor, donde la ingeniería se fusiona con la sostenibilidad y la competición para forjar una nueva generación de soluciones de tracción eléctrica. A través de un enfoque riguroso en el diseño y control de motores eléctricos y controladoras, este proyecto busca avanzar en el conocimiento y la aplicación de tecnologías de vanguardia, contribuyendo así a la formación de ingenieros y al desarrollo de soluciones de movilidad más ecológicas.

## 1.2. Objetivos

### Objetivo 1

Adquirir **conocimiento** sobre control de motores eléctricos y diseño de convertidores de potencia.

En este primer objetivo se busca aprender, ya que se requiere de familiaridad con la electrónica de potencia y la teoría de control para poder abordar el proyecto. Además, se deberá profundizar en el análisis específico de los motores síncronos de imanes permanentes, con tal de implementar un lazo de control adecuado.

### Objetivo 2

Definir unos **requisitos** para el *hardware* del inversor de tracción ideal para el equipo e-Tech Racing de la UPC-EEBE.

La identificación clara y precisa de los requisitos del *hardware* del inversor es crucial para garantizar su adecuación a las necesidades del equipo e-Tech Racing y cumplir con la normativa de la Formula Student.

### Objetivo 3

**Diseñar** el *hardware* del inversor basado en esos requisitos.

Se llevará a cabo un diseño detallado del *hardware* del inversor, seleccionando componentes apropiados y diseñando PCBs que los integren de manera compacta.

### Objetivo 4

**Validar** el *hardware* del inversor.

Se realizará una evaluación exhaustiva de cada parte del *hardware* del inversor para asegurar su funcionalidad y cumplimiento de los requisitos.

## Objetivo 5

Implementar un **control vectorial** que permita el control independiente de **dos motores** con un solo microcontrolador.

Se procederá a la implementación del *firmware* que controlará el *hardware* del inversor, integrando el control diseñado previamente.

### 1.3. Contexto y justificación

La electrónica de potencia está viviendo grandes avances para aplicaciones de todos los rangos de potencia. Los dispositivos semiconductores de carburo de silicio (SiC) están permitiendo mayores densidades de potencia en convertidores que van desde los centenares de vatios hasta alcanzar el megavatio, debido a la reducción de pérdidas y la alta conductividad térmica del material en comparación con sus equivalentes de silicio tradicional. De forma similar, los dispositivos de nitruro de galio (GaN) consiguen miniaturizar convertidores desde unos pocos vatios hasta casi el kilovatio. Otros avances en componentes, como la tecnología de condensadores de película, aceleran el proceso de miniaturización, permitiendo conseguir densidades de potencia más elevadas. Junto a estos dispositivos de nueva generación, avances en las técnicas de control y modulación permiten reducir las pérdidas y aumentar la eficiencia, reduciendo los requisitos de gestión térmica y permitiendo diseñar convertidores aún más pequeños.

### 1.4. Aplicación práctica

En este trabajo se explorará el diseño y control de un inversor trifásico dual de alto rendimiento para motores PMSM, aplicado al entorno de la Formula Student. Se abordarán los aspectos técnicos y prácticos de este proyecto, desde la selección de componentes hasta la implementación de algoritmos de control avanzados.

En particular, el diseño de esta controladora tendrá en cuenta las necesidades específicas de e-Tech Racing, el equipo de Formula Student de la UPC-EEBE. Desde su fundación en 2013, este equipo ha construido monoplazas año tras año para competir en eventos en España, República Checa, Italia, Holanda y Alemania.



Figura 1.1: ETR-08, el monoplaza con el que e-Tech Racing participó en las competiciones del verano de 2023.

Tras cinco años de evolución de la misma plataforma, el equipo se encuentra diseñando y construyendo un nuevo concepto en el momento en que se redacta este trabajo. El cambio principal son los motores eléctricos, cuyo nuevo diseño permitirá integrarlos en las propias ruedas del monoplaza debido a su compacticidad, liberando así espacio del chasis. Se usarán dos motores, uno para cada rueda trasera, aunque el plan a largo plazo es implementar otros dos motores en las ruedas delanteras. Para controlarlos, se utilizarán dos inversores Bamocar D3 700-400 de la empresa alemana Unitek. Estos inversores están sobredimensionados en potencia y ocupan un espacio considerable dentro del chasis. Además, existen limitaciones en los parámetros modificables, lo que impide programar un control óptimo para el motor.

Para que el inversor sea fácilmente integrable con los futuros monoplazas del equipo, necesita contar con algunos componentes usados actualmente por el equipo. Por ejemplo, se usará el mismo microcontrolador que para el resto de ECUs [6], los mismos conectores de potencia y comunicación, y PCBs de estilos similares al resto de circuitos del monoplaza, con tal de que los fabricantes que colaboran con el equipo puedan fabricar todos los circuitos impresos del inversor. Esto permitirá una integración fluida del inversor como una ECU más del monoplaza, con el añadido de la electrónica de potencia personalizada.

---

## 2. Estado del Arte

---

En este capítulo se revisan diseños de inversores de características similares a las que debería tener este proyecto, especialmente aquellos que se usan en vehículos de Formula Student. La mayoría de coches eléctricos que compiten en eventos de Formula Student utilizan inversores comerciales. A continuación se describen las opciones más usadas entre los diferentes equipos.

### 2.1. Bamocar PG-D3-700-400



Figura 2.1: Inversor comercial Bamocar PG-D3-700-400 de la empresa alemana Unitek. [12]

- Fabricante: UniTek GmbH
- Potencia máxima: 135 kW
- Tensión DC máxima: 700 V
- Semiconductores: Si IGBT, módulos *half-bridge*
- Capacidad del bus DC: 320  $\mu$ F
- Frecuencia de conmutación: 16 kHz

- Sensor de posición: Encoder incremental, Encoder seno-coseno, Resolver
- Control: Control vectorial, consigna de corriente.

Esta opción es una de las favoritas para equipos en sus primeros años, ya que no es extremadamente difícil de programar y las puestas en marcha suelen ser rápidas. La desventaja principal es su peso y volumen, ya que están pensados para aplicaciones menos exigentes en cuanto a *packaging* que un monoplaza de competición.

## 2.2. MOBILE DCU 60/60



Figura 2.2: Inversor comercial MOBILE DCU 60/60 de la marca suiza Lenze. [11]

- Fabricante: Lenze Shchmidhauser
- Potencia máxima: 2x60 kW
- Tensión DC máxima: 848 V
- Semiconductores: Si IGBT, módulos *six-pack*
- Capacidad del bus DC: 240  $\mu$ F
- Frecuencia de conmutación: 16 kHz
- Sensor de posición: Encoder, Resolver
- Control: Control vectorial, consigna de par y debilitamiento de campo.

Este inversor de Lenze es otra de las opciones favoritas de los equipos de Formula Student que montan múltiples motores. Tiene la característica de ser un inversor dual.

## 2.3. AMKASYN KW26-S5-FSE-2Q



Figura 2.3: Inversor comercial AMKASYN KW26-S5-FSE-2Q y motores de la marca alemana AMKmotion GmbH. [18]

- Fabricante: AMKmotion GmbH
- Potencia máxima: 2x26 kW
- Tensión DC máxima: 720 V
- Semiconductores: Si IGBT
- Capacidad del bus DC: 1500  $\mu$ F
- Frecuencia de conmutación: 8 kHz
- Sensor de posición: Encoder
- Control: Control vectorial, consigna de par y debilitamiento de campo.

AMK no solo ofrece este inversor dual si no que también pueden fabricar unos motores eléctricos ideales para su uso junto a estos inversores. Además, tienen la opción de empaquetar dos inversores duales en una sola caja creando un inversor cuádruple, idóneo para monoplazas con tracción integral. Es de lejos la opción favorita para los equipos con motores embebidos en las ruedas, ya es una solución de casi todo el tren de potencia.

## 2.4. CM200



Figura 2.4: Inversor comercial CM200 de la marca americana Cascadia Motion. [17]

- Fabricante: Cascadia Motion
- Potencia máxima: 225 kW
- Tensión DC máxima: 848 V
- Semiconductores: Si IGBT
- Capacidad del bus DC: 255  $\mu$ F
- Frecuencia de conmutación: 16 kHz
- Sensor de posición: Encoder, Resolver
- Control: Desconocido.

Esta empresa ha colaborado históricamente en el desarrollo de inversores para los sistemas híbridos en la Fórmula 1. No hay mucha información al respecto disponible de forma abierta pero se considera un producto interesante.

---

## 3. Metodología

---

En este capítulo se detalla la metodología seguida para el desarrollo del proyecto. Se incluye una explicación detallada de los principios que han fundamentado el desarrollo, el listado de las etapas del proyecto, y la descripción del uso de un repositorio de Git para gestionar el proyecto.

### 3.1. Filosofía

#### 3.1.1. Calidad sobre objetivos

En la ejecución de este proyecto, se ha adoptado una postura estratégica que privilegia la calidad y precisión en cada fase del desarrollo por encima del cumplimiento de todos los objetivos planteados inicialmente. Esta decisión se fundamenta en la conciencia de que el trabajo actual es la primera parte de un esfuerzo continuo, y por tanto, es imperativo establecer una base sólida y bien definida que facilite futuras continuaciones y expansiones, promoviendo la visión a largo plazo del proyecto.

El enfoque en la calidad se justifica por varios motivos clave:

- **Sostenibilidad del proyecto:** Realizar las tareas con un enfoque riguroso y meticuloso asegura que el sistema resultante sea robusto y fiable. Un trabajo bien hecho evita la acumulación de deuda técnica, lo cual es esencial para la sostenibilidad a largo plazo del proyecto.
- **Facilidad de continuación:** Dejando una documentación clara se facilita significativamente el trabajo de futuros desarrolladores. Esto es especialmente crítico en proyectos extensos donde la continuidad del desarrollo depende de la facilidad con la que nuevos desarrolladores puedan entender y construir sobre el trabajo previo.
- **Reducción de riesgos:** Priorizar la calidad y la claridad en el trabajo reduce la probabilidad de errores y fallos que podrían surgir de soluciones apresuradas o mal implementadas. Este enfoque minimiza riesgos y garantiza que cualquier problema futuro pueda ser abordado de manera efectiva.
- **Fomento de buenas prácticas:** Al enfocarse en hacer las cosas bien desde el principio, se promueve una cultura de buenas prácticas de ingeniería y desarrollo.

A continuación, se detallan las decisiones específicas que se han tomado para garantizar que el trabajo realizado no solo cumpla con los objetivos inmediatos, sino que también sea de la más alta calidad y preparado para futuras expansiones:

- **Documentación exhaustiva:** Se ha invertido tiempo en crear una documentación detallada y clara, tanto para el *hardware* (esquemáticos con notas explicativas), como para el *firmware* (documentación autogenerada a partir de comentarios).
- **Revisión y validación minuciosa:** Cada etapa del desarrollo ha sido sometida a rigurosas revisiones y procesos de validación. Esto incluye pruebas unitarias exhaustivas, revisiones de código con personas externas al proyecto y pruebas de integración para asegurar que todos los componentes funcionen correctamente en conjunto.
- **Diseño modular:** El diseño del sistema ha sido cuidadosamente modularizado para permitir una fácil modificación y expansión. Cada módulo ha sido diseñado para ser independiente y cohesivo, facilitando su mantenimiento y actualización sin afectar el resto del sistema.
- **Código limpio y legible:** Se ha priorizado la legibilidad y claridad del código por encima de la optimización extrema. Esto no solo facilita el entendimiento y la modificación del código por parte de nuevos desarrolladores, sino que también reduce la probabilidad de errores y simplifica la depuración.

### 3.1.2. KISS

La filosofía KISS (*Keep It Simple, Stupid!*) [8] ha sido un principio fundamental que ha guiado el diseño, la implementación y la validación del inversor. La simplicidad se ha considerado como una ventaja clave en todos los aspectos del proyecto, desde la elección de componentes hasta el desarrollo del *firmware*.

Las razones por la que se cree que es necesario simplificar tanto como sea posible son las siguientes:

- **Facilidad de comprensión:** Un diseño simple es más fácil de entender, lo que facilita la colaboración, el aprendizaje y el futuro desarrollo.
- **Mayor fiabilidad:** Los sistemas simples suelen ser más fiables que los complejos, ya que tienen menos puntos de fallo.
- **Facilidad de desarrollo:** Complicar un sistema que ya de por sí es complicado aumenta mucho el tiempo que se debe invertir para diseñarlo y hacerlo funcionar.

El trabajo consta de muchas partes relacionadas entre sí y se debe facilitar esta interacción entre las diferentes etapas del proyecto. Las decisiones que se han tomado para seguir esta filosofía son los siguientes:

- **Minimizar la complejidad del diseño:** Se ha buscado simplificar el diseño del inversor evitando soluciones excesivamente complicadas. Se han priorizado diseños limpios y directos que cumplen con los requisitos del proyecto, mitigando posibles errores derivados de la complejidad.

- **Fomentar la modularidad:** Se ha promovido la modularidad en el diseño, dividiendo el sistema en componentes independientes y altamente cohesivos. En cuanto al *hardware*, se separa el diseño en varias placas, permitiendo la evolución independiente de cada una. En cuanto al código, se separan las funcionalidades por archivos, conectándolos solamente si fuera necesario.
- **Priorizar la legibilidad:** En el desarrollo del *firmware* se ha dado prioridad a la claridad y legibilidad del código sobre la eficiencia extrema o la optimización prematura. En cuanto al *hardware*, se ha optado por crear esquemáticos detallados con notas explicativas en todos lados, y en el diseño de las placas se han añadido marcas y textos que ayudan a identificar rápidamente componentes y zonas durante el ensamblaje y desarrollo.
- **Simplificar los procesos de validación:** Se han diseñado procedimientos de prueba y validación simples, efectivos y reproducibles. Interesa que esta etapa sea ágil, y que durante las pruebas se pueda mantener el foco en los problemas relacionados estrictamente con lo que se está ensayando.

### 3.2. Modelo en V

El modelo en V es un enfoque de desarrollo y validación que organiza las etapas del proyecto en forma de una 'V' invertida, donde cada etapa de desarrollo tiene una contraparte de validación. Esto asegura que la validación se considere desde el principio del proyecto y que cada fase de desarrollo tenga su correspondiente prueba o verificación asociada.

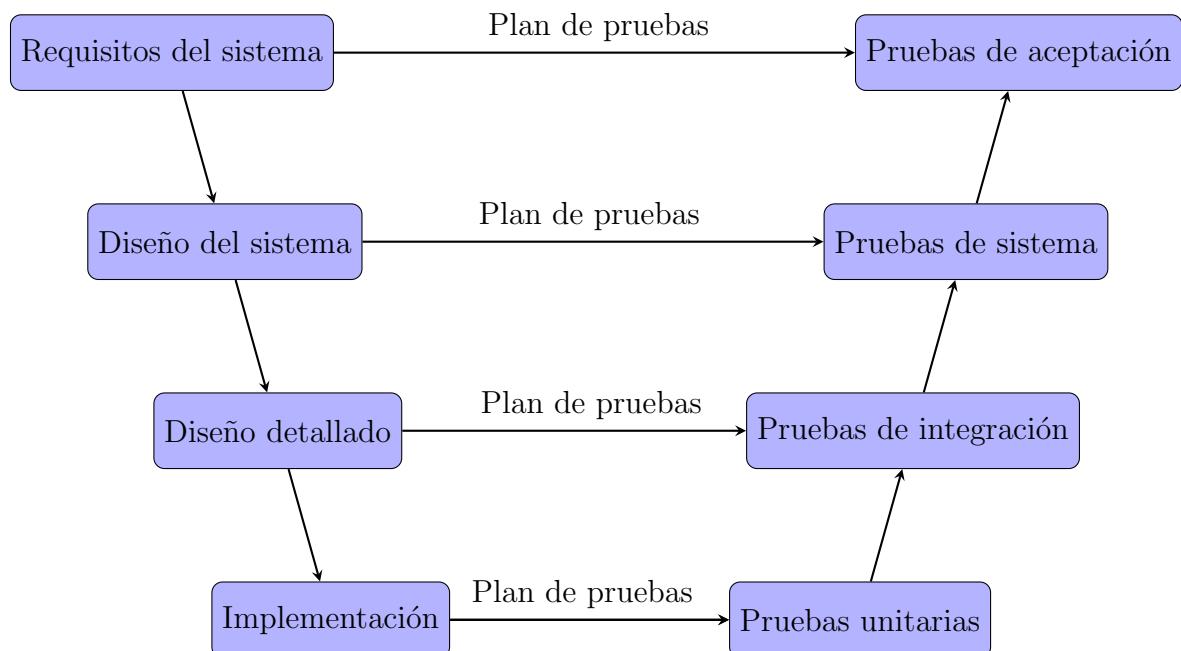


Figura 3.1: Modelo en V para el desarrollo y validación de sistemas.

En el modelo en V, las etapas de desarrollo se encuentran en el lado izquierdo de la 'V', comenzando desde los requisitos del sistema hasta la implementación y codificación. Por otro lado, las etapas de validación se encuentran en el lado derecho de la 'V', comenzando desde las pruebas unitarias y de integración hasta las pruebas de sistema y aceptación.

El modelo en V proporciona una estructura clara y sistemática para el desarrollo y validación del convertidor, asegurando que cada etapa tenga su correspondiente prueba de validación y que los resultados sean coherentes con los objetivos del proyecto. Sin embargo, es necesario ser pragmático y eficaz con la validación, puesto que tiende a llevar más tiempo del necesario si se sigue una metodología de forma estricta. Por ello, a lo largo de todo el proceso de diseño y de verificación se ha tomado la libertad de usar el modelo en V para aquello para lo que es útil, y ser más ágil con aquellas partes que lo requieran.

A continuación se enumeran las etapas del proyecto, aplicando pragmáticamente el modelo en V a este trabajo en específico.

### **1. Definición de requisitos**

La primera etapa del proyecto se centra en la definición de los requisitos del inversor trifásico y su control. Aquí se establecen los objetivos, las especificaciones técnicas y los criterios que guiarán todo el desarrollo. Además, se identifican las necesidades y expectativas del equipo de Formula Student, asegurando que el proyecto cumpla con sus requerimientos específicos. La duración de esta etapa es excepcionalmente larga, pues requiere de mucha familiaridad con el entorno de la Formula Student y conocimiento sobre las necesidades reales del equipo.

### **2. Modelo continuo y simulación del control**

La siguiente etapa es el diseño del modelo en continuo y el desarrollo del control en Simulink. Aquí, se crea un modelo matemático del inversor y del motor PMSM y se implementa el control vectorial (FOC). Este proceso implica una comprensión profunda de la teoría detrás de los motores eléctricos y el diseño del control. Se basará en la representación de la energía macroscópica (EMR) con el fin de ilustrar la aplicación final del motor. La duración estimada para esta fase es de aproximadamente 2 meses.

### **3. Discretización del modelo y simulación de la conmutación**

Al acabar la etapa anterior, se trabaja en la discretización del modelo y la simulación de la conmutación de los interruptores de potencia en PLECS. Aquí se tiene en cuenta la naturaleza discreta de la electrónica de potencia y se simula el comportamiento del inversor en el dominio del tiempo discreto. Además, esta simulación incorpora también el modelo térmico, con lo que se pueden extraer las pérdidas del inversor. Esta fase dura alrededor de 2 semanas, pues gran parte de lo ya modelado se puede reutilizar para el nuevo modelo discreto.

### **4. Diseño del *hardware***

Con el diseño del control y la simulación de la conmutación como base, se procede al diseño del *hardware*. Esto implica seleccionar componentes, diseñar esquemáticos y PCBs y planificar su validación. La duración estimada para esta etapa es de 3 a 4 meses, y se solapa parcialmente con el diseño del *firmware*.

## 5. Diseño del *firmware*

Simultáneamente con el diseño del *hardware*, se trabaja en el desarrollo del *firmware*. Esto incluye programar el microcontrolador que controlará el inversor y la implementación del algoritmo de control. Se utilizará una placa de evaluación antes de tener la placa de control propia con tal de acelerar el desarrollo. La duración estimada para esta fase es de aproximadamente 4 meses.

## 6. Validación del *hardware*

Una vez que el *hardware* se está construyendo, se procede a la validación con las pruebas planeadas anteriormente. La duración estimada para esta etapa es de aproximadamente 3 a 4 meses y se superpone con el desarrollo del *firmware*.

## 7. Validación del *firmware*

La validación del *firmware* se realiza una vez que el *hardware* está validado, y mayoritariamente, se puede realizar durante el mismo desarrollo del código. Aquí, se llevan a cabo pruebas unitarias para garantizar que cada módulo funcione según lo previsto y ver que las simulaciones y cálculos previos se ajusten a la realidad. La duración estimada para esta etapa es de 2 meses.

## 8. Documentación y preparación para la implementación

La fase final del proyecto se enfoca en la documentación y la preparación para su implementación en los monoplazas de e-Tech Racing. La duración estimada para esta etapa es de aproximadamente un par de semanas.

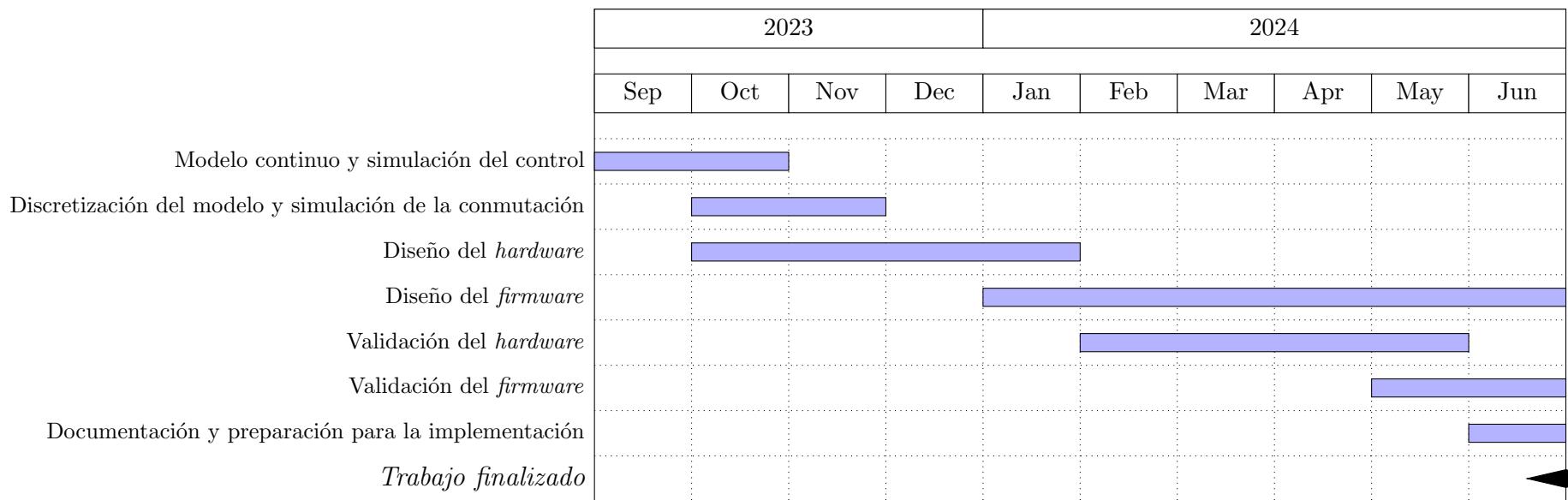


Figura 3.2: Diagrama de Gantt para el proyecto

Es importante destacar que las etapas de diseño del *hardware* y del *firmware* pueden superponerse y solaparse con otras etapas, lo que permite un desarrollo más ágil y eficiente del proyecto. La superposición de estas etapas es esencial para cumplir con los plazos y garantizar que el proyecto avance de manera constante. El trabajo se ha realizado en el marco de un año académico, de septiembre a junio, aunque la definición de requisitos y los primeros pasos del modelo continuo se realizaron antes del comienzo del trabajo.

### 3.3. Gestión del proyecto con Git

#### 3.3.1. Introducción a Git

Git es un sistema de control de versiones distribuido, diseñado para rastrear cambios en archivos y coordinar el trabajo entre múltiples personas en proyectos de desarrollo de *software*. Utiliza un enfoque descentralizado, lo que significa que cada desarrollador tiene una copia completa del historial de cambios del proyecto. Git facilita el trabajo colaborativo, la gestión de cambios y la integración continua en proyectos de cualquier tamaño.

#### 3.3.2. Funcionamiento de Git

Git trabaja mediante la creación de instantáneas (*commits*) de los archivos en un repositorio. Cada vez que se realiza un cambio significativo en los archivos del proyecto, se crea un nuevo *commit* que contiene una instantánea del estado de esos archivos en ese momento. Estos *commits* se organizan en ramas (*branches*), que permiten trabajar en paralelo en diferentes características o correcciones de errores sin afectar al código principal. Las ramas se fusionan (*merge*) cuando el trabajo está completo y se quiere incorporar al código principal. En este proyecto solo se ha usado una rama puesto que solo hay un desarrollador.

#### 3.3.3. Por qué utilizar un sistema de control de versiones

El uso de un sistema de control de versiones como Git proporciona numerosos beneficios para el desarrollo de proyectos de ingeniería [23], incluyendo:

- **Historial de cambios:** Permite mantener un registro detallado de todas las modificaciones realizadas en el código y otros archivos del proyecto, lo que facilita la identificación de errores y el seguimiento del progreso del desarrollo.
- **Colaboración:** Facilita el trabajo en equipo al permitir que múltiples desarrolladores trabajen simultáneamente en diferentes aspectos del proyecto, sin temor a sobrescribir los cambios de los demás.

- **Seguridad:** Proporciona una copia de seguridad del código en caso de pérdida o corrupción de los archivos locales.
- **Experimentación:** Permite probar nuevas ideas y características en ramas separadas sin afectar al código principal.

### 3.3.4. Uso de Git en el proyecto

En el desarrollo de este proyecto, Git se utilizó para gestionar no solo el *firmware*, sino también las simulaciones, la documentación y el diseño del *hardware*. Cada aspecto del proyecto se organizó en una carpeta del mismo repositorio de Git, lo que permitió un seguimiento preciso de los cambios.

### 3.3.5. GitHub

GitHub es una plataforma de alojamiento de código que utiliza Git como sistema de control de versiones. Ofrece funciones adicionales como seguimiento de problemas, gestión de proyectos y revisión de código. En este proyecto, se utilizó GitHub para alojar el repositorio de Git.

### 3.3.6. Automatización de la documentación y *releases*

Una de las ventajas de utilizar Git y GitHub es la capacidad de automatizar tareas como la generación de documentación y la creación de *releases*. En este proyecto, se generó automáticamente una *wiki* utilizando los contenidos de esta memoria, lo cual facilitó la creación y el mantenimiento de documentación actualizada [22].

Además, se realizaron *releases* de *hardware* mediante el etiquetado de versiones en Git. Cada vez que se solicitaban PCBs, se creaba una nueva *release* que incluía los archivos de fabricación de las PCBs, una lista detallada de los cambios realizados desde la última versión, y se iban actualizando las *release notes* con los errores que se iban encontrando.

---

## 4. Desarrollo

---

### 4.1. Modelo matemático del PMSM

En esta sección, se abordará de manera gradual la introducción al control vectorial de máquinas eléctricas. Esta sección se asemeja más a un conjunto de pasos para comprender completamente el control utilizado en los inversores. Es importante tener en cuenta que existen muchas simplificaciones matemáticas, suposiciones no justificadas y pasos omitidos ya que la extensión de la sección sería extremadamente larga en caso de razonar desde cero todos los resultados.

#### 4.1.1. Marco de referencia estático

Los motores síncronos de imanes permanentes (PMSM) están hechos de hierro, cobre y imanes. Se limita el análisis a máquinas de tres fases, aunque el análisis para sistemas con más de tres fases es similar. El cobre se distribuye en devanados, que tienen una resistencia y una inductancia iguales entre ellas si la máquina está equilibrada. Además, cuando el rotor gira, los imanes permanentes inducen una tensión en los devanados, lo que se conoce como fuerza contraelectromotriz (BEMF).



Figura 4.1: Motor síncrono de imanes permanentes desmontado, de manera que se pueden ver los empilados del rotor y el estátor, los imanes y el bobinado.

Se trabajará con motores cuyos devanados estén conectados en configuración estrella, ya que se utiliza con mucha más frecuencia que la configuración delta. De todas maneras, es sencillo extender el modelo y el control a motores con conexión delta.

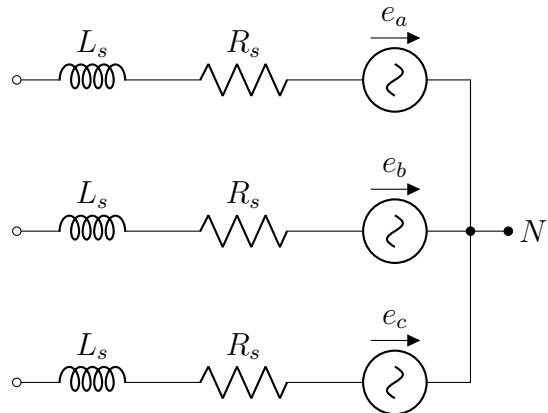


Figura 4.2: Circuito eléctrico equivalente de un PMSM trifásico en configuración estrella.

#### 4.1.2. Representación en el espacio vectorial

Cuando el PMSM gira, las formas de onda de corriente y voltaje son aproximadamente sinusoidales. Se representan las formas de onda de la corriente en la figura 4.3.

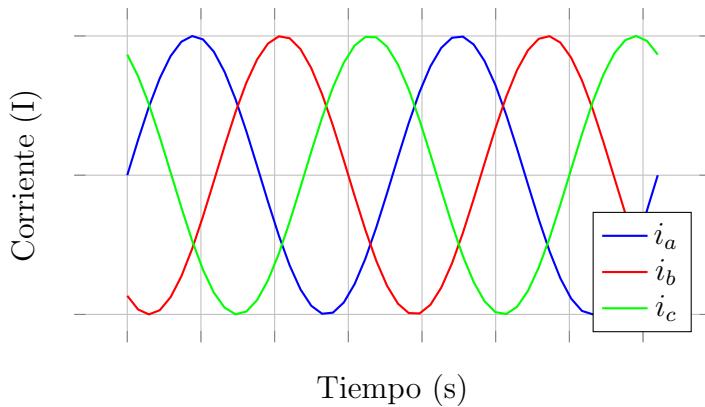


Figura 4.3: Sistema trifásico representado en el tiempo.

Todas las ecuaciones se pueden definir a partir de este modelo, pero se vuelve muy poco práctico para análisis más complejos. Se introduce una forma de representar estas formas de onda en el espacio tridimensional  $\mathbb{R}^3$ , en el que se escogen los ejes ( $a, b, c$ ). Lo que debería esperarse ver es una forma tridimensional en el espacio  $\mathbb{R}^3$ . Se comienza en  $t = 0$  y se dibuja un punto en las coordenadas  $[i_a(0), i_b(0), i_c(0)]$ . Luego, se continúa trazando puntos mientras se avanza a lo largo del eje del tiempo. La forma se puede expresar como curva paramétrica como  $[i_a(t), i_b(t), i_c(t)]$ . Cuando se representa la forma resultante, puede sorprender, ya que es un círculo perfectamente plano. Cabe destacar que el orden de los ejes depende del contexto, y en este trabajo se toma el sistema de referencia mostrado en la figura 4.4.

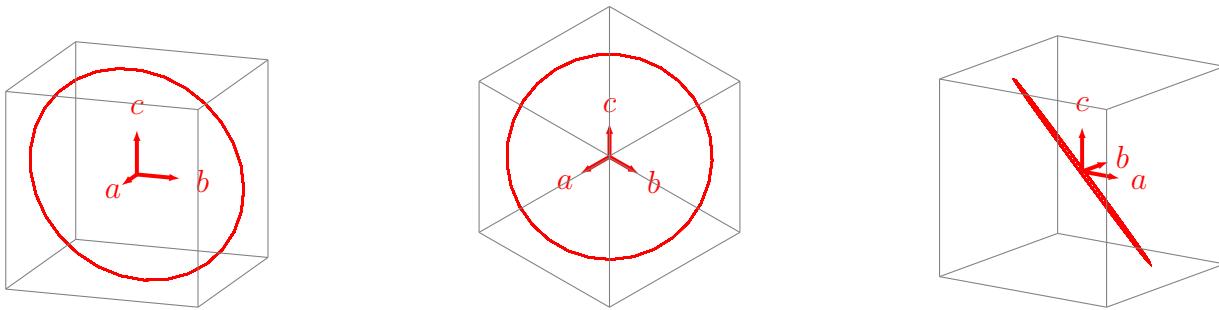


Figura 4.4: Sistema trifásico representado en el Espacio Vectorial.

Se puede observar que el sistema trifásico, cuando está equilibrado, se puede representar con solo dos variables, ya que la forma resultante es bidimensional. Se explorará cómo simplificar esto para facilitar el control del PMSM.

### 4.1.3. Transformadas

Se puede sospechar que lo que se necesita para representar el sistema trifásico con dos variables es un cambio de base, en particular, una rotación. El enfoque general sería utilizar la transformada de Concordia. La transformada de Clarke es el caso particular para 3 dimensiones de la transformada de Concordia, que se utiliza para cualquier número de dimensiones.

Se pueden encontrar dos transformadas de Clarke: la transformada de Clarke ortonormal y la transformada de Clarke de amplitud constante o módulo invariante. Además, se pueden considerar el eje  $\alpha$  avanzado  $90^\circ$  respecto al eje  $\beta$ , o viceversa. Para el análisis y control de una máquina eléctrica se suele utilizar la transformada de Clarke de amplitud constante con  $\alpha$  avanzada.

#### Transformada de Clarke ortonormal

Esta transformada se utiliza cuando la potencia del sistema debe permanecer inalterada después de la transformación. Se aplican dos rotaciones al marco de referencia  $abc$  y se crea el marco de referencia  $\alpha\beta\gamma$ . En este nuevo marco de referencia, la trayectoria del vector espacial está completamente contenida en el plano  $\alpha\beta$  cuando el sistema está equilibrado, y el eje  $\gamma$  se utiliza para explicar el componente homopolar del sistema (la suma de los tres componentes debe ser igual a 0 si el sistema está equilibrado, de lo contrario, aparece el componente homopolar).

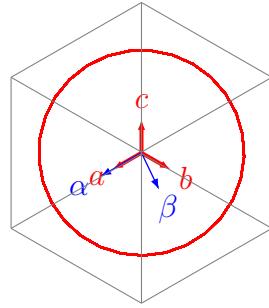


Figura 4.5: Sistema trifásico representado en el Espacio Vectorial con la transformada de Clarke ortonormal superpuesta.

Representar esta transformada en un eje temporal refleja de forma más intuitiva el resultado.

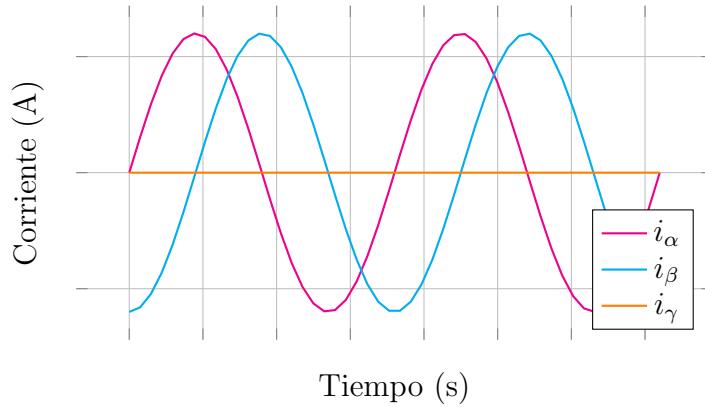


Figura 4.6: Transformada de Clarke ortonormal representada en el tiempo.

No se derivará la transformada aquí, aunque es necesario comprender lo que hace y conocer la matriz de transformación.

Lo que hace la transformada es colocar dos de los ejes del sistema de referencia en el plano formado por el círculo generado por el vector espacial. El eje restante es perpendicular a ese plano y representa el componente homopolar.

La forma matricial de la transformada es

$$\begin{bmatrix} \alpha \\ \beta \\ \gamma \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix}. \quad (4.1)$$

La forma matricial de la transformada inversa es

$$\begin{bmatrix} a \\ b \\ c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} \alpha \\ \beta \\ \gamma \end{bmatrix}. \quad (4.2)$$

Esta transformada tiene la particularidad de mantener constante la potencia del sistema, de modo que se cumple que

$$p(t) = p_{abc} = p_{\alpha\beta\gamma, \text{ortonormal}} = v_a \cdot i_a + v_b \cdot i_b + v_c \cdot i_c = v_\alpha \cdot i_\alpha + v_\beta \cdot i_\beta + v_\gamma \cdot i_\gamma. \quad (4.3)$$

### Transformada de Clarke de Amplitud Constante

Mantener constante la potencia a lo largo de las transformadas puede ser útil en algunos contextos, pero lo que se suele implementar es una variante de la transformada de Clarke que mantiene constante la amplitud de la magnitud.

La transformada no es ortonormal, ya que ajusta las magnitudes para que el módulo de las variables sea el adecuado, pero la rotación se mantiene igual.

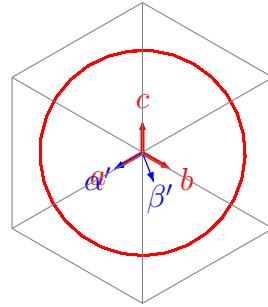


Figura 4.7: Sistema trifásico representado en el Espacio Vectorial con la transformada de Clarke de amplitud constante superpuesta.

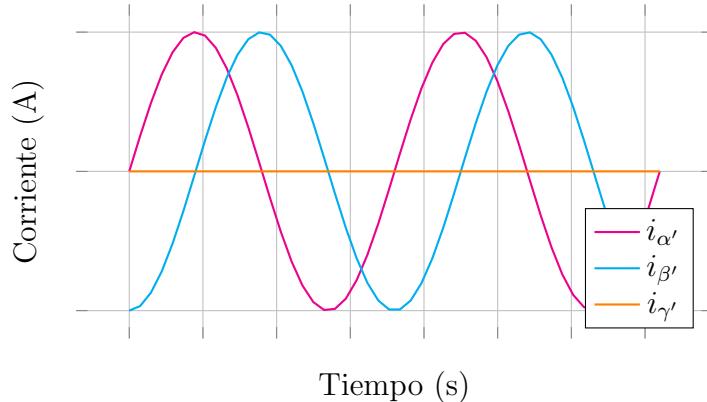


Figura 4.8: Transformada de Clarke de amplitud constante representada en el tiempo.

De esta manera, la forma matricial de la transformada de amplitud constante es

$$\begin{bmatrix} \alpha' \\ \beta' \\ \gamma' \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix}. \quad (4.4)$$

Y la de la transformada inversa es

$$\begin{bmatrix} a \\ b \\ c \end{bmatrix} = \begin{bmatrix} 1 & 0 & 1 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & 1 \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & 1 \end{bmatrix} \begin{bmatrix} \alpha' \\ \beta' \\ \gamma' \end{bmatrix}. \quad (4.5)$$

Se puede derivar que

$$p_{abc} = \frac{3}{2} \cdot (v_{\alpha'} \cdot i_{\alpha'} + v_{\beta'} \cdot i_{\beta'} + v_{\gamma'} \cdot i_{\gamma'}). \quad (4.6)$$

### Transformada de Park

Después de aplicar la transformada de Clarke, todavía quedan dos variables sinusoidales ( $\alpha\beta$  si se considera  $\gamma = 0$ ), lo que dificulta el análisis para que el control sea sencillo. Por lo tanto, se aplica otra transformada para convertir estas cantidades sinusoidales en constantes.

Ahora, considerando que el vector espacial gira a una velocidad de  $\omega = 2\pi f$ , si se aplica continuamente una rotación alrededor del eje  $\gamma$  con un ángulo  $\theta = \omega t$ , se puede representar el vector espacial como una composición de dos variables continuas (en lugar de sinusoides). Además, si se sincroniza esta rotación con el ángulo del vector espacial (el eje  $d$  apuntando al vector espacial), se obtiene una variable continua ( $q$ ) y una segunda variable de valor nulo ( $d$ ).

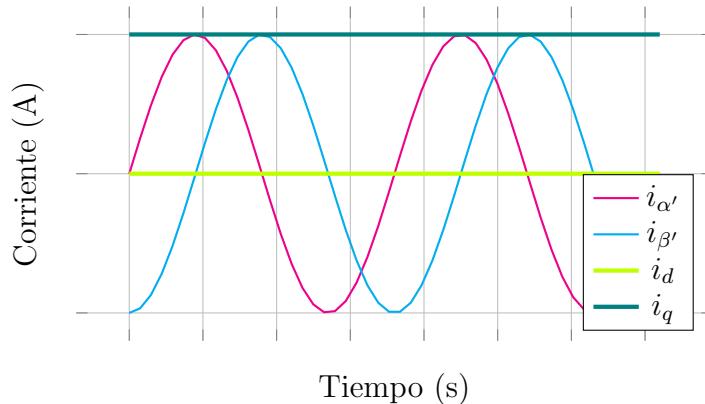


Figura 4.9: Transformada de Park representada en el tiempo junto a la transformada de Clarke de amplitud constante.

Se puede ver que la transformada es simplemente una rotación a lo largo de uno de los ejes de la base, de manera que

$$\begin{bmatrix} d \\ q \\ 0 \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) & 0 \\ -\sin(\theta) & \cos(\theta) & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} \alpha \\ \beta \\ \gamma \end{bmatrix}. \quad (4.7)$$

#### 4.1.4. Marco de referencia rotatorio

En esta sección, se convertirá el modelo trifásico inicial del PMSM en un modelo continuo en el marco de referencia  $d - q$ . Antes, se omitieron las ecuaciones del modelo trifásico, pero utilizando estas y aplicando las transformadas de Clarke y Park, se obtienen las ecuaciones que se derivarán en esta sección.

El enfoque general es utilizar la transformada de amplitud constante, lo que lleva a estas ecuaciones para las tensiones y corrientes del estator

$$\begin{bmatrix} v_d \\ v_q \\ v_0 \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) & 0 \\ -\sin(\theta) & \cos(\theta) & 0 \\ 0 & 0 & 1 \end{bmatrix} \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (4.8)$$

$$\begin{bmatrix} i_d \\ i_q \\ i_0 \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) & 0 \\ -\sin(\theta) & \cos(\theta) & 0 \\ 0 & 0 & 1 \end{bmatrix} \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix}. \quad (4.9)$$

El modelo de circuito equivalente se divide en los circuitos del eje  $d$  y el eje  $q$ .

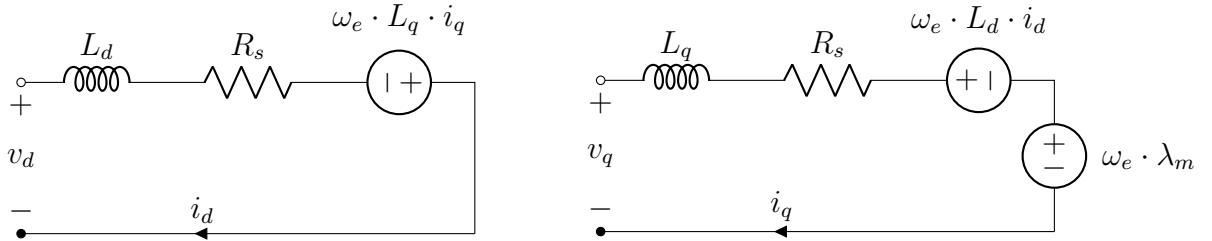


Figura 4.10: Circuitos eléctricos equivalentes del modelo  $d - q$  de un PMSM.

Se puede observar que

$$v_d = v_{R_s} - \omega_e \cdot L_q \cdot i_q + v_{L_d} \quad (4.10)$$

$$v_d = R_s \cdot i_d - \omega_e \cdot L_q \cdot i_q + L_d \cdot \frac{di_d}{dt} \quad (4.11)$$

y

$$v_q = v_{R_s} - \omega_e \cdot L_d \cdot i_d + \omega_e \cdot \lambda_m + v_{L_q} \quad (4.12)$$

$$v_q = R_s \cdot i_q - \omega_e \cdot L_d \cdot i_q + \omega_e \cdot \lambda_m + L_q \cdot \frac{di_q}{dt} \quad (4.13)$$

En estado estacionario, es decir, sin cambios muy bruscos de la corriente, el término diferencial puede ser eliminado, de manera que

$$v_d = R_s \cdot i_d - \omega_e \cdot L_q \cdot i_q \quad (4.14)$$

$$v_q = R_s \cdot i_q - \omega_e \cdot L_d \cdot i_q + \omega_e \cdot \lambda_m, \quad (4.15)$$

donde

- $v_d$  y  $v_q$  son las tensiones en los ejes d y q respectivamente.
- $i_d$  y  $i_q$  son las corrientes en los ejes d y q respectivamente.
- $L_d$  y  $L_q$  son las inductancias en los ejes d y q respectivamente.
- $\omega_e$  es la velocidad eléctrica, que es la velocidad mecánica multiplicada por el número de pares de polos del PMSM ( $\omega_e = \omega_m \cdot pp = \omega_m \cdot \frac{n}{2}$ ).
- $\lambda_m$  es el flujo magnético generado por los imanes permanentes. La magnitud del flujo magnético generado afecta directamente la magnitud de la tensión inducida en las fases del estator. Este parámetro se puede transformar fácilmente en  $k_E$ , que es la relación entre la velocidad mecánica del rotor y la tensión generada en las 3 fases.

Hay PMSM cuyos imanes están montados dentro del rotor (IPM) y otros cuyos imanes están en la superficie del rotor (SPM). Esta diferenciación juega un papel importante en el desarrollo del modelo y el control, porque en los SPM se cumple  $L_d = L_q$ , a menudo escrito solo como  $L$ . Además, si se trata de un IPM, la orientación de los imanes puede cambiar las trayectorias del control, de manera que si son imanes tangenciales se da  $L_d > L_q$  y si son imanes radiales  $L_d < L_q$ . Se desarrollarán las ecuaciones para motores IPM con imanes radiales, pero se ha de tener en cuenta que se pueden realizar muchas simplificaciones si el motor es un SPM. Una situación que se dará es que algunas ecuaciones tienen alguna forma de  $L_d - L_q$  como denominador, lo cual es bastante problemático si se está tratando de implementar la ecuación directamente. Por ese motivo, es mejor diferenciar el tipo de motor antes de implementar las ecuaciones. Una solución válida es tener en cuenta la anisotropía magnética que suelen presentar la mayoría de SPMs, con lo que  $L_d < L_q$  y se pueden aplicar las ecuaciones del IPM a costa de potencia de cálculo, de ejecutarse el control en tiempo real.

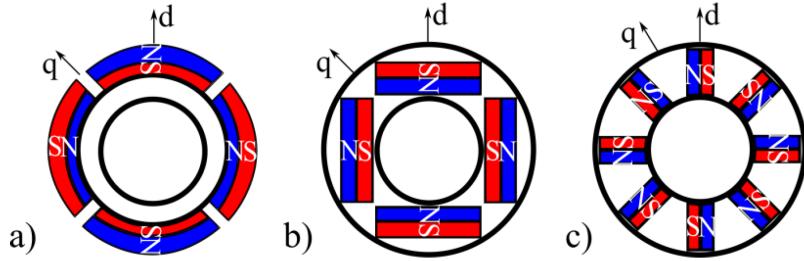


Figura 4.11: Tipos de PMSMs según la disposición de los imanes. a) SPM, b) IPM radial, c) IPM tangencial. [24]

La potencia eléctrica se define como

$$p_e = \frac{3}{2} \cdot (v_d i_d + v_q i_q). \quad (4.16)$$

Si se supone que la máquina es perfectamente eficiente, se puede decir que la potencia mecánica es igual a la potencia eléctrica,  $p_e = p_m$ . Sabiendo que  $p_m = \omega_m T_{\text{em}}$ , donde  $T_{\text{em}}$  es el par electromagnético producido, se puede derivar que

$$T_{\text{em}} = \frac{3}{2 \cdot \omega_m} \cdot (v_d i_d + v_q i_q) = \frac{3}{2 \cdot \omega_e} \frac{n}{2} \cdot (v_d i_d + v_q i_q) \quad (4.17)$$

$$T_{\text{em}} = \frac{3}{2} \frac{n}{2} \cdot ((L_d - L_q) i_q i_d + \lambda_m i_q). \quad (4.18)$$

También se puede establecer un límite de voltaje, porque el PMSM generalmente se controla con un inversor de fuente de voltaje (VSI) modulado por SVPWM y la tensión de salida  $V_s$  está limitada a  $\frac{V_{\text{DC}}}{\sqrt{3}}$ . En esta ecuación, no se considera la caída de tensión por la resistencia del estator  $R_s$ , ya que haría que las ecuaciones fueran muy densas y el efecto de esta caída de voltaje es despreciable a altas velocidades. Por ello,

$$V_s = \sqrt{v_d^2 + v_q^2} \leq \frac{V_{\text{DC}}}{\sqrt{3}} \quad (4.19)$$

$$\sqrt{(R_s \cdot i_d - \omega_e \cdot L_q \cdot i_q)^2 + (R_s \cdot i_q - \omega_e \cdot L_d \cdot i_q + \omega_e \cdot \lambda_m)^2} \leq \frac{V_{\text{DC}}}{\sqrt{3}}. \quad (4.20)$$

Despreciando los términos con  $R_s$ ,

$$\sqrt{(-\omega_e \cdot L_q \cdot i_q)^2 + (-\omega_e \cdot L_d \cdot i_q + \omega_e \cdot \lambda_m)^2} \leq \frac{V_{\text{DC}}}{\sqrt{3}}. \quad (4.21)$$

Y reordenando,

$$\left( \frac{\frac{V_{\text{DC}}}{\sqrt{3}}}{\omega_e} \right)^2 \geq (\lambda_m + L_d \cdot i_d)^2 + (L_q \cdot i_q)^2. \quad (4.22)$$

### 4.1.5. Curvas características del PMSM

Las ecuaciones del PMSM son muy útiles cuando se diseña el control y la implementación real, pero antes de eso, es muy recomendable verlas en un gráfico para comprender mejor algunas de las intuiciones detrás de ellas.

#### Curva de par-velocidad y potencia-velocidad

Las primeras curvas estudiadas son las de par-velocidad y potencia-velocidad. Definen la intención de diseño del PMSM, ilustrando el rendimiento deseado. El objetivo al diseñar el control es tratar de igualar o incluso superar estas curvas.

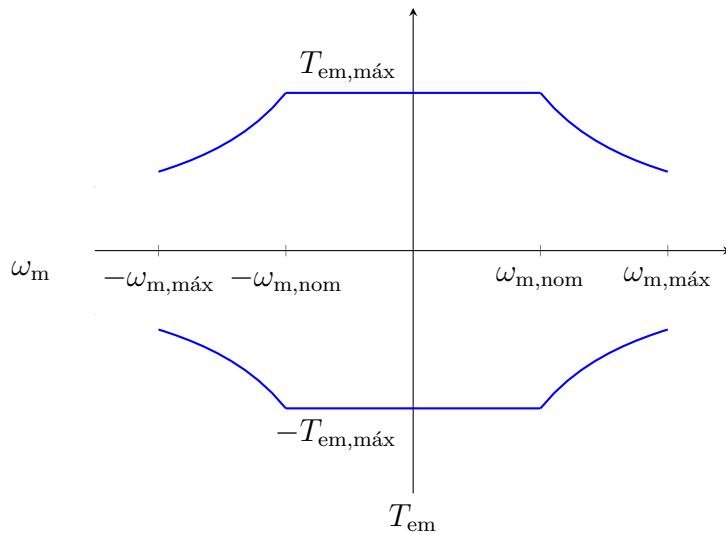


Figura 4.12: Curva de par-velocidad del PMSM.

La curva es una función por tramos, que toma  $T_{\text{em},\text{máx}}$ ,  $\omega_{\text{m},\text{máx}}$  y  $P_{\text{m},\text{máx}}$  como sus parámetros.

La curva es constante desde  $\omega_{\text{m}} = 0$  hasta  $\omega_{\text{m}} = \omega_{\text{m},\text{nom}} = \frac{P_{\text{m},\text{máx}}}{T_{\text{em},\text{máx}}}$ , donde su valor es  $T_{\text{em},\text{máx}}$ . Esta porción es lo que se conoce como la zona de par constante. Desde  $\omega_{\text{m}} = \omega_{\text{m},\text{nom}}$  hasta  $\omega_{\text{m}} = \omega_{\text{m},\text{máx}}$ ,  $T_{\text{em}}$  se define como  $T_{\text{em}} = \frac{P_{\text{m},\text{máx}}}{\omega_{\text{m}}}$ , lo que da una curva de tipo  $y = \frac{a}{x}$ . Esto se llama la zona de potencia constante.

$$T_{\text{em}} = \begin{cases} T_{\text{em},\text{máx}} & -\omega_{\text{m},\text{nom}} < \omega_{\text{m}} < \omega_{\text{m},\text{nom}} \\ -T_{\text{em},\text{máx}} & -\omega_{\text{m},\text{nom}} < \omega_{\text{m}} < \omega_{\text{m},\text{nom}} \\ \frac{P_{\text{m},\text{máx}}}{\omega_{\text{m}}} & \omega_{\text{m},\text{nom}} \leq \omega_{\text{m}} \leq \omega_{\text{m},\text{máx}} (T_{\text{em},\text{máx}}), -\omega_{\text{m},\text{máx}} \leq \omega_{\text{m}} \leq -\omega_{\text{m},\text{nom}} (-T_{\text{em},\text{máx}}) \\ -\frac{P_{\text{m},\text{máx}}}{\omega_{\text{m}}} & \omega_{\text{m},\text{nom}} \leq \omega_{\text{m}} \leq \omega_{\text{m},\text{máx}} (-T_{\text{em},\text{máx}}), -\omega_{\text{m},\text{máx}} \leq \omega_{\text{m}} \leq -\omega_{\text{m},\text{nom}} (T_{\text{em},\text{máx}}) \end{cases}$$

Además  $P_{\text{m}}$  aumentará linealmente con  $\omega_{\text{m}}$  hasta  $\omega_{\text{m},\text{nom}}$ , ya que  $P_{\text{m}} = T_{\text{em}} \cdot \omega_{\text{m}}$ . Desde  $\omega_{\text{m},\text{nom}}$  hasta  $\omega_{\text{m},\text{máx}}$ ,  $P_{\text{m}}$  es una recta de valor  $P_{\text{m},\text{máx}}$ .

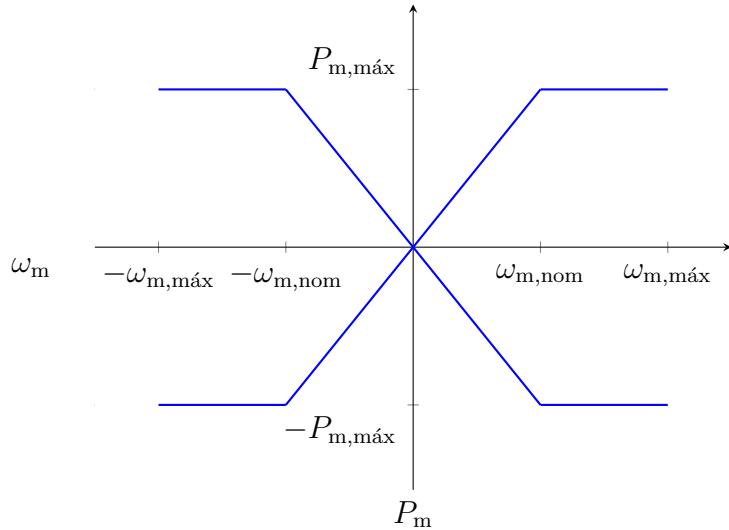


Figura 4.13: Curva de potencia-velocidad del PMSM.

### CLC (Círculo de Límite de Corriente)

Es obvio que la corriente eléctrica suministrada al PMSM debe estar limitada. Por lo general, el fabricante del motor establecerá la corriente alterna máxima, lo cual se traduce en un límite para  $i_d$  y  $i_q$ .

A continuación, se presenta un gráfico muy útil para conocer los límites del motor. Se establecen los ejes como  $i_d$  e  $i_q$ . Por ejemplo, si un motor está funcionando con  $i_d = -1$  A e  $i_q = 5$  A, se dibuja un punto en  $(-1, 5)$ . Como se puede apreciar, este es un sistema de coordenadas cartesianas. También puede convertirse en un sistema de coordenadas polares, que utiliza una magnitud y un ángulo. La magnitud del vector será entonces:

$$i_s = \sqrt{i_d^2 + i_q^2} \quad (4.23)$$

Y el ángulo:

$$\gamma = \arctan\left(\frac{i_q}{i_d}\right) \quad (4.24)$$

Se puede observar que la corriente máxima puede expresarse más fácilmente como  $i_s$ , independientemente del ángulo  $\gamma$  (no debe confundirse con el  $\gamma$  de la transformada de Clarke). Por lo tanto, se puede representar  $i_s = I_{s,\max}$ ,  $\forall \gamma \in [0, 2\pi]$ .

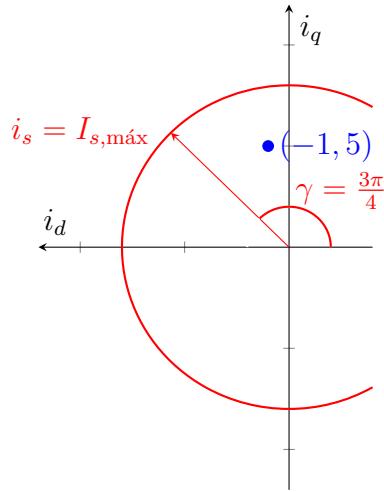


Figura 4.14: Círculo de límite de corriente con punto añadido.

En la figura 4.14 se observa como resulta ser un círculo, lo cual tiene sentido, ya que es un vector de magnitud constante. Además, el vector de corriente  $i_s \angle \gamma = I_{s,\text{máx}} \angle \frac{3\pi}{4}$  se representa para facilitar su comprensión.

### TH (Hipérbolas de Par)

Si se estudia la ecuación del par 4.18, es evidente que  $T_{\text{em}}$  es una función de  $(i_d, i_q)$ . El resto de parámetros son constantes, por lo que se puede establecer un valor fijo de par y deslizar alrededor de  $(i_d, i_q)$  para generar una curva. La forma de la curva resultante es una hipérbola, que en su forma polar se expresa

$$T_{\text{em}} = \frac{3}{2}pp \cdot ((L_d - L_q) \cdot i_s^2 \cdot \sin(\gamma) \cos(\gamma) + \lambda_m \cdot i_s \cdot \sin(\gamma)) . \quad (4.25)$$

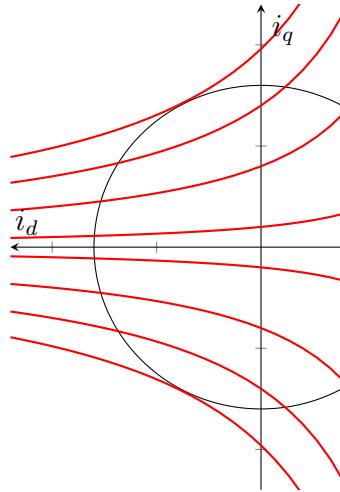


Figura 4.15: Hipérbolas de par.

El gráfico se limita a los cuadrantes 2 y 3 por un motivo ilustrado con estas hipérbolas: solo los valores negativos de  $i_d$  contribuyen a la generación de par en un PMSM con imanes radiales. Cuando  $i_d > 0$ , se necesita más corriente para generar la misma cantidad de par. Cuanto más alejada está la hipérbola del eje  $i_d$ , más par representa en valor absoluto. Aquellas hipérbolas que quedan por encima del eje  $i_d$ , es decir,  $i_q > 0$  son par positivo, mientras que si  $i_q < 0$ , el par es de sentido opuesto.

### VLE (Elipses de Límite de Voltaje)

Tomando la ecuación de voltaje 4.22, se puede demostrar que es una elipse. Del mismo modo que con las hipérbolas de par, se pueden establecer una velocidad y una tensión, y deslizar valores de  $(i_d, i_q)$  para generar la curva.

$$1 \geq \frac{\left(\frac{\lambda_m}{L_d} + i_d\right)^2}{\left(\frac{V_{DC}}{\sqrt{3} L_d \omega_e}\right)^2} + \frac{i_q^2}{\left(\frac{V_{DC}}{\sqrt{3} L_q \omega_e}\right)^2} \quad (4.26)$$

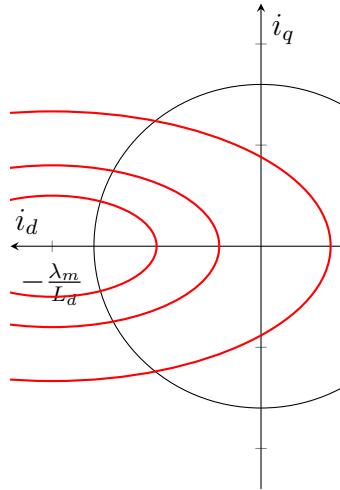


Figura 4.16: Elipses de límite de voltaje con  $I_{sc} > I_{s,\text{máx}}$ .

Al representar estas elipses, normalmente se anotan los valores de velocidad en RPM mecánicas, ya que es mucho más fácil hacerse una idea de los límites del motor junto al resto de curvas ( $\omega_m[\text{RPM}] = \frac{1}{pp} \omega_e \left[ \frac{\text{rad}}{\text{s}} \right] \cdot \frac{60}{2\pi}$ ).

Las elipses se reducen a medida que la velocidad aumenta. El foco de las elipses está ubicado exactamente en  $(i_d, i_q) = (-I_{sc}, 0) = \left(-\frac{\lambda_m}{L_d}, 0\right)$ . En el gráfico anterior, el foco está fuera del círculo de límite de corriente, pero no siempre es el caso. Si  $I_{sc} \leq I_{s,\text{máx}}$ , teóricamente el motor puede alcanzar una velocidad infinita, ya que las elipses colapsan en un solo punto.

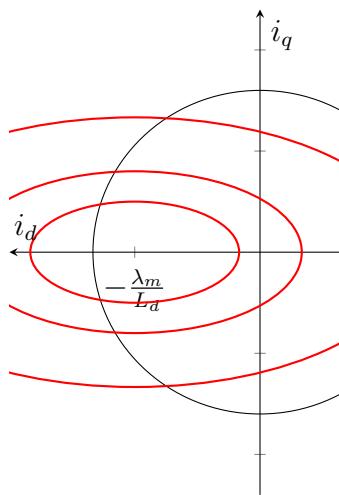


Figura 4.17: Elipses de límite de voltaje con  $I_{sc} \leq I_{s,\text{máx}}$ .

## 4.2. Control del PMSM en el espacio $d - q$

### 4.2.1. Trayectorias de control

Después de conocer los límites de la máquina, se pueden establecer criterios para decidir cuánto  $i_d$  y  $i_q$  (o  $i_s$  y  $\gamma$ ) se deben aplicar al PMSM para que se comporte mecánicamente como se desee. El conjunto de puntos de trabajo que definen un comportamiento se llama trayectoria y existen una multitud de ellas. Por ejemplo, se puede desear que el motor produzca la mayor cantidad de par posible con la mínima corriente. Pero también se podría querer que tenga un cierto factor de potencia o que mantenga el par constante subiendo la velocidad, etc.

En un monoplaza de Formula Student, se desea que la salida de par esté perfectamente controlada y conocida para que el algoritmo de dinámica vehicular pueda estimar correctamente las fuerzas en los neumáticos. También es deseable que el motor pueda girar más rápido cuando no se requiere más par, ya que no es necesaria mucha tracción a altas velocidades del vehículo. Además, es necesario que sea eficiente para aprovechar mejor la energía de la batería. Con estos requisitos en mente, se estudian 4 trayectorias de control adecuadas para esta aplicación.

#### MTPA (Máximo Par Por Amperio)

La trayectoria de control más utilizada es el MTPA, o Máximo Par Por Amperio. Como su nombre indica, minimiza la corriente para entregar un par determinado. La condición que se debe cumplir es

$$\frac{\partial T_{\text{em}}}{\partial \gamma} = 0. \quad (4.27)$$

La expresión analítica se desarrolla partiendo de la ecuación de par en forma polar [4.25](#),

$$T_{\text{em}} = \frac{3}{2} pp \cdot ((L_d - L_q) \cdot i_s^2 \cdot \sin(\gamma) \cos(\gamma) + \lambda_m \cdot i_s \cdot \sin(\gamma))$$

$$\frac{\partial T_{\text{em}}}{\partial \gamma} = \frac{\partial}{\partial \gamma} \frac{3}{2} pp \cdot (i_s^2 \cos(\gamma) \sin(\gamma) \cdot ((L_d - L_q) + \lambda_m i_s \sin(\gamma))) = 0 \quad (4.28)$$

$$i_{s,\text{MTPA}} = -\frac{\lambda_m \cos(\gamma)}{(2 \cdot \cos(\gamma)^2 - 1) \cdot (L_d - L_q)}. \quad (4.29)$$

Para la aplicación de esta trayectoria en el control se busca el ángulo como función de la corriente, y para ello se debe despejar  $\gamma_{\text{MTPA}}$  de la expresión.

$$\gamma_{\text{MTPA}} = \frac{\pi}{2} + \arcsin \left( \frac{\lambda_m - \sqrt{8(L_d - L_q)^2 \cdot i_s^2 + \lambda_m^2}}{4 \cdot i_s (L_d - L_q)} \right) \quad (4.30)$$

El resultado de graficar esta expresión sobre el plano  $(i_d, i_q)$  deja a la vista que el módulo de corriente es mínimo para cada hipérbola de par.

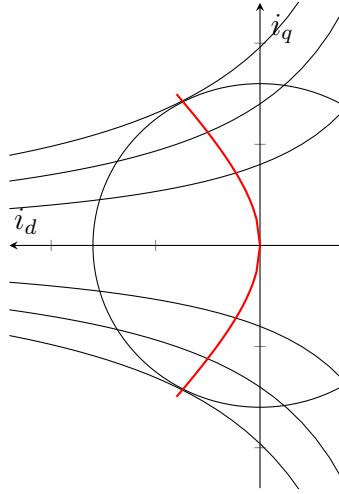


Figura 4.18: Trayectoria MTPA.

### CTC (Curva de Par Constante)

Como se puede observar, las hipérbolas de par definen una trayectoria la cual permite mantener un par constante. Recordando las elipses de tensión, para un mismo valor de  $V_s$  las elipses se contraen hacia el foco a medida que la velocidad aumenta. Esto significa que siguiendo la curva de par constante de derecha a izquierda se puede mantener el par aumentando la velocidad. Usando la expresión 4.25 se puede obtener directamente

$$T_{\text{em}} = \frac{3}{2} pp \cdot ((L_d - L_q) \cdot i_s^2 \cdot \sin(\gamma) \cos(\gamma) + \lambda_m \cdot i_s \cdot \sin(\gamma))$$

$$i_{s,\text{CTC}} = \frac{\lambda_m}{L_d} \cdot \frac{\sqrt{\sin(\gamma)^2 + \frac{4 \cdot \frac{L_d - L_q}{L_d} \cdot \sin(2\gamma) \cdot T_{\text{em}} \cdot L_d}{3 \cdot pp \cdot \lambda_m^2} - \sin(\gamma)}}{\sin(2\gamma) \cdot \left(\frac{L_d - L_q}{L_d}\right)} . \quad (4.31)$$

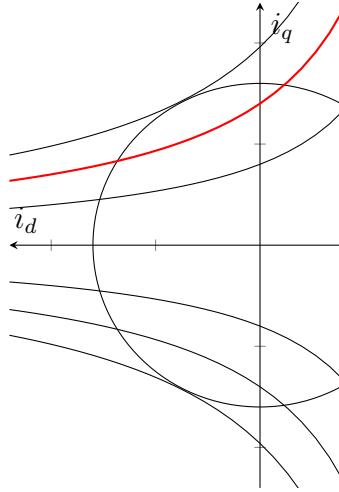


Figura 4.19: Trayectoria CTC.

### MTPV (Máximo Par Por Voltio)

Existe una trayectoria que permite maximizar el par entregado por el motor en rangos de velocidad muy altos donde el límite es la tensión que puede sintetizar la controladora. La condición que se debe cumplir es que

$$\frac{\partial T_{\text{em}}}{\partial \delta} = 0. \quad (4.32)$$

Donde  $\delta$  es el ángulo del vector de tensión  $V_s$ , de la misma manera que  $\gamma$  es el ángulo del vector de corriente  $I_s$ . La expresión analítica se desarrolla a partir de la expresión de par en coordenadas cartesianas (4.18), de manera que

$$T_{\text{em}} = \frac{3}{2} pp \cdot ((L_d - L_q)i_q i_d + \lambda_m i_q) .$$

Se aíslan  $i_d$  e  $i_q$  de 4.14 y 4.15, negoliendo la caída de tensión resistiva del estator,

$$i_d = \frac{v_q}{\omega_e \cdot L_d} - \frac{\lambda_m}{L_d}; i_q = -\frac{v_d}{\omega_e \cdot L_q} \quad (4.33)$$

$$T_{\text{em}} = \frac{3}{2} pp \cdot \left( (L_d - L_q) \left( -\frac{v_d}{\omega_e \cdot L_q} \right) \left( \frac{v_q}{\omega_e \cdot L_d} - \frac{\lambda_m}{L_d} \right) + \lambda_m \left( -\frac{v_d}{\omega_e \cdot L_q} \right) \right) \quad (4.34)$$

$$T_{\text{em}} = \frac{3}{2} pp \cdot \left( (L_d - L_q) \left( -\frac{V_s \cdot \cos(\delta)}{\omega_e \cdot L_q} \right) \left( \frac{V_s \cdot \sin(\delta)}{\omega_e \cdot L_d} - \frac{\lambda_m}{L_d} \right) + \lambda_m \left( -\frac{V_s \cdot \cos(\delta)}{\omega_e \cdot L_q} \right) \right) \quad (4.35)$$

$$\begin{aligned} \frac{\partial T_{\text{em}}}{\partial \delta} = \frac{3}{2} pp \cdot ((L_d - L_q) \cdot \left( \frac{V_s \cdot \sin(\delta)}{\omega_e \cdot L_q} \right) \cdot \left( \frac{V_s \cdot \sin(\delta)}{\omega_e \cdot L_d} - \frac{\lambda_m}{L_d} \right) \\ - \left( \frac{V_s \cdot \cos(\delta)}{\omega_e} \right)^2 \cdot \frac{L_d - L_q}{L_d \cdot L_q} \\ - \frac{\lambda_m \cdot V_s \cdot \sin(\delta)}{L_q \cdot \omega_e}) = 0 . \end{aligned} \quad (4.36)$$

Definiendo la saliencia

$$\xi = \frac{L_q}{L_d} \quad (4.37)$$

y aislando, se obtiene

$$\begin{aligned} i_{s,\text{MTPV}} = \frac{\lambda_m}{L_d} \left( \frac{-(2-\xi)\cos(\gamma)}{2(1-\xi)(1+(\xi)^2)\cos(\gamma)^2 - 2(1-\xi)(\xi)^2} \right. \\ \left. - \frac{\sqrt{(2-\xi)^2\cos(\gamma)^2 - 4(1-\xi)(1+(\xi)^2)\cos(\gamma)^2 - 4(1-\xi)(\xi)^2}}{2(1-\xi)(1+(\xi)^2)\cos(\gamma)^2 - 2(1-\xi)(\xi)^2} \right) . \end{aligned} \quad (4.38)$$

Cabe destacar que esta trayectoria solamente se puede ejecutar si se cumple la condición de que  $I_{\text{sc}} \leq I_{s,\text{máx}}$ .

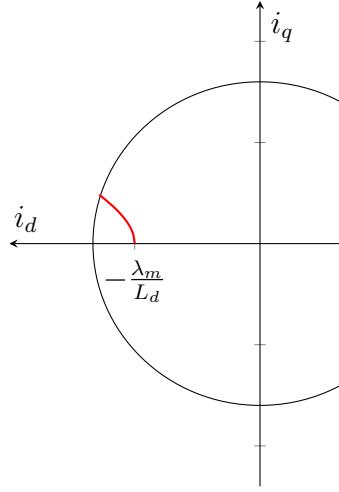


Figura 4.20: Trayectoria MTPV.

### CVL (Límites de Corriente y Voltaje)

Por último, se presentan los límites eléctricos del motor y del convertidor. El límite de corriente consiste simplemente en saturar la magnitud de la corriente de manera que no sobrepase el valor máximo establecido. La trayectoria sería sencillamente seguir el círculo de corriente anteriormente presentado (CLC), con la siguiente expresión:

$$i_{s,\text{CLC}} = I_{s,\text{máx}}, \forall \gamma \in [0, 2\pi]$$

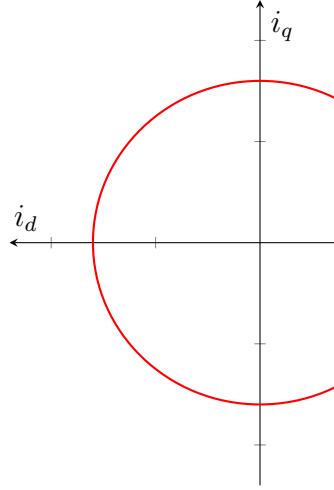


Figura 4.21: Trayectoria CLC.

El límite de tensión del motor en realidad se puede entender como la velocidad máxima a la que se puede llegar con una determinada tensión. Por ello, se usa la forma polar de la expresión de las elipses de tensión (VLE),

$$1 \geq \frac{\left(\frac{\lambda_m}{L_d} + i_s \cdot \cos(\gamma)\right)^2}{\left(\frac{V_{DC}}{L_d \cdot \omega_e}\right)^2} + \frac{(i_s \cdot \sin(\gamma))^2}{\left(\frac{V_{DC}}{L_q \cdot \omega_e}\right)^2}. \quad (4.39)$$

Igual que para el resto de trayectorias, se debe obtener una expresión de la elipse en función de  $I_s$  y  $\gamma$ . Ya que no es trivial despejar estas variables de la expresión anterior, se manipula usando la ecuación polar de la elipse desplazada del origen, de manera que

$$\rho(\theta) = \frac{b^2 x \cos(\theta) + a^2 y \sin(\theta) \pm ab\sqrt{(a^2 - x^2) \sin^2(\theta) + (b^2 - y^2) \cos^2(\theta) + 2xy \sin(\theta) \cos(\theta)}}{a^2 \sin^2(\theta) + b^2 \cos^2(\theta)}. \quad (4.40)$$

Dado que estas elipses tan solo están desplazadas en el eje  $x$ , se pueden eliminar todos los términos referentes al desplazamiento en  $y$ .

$$\rho(\theta) = \frac{b^2 x \cos(\theta) \pm ab\sqrt{(a^2 - x^2) \sin^2(\theta) + (b^2) \cos^2(\theta)}}{a^2 \sin^2(\theta) + b^2 \cos^2(\theta)} \quad (4.41)$$

Sustituyendo por los términos conocidos y simplificando,

$$i_{s,VLE} = \frac{\left(\frac{1}{L_q}\right)^2 (-I_{sc}) \cos(\gamma) \pm \frac{1}{L_d \cdot L_q} \sqrt{\left(\left(\frac{V_s}{L_d \cdot \omega_e}\right)^2 - (-I_{sc})^2\right) \sin^2(\gamma) + \left(\frac{V_s}{L_q \cdot \omega_e}\right)^2 \cos^2(\gamma)}}{\left(\frac{1}{L_d}\right)^2 \sin^2(\gamma) + \left(\frac{1}{L_q}\right)^2 \cos^2(\gamma)}. \quad (4.42)$$

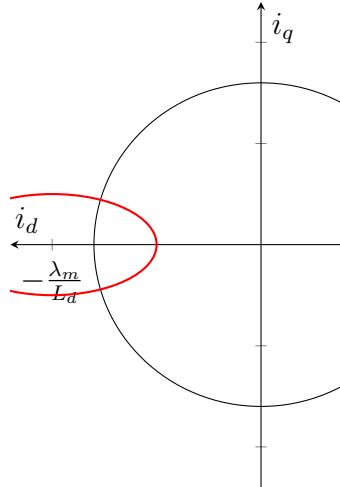


Figura 4.22: Trayectoria VLE.

Además, el inversor es capaz de sintetizar un máximo de  $V_s = \frac{V_{DC}}{\sqrt{3}}$  utilizando SVPWM, por lo tanto, se debe saturar la consigna de tensión a ese valor. Adicionalmente, por seguridad, se multiplica por un factor de seguridad  $K_{FW} \in (0, 1)$ .

$$V_{s,\max} \leq \frac{V_{DC}}{\sqrt{3}} \cdot K_{FW} \quad (4.43)$$

### 4.2.2. Diseño y simulación del control

En esta sección, se aborda la implementación del modelo matemático del PMSM en un entorno de simulación. Además, se detallan los pasos cruciales en el diseño del control, destacando la implementación del lazo de control de corriente, el modelo promediado y commutado del inversor, o la integración de las trayectorias y la estrategia de debilitamiento de campo. Disponer de un modelo de simulación completo permite ganar mucha comprensión sobre el sistema estudiado, pero por el coste computacional suele ser inviable juntar muchos sistemas en una misma simulación.

### EMR (Representación macroscópica energética)

En primer lugar, se creará un modelo que permita simular la dinámica electromecánica del PMSM, así como los entornos mecánico (vehículo) y eléctrico (batería) en los que se encuentra, para posteriormente integrar el control vectorial. Para ello se usará un estándar para modelizar sistemas de potencia, la representación macroscópica energética o EMR por sus siglas en inglés. El concepto se basa en agrupar o dividir las diferentes etapas en las que la potencia se transforma, utilizando el principio de acción-reacción y el principio causal (el efecto causa-efecto causa efecto porque la causa del efecto causa-efecto es a su vez causa y efecto).

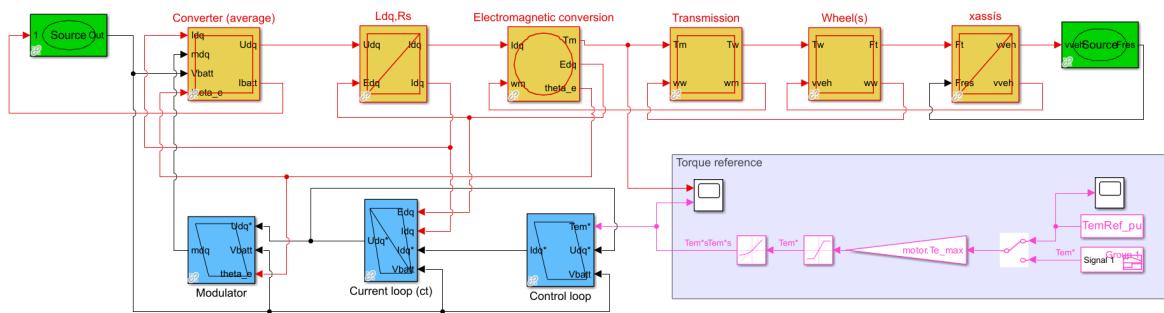


Figura 4.23: Modelo EMR completo.

En primer lugar se modeliza la planta eléctrica del PMSM. Se utiliza el modelo con el marco de referencia rotativo  $d - q$  por su sencillez. Para ello se implementan las diferentes ecuaciones del motor en bloques separados siguiendo el estándar de la EMR.

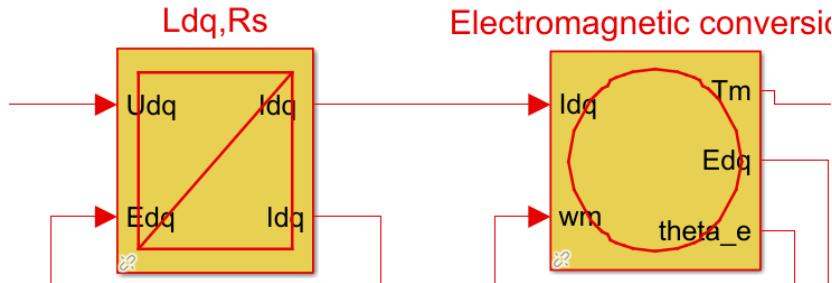


Figura 4.24: Bloques que representan el PMSM.

También se modela la planta mecánica del motor, así como la transmisión de la potencia mecánica a las ruedas y al vehículo.

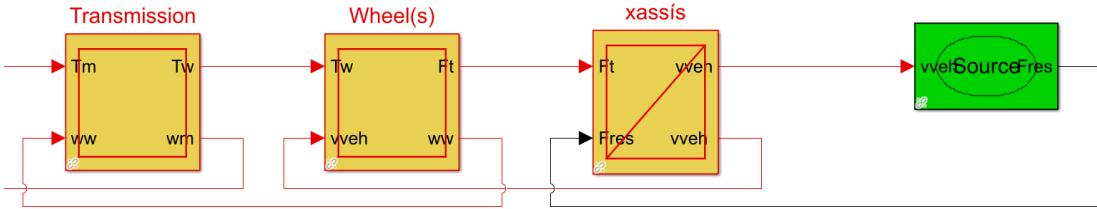


Figura 4.25: Planta mecánica.

### Lazos de corriente y modelo promediado del inversor

Como se ha visto hasta ahora, es práctico utilizar la corriente para controlar el motor. Por ello, se implementa un lazo de corriente utilizando controladores PI para el eje  $d$  y para el eje  $q$  por separado. Como el inversor se utiliza como fuente de tensión, la salida de estos PI es la consigna de tensión. Dado que el motor genera una fuerza contraelectromotriz, se añade como *feed-forward* a los controladores. La salida del controlador no se satura directamente, sino que se implementa una saturación posterior la cual se realimenta al controlador para usar una técnica de *anti-windup* propuesta en [20]. Las constantes de los controladores se ajustan de la siguiente manera:

$$M_p = 15\%$$

$$t_s = T_s \cdot 20$$

Donde  $M_p$  es el sobre-impulso deseado en la respuesta a una entrada de escalón,  $t_s$  es el tiempo de establecimiento deseado, y  $T_s$  es la inversa de la frecuencia de control.

$$\xi = \sqrt{\frac{\log(M_p)^2}{\pi^2 + \log(M_p)^2}} \quad (4.44)$$

$$\omega_n = \frac{3}{\xi \cdot t_s} \quad (4.45)$$

$$Kp_{id} = 2 \cdot \xi \cdot \omega_n \cdot L_d - R_s \quad (4.46)$$

$$Ki_{id} = \omega_n^2 \cdot L_d \quad (4.47)$$

$$Kp_{iq} = 2 \cdot \xi \cdot \omega_n \cdot L_q - R_s \quad (4.48)$$

$$K i_{iq} = \omega_n^2 \cdot L_q \quad (4.49)$$

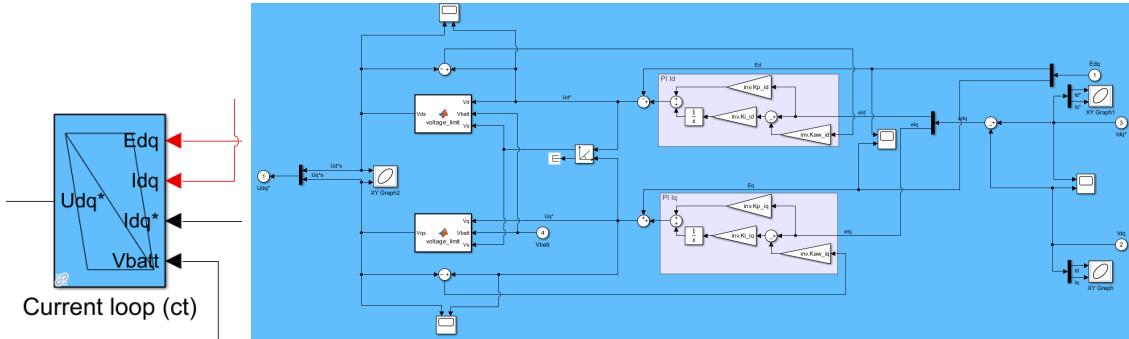


Figura 4.26: Bloque de los lazos de corriente.

Para las simulaciones se han implementado los siguientes parámetros de motor, ya que aunque a fecha de redacción de este documento no está fabricado, se han estimado usando un pequeño *script* de MATLAB de manera que se cumplan los requisitos del motor.

Parámetros del motor			
Parámetro	Valor	Unidades	Descripción
pp	3	ad	Número de pares de polos
$\lambda_m$	52.615	mWb	Flujo magnético de los imanes permanentes
$L_d$	188.7	$\mu\text{H}$	Inductancia en el eje d
$L_q$	283.1	$\mu\text{H}$	Inductancia en el eje q
$R_s$	150	$\text{m}\Omega$	Resistencia de fase del estator
$\omega_{m,\text{máx}}$	20000	RPM	Velocidad angular máxima del motor
$T_{em,\text{máx}}$	26	N·m	Par máximo del motor
$V_{bat}$	540	V	Voltaje de la batería DC
$I_{s,\text{máx}}$	108	A	Corriente máxima en los ejes d-q

Cuadro 4.1: Parámetros del motor simulado.

Como se puede ver, el motor presenta  $I_{sc} = \frac{\lambda_m}{L_d} = \frac{52,615 \text{ mWb}}{188,7 \mu\text{H}} = 278,82 \text{ A} > I_{s,\text{máx}}$ , y por tanto, no se aplica la trayectoria MTPV.

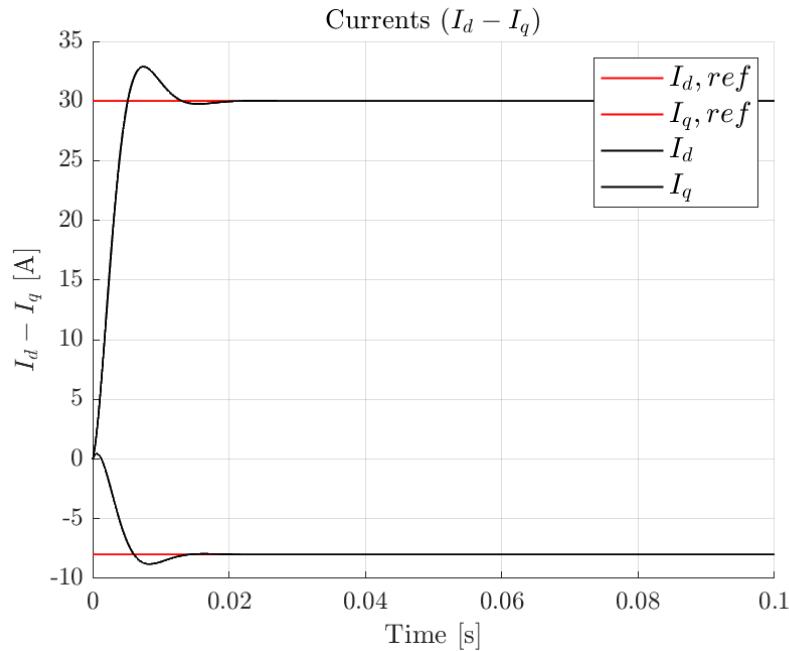


Figura 4.27: Simulación de los lazos de corriente, con una consigna de  $(i_d, i_q) = (-8, 30)$  A.

Tras obtener las consignas de tensión, se modela el inversor VSI con SVPWM con un modelo promediado, es decir, sin llegar a generar una señal conmutada por PWM. Se usan relaciones básicas para convertir las magnitudes eléctricas del espacio  $d-q$  a DC. Además se incorpora la fuente de energía del sistema, la batería, con un simple modelo RC.

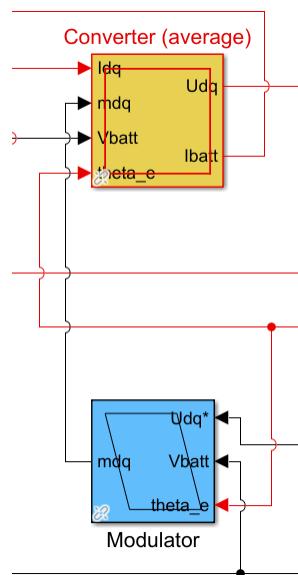


Figura 4.28: Bloques que contienen el modelo promediado del VSI con SVPWM.

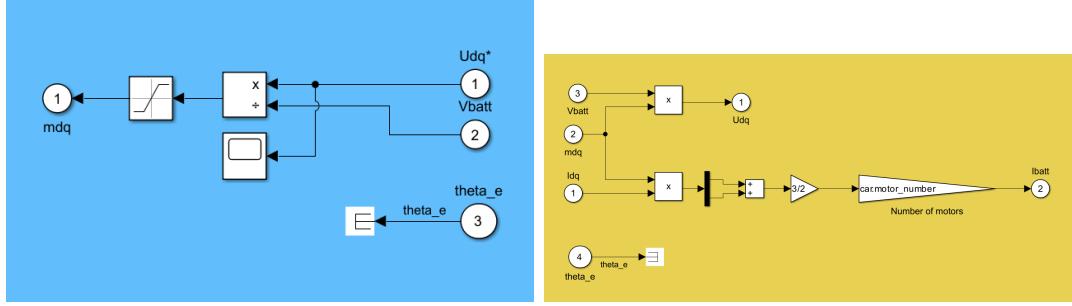


Figura 4.29: Detalle de los bloques del VSI.

### Implementación de las trayectorias de control

Con lo anteriormente desarrollado solamente se pueden consignar las corrientes  $i_d$  e  $i_q$  manualmente, pero el objetivo es consignar el par y que el propio control sea capaz de gestionar el debilitamiento de campo. Por ello, se implementan las ecuaciones presentadas en el apartado anterior en bloques de código. El control se ha basado en la propuesta de [16].

La estrategia es la siguiente: Se implementan las ecuaciones de las trayectorias cuya salida es una corriente (CLC, CTC y MTPV) y se selecciona la mínima. En paralelo, se calcula el ángulo que correspondería a la trayectoria del MTPA, y se añade un control integral que aumenta el valor del ángulo controlando la tensión para poder entrar en el resto de trayectorias. Este integrador sería justamente el controlador de debilitamiento de campo y se encarga de que la consigna de ángulo no haga sobrepasar el límite de tensión establecido por el bus DC con un cierto factor de seguridad. Se trabaja con módulos de corriente siempre positivos, y ángulos comprendidos entre  $\gamma \in [\frac{\pi}{2}, \pi]$ . Para obtener par negativo (regeneración), simplemente se multiplica el ángulo  $\gamma$  por el signo de la consigna de par, atendiendo específicamente al caso de par igual a cero.

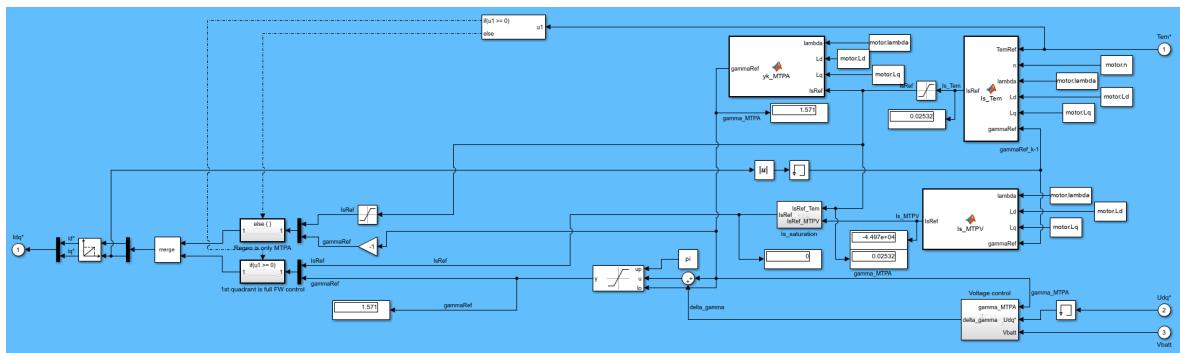


Figura 4.30: Detalle del bloque del lazo de control vectorial.

Para comprobar el funcionamiento y la estabilidad del control, se realiza una simulación en la que la consigna de par está extraída de un perfil de conducción real.

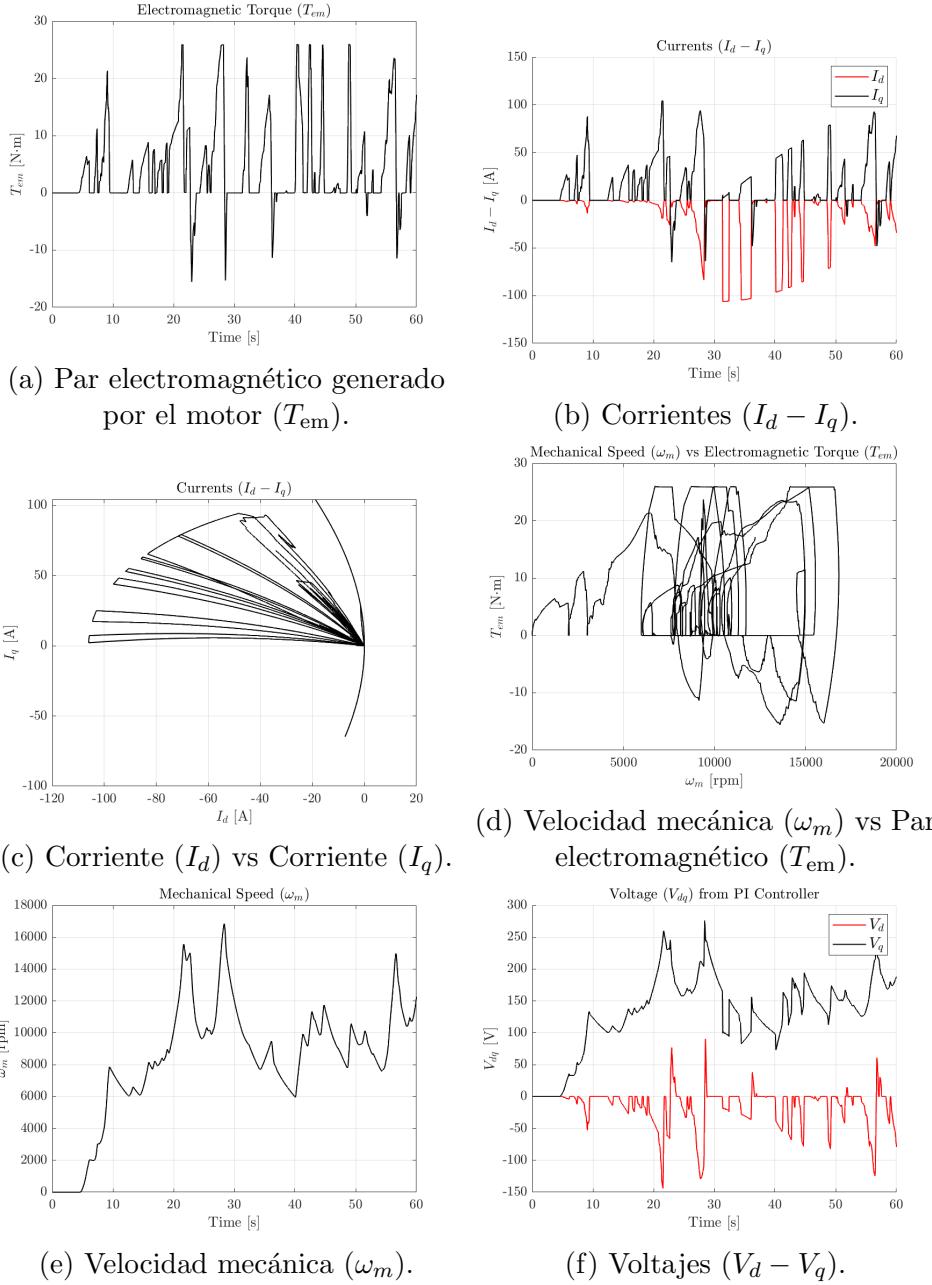


Figura 4.31: Resultados de la simulación.

Se puede observar que en esta simulación se ha limitado el comportamiento de la frenada regenerativa a la trayectoria del MTPA. Además, se pueden observar ciertos problemas en la implementación del lazo de tensión. Resulta que el control propuesto por [16] no considera la regeneración, ni mucho menos en debilitamiento de campo. Más adelante se realiza una simulación más enfocada en el control que en la aplicación, y en ella se revisan estas situaciones.

### Modelo conmutado

Dado que el inversor realmente es una fuente conmutada, se debe modelar utilizando una herramienta que lo permita. Lo único que es necesario discretizar realmente es el control y la generación de tensiones, ya que la planta es continua. Por ello, el primer paso es recalcular las constantes de los lazos de control. Hasta ahora, se habían usado PI continuos, descritos con la expresión

$$u(t) = K_p \cdot e(t) + K_i \cdot \int_0^t e(\tau) d\tau. \quad (4.50)$$

Cuando se discretiza esta expresión usando la transformada Z, se obtiene

$$u[k] = K_p \cdot e[k] + K_i \cdot I[k], \quad (4.51)$$

donde la integral  $I[k]$  se calcula con una aproximación trapezoidal como

$$I[k] = I[k - 1] + \frac{(e[k] + e[k - 1]) \cdot \Delta T}{2}, \quad (4.52)$$

donde  $\Delta T$  es el tiempo de ejecución del PI. Para simplificar el cálculo, se introducen las constantes  $K_0$  y  $K_1$ , que están relacionadas con  $K_p$  y  $K_i$ .

$$K_0 = K_p + K_i \cdot \frac{\Delta T}{2} \quad (4.53)$$

$$K_1 = K_i \cdot \frac{\Delta T}{2} \quad (4.54)$$

Así, la ecuación discreta del controlador PI trapezoidal se expresa como

$$u[k] = u[k - 1] + K_0 \cdot e[k] + K_1 \cdot e[k - 1]. \quad (4.55)$$

Utilizando el modelo EMR generado en Simulink se ha implementado la conmutación, pero el tiempo de simulación es demasiado grande como para que sea una herramienta práctica para el desarrollo.

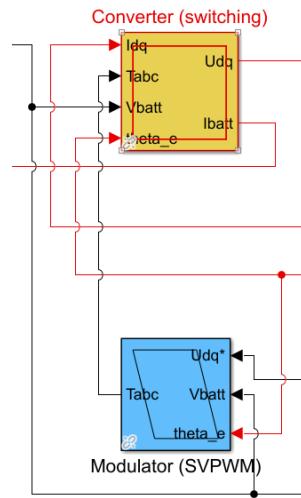


Figura 4.32: Bloques que contienen el modelo conmutado del VSI con SVPWM.

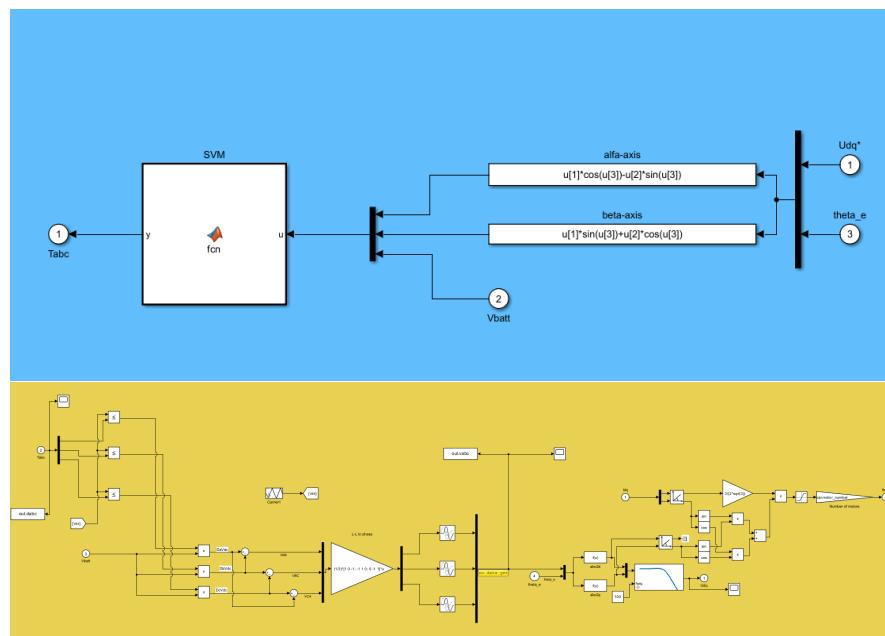
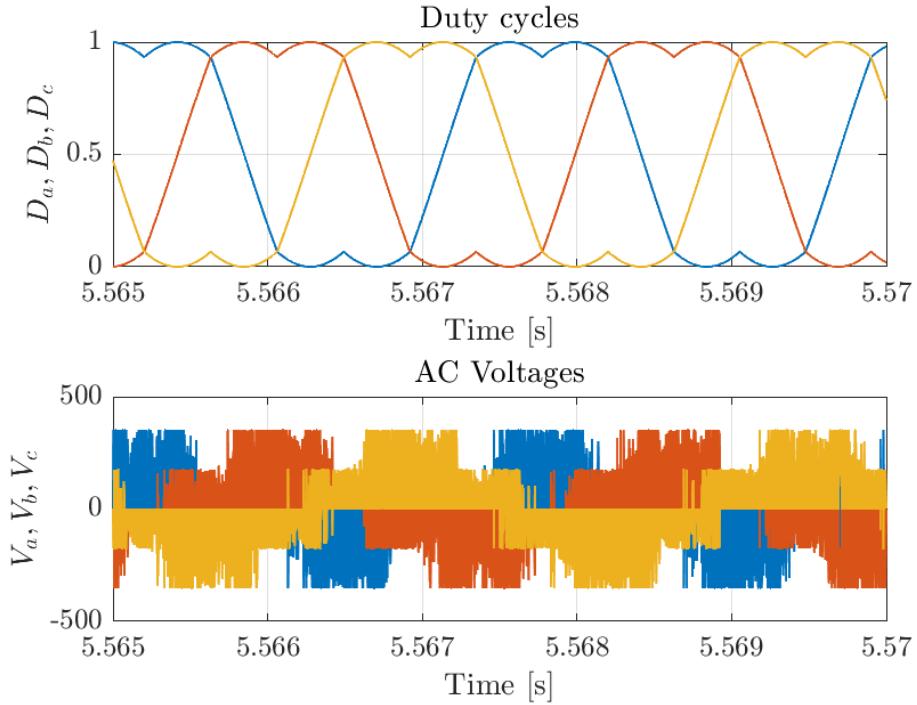


Figura 4.33: Detalle de los bloques del VSI conmutado.

Figura 4.34: *Duty cycles* y tensiones alternas.

Por ello se desarrolla un modelo en PLECS que incorpora el lazo de control mejorado, el inversor con MOSFETs, la planta mecánica simplificada, y a la cual se le discretiza la adquisición y el control, de manera que es una aproximación muy realista de la posterior implementación en un microcontrolador. Además se incorporan cálculos térmicos de pérdidas y eficiencia.

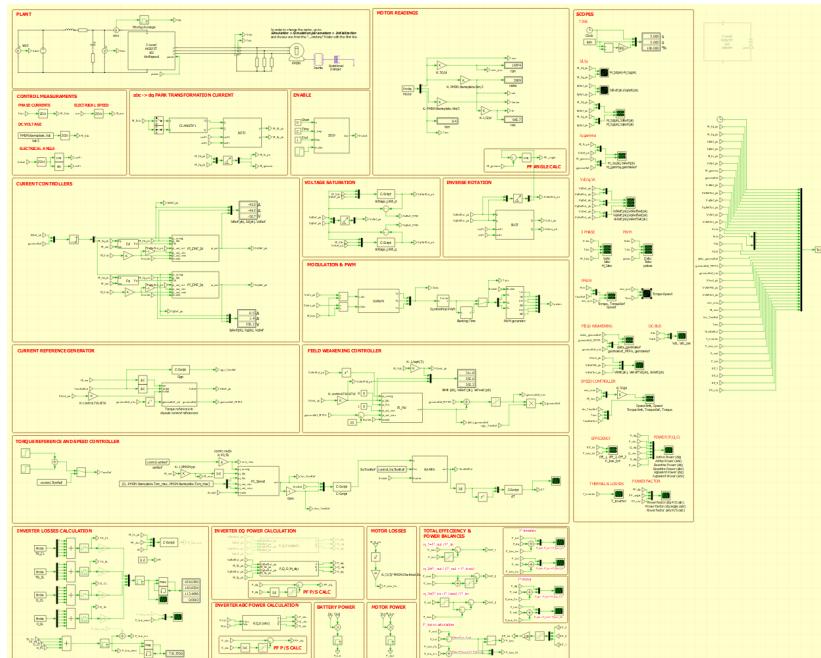


Figura 4.35: Modelo de simulación en PLECS.

Se puede observar que la representación de los bloques en este modelo no sigue el EMR, ya que se elige una implementación más práctica y realista. Destaca la implementación de las funciones de control utilizando la librería PERGAMON, desarrollada por el CITCEA-UPC. Esta librería reproduce completamente el código de las funciones matemáticas implementadas en el control, como los PI, el SVPWM..., en el *software* PLECS, lo que facilita la correlación de cualquier modelo con la implementación final en un sistema discreto.

A continuación se presentan los diferentes bloques que forman el modelo.

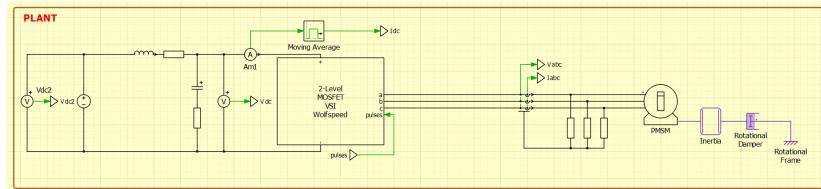


Figura 4.36: Planta electromecánica del conjunto fuente-inversor-motor-carga.

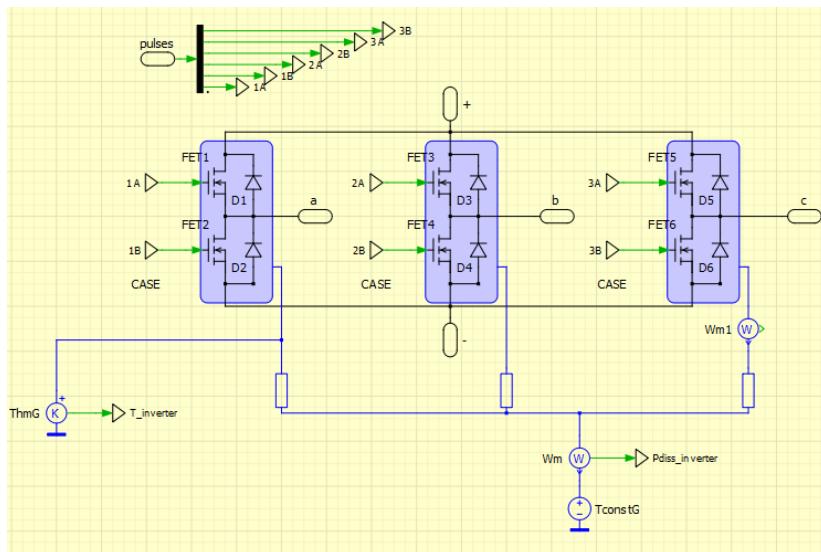


Figura 4.37: Detalle del subbloque VSI, donde se realiza la conexión electrotérmica de los módulos de potencia a la fuente DC, al motor y a la *coldplate*.

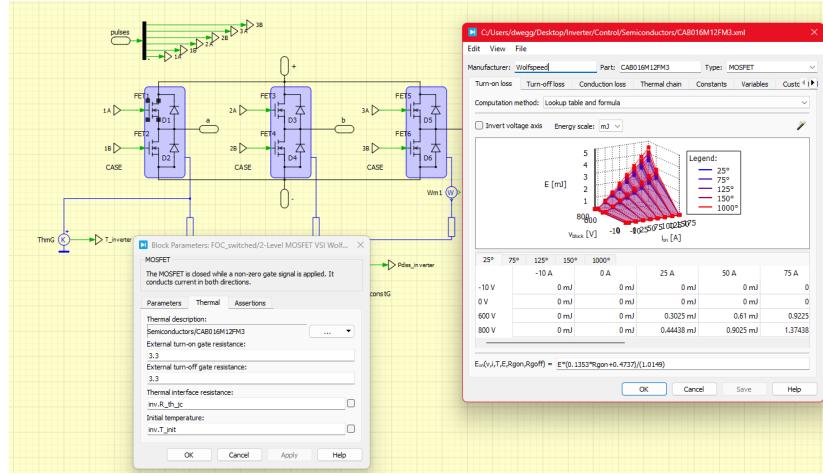


Figura 4.38: Tanto los MOSFETs como los diodos integrados están modelados térmicamente de mano del fabricante, lo que facilita mucho la estimación de pérdidas y la simulación térmica.

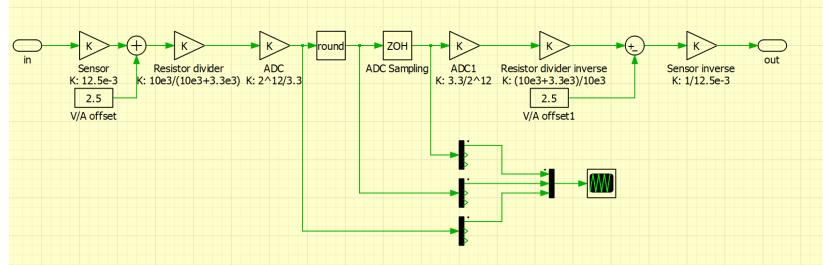


Figura 4.39: Se modela el ADC mediante el uso de *zero order holds* y cuantizando la adquisición y aplicando las ganancias adecuadas.

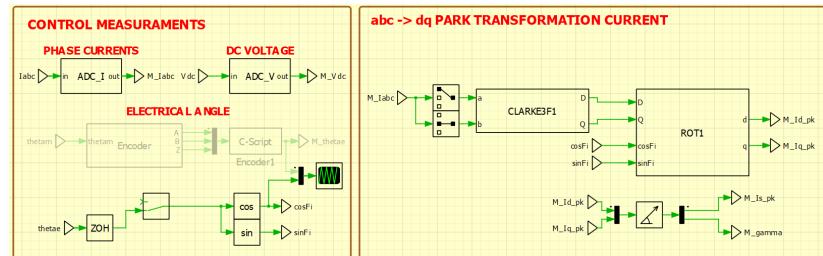


Figura 4.40: Se implementa la transformada de las corrientes, tanto de  $a, b, c$  al espacio  $d - q$  como de coordenadas cartesianas a coordenadas polares.

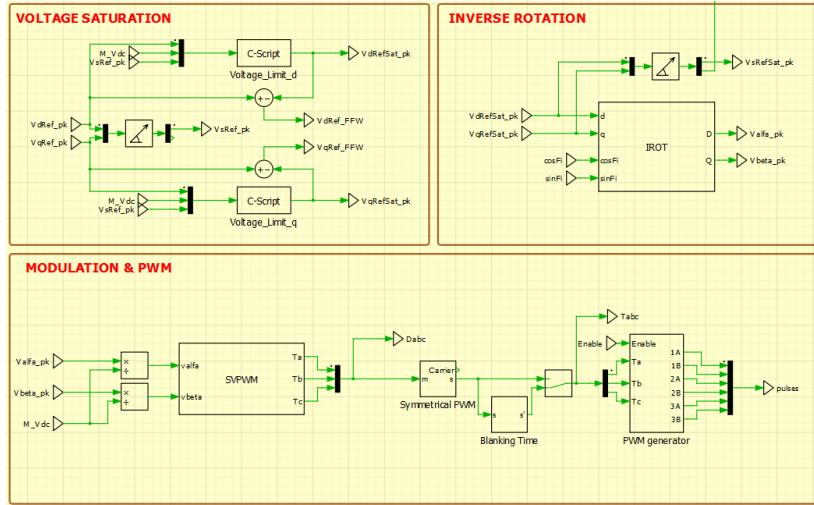


Figura 4.41: Saturación y síntesis de las tensiones  $V_d$  y  $V_q$  mediante la transformada de Clarke inversa y la modulación SVPWM de la librería PERGAMON. Se modelan también los tiempos muertos de la modulación.

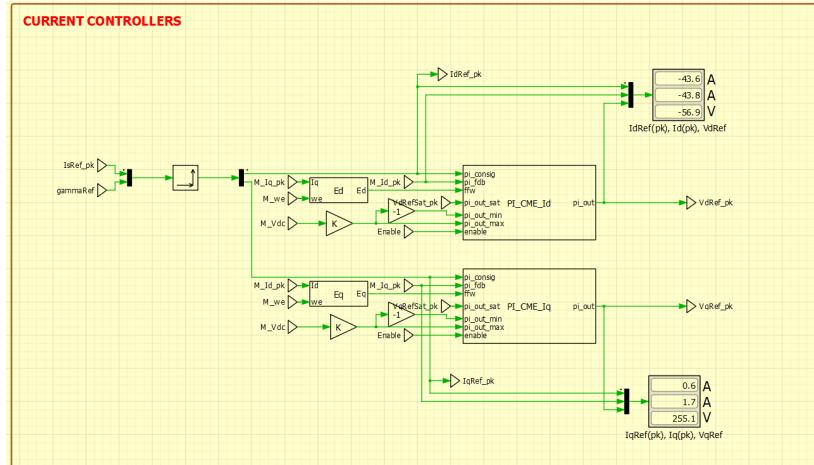


Figura 4.42: Los lazos de corriente están implementados con PI's discretos de la librería PERGAMON y afinados analíticamente con el procedimiento mostrado anteriormente.

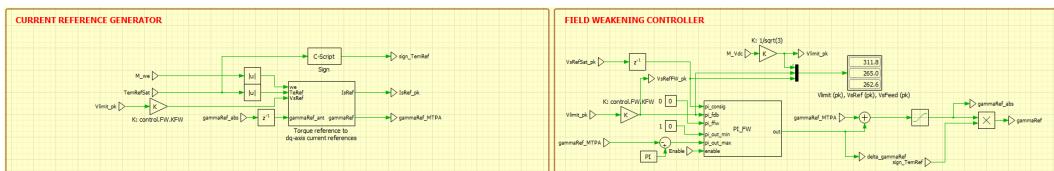


Figura 4.43: Consigna de corriente con debilitamiento de campo.

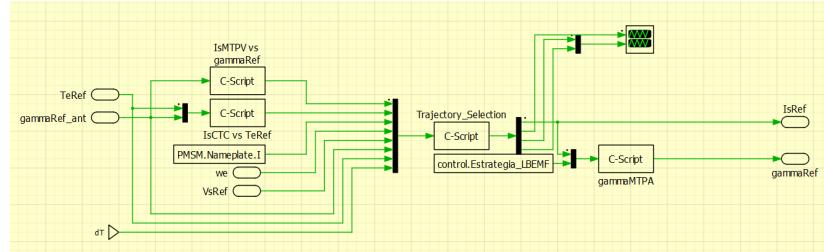


Figura 4.44: Detalle del bloque de cálculo de corriente, donde se implementan las trayectorias de control del PMSM como ecuaciones analíticas resueltas.

En esta simulación se ha optado por una estrategia un tanto diferente a la de [16]. En vez de consignar la corriente mínima de entre todas las trayectorias, se ha implementado una selección más compleja que incorpora la trayectoria VLE y depende de la velocidad eléctrica del motor. Usando esta estrategia más elaborada se consigue un control de la frenada regenerativa más preciso, aunque todavía está en etapa de desarrollo. Hay ciertas situaciones (dependientes de la planta mecánica principalmente) en las que el lazo de tensión no es capaz de ajustar bien el ángulo de corriente y eso lleva a descontroles momentáneos.

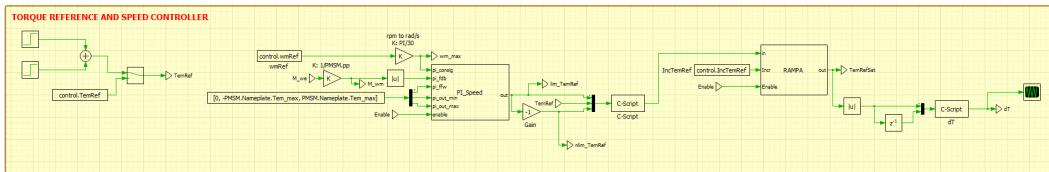


Figura 4.45: Consigna de par y lazo de velocidad como saturación de la consigna de par.

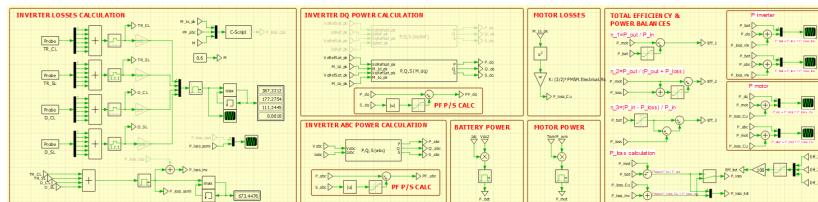


Figura 4.46: Cálculo de pérdidas, eficiencia y factor de potencia.

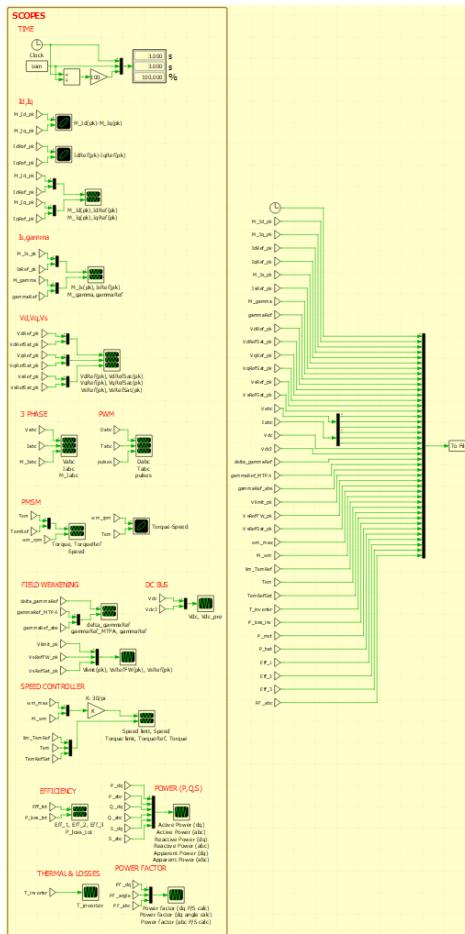


Figura 4.47: Visualización y registro de las variables de interés para el análisis y el procesamiento de datos.

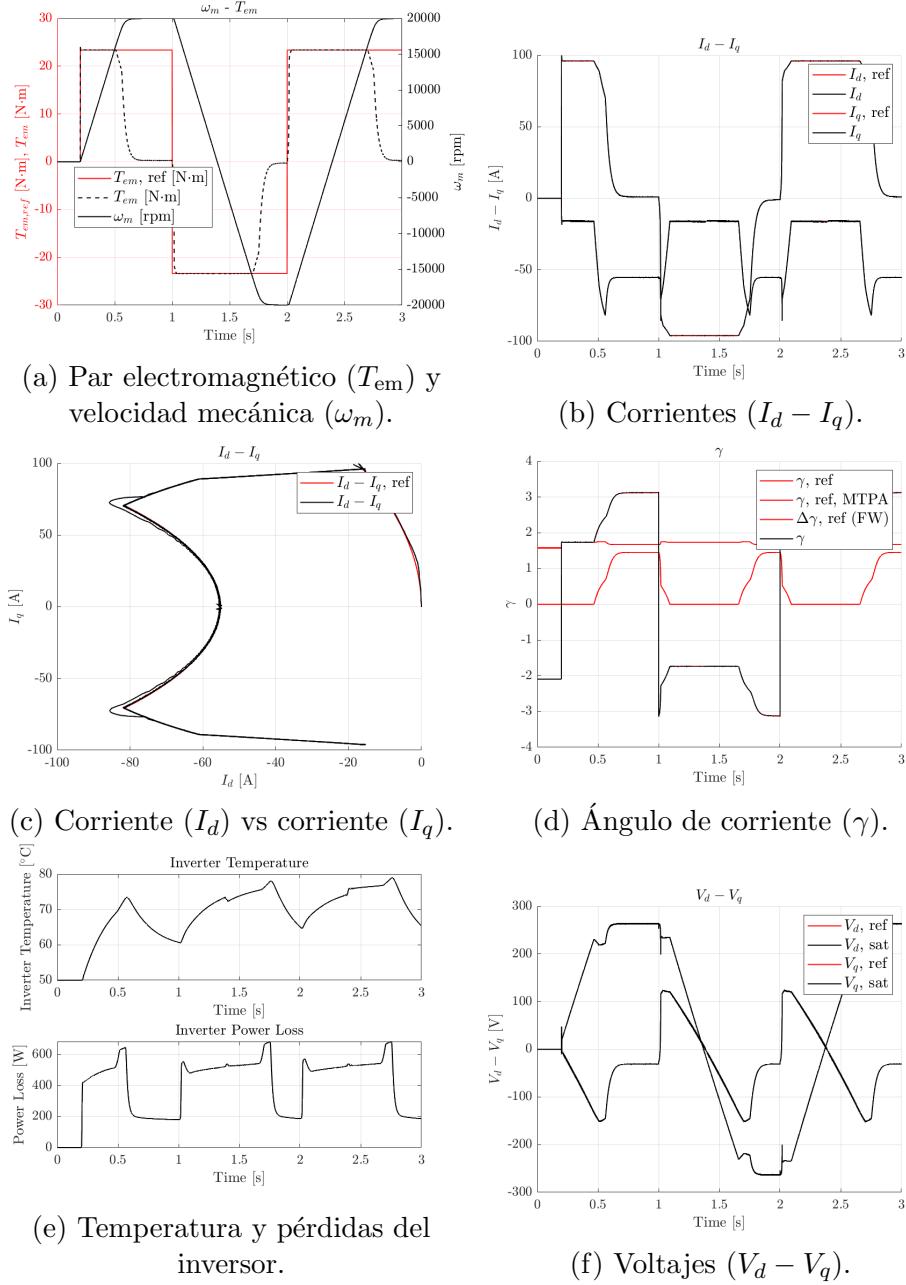


Figura 4.48: Resultados de la simulación.

Como se puede observar, se ha optado por consignar un escalón de par del 90 % del par máximo hasta llegar a la velocidad máxima, donde el mismo control es capaz de limitarla. Posteriormente, se consigna un escalón de par igual pero de signo opuesto, para generar una situación extrema y verificar la robustez del control. De esta manera, se evalúa el comportamiento del control vectorial en las circunstancias más adversas, así como el rendimiento teórico del inversor a potencia máxima en los cuatro cuadrantes de operación del motor eléctrico.

Destaca la claridad con la que esta simulación permite apreciar las trayectorias de control en la figura (c), que muestra la consigna y el valor medido de  $i_d$  e  $i_q$ . Como ya se ha comentado, la simulación no refleja un perfil de conducción realista, ya que

la frenada regenerativa en debilitamiento de campo no está del todo solucionada para algunas situaciones de carga mecánica.

## 4.3. Hardware

### 4.3.1. Requisitos y pre-concepto

Para definir los requisitos del inversor de tracción, es crucial considerar las restricciones y exigencias del tren de potencia que impone la normativa de la competición [9], así como los parámetros eléctricos del vehículo en particular en el cual se va a implementar.

#### Potencia

La norma **EV2.2.1** [9] dicta que la potencia en la salida de la batería no debe exceder los 80 kW. Esta restricción es crucial en el diseño del inversor, ya que se prevé que el vehículo sea impulsado por un solo convertidor con esta potencia máxima. Por ende, el inversor debe estar dimensionado para manejar máximos de potencia de hasta 80 kW. Dado que se trata de un inversor doble, la asignación de potencia se divide en 40 kW por motor, aunque se podría necesitar más potencia en uno de los motores durante la aceleración en una curva. Esta decisión se toma pensando en el futuro del equipo, cuando implemente 4 motores, lo que dotaría al vehículo de hasta 160 kW de máximo. Sin embargo, en ese escenario, solo se podrían utilizar 80 kW repartidos entre las 4 ruedas, con un máximo de 40 kW por rueda.

La prueba donde se espera utilizar esta potencia máxima es la *Acceleration*, donde se podría requerir de los 80 kW durante un máximo de 10 segundos, siendo esta una aproximación muy conservadora. Por lo tanto, la potencia máxima queda como

$$P_{\text{out, máx, tot}} = 80 \text{ kW} (2 \cdot 40 \text{ kW}) (10 \text{ s máx.})$$

Por otro lado, el requisito de potencia media es distinto. Sería un error dimensionar la potencia media del inversor como el valor máximo, ya que esto conduciría a un sobredimensionamiento excesivo de la refrigeración, los conductores, los conectores y los dispositivos de potencia. En cambio, se opta por determinar el valor medio de potencia requerido durante la prueba más exigente, la *Endurance*. En esta prueba, el vehículo debe recorrer aproximadamente 22 km, lo que equivale a alrededor de media hora de uso continuo. En la *Endurance*, considerar la frenada regenerativa es esencial, ya que aumenta el valor medio de la potencia total, sumándose a la potencia de tracción. Se ha calculado el valor medio de potencia a partir de una simulación de la *Endurance* que llega a máximos de 80 kW.

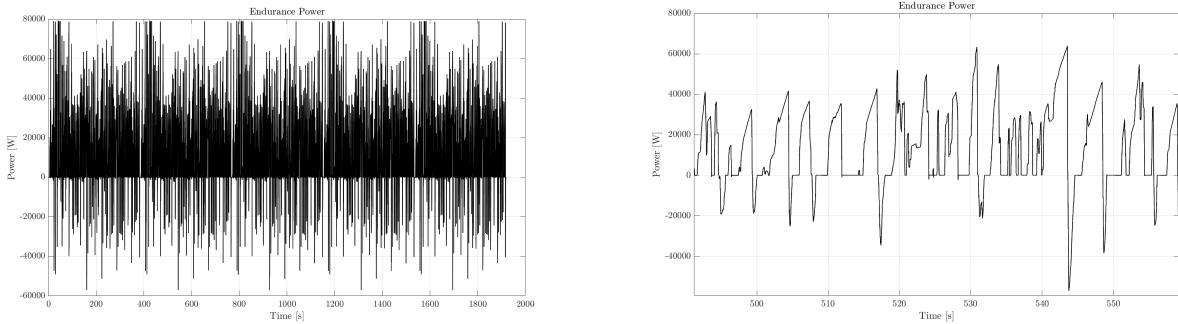


Figura 4.49: Potencia instantánea que sale de la batería en un evento de *Endurance* (Tiempo completo y detalle de un fragmento).

A continuación se muestra el cálculo del valor RMS de la potencia requerida, basado en los datos de potencia:

```
% Calcular el cuadrado de los valores de potencia
power_squared = power_time.Data.^2;

% Calcular el promedio de los valores cuadrados
mean_power_squared = mean(power_squared);

% Tomar la raíz cuadrada del promedio de los valores cuadrados para obtener el valor RMS
power_rms = sqrt(mean_power_squared);

power_rms =
2.3193e+04
```

Esto demuestra que el valor medio de potencia requerido es considerablemente menor que el pico máximo, en concreto un  $\frac{23,2 \text{ kW}}{80 \text{ kW}} = 29\%$ . Por lo tanto, se dimensiona el inversor considerando una potencia media de 35 kW, es decir, 17,5 kW por motor. Esta cifra proporciona un margen de seguridad de 11,8 kW respecto a la simulación, lo que permite algo de juego en el reparto de potencia entre ambos motores. De esta manera, la potencia constante queda como:

$$P_{\text{out, const, tot}} = 35 \text{ kW}(2 \cdot 17,5 \text{ kW})$$

Cabe destacar que se está calculando la potencia aparente del convertidor, ya que la potencia activa y la reactiva se reparten en función del factor de potencia, que no es constante y depende de la planta mecánica y la situación del motor. La potencia activa es la que usa el motor para acelerar o frenar, y la reactiva la consume o suministra el bus de condensadores. Otra nota es que la simulación es poco realista puesto que utiliza picos de potencia máxima, cuando en realidad, en la prueba de la *Endurance* se suele limitar el valor de estos picos con tal de extender la autonomía.

Además, existe la norma **EV4.1.1** *The maximum permitted voltage that may occur between any two electrical connections is 600 V,DC and for motor controller/in-*

verters internal low power control signals 630 V,DC., que impone el límite de 600 V para la tensión de bus máxima. Es de interés que el inversor esté dimensionado a esta tensión de funcionamiento, 600 V,DC, para permitir máxima flexibilidad con el diseño de la batería, por ejemplo. Al usar la tensión más alta posible, se obtiene un beneficio en la reducción de la corriente, que implica menos pérdidas en los conductores y permite reducir la sección de cables, pletinas, conectores y otros conductores.

Ya que la estrategia de modulación es SVPWM y la tensión máxima es de 600 V, la tensión alterna fase-neutro de un motor se expresa como:

$$V_{\text{fase-neutro, pico, } 600 \text{ V,DC}} = \frac{V_{\text{DC}}}{\sqrt{3}} = \frac{600 \text{ V}}{\sqrt{3}} = 346 \text{ V}$$

$$V_{\text{fase-neutro, RMS, } 600 \text{ V,DC}} = \frac{V_{\text{fase-neutro, pico}}}{\sqrt{2}} = \frac{346 \text{ V}}{\sqrt{2}} = 245 \text{ V}$$

Sin embargo, la batería no estará constantemente a 600 V,DC, por lo que para poder entregar la potencia de 40 kW pico por inversor en un rango de tensiones adecuado se debería calcular la corriente con una tensión menor. Se escoge 450 V,DC como tensión mínima a partir de la cual se puede entregar la potencia máxima de 40 kW por inversor. Entonces, la corriente de fase de un motor queda:

$$V_{\text{fase-neutro, pico, } 450 \text{ V,DC}} = \frac{V_{\text{DC}}}{\sqrt{3}} = \frac{450 \text{ V}}{\sqrt{3}} = 261 \text{ V}$$

$$V_{\text{fase-neutro, RMS, } 450 \text{ V,DC}} = \frac{V_{\text{fase-neutro, pico}}}{\sqrt{2}} = \frac{261 \text{ V}}{\sqrt{2}} = 184 \text{ V}$$

$$I_{\text{fase, RMS, máx}} = \frac{P_{\text{out, máx}}}{3 \cdot V_{\text{fase-neutro, RMS, } 450 \text{ V,DC}}} = \frac{40 \text{ kW}}{3 \cdot 184 \text{ V}} = 72 \text{ A}$$

$$I_{\text{fase, pico, máx}} = I_{\text{fase, RMS, máx}} \cdot \sqrt{2} = 72 \text{ A} \cdot \sqrt{2} = 102 \text{ A}$$

De la misma manera que con la potencia, se puede obtener el valor de corriente constante a una tensión menor, ya que el resultado será más restrictivo:

$$I_{\text{fase, RMS, const}} = \frac{P_{\text{out, const}}}{3 \cdot V_{\text{fase-neutro, RMS, } 450 \text{ V,DC}}} = \frac{17,5 \text{ kW}}{3 \cdot 184 \text{ V}} = 32 \text{ A}$$

$$I_{\text{fase, pico, const}} = I_{\text{fase, RMS, const}} \cdot \sqrt{2} = 32 \text{ A} \cdot \sqrt{2} = 45 \text{ A}$$

Iterando el cálculo de potencia, se puede ver que si se dimensiona a estas corrientes, las potencias máxima y constante calculadas a 600 V,DC son considerablemente mayores:

$$P_{\text{out, máx}} = 3 \cdot V_{\text{fase-neutro, RMS, } 600 \text{ V,DC}} \cdot I_{\text{fase, RMS, máx}} = 3 \cdot 245 \text{ V} \cdot 72 \text{ A} = 53 \text{ kW}$$

$$P_{\text{out, const}} = 3 \cdot V_{\text{fase-neutro, RMS, } 600 \text{ V,DC}} \cdot I_{\text{fase, RMS, const}} = 3 \cdot 245 \text{ V} \cdot 32 \text{ A} = 23,5 \text{ kW}$$

$$P_{\text{out, máx, tot}} = 2 \cdot P_{\text{out, máx}} = 2 \cdot 53 \text{ kW} = 106 \text{ kW}$$

$$P_{\text{out, const, tot}} = 2 \cdot P_{\text{out, const}} = 2 \cdot 23,5 \text{ kW} = 47 \text{ kW}$$

## Velocidad

Puesto que se va a controlar un motor con posibilidad de operación en debilitamiento de campo, es necesario conocer la frecuencia eléctrica máxima que se va a tener que poder sintetizar. Este requisito va a dimensionar la velocidad de los lazos de control, y en última instancia, la frecuencia de conmutación. El motor en estudio tiene 3 pares de polos y una velocidad angular mecánica máxima de 20000 RPM. Por lo tanto, la frecuencia eléctrica máxima que se debe sintetizar se calcula

$$f_{e,\text{máx}} = \frac{pp \cdot \omega_{m, \text{máx}, \text{RPM}}}{60} = \frac{3 \cdot 20000}{60} = 1000 \text{ Hz} .$$

Dejando un poco de margen para la compatibilidad con motores de más polos, se escoge una frecuencia máxima de 1200 Hz. Para sintetizar esta frecuencia eléctrica con poca distorsión armónica, se debe escoger una frecuencia de conmutación al menos 30 veces superior, para tener como mínimo 30 pulsos por periodo a estas frecuencias.

$$f_{\text{conm}} > 30 \cdot f_{e,\text{máx}} = 30 \cdot 1200 \text{ Hz} = 36 \text{ kHz} \rightarrow f_{\text{conm}} = 40 \text{ kHz}$$

Se debe considerar también que con una frecuencia de conmutación mayor, las pérdidas de conmutación serán más grandes, pero el tamaño del bus de condensadores será más pequeño. Además, el lazo de control debe ir a 40 kHz, con lo que el microcontrolador que lo implemente debe ser capaz de ejecutar todos los cálculos en menos de  $\frac{1}{40 \text{ kHz}} = 25 \mu\text{s}$ .

Es importante que el control sea mucho más rápido que la planta eléctrica, cuya constante de tiempo es de

$$\min\left(\frac{L_d}{R_s}, \frac{L_q}{R_s}\right) = \min\left(\frac{188,7 \mu\text{H}}{0,15 \Omega}, \frac{283,1 \mu\text{H}}{0,15 \Omega}\right) = \min(1,258 \text{ ms}, 1,887 \text{ ms}) = 1,258 \text{ ms}$$

$$1,258 \text{ ms} >> 25 \mu\text{s} .$$

## Normativa

La normativa de la Formula Student no impone normativas muy restrictivas, ya que la mayoría están enfocadas a la seguridad. Estas son las normas que afectarán al diseño del inversor:

- **EV2.2.2 Regenerating energy is allowed and unrestricted.** La posibilidad de regenerar energía implica que el inversor debe ser capaz de consignar par en el sentido opuesto a la velocidad de los motores para frenar, lo que tendrá un impacto fundamental en el diseño del control. La topología de VSI es bidireccional en sí misma.
- **EV2.2.3 Wheels must not be spun in reverse.** Podría impactar la lógica de control del inversor y en la adquisición de los sensores de posición para evitar la marcha atrás. Se pueden implementar algoritmos de dependencia de dirección para que ambos motores traccionen el vehículo en la misma dirección.

- **EV3.1.1** *TS enclosures, see EV1.1.2, must consist of either*
  - *a grounded solid layer made of at least 0.5 mm thick electrically conductive material, aluminium or better, having a resistance below 300 mΩ, measured with a current of 1 A, to LVS ground and able to continuously carry at least 10 % of the TS accumulator main fuse current rating or*
  - *be fully made out of electrically insulating materials having an isolation resistance of at least 2 MΩ, measured with a voltage of 500 V. The enclosure must be rigid and must prevent possible mechanical penetrations. Protruding electrically conductive parts, such as fasteners or connectors, must follow EV3.1.2*

*The TSAC might use at least 0.9 mm thick steel layer as the grounded layer.*

Tendrá efectos en el diseño del empaquetado del convertidor y en la selección de materiales para garantizar la seguridad eléctrica y mecánica del convertidor.

- **EV3.2.5** *All overcurrent protection devices that are part of the TS must not rely on programmable logic. The overcurrent protection function of motor controllers/inverters for the motor outputs may rely on programmable logic.* Los dispositivos de protección contra sobrecorriente en el sistema de tracción para el motor pueden depender de lógica programable, lo que permite utilizar el sensado de corriente para garantizar esta protección.
- **EV4.1.2** *All components in the TS must be rated for the maximum TS voltage. The TS area of a PCB, see EV4.3.6, is considered as one component. Every input connected to the TS must be rated to the maximum TS voltage.* Tendrá efectos en la selección de los componentes del circuito de potencia del inversor.
- **EV4.1.3** *All components must be rated for the maximum possible temperature that may occur during usage.* Impactará en la selección de componentes que puedan manejar las temperaturas esperadas.
- **EV4.2.1** *TS enclosures, see EV1.1.2, must be labeled with (a) reasonably sized sticker(s) according to “ISO 7010-W012” (triangle with a black lightning bolt on a yellow background). The sticker must also contain the text “High Voltage” if the voltage is more than 60 V,DC or 50 VACRMS.* Impacta en los requisitos de señalización y seguridad del empaquetado.
- **EV4.3.1** *The entire TS and LVS must be galvanically isolated, see EV1.2.1 and IN4.1.1.* Afecta el diseño de la separación y el aislamiento entre ambos sistemas.
- **EV4.3.4** *Where both TS and LVS are present within an enclosure, they must be separated by barriers made of moisture-resistant insulating materials or maintain the following spacing through the air, or over a surface:*

Cuadro 4.2: Voltage Spacing Requirements

Voltage	Spacing
$U < 100\text{V,DC}$	10 mm
$100\text{V,DC} < U < 200\text{V,DC}$	20 mm
$U > 200\text{V,DC}$	30 mm

Impacta en el diseño del empaquetado del inversor. Se usarán aislantes como el Nomex en caso de que no se pueda garantizar el espaciado por aire.

- **EV4.3.6** If TS and LVS are on the same PCB, they must be on separate well-defined areas of the board, meeting the spacing requirements in table 5, each area clearly marked with “TS” or “LV”. The outline of the area required for spacing must be marked. “Conformal coating” refers to a coating insulator, solder resist is not a coating.

Cuadro 4.3: Voltage Spacing Requirements

Voltage	Over Surface	Through Air (Cut in board)	Conformal Coating
0 to 50	1.6 mm	1.6 mm	1.0 mm
50 to 150	6.4 mm	3.2 mm	2.0 mm
150 to 300	9.5 mm	6.4 mm	3.0 mm
300 to 600	12.7 mm	9.5 mm	4.0 mm

Tendrá efectos en el diseño de la PCB de potencia.

- **EV4.5.3** The temperature rating for TS wiring, connections, and insulation must be appropriate for the expected surrounding temperatures but at least 85 °C. Impactará en la selección de cables y materiales aislantes.
- **EV4.5.4** TS components and containers must be protected from moisture in the form of rain or puddles, see IN9. Impactará en el diseño de la caja.
- **EV4.5.6** All TS wiring must be completed to professional standards with appropriately sized conductors and terminals and with adequate strain relief and protection from loosening due to vibration etc. Tendrá efectos en el diseño de las conexiones y terminales.
- **EV4.5.10** Every TS connector outside of a housing must include a pilot contact/interlock line which is part of the SDC. Housings only used to avoid interlocks are prohibited. Impactará en el diseño de los conectores y sistemas de interconexión.
- **EV4.5.11** All TS connections must be designed so that they use intentional current paths through conductors such as copper or aluminium and must not rely on steel bolts to be the primary conductor. Tendrá efectos en el diseño de las conexiones y la selección de materiales adecuados.
- **EV4.5.12** All TS connections must not include compressible material such as

*plastic in the stack-up or as a fastener. FR-4 is allowed.* Impactará en el diseño de las conexiones y la selección de materiales adecuados.

- **EV4.5.13** *TS connectors outside of TS enclosures must be designed in a way, that the TS cannot be activated, see EV4.11, if connected in any way other than the design intent configuration.* Tendrá efectos en el diseño de los conectores y la seguridad.
- **EV4.5.14** *All electrical connections, including bolts, nuts, and other fasteners, in the high current path of the TS must be secured from unintentional loosening. Fasteners must use positive locking mechanisms, see T10.2, that are suitable for high temperatures, see EV4.5.3.* Impactará en el diseño de los sistemas de fijación y bloqueo, especialmente en las conexiones de potencia.
- **EV4.5.16** *Soldered connections in the high current path are only allowed if all of the following are true:*
  - *connections on PCBs*
  - *the connected devices are not cells or wires*
  - *the devices are additionally mechanically secured against loosening*

Tendrá efectos en el diseño de las conexiones y el uso de soldaduras. El uso de sistemas alternativos de conexión en placa como el *press-fit*, facilita el cumplimiento de esta norma.

- **EV4.9.1** *If a discharge circuit is required to meet EV6.1.5, it must be designed to handle the maximum TS voltage permanently. After three subsequent discharges within 15 s in total, the discharge time specified in EV6.1.5 may be exceeded. Full discharging functionality must be given after a reasonable time with a deactivated discharge circuit.* Se deberá integrar un circuito de descarga en el inversor que cumpla con estos requisitos.
- **EV4.9.2** *The discharge circuit must be wired in a way that it is always active whenever the SDC is open. Furthermore, the discharge circuit must be fail-safe such that it still discharges the intermediate circuit capacitors if the HVD has been opened or the TS accumulator is disconnected.* Tendrá efectos en la implementación del circuito de descarga.
- **EV2.2.1** *EV4.10.2 The TSAL itself must have a red light, flashing continuously with a frequency between 2 Hz and 5 Hz and a duty cycle of 50 %, active if and only if the LVS is active and the voltage across any DC-link capacitor exceeds*
  - *60 V<sub>DC</sub> or 50 VACRMS*
  - *Half the nominal TS voltage*

*whichever is lower*

Se deberá implementar esta detección.

- **EV4.10.4** *The mentioned voltage detection must be performed inside the respective TS enclosure.* Obliga a situar la detección de alta tensión en el propio bus de condensadores.

Estas restricciones no solo definen los límites de diseño del inversor, sino que también influyen en la selección de componentes y la estrategia de control.

### Resumen de requisitos de *hardware*

Con toda la información que se ha recopilado se pueden listar los requisitos más importantes del convertidor:

- **Topología del convertidor:** VSI doble.
- **Potencia pico:** 80 kW ( $2 \cdot 40$  kW).
- **Potencia constante:** 35 kW ( $2 \cdot 17,5$  kW).
- **Tensión DC máxima:** 600 V.
- **Tensión fase-neutro sintetizada máxima:** 245 V,RMS (SVPWM).
- **Corriente de fase máxima:** 80 A,RMS.
- **Aislamiento galvánico entre TS y LVS.**
- **Detección de tensión.**
- **Circuito de descarga integrado.**
- **Interfaz por comunicación CAN.**

### Requisitos Adicionales

Además de las restricciones normativas, los requisitos del inversor también deben tener en cuenta las demandas específicas del sistema de tracción y del equipo para el cual se está diseñando. Entre estos requisitos se encuentran:

- **Densidad de Potencia:** El inversor debe ser compacto para facilitar la integración en el vehículo.
- **Eficiencia:** Se busca una eficiencia óptima para maximizar la autonomía del monoplaza y llevar el máximo de energía de la batería a los neumáticos.
- **Fiabilidad:** Dado el entorno de competición, el inversor debe ser altamente confiable y capaz de operar en las condiciones de una competición, como temperaturas ambientales y humedades altas.
- **Flexibilidad:** El diseño del inversor debe ser lo suficientemente flexible para adaptarse a posibles cambios en el sistema de tracción y comunicación con el

vehículo.

- **Facilidad de mantenimiento:** Consideraciones para facilitar el mantenimiento y la evolución del proyecto a largo plazo.

### Boceto del empaquetado

Antes de entrar en el diseño detallado del convertidor, se realizaron algunos bocetos preliminares para visualizar la disposición de los componentes y planificar la distribución espacial. Estos bocetos iniciales sirven como punto de partida para el diseño final del empaquetado del inversor.

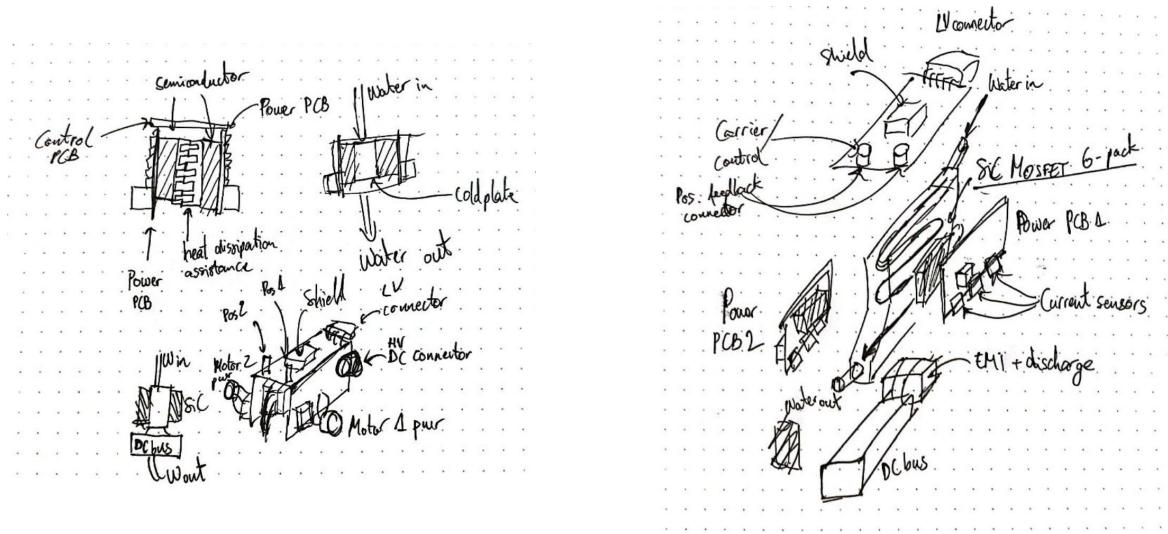


Figura 4.50: Bocetos preliminares del empaquetado del inversor.

En estos dos primeros conceptos se explora el uso de una sola *coldplate* para refrigerar ambos semiconductores. Adicionalmente se propone refrigerar el bus de condensadores, aunque posteriormente se encuentra que no es necesario. Se ha optado por una configuración que separa claramente los módulos de potencia de la placa de control, facilitando así el mantenimiento y la disipación de calor.

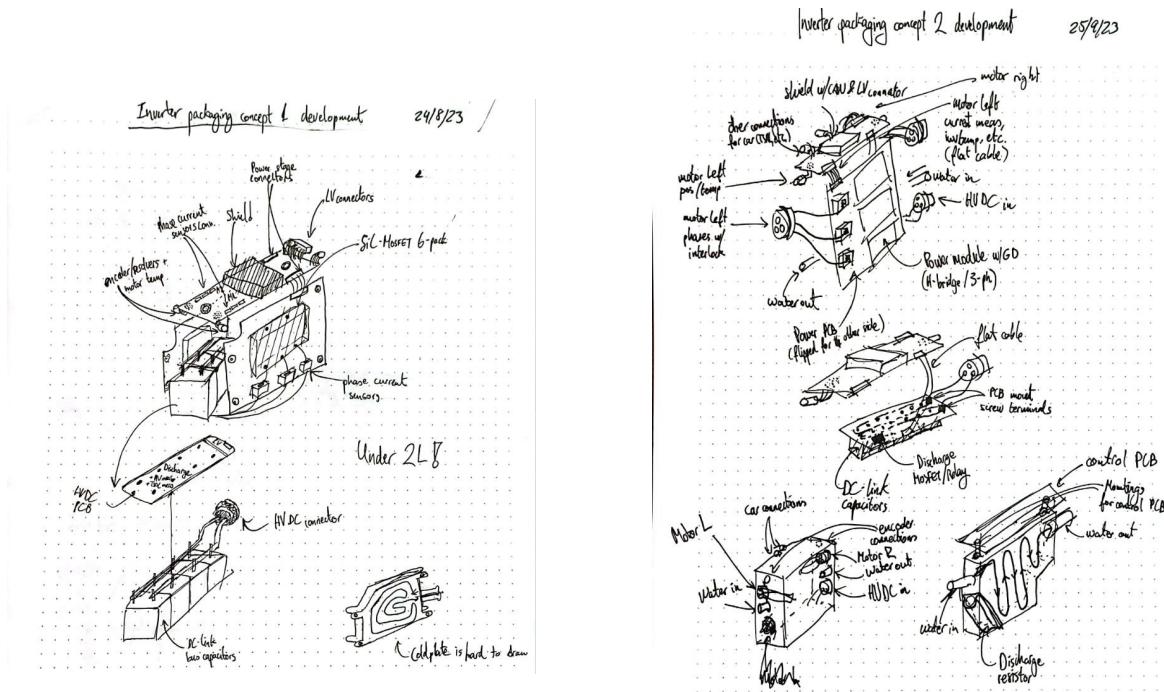


Figura 4.51: Evolución de los bocetos del empaquetado del inversor.

En los bocetos posteriores, se ha refinado la disposición de los componentes para mejorar la accesibilidad y la eficiencia de refrigeración. La disposición de los conectores y la distribución de los conductores también se ha ajustado para optimizar la densidad de potencia y la eficiencia del diseño. Estos cambios reflejan un enfoque hacia un empaquetado más eficiente y funcional del inversor. De todas maneras, todavía presentan muchas complicaciones en el ensamblaje y fabricación de algunos elementos como la *coldplate*.

Estos bocetos iniciales proporcionan una idea visual de cómo se podría organizar el empaquetado del inversor. A medida que avanza el diseño, se realizarán ajustes a la vez que se encuentren limitaciones con los componentes específicos seleccionados y se hagan consideraciones eléctricas y térmicas que en este punto no se han tenido.

### 4.3.2. Topología y concepto

Con el fin de producir las tensiones trifásicas que calcula el control para los dos motores se implementa un ondulador trifásico fuente de voltaje doble (*dual VSI*). Poniendo el foco en uno solo de los convertidores, existen varias topologías que permiten hacer un ondulador trifásico, pero la más utilizada es el VSI de 2 niveles, formado por tres ramas de medio puente. Otras topologías de más niveles logran sintetizar las tensiones con menos distorsión armónica, pero dado que el motor eléctrico es una carga inductiva, y que el control está basado en consignas de corriente, la distorsión armónica del convertidor tiene un impacto muy poco sig-

nificativo en el rendimiento global. De esta manera, se justifica la implementación del VSI dual.

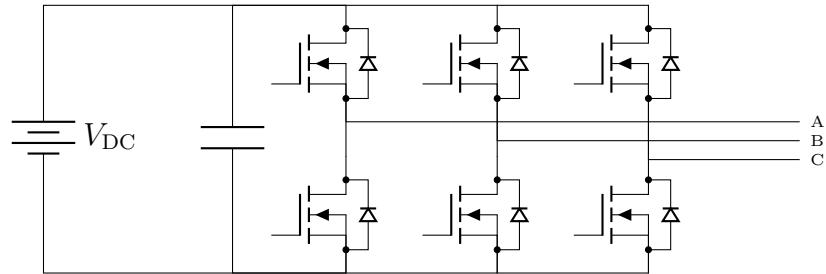


Figura 4.52: VSI con MOSFETs.

Ya que el convertidor implementa código propio, se decide implementar dos VSI en el mismo convertidor, de modo que se opta por unificar algunos elementos de ambos como la refrigeración con el fin de optimizar el peso y el espacio. Esta decisión evita duplicados de medidas, componentes y código, sin embargo, conlleva otros retos, como por ejemplo, que el microcontrolador deberá ser capaz de ejecutar los dos lazos de control al mismo tiempo.

Para adquirir las variables necesarias para el control y la interfaz con el vehículo y sus periféricos, se requieren los submódulos que se presentan en el diagrama de bloques mostrado en la figura 4.53.

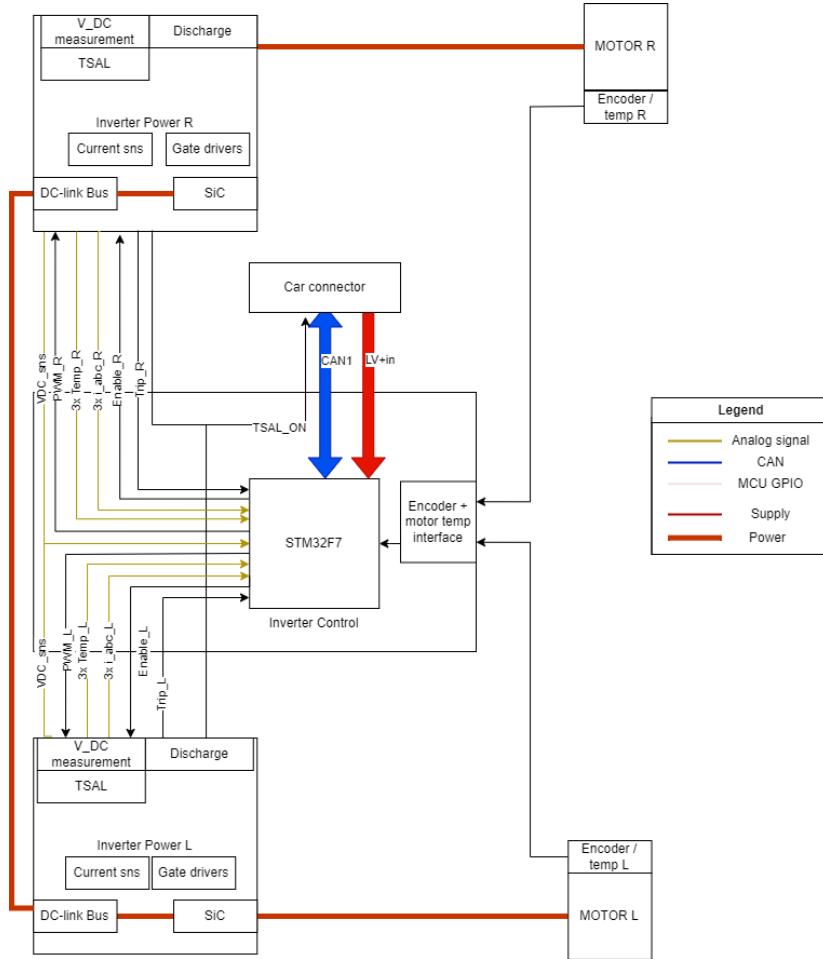


Figura 4.53: Diagrama de bloques del sistema completo.

El convertidor se divide en 3 PCBs, *Inverter Power*, que se instala por duplicado (una por motor), e *Inverter Control*. Como su nombre indica, *Inverter Power* alojará todos los componentes de potencia, incluyendo los *gate drivers*, los sensores de corriente, los semiconductores, el bus de condensadores y los conectores de potencia. Además, en esta placa se puede encontrar el sensado de la tensión de los buses, los circuitos de descarga, y la detección de alta tensión para la *TSAL*. El sensado de tensión sería el único subcircuito repetido, pero esto solamente aporta redundancia y tolerancia al fallo.

Por su parte, *Inverter Control* contiene el microcontrolador de la familia STM32F7 para consignar la conmutación a los *gate drivers*, así como para realizar las lecturas de corriente, tensión y temperatura, las interfaces con los sensores de posición de los motores o los protocolos comunicación CAN y USB.

El montaje de estas placas se realiza de forma compacta y eficiente, de manera que cabe una *coldplate* entre medias de las dos de potencia para refrigerar los semiconductores de ambos inversores. Se encajan de manera que la placa de control se puede conectar a las placas de potencia mediante conectores placa a placa. Las conexiones de potencia facilitan la integración con el cableado del monoplaza debido a su posicionamiento.

### 4.3.3. Semiconductores

#### Tecnología de semiconductores

La decisión de emplear MOSFETs de carburo de silicio (SiC) como interruptores se fundamenta en consideraciones específicas de la aplicación y en los requisitos de la competición. En un entorno donde la reducción de peso y volumen es crucial, el SiC emerge como una opción destacada frente a alternativas como el IGBT de silicio, el FET de GaN o el MOSFET de silicio. Aunque el precio no es una limitación primordial en este caso, el proyecto ha atraído el interés de empresas que han ofrecido muestras de semiconductores de forma gratuita para el desarrollo del convertidor. Esto ha sido beneficioso, ya que aunque se cuenta con un presupuesto, recibir estas muestras adicionales ayuda a reducir costos y aprovechar al máximo los recursos disponibles.

Las ventajas inherentes del SiC, como su rendimiento superior o su resistencia a temperaturas más altas, permiten un diseño más compacto y robusto del inversor de tracción. Estas características son esenciales para cumplir con los requisitos de un monoplaza de competición, donde lograr altas densidades de potencia es muy beneficioso para la integración del resto de componentes del vehículo y aligeramiento del mismo.

#### Módulos de potencia

En el diseño del inversor de tracción, se optó por módulos *half-bridge* debido a su idoneidad para el rango de potencias y tensiones del convertidor. Dos modelos de semiconductores se consideraron para su integración: el DFS05HF12EYR1 de Leapers Semiconductor y el CAB016M12FM3 de Wolfspeed.

Ambos modelos cumplen estrictamente con los requisitos de la aplicación, con un voltaje de ruptura ( $V_{DS,\text{breakdown}}$ ) de 1200 V y una corriente máxima ( $I_{DS,\text{máx}}$ ) que excede los 80 A,RMS. La elección de dos modelos distintos se basa en la intención de realizar pruebas comparativas para verificar las diferencias entre ambos.

El DFS05HF12EYR1 ofrece especificaciones muy buenas en su datasheet, aunque Leapers Semiconductors no lleva muchos años en la industria y no han logrado crear la confianza que otras empresas han conseguido con su experiencia. Por otro lado, el CAB016M12FM3, de la reconocida marca Wolfspeed (antiguamente CREE), aporta la confiabilidad asociada a una empresa con amplia experiencia en el campo.

Según sus respectivos datasheets, ambos modelos permiten alcanzar sin mucho esfuerzo una frecuencia de conmutación de 40 kHz, lo que contribuye significativamente a la reducción del tamaño del bus de continua y optimiza el empaquetado del inversor. La placa de potencia se diseñará para permitir la prueba de ambos modelos, ya que comparten *footprint*, facilitando la adaptabilidad y la evaluación comparativa.

Parámetro	DFS05HF12EYR1	CAB016M12FM3
$V_{DS,\text{breakdown}}$ [V]	1200	1200
$R_{\text{on}}$ [ $\text{m}\Omega$ ]	5.5 - 13	16.0 - 28.8
$V_{f,D}$ [V]	3.3 - 4	4.9 - 5.5
$T_{\text{rr}}$ [ns]	41.5 - 45	20.0
$Q_{\text{rr}}$ [ $\mu\text{C}$ ]	2.19 - 3.94	1.30
$R_{\text{th,jc}}$ [K/W]	0.12 - 0.15	0.543
$Q_G$ [nC]	520	236
$C_{\text{in}}$ [nF]	14.5	6.6
$R_{G,\text{int}}$ [ $\Omega$ ]	1.9	2.4
$V_{GS,\text{th}}$ [V]	2.8 - 4.8	1.8 - 3.6
$I_{DS,\text{máx}}$ [A]	150	89
		

Cuadro 4.4: Comparación de parámetros entre DFS05HF12EYR1 y CAB016M12FM3.

### Análisis de pérdidas

Los dispositivos semiconductores experimentan pérdidas de energía que influyen significativamente en su eficiencia y desempeño, y se transforman en calor, limitando así la potencia de salida. Estas pérdidas pueden clasificarse en dos categorías fundamentales: las pérdidas de conducción y las pérdidas de conmutación. Las **pérdidas de conducción** surgen cuando el dispositivo se encuentra en estado activo, conduciendo corriente a través de él. Esto genera una caída de voltaje y una disipación de potencia asociada a la resistencia interna del dispositivo. Por otro lado, las **pérdidas de conmutación** se manifiestan durante los ciclos de activación y desactivación del dispositivo, cuando la energía almacenada en la capacitancia del mismo se disipa durante la transición entre los estados de conducción y corte.

En el análisis de la eficiencia de los semiconductores, es imperativo considerar las pérdidas totales, las cuales se definen como la suma de las pérdidas de conducción y las de conmutación:

$$P_{\text{tot}} = P_{\text{cond}} + P_{\text{comm}} \quad (4.56)$$

A continuación, se examinarán detalladamente las pérdidas de conducción, seguidas por un análisis exhaustivo de las pérdidas de conmutación en los módulos seleccionados.

#### Pérdidas de conducción

Las pérdidas de conducción tienen su origen en la resistencia entre drenador y fuente cuando el MOSFET está en estado de conducción, o en la caída de tensión

del diodo cuando es el diodo quien está conduciendo. Según la ley de Ohm

$$P_{\text{cond,MOSFET}} = I_{\text{DS}}^2 \cdot R_{\text{DS, on}}, \quad (4.57)$$

y la definición de potencia

$$P_{\text{cond,D}} = I_{\text{SD}} \cdot V_f. \quad (4.58)$$

Sin embargo, estas expresiones se corresponden con las pérdidas instantáneas y no son útiles a la hora de dimensionar el convertidor. Para ello son necesarias las pérdidas promediadas, pero tienen una expresión analítica muy compleja, ya que dependen de la estrategia de modulación, el índice de modulación instantáneo, el factor de potencia instantáneo, etc. Para el inversor se utiliza SVPWM, pero el cálculo de pérdidas tiene demasiados parámetros instantáneos. Muchas referencias asemejan las pérdidas en SVPWM a las de una modulación PWM sinusoidal (SPWM), con lo que las pérdidas se simplifican.

$$P_{\text{cond,MOSFET}} \approx I_{\text{RMS}} V_{Q0} \left( \frac{1}{\pi\sqrt{2}} + \frac{m \cdot \cos(\phi)}{2\sqrt{8}} \right) + I_{\text{RMS}}^2 R_Q \left( \frac{1}{4} + \frac{2 \cdot m}{3\pi \cdot \cos(\phi)} \right) \quad (4.59)$$

$$P_{\text{cond,D}} \approx I_{\text{RMS}} V_{D0} \left( \frac{1}{\pi\sqrt{2}} - \frac{m \cdot \cos(\phi)}{2\sqrt{8}} \right) + I_{\text{RMS}}^2 R_D \left( \frac{1}{4} - \frac{2 \cdot m}{3\pi \cdot \cos(\phi)} \right) \quad (4.60)$$

Como se puede apreciar, aunque son más compactas que otras en la bibliografía, estas expresiones son difíciles de abordar, puesto que casi todos los parámetros son instantáneos. Por ello, se ha usado PLECS para estimar las pérdidas de conducción debido a que facilita la simulación detallada de los semiconductores y permite obtener las pérdidas de forma disecionada por cada dispositivo y tipo de pérdida. PLECS utiliza modelos detallados de los dispositivos, considerando sus características de conmutación y conducción reales.

Con los parámetros de estos modelos, PLECS calcula las pérdidas de conmutación y conducción de manera precisa. Sin embargo, como no tiene en cuenta el circuito completo de los *gate drivers*, no se pueden tomar directamente las pérdidas de conmutación. Se usa un modelo de MOSFET y diodo de Wolfspeed proporcionado directamente por el fabricante. Este modelo cuenta con una parametrización de las pérdidas y los efectos térmicos mucho más detallada que la que se puede obtener a partir de la hoja de datos. El fabricante utiliza tablas de búsqueda en función de la tensión, corriente y temperatura, e incorpora una relación matemática con las resistencias de puerta. Lamentablemente, Leapers no ofrece esta parametrización con sus semiconductores, por lo que el análisis en PLECS se realiza únicamente con el modelo de Wolfspeed, siendo este el más restrictivo en cuanto a las pérdidas de conducción.

Para sacarle el máximo partido, se ha obtenido un perfil de pérdidas a máxima potencia para el inversor en diferentes zonas de control del PMSM, que se puede observar a continuación.

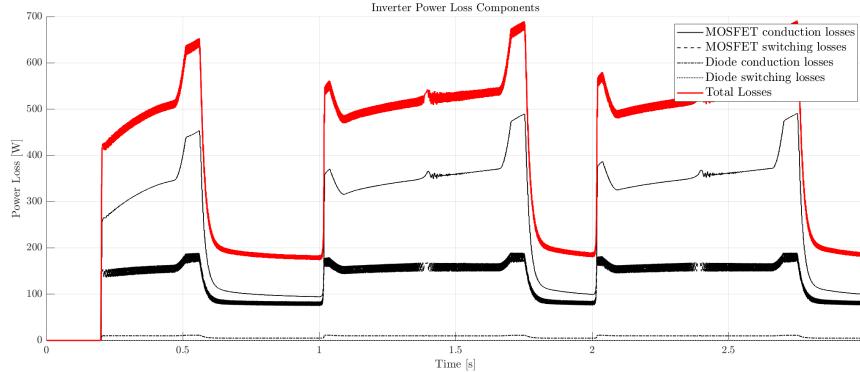


Figura 4.54: Descomposición de las pérdidas de los semiconductores de una simulación en PLECS.

Se puede ver como las pérdidas de conducción son más significativas que las de conmutación, y varían significativamente. Las zonas de par constante (de 1,05 s a 1,4 s por ejemplo), muestran unas pérdidas casi constantes con la corriente, pero crecen debido a la temperatura. Se anota para una comparación posterior que las pérdidas de conmutación de los MOSFETs están entre 150 y 200 W. Al entrar en la zona de límite de tensión (de 1,4 s a 1,45 s), se observa un pico que se corresponde con la zona de potencia constante, que en esta simulación es la potencia máxima. Para obtener un valor constante de pérdidas con el que diseñar la refrigeración, se parte de este valor de pico (450 W aproximadamente) y se trata de la misma manera que la relación de potencia media respecto a la potencia pico calculada en la sección de requisitos.

$$\frac{P_{\text{RMS}}}{P_{\text{pico}}} = \frac{35 \text{ kW}}{80 \text{ kW}} = 0,4375 \approx 0,5$$

Con este razonamiento, se da un valor de pérdidas de conducción máximas de un inversor de  $450\text{W} \cdot 0,5 = 225 \text{ W}$ . Como hay dos inversores anclados a la misma *coldplate*, las pérdidas de conducción que debe disipar es de  $225 \text{ W} \cdot 2 = 450 \text{ W}$ . Es importante recordar que estas pérdidas son para el semiconductor de Wolfspeed. Dado que las pérdidas de conducción son proporcionales a  $R_{\text{DS, on}}$ , se pueden aproximar las pérdidas de conducción del semiconductor de Leapers.

$$P_{\text{cond, Wolfspeed}} = 450 \text{ W}$$

$$P_{\text{cond, Leapers}} \approx P_{\text{cond, Wolfspeed}} \cdot \frac{R_{\text{DS, on, Leapers}}}{R_{\text{DS, on, Wolfspeed}}} = 450 \text{ W} \cdot \frac{5,5 \text{ m}\Omega}{16 \text{ m}\Omega} \approx 155 \text{ W}$$

### Pérdidas de conmutación

El cálculo de las pérdidas de conmutación es más fácil de determinar de forma analítica, aunque depende del circuito de *gate driver* y de sus parásitos. Si no

se tienen en cuenta estos dos factores, se pueden calcular utilizando los valores de  $E_{on}$  y  $E_{off}$ , que representan la energía necesaria para encender o apagar el dispositivo respectivamente. Cuando las hojas de datos de los semiconductores proporcionan los valores  $E_{on}$  y  $E_{off}$ , las pérdidas de conmutación pueden calcularse de forma directa. Estas pérdidas están influenciadas por la tensión de conmutación, la corriente de conmutación, la temperatura de la unión y la resistencia de puerta. La fórmula comúnmente utilizada para calcular las pérdidas es

$$E_{conm}(t) = (E_{on} + E_{off}) \left( \frac{I_{Q,env}(t)}{I_{test}} \right)^{K_i} \left( \frac{V_{DC}}{V_{test}} \right)^{K_v}, \quad (4.61)$$

donde  $I_{Q,env}(t)$  es la corriente de conmutación en cada instante de tiempo,  $I_{test}$  y  $V_{test}$  son los valores de prueba, y  $K_i$  y  $K_v$  son coeficientes de ajuste que normalmente son igual a 1. La justificación se puede encontrar en los gráficos proporcionados en las hojas de datos de ambos semiconductores, donde la relación de las energías de encendido y apagado con la corriente son aproximadamente lineales.

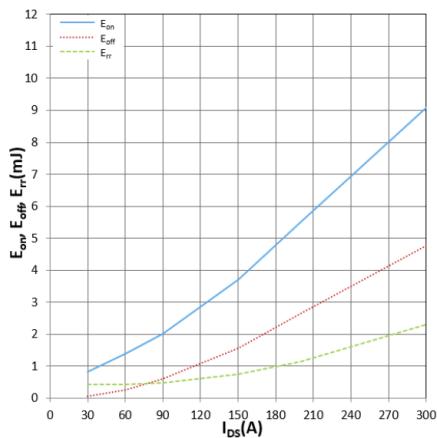


Figure 10.  $E_{on}$ ,  $E_{off}$ ,  $E_{rr}$  vs  $I_D$   
 $T_j = 25^\circ\text{C}$ ,  $R_G = 3.3\Omega$ ,  $V_{GS} = +18\text{V}/0\text{V}$

(a) Leapers

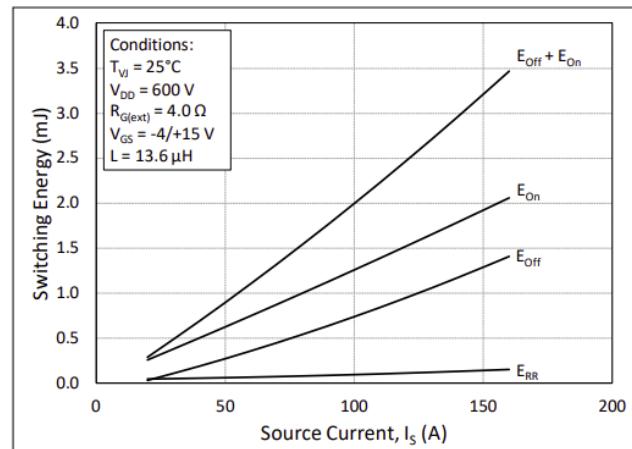


Figure 11. Switching Energy vs. Drain Current ( $V_{DD} = 600\text{ V}$ )

(b) Wolfspeed

Figura 4.55: Energías de encendido y apagado en función de la corriente para Leapers [2] y Wolfspeed [1].

Si la corriente es continua,

$$P_{conm} \approx (E_{on} + E_{off}) f_{conm} \frac{I_{out}}{I_{test}} \frac{V_{DC}}{V_{test}}. \quad (4.62)$$

Y si la corriente es una sinusoidal semi-rectificada con un valor de pico de  $\sqrt{2}I_{RMS}$  (como en el caso del SVPWM),

$$P_{conm} \approx (E_{on} + E_{off}) f_{conm} \frac{\sqrt{2}I_{RMS}}{\pi I_{test}} \frac{V_{DC}}{V_{test}}. \quad (4.63)$$

Para obtener los valores de  $E_{on}$  y  $E_{off}$  se pueden usar los gráficos que aparecen en las hojas de datos, ya que principalmente dependen de la resistencia de puerta que se escoge.

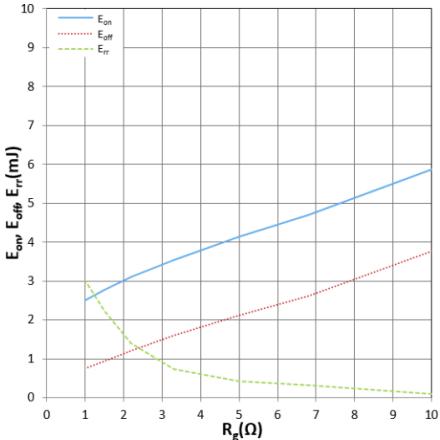


Figure 9.  $E_{on}$ ,  $E_{off}$ ,  $E_{rr}$  vs  $R_g$   
 $T_j = 25^\circ\text{C}$ ,  $I_D = 150\text{A}$ ,  $V_{GS} = +18\text{V}/0\text{V}$

(a) Leapers

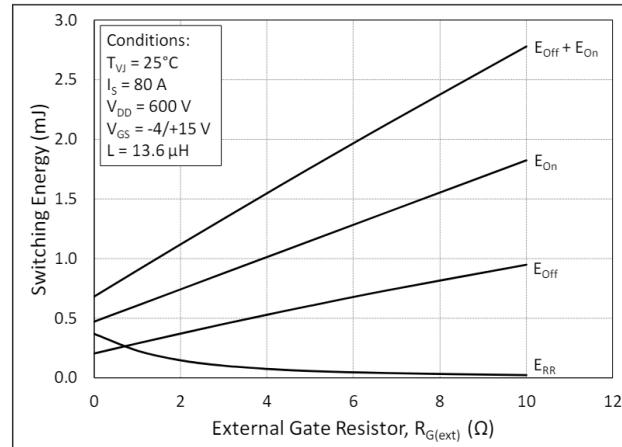


Figure 15. MOSFET Switching Energy vs. External Gate Resistance

(b) Wolfspeed

Figura 4.56: Energías de encendido y apagado en función de la resistencia de puerta externa para Leapers [2] y Wolfspeed [1].

Se escogerán los valores más grandes de resistencia de puerta para hacer este cálculo, pues un valor más grande produce menos sobrepico de tensión en la conmutación, pero aumenta las pérdidas. Sustituyendo por los valores del convertidor en diseño,

- Generales:  $f_{conm} = 40\text{ kHz}$ ,  $I_{RMS} = 80\text{ A}$ ,  $V_{DC} = 600\text{ V}$
- Leapers:  $E_{on} = 5,8\text{ mJ}$ ,  $E_{off} = 3,7\text{ mJ}$ ,  $V_{test} = 600\text{ V}$ ,  $I_{test} = 150\text{ A}$
- Wolfspeed:  $E_{on} = 1,8\text{ mJ}$ ,  $E_{off} = 0,9\text{ mJ}$ ,  $V_{test} = 600\text{ V}$ ,  $I_{test} = 80\text{ A}$

Sustituyendo para los dispositivos Leapers,

$$P_{conm, \text{Leapers}} \approx (5,8\text{ mJ} + 3,7\text{ mJ}) \cdot 40\text{ kHz} \cdot \frac{80\text{ A}}{150\text{ A}} \cdot \frac{600\text{ V}}{600\text{ V}} \approx 91,23\text{ W},$$

y para los dispositivos Wolfspeed,

$$P_{conm, \text{Wolfspeed}} \approx (1,8\text{ mJ} + 0,9\text{ mJ}) \cdot 40\text{ kHz} \cdot \frac{80\text{ A}}{80\text{ A}} \cdot \frac{600\text{ V}}{600\text{ V}} \approx 48,61\text{ W}.$$

Dado que estas pérdidas son para un solo MOSFET, se deben multiplicar por 12 para obtener las pérdidas de conmutación totales, dado que hay 6 dispositivos de potencia en la topología VSI y hay dos VSIs en el convertidor.

$$P_{\text{conm, Leapers, tot}} = 12 \cdot P_{\text{conm, Leapers}} \approx 1095 \text{ W}$$

$$P_{\text{conm, Wolfspeed, tot}} = 12 \cdot P_{\text{conm, Wolfspeed}} \approx 583 \text{ W}$$

Con tal de verificar estas pérdidas, se puede revisar la simulación realizada anteriormente, mostrada en la figura 4.54. En ella, se pueden apreciar unos 150 W de pérdidas de conducción para el semiconductor de Wolfspeed, lo cual se alinea con el cálculo analítico realizado, siendo este último un tanto más conservador (hay que tener en cuenta que la simulación usa solamente un VSI).

### Resumen de pérdidas

El siguiente gráfico presenta una comparación detallada de las pérdidas de conducción y conmutación para los semiconductores de Leapers y Wolfspeed.

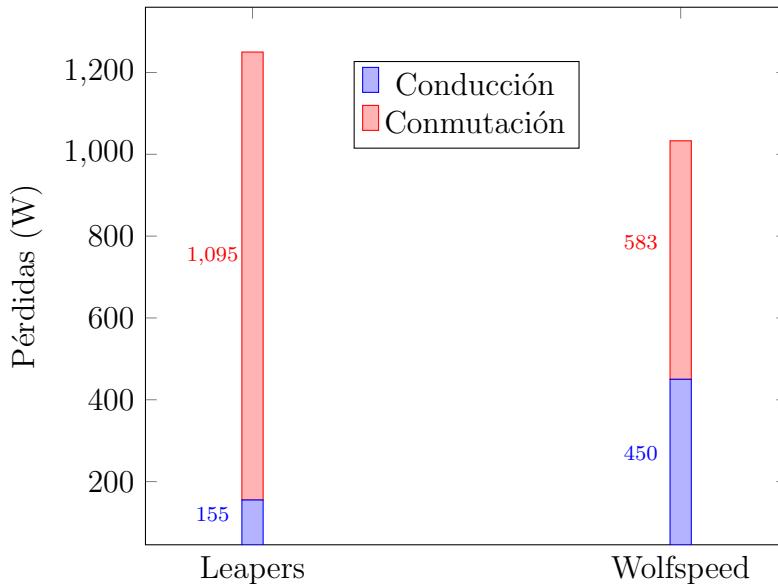


Figura 4.57: Comparación de pérdidas de conducción y conmutación.

Fabricante	Pérdidas de conducción (W)	Pérdidas de conmutación (W)	Pérdidas totales (W)
Leapers	155	1095	1250
Wolfspeed	450	583	1033

Cuadro 4.5: Comparación de pérdidas entre semiconductores.

Se observa que en el caso de Leapers, las pérdidas de conducción exhiben una significativa disminución en comparación con las de Wolfspeed, mientras que las pérdidas de conmutación muestran un incremento dramático para Leapers en relación con Wolfspeed. Este fenómeno sugiere que, en líneas generales, los dispositivos

desarrollados por Leapers podrían ofrecer un camino de corriente más favorable en el semiconductor, y los dispositivos de Wolfspeed son capaces de conmutar más rápido debido a que su carga  $Q_G$  es mucho menor, reduciendo así  $E_{on}$  y  $E_{off}$ . Para el uso de los semiconductores de Leapers se recomienda bajar la frecuencia de conmutación, prestando atención a las afectaciones que pudiera tener en el bus de continua. El desarrollo práctico del trabajo se enfocará en los semiconductores de Wolfspeed por parecer una opción más equilibrada para la aplicación.

La suma total de las pérdidas de ambos inversores, independientemente del semiconductor, es como máximo de 1300 W, valor con el cual se puede diseñar el sistema de refrigeración.

#### 4.3.4. Sistema de refrigeración

A continuación se presenta una comparación entre las opciones comunes para refrigerar el inversor:

Opción de refrigeración	Ventajas	Desventajas
Convección natural	Económica, sin partes móviles	Limitada disipación de calor, depende del ambiente
Disipador de calor	Económico, fácil de instalar, no requiere energía adicional	Limitado en aplicaciones de alta potencia, depende del ambiente
Ventilador	Buena disipación de calor, control de temperatura	Limitado en aplicaciones de alta potencia, ruido
<i>Coldplate</i> de agua	Excelente capacidad de disipación, buen control de temperatura	Coste, mantenimiento, posible riesgo de fugas, instalación complicada
<i>Coldplate</i> de aceite	Buena capacidad de disipación, no corrosivo, alto rango de temperaturas	coste, mantenimiento, posible riesgo de fugas, instalación complicada

Cuadro 4.6: Comparación de opciones de refrigeración.

Para el sistema de refrigeración de los semiconductores se ha optado por un sistema de refrigeración líquida consistente en una *coldplate*, una bomba y un radiador. Esta elección se basa en varios factores clave que se detallan a continuación:

- **Mantenimiento de la temperatura:** A diferencia de una refrigeración por aire, una *coldplate* permite mantener una interfaz de temperatura fija para los semiconductores. Esto es crucial para garantizar un funcionamiento estable y confiable de los componentes, especialmente en aplicaciones de alta potencia como la que se está diseñando.

- **Experiencia previa:** El equipo tiene experiencia previa en sistemas de refrigeración líquida, lo que facilita la implementación y mantenimiento de este tipo de sistemas.
- **Flexibilidad del packaging:** La refrigeración líquida, especialmente con agua, permite un diseño más compacto en comparación con otras opciones. Un disipador haría mucho más voluminoso el convertidor, mientras que la refrigeración líquida permite una distribución más libre de los componentes por el monoplaza. Por ejemplo, se puede situar el radiador en una zona donde tenga mucho contacto con el aire exterior, y conectarlo mediante mangueras a la bomba y a la *coldplate*.

Aunque el carburo de silicio tiene una temperatura máxima de la unión ( $T_{j(max)}$ ) notablemente alta, se ha establecido un objetivo de mantener la interfaz térmica del semiconductor a 80°C como máximo. Este enfoque busca garantizar una operación óptima y una vida útil prolongada de los semiconductores, además de mitigar los posibles efectos negativos derivados del calor.

Se ha elegido agua como el fluido de refrigeración por varias razones:

- **Norma T7.2.2:** Según la norma **T7.2.2** [9], los sistemas de refrigeración solo pueden utilizar agua, aire u aceite como refrigerante. Con lo cual, no es posible utilizar líquidos refrigerantes específicos.
- **Propiedades térmicas:** El agua tiene una alta capacidad calorífica y conductividad térmica, lo que la hace eficaz para disipar el calor generado por los semiconductores. El aceite tiene peor conductividad térmica, y su amplio rango de temperaturas no es útil para la aplicación.
- **Seguridad:** El agua es un fluido seguro y no inflamable, lo que reduce los riesgos de seguridad en caso de fugas o accidentes. Además, es un fluido fácilmente disponible y de bajo costo en comparación con otros refrigerantes. Si se usa agua destilada, el riesgo de corrosión es más bajo, y los sistemas electrónicos no serán tan susceptibles a posibles fugas.

En el presente trabajo no se desarrolla más acerca el sistema de refrigeración puesto que la complejidad de diseñarlo excede el alcance del proyecto. Sin embargo, se reconoce su importancia, ya que al no disponer de este no se pueden realizar pruebas de potencia constante.

#### 4.3.5. Gate drivers

Los gate drivers son componentes críticos en un convertidor de potencia, puesto que son los encargados de conectar las señales débiles de un microcontrolador con los semiconductores. Además, suelen llevar funcionalidades adicionales como la detección de cortocircuitos en el semiconductor, la lectura de señales analógicas de forma aislada, o mecanismos de protección avanzados.

## Funcionamiento genérico

Los *gate drivers* desempeñan un papel esencial en la conmutación eficiente de los MOSFETs, proporcionando los niveles de tensión y corriente adecuados para activar y desactivar rápidamente los transistores. En esencia, es una etapa transistorizada que “amplifica” la fuerza de la señal del microcontrolador, y a menudo lo hace de forma aislada.

## Criterios de selección

Al seleccionar un *gate driver*, varios factores deben tenerse en cuenta para garantizar un rendimiento óptimo del sistema:

- **Topología:** A pesar de que hay soluciones que incluyen 6 *drivers* en un solo encapsulado, las más comunes son los circuitos integrados diseñados para controlar un solo dispositivo o dos en configuración de medio puente. Sin embargo, encontrar esta última opción para el rango de tensiones de 600 V con características óptimas es difícil. Por lo tanto, la topología más adecuada suele ser la de un solo *driver* por encapsulado.
- **Tensión de aislamiento:** Dado que las señales de puerta vienen del sistema de baja tensión, deben aislarse antes de llegar al *gate*, con lo que será necesario buscar un componente aislado a una tensión adecuada de al menos tres veces superior a la tensión máxima del inversor, 600 V.
- **Corriente de salida:** Es crucial elegir un *gate driver* que pueda suministrar la corriente necesaria para cargar y descargar rápidamente las capacidades de compuerta de los MOSFETs. La corriente necesaria depende de la resistencia de puerta, pero se puede determinar una primera cota de  $\frac{V_{GS,typ}}{R_{G,int}} = \frac{20\text{ V}}{2,4\text{ }\Omega} = 8,3\text{ A}$
- **Protecciones integradas:** Funciones como la lectura de señales analógicas, la posibilidad de paralelizar salidas o la inclusión de protecciones son muy beneficiosas para la integración del convertidor.

## Comparativa de alternativas

A continuación se presenta una comparativa entre varios modelos de *gate drivers*, considerando sus características principales:

Características	<b>ADUM4146</b>	<b>UCC21710</b>	<b>GD3160</b>
Voltaje de Operación	-15 V hasta 30 V	-17,5 V hasta 36 V	-12 V hasta 25V
Corriente de Salida	4,61 A	10 A	15 A
Protecciones	Desaturación, UVLO	Sobrecorriente, Desaturación, <i>Mi- ller Clamp</i>	Desaturación, Sobrecorriente, Apagado suave
Tiempo de Retardo	75 ns	90 ns	-
Aislamiento	5 kV	5,7 kV	8 kV
Extras	-	Sensor analógico aislado	Sensor analógico aislado
CMTI	100 V/ns	150 V/ns	100 V/ns

Cuadro 4.7: Comparación de *gate drivers*.

Considerando los criterios de selección, se observa que el UCC21710 se presenta como una opción intermedia adecuada. En primer lugar, la corriente de salida que ofrece es de hasta 10 A, lo que lo hace adecuado para cargar y descargar rápidamente las capacidades de compuerta de los MOSFETs, cumpliendo así con uno de los requisitos fundamentales. Además, integra protecciones contra sobrecorriente y desaturación, así como la funcionalidad de *Miller Clamp*. Además, la inclusión de un sensor analógico aislado proporciona la capacidad de monitorear la temperatura de los semiconductores con sus sensores integrados sin ningún componente adicional.

Aunque las protecciones de sobrecorriente y desaturación son elementos fundamentales para garantizar la seguridad y el correcto funcionamiento de un inversor, en este caso se ha optado por no implementarlas debido a las complicaciones que pueden surgir en el diseño del *layout*. Estas protecciones requieren la inclusión de componentes adicionales con *footprints* grandes y un enrutamiento más complejo de las señales, lo cual puede resultar en problemas de interferencia y aumento de la complejidad del circuito.

Es importante destacar que este inversor se encuentra en una fase inicial de prototipado y desarrollo, donde se prioriza la funcionalidad básica y la viabilidad del diseño. En futuras revisiones y etapas de desarrollo, se considerará la inclusión de estas protecciones, ya que son cruciales para proteger tanto el inversor como los dispositivos conectados. La decisión actual de omitir estas protecciones se basa en la necesidad de simplificar el diseño y garantizar una implementación más eficiente y manejable en esta fase del proyecto.

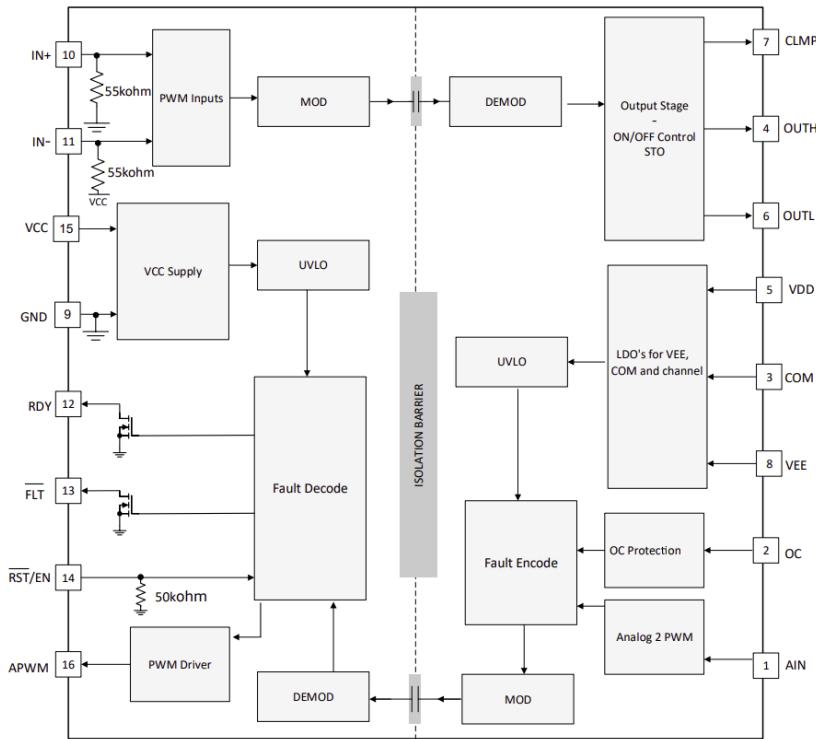


Figura 4.58: Diagrama de bloques funcionales del *gate driver* seleccionado [4].

### Cálculos del *gate driver* seleccionado

- **Tensión gate-source:** Uno de los valores más importantes a determinar es el nivel de tensión de puerta para encender y apagar el MOSFET. En una aplicación *hard-switched* como la del convertidor en diseño, es beneficioso usar una tensión de encendido tan alta como sea posible.

Dada la naturaleza rápida del carburo de silicio, se prevé una  $dV/dt$  considerable, la cual puede causar varios problemas. Uno de ellos sería la activación accidental de un MOSFET, la cual causaría la condición de *shoot-through*. Una estrategia para mitigar parcialmente este problema es el uso de un *gate driver* con *Miller Clamp*. Además, se suele apagar el dispositivo utilizando una tensión negativa, que amortigua posibles interferencias en la puerta del dispositivo afectado. El valor de tensión negativo al cual se encuentre la puerta aumenta la tensión que debe inducirse en ese nodo para llegar a la tensión umbral  $V_{G,\text{threshold}}$  del MOSFET. Dado que el valor óptimo no es trivial, conviene implementar alguna manera de modificarlo, por ejemplo, mediante el uso de un regulador lineal.

Los dispositivos seleccionados tienen un rango de tensiones  $V_{GS}$  un tanto distintos, siendo el de Leapers de +21 V a -2 V, y el de Wolfspeed de +15 V a -4 V.

- **Potencia de alimentación del *gate driver*:** Se estima en función de la frecuencia de conmutación y la carga de la compuerta de los MOSFETs, además de la tensión  $V_{GS}$ .

$$I_{\text{supply, min}} = f_{\text{conm}} \cdot Q_G \quad (4.64)$$

Donde

- $I_{\text{supply, min}}$  es al corriente mínima que debe poder suministrar la fuente de alimentación del *gate driver*,
- $f_{\text{conm}}$  es la frecuencia de conmutación, y
- $Q_G$  es la carga en la puerta.

Utilizando el valor más alto de  $Q_G$  entre los dos semiconductores,

$$I_{\text{supply, min}} = f_{\text{conm}} \cdot Q_G = 40 \text{ kHz} \cdot 520 \text{ nC} = 20,8 \text{ mA}$$

se puede calcular la potencia necesaria de la fuente.

$$P_{\text{supply, min}} = \Delta V_{GS} \cdot I_{\text{supply, min}} \quad (4.65)$$

Donde:

- $P_{\text{supply, min}}$  es la potencia mínima que debe poder suministrar la fuente de alimentación del *gate driver* y
- $\Delta V_{GS}$  es la diferencia entre la tensión de puerta de encendido y apagado.

$$P_{\text{supply, min}} = \Delta V_{GS} \cdot I_{\text{supply, min}} = 20 \text{ V} \cdot 20,8 \text{ mA} = 0,416 \text{ W}$$

Con esta estimación de potencia mínima requerida, es esencial seleccionar una fuente adecuada para los *gate drivers*. En este contexto, se considera la serie MGJ2 de Murata, que ofrece características como:

- Tensión de entrada de 5 V, 12 V, 15 V o 24 V, lo que permite adaptarse a diferentes fuentes de alimentación disponibles. En esta aplicación, la entrada de 5 V simplifica mucho la arquitectura de *hardware*.
- Rango de tensiones de salida muy variados, que permite intercambiar fuentes para probar distintos niveles de tensión.
- Aislamiento reforzado hasta 5,2 kV,DC, garantizando la seguridad y el cumplimiento de la normativa.
- Caracterización de CMTI mayor a 200 V/ns, lo que garantiza una respuesta rápida y efectiva ante transitorios de alta velocidad.
- **Valores de resistencias de puerta ( $R_{G,on}$ ,  $R_{G,off}$ )**: Reducir el valor de las resistencias de puerta conlleva la disminución de las pérdidas de conmutación, ya que los MOSFETs cambiarán más rápido de estado y, por lo tanto, pasarán menos tiempo en la etapa de conmutación. Esta rapidez en el cambio implica

un mayor  $dV/dt$ , lo que puede ser responsable del aumento de la interferencia electromagnética (EMI) y de sobrepico de tensión entre el *drain* y el *source* del propio MOSFET. El valor de estas resistencias se estimará mejor con pruebas empíricas, pero se parte del valor más alto considerado de  $12 \Omega$  para Wolfspeed, y  $10 \Omega$  para Leapers.

#### 4.3.6. Bus de condensadores

La tarea del bus de condensadores es equilibrar la potencia instantánea fluctuante en los nodos positivo y negativo de la batería, resultante de los semiconductores que comutan esta tensión continua en la carga. Estos condensadores, a menudo referidos como bus o enlace de continua, mitigan el rizado creado por la conmutación de alta frecuencia, lo que garantiza un suministro de tensión más estable para el sistema eléctrico en su conjunto.

##### Función del bus de condensadores

En un inversor de fuente de voltaje (VSI), el bus de condensadores tiene dos funciones principales:

- **Minimizar el rizado de tensión:** El rizado de tensión en el bus de continua está causado por la conmutación de los dispositivos semiconductores. El bus de condensadores ayuda a reducir este rizado de tensión, lo que es crucial para evitar fluctuaciones en la tensión máxima que se puede consignar al motor.

El rizado de tensión se calcula como:

$$V_{\text{ripple}} = \frac{I_{C,\text{RMS}}}{C \cdot f_{\text{conm}}} , \quad (4.66)$$

donde:

- $V_{\text{ripple}}$  es el rizado de tensión producido,
- $I_{C,\text{RMS}}$  es la corriente alterna del bus de condensadores,
- $C$  es la capacitancia del bus de condensadores, y
- $f_{\text{conm}}$  es la frecuencia de conmutación.

- **Proporcionar la potencia reactiva:** Además de la reducción del rizado de tensión, los condensadores en el bus también proporcionan potencia reactiva necesaria para compensar la carga inductiva del motor.

##### Dimensionamiento del bus de condensadores

Para dimensionar adecuadamente el bus de condensadores en un inversor de fuente de voltaje, se deben considerar las siguientes condiciones:

- $V_C > 1,1 \cdot V_{\max}$

Donde:

- $V_C$  es el voltaje del bus de condensadores,
- $V_{\max}$  es la tensión máxima DC.

- $I_{C,\text{RMS}} \approx 0,65 \cdot I_{\text{fase,RMS}}$

Donde:

- $I_{C,\text{RMS}}$  es la corriente efectiva del bus de condensadores,
- $I_{\text{fase,RMS}}$  es la corriente efectiva de fase,
- El factor 0.65 se utiliza para estimar la corriente RMS máxima del bus de condensadores en el peor caso, que con una modulación SVPWM se da cuando el índice de modulación es de aproximadamente 60 % [25].

- $C > \frac{I_{C,\text{RMS}}}{V_{\text{ripple}} \cdot f_{\text{conm}}}$

Donde:

- $C$  es la capacitancia del bus de condensadores,
- $V_{\text{ripple}}$  es el rizado de tensión permitido,
- $f_{\text{conm}}$  es la frecuencia de conmutación.

Es fácil ver como reducir la frecuencia de conmutación aumentará proporcionalmente el rizado de tensión para la misma corriente de salida.

Ahora, aplicando estas consideraciones a los valores del diseño:

- $V_C > 1,1 \cdot V_{\max} = 1,1 \cdot 600 \text{ V} = 660 \text{ V} \rightarrow 850 \text{ V}$

Escoger condensadores con un límite de tensión más grande es más seguro para transitorios y el régimen de trabajo en debilitamiento de campo.

- $I_{C,\text{RMS}} \approx 0,65 \cdot I_{\text{fase,RMS}} = 0,65 \cdot 80 \text{ A,RMS} = 52 \text{ A,RMS}$

Se debe asegurar que el condensador puede soportar esta corriente, idealmente sin refrigeración. En caso de usar múltiples condensadores para formar el bus, la corriente se reparte de forma proporcional entre cada uno de ellos.

- $C > \frac{I_{C,\text{RMS}}}{V_{\text{ripple}} \cdot f_{\text{conm}}} = \frac{52 \text{ A,RMS}}{15 \text{ V} \cdot 40 \text{ kHz}} \approx 87 \mu\text{F} \rightarrow 100 \mu\text{F}$

Conviene sobredimensionar la capacitancia tanto como sea posible atendiendo a límites mecánicos y de ensamblaje. Para el valor de  $V_{\text{ripple}}$  se suele considerar un 5 % de la tensión mínima de funcionamiento, que en este caso es de entorno a los 350 V ( $\frac{15 \text{ V}}{350 \text{ V}} = 4,3 \%$ ). Además, se puede jugar con el margen proporcionado para probar frecuencias de conmutación más bajas, dado que los inversores comerciales analizados muestran relaciones de capacitancia - frecuencia mucho más altas.

### Selección de condensadores

Se ha optado por un diseño con 10 condensadores del modelo FHA85Y106KS de la serie FH de Murata. A continuación se detallan las razones para esta elección:

- **Material:** La serie FH de Murata tiene condensadores de película, cuya resistencia interna es muy inferior a la de un condensador electrolítico, lo cual es crucial para minimizar las pérdidas en el condensador.
- **Densidad de capacitancia:** Esta serie de condensadores presenta una alta densidad de capacitancia de entorno a  $0,6 \frac{\mu\text{F}}{\text{cm}^3}$ . Esto va a permitir compactificar el diseño bastante.
- **Tensión máxima:** Con una gama de 500 V y otra 850 V, estos últimos están dentro del rango necesario para operar de manera segura, incluso en debilitamiento de campo, donde en caso de error, la tensión de bus podría ser superior a 600 V.
- **Temperatura de operación:** Tienen un rango de temperatura de operación amplio, que va desde -40 °C hasta +125 °C. Dado que se prefiere evitar su refrigeración, el hecho de que aguanten altas temperaturas permite tener más confiabilidad en la corriente que pueden soportar y el calentamiento que esta va a provocar.
- **Frecuencia de operación:** Los condensadores FHA85Y106KS están diseñados para operar en frecuencias de hasta 200 kHz, cuatro veces superior a la frecuencia de commutación escogida.



Figura 4.59: Apariencia del condensador seleccionado [3].

Se evalúa el comportamiento térmico utilizando la hoja de datos:

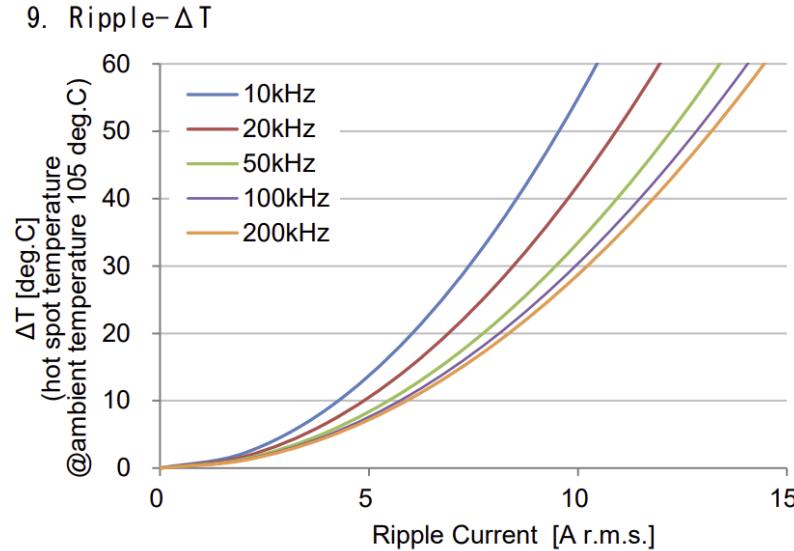


Figura 4.60: Calentamiento propio del condensador en función de la corriente [3].

Dado que hay 10 condensadores, la corriente máxima de cada uno es de  $\frac{52 \text{ A,RMS}}{10} = 5,2 \text{ A,RMS}$ . Por tanto, el incremento de temperatura es de 10 °C como máximo. No será necesaria ninguna consideración térmica ni de refrigeración para estos condensadores.

#### 4.3.7. Conectores de potencia

Para asegurar una conexión segura y eficiente del bus de continua con la batería y de los semiconductores con las fases de los motores, se requiere una cuidadosa selección de conectores. Dada la alta corriente que deben soportar, las conexiones soldadas sin soportes adicionales no son adecuadas según la normativa. Por ello, se opta por la tecnología de conectores *press-fit*.

Un modelo que destaca en esta aplicación es el 7461063 de Würth Elektronik, diseñado para conexiones de hasta 160 A. Está fabricado en latón con una superficie estañada, y su montaje *press-fit* asegura una conexión mecánica y eléctrica sólida.

La tecnología *press-fit* utilizada en estos conectores REDCUBE de Würth Elektronik proporciona una serie de ventajas significativas. Al presionar los pines en la PCB, se genera una soldadura fría homogénea entre el pin y el orificio metalizado, asegurando una resistencia de contacto inferior a 200  $\mu\Omega$ .

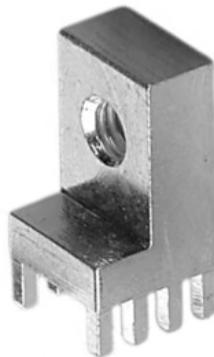


Figura 4.61: Conector REDCUBE PRESS-FIT - Modelo 7461063 [28].

Estos conectores permiten una flexibilidad de integración muy grande, puesto que la conexión a ellos se realiza mediante una unión roscada, un tornillo, lo cual permite conectar cables con terminales de anilla, pletinas y otros elementos conductores. Gracias a esto es muy sencillo implementar mecanismos de bloqueo positivo para evitar la desconexión por vibraciones.

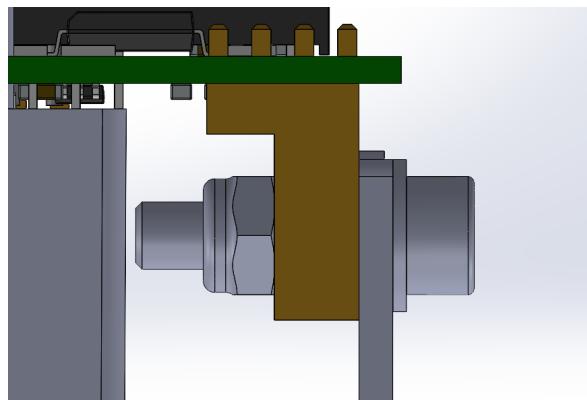


Figura 4.62: Ejemplo de conexión con bloqueo positivo utilizando una tuerca DIN 980V.

#### 4.3.8. Sensor de posición

A fecha de redacción, el sensor de posición específico a utilizar en el inversor aún no ha sido determinado. Sin embargo, se diseñará el *hardware* para permitir el uso del *encoder* incremental, ya que ha sido utilizado hasta ahora en el proyecto.

El *encoder* incremental es un dispositivo que genera pulsos eléctricos a medida que un actuador magnético gira. Este actuador se sitúa en el eje del cual se desea conocer la posición.

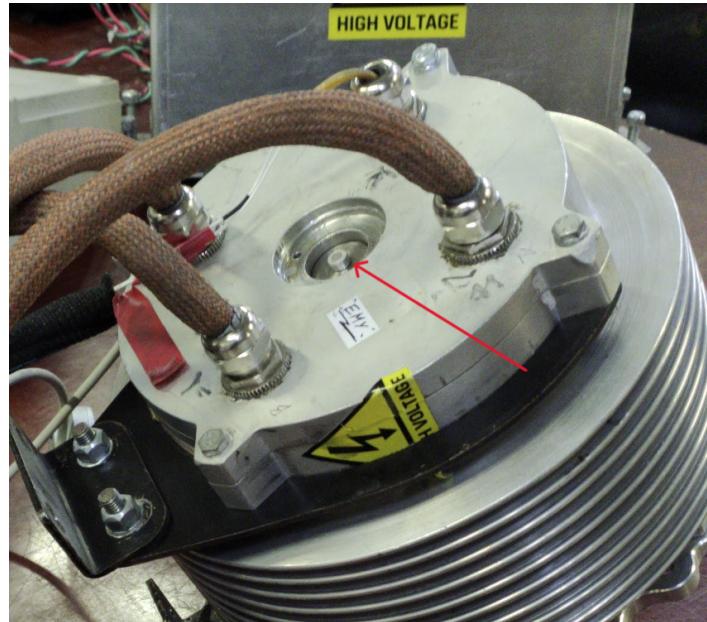


Figura 4.63: Actuador magnético situado en el eje de un motor.

Este tipo de sensor generalmente consta de tres canales: A, B y Z. Los canales A y B son señales cuadradas desfasadas 90 grados, mientras que el canal Z proporciona una referencia de posición conocida como pulso de índice. El *encoder* incremental genera un número determinado de pulsos por cada rotación del ángulo medido, lo que se conoce como pulsos por revolución o PPR.

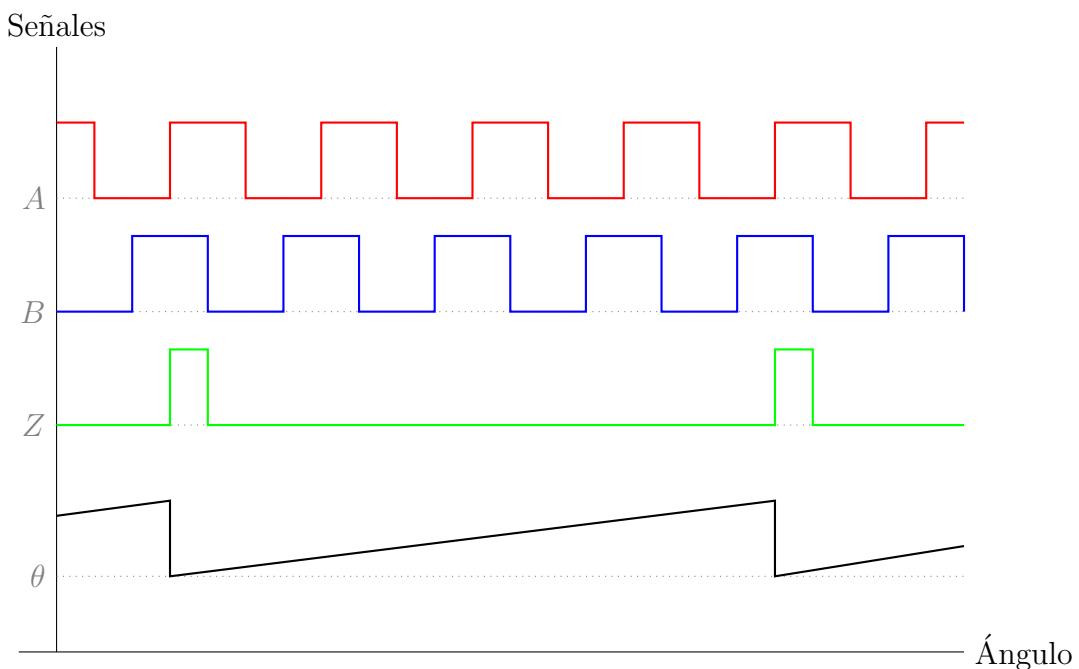


Figura 4.64: Señales de un *encoder* incremental de 4 PPR junto al ángulo real ( $\theta$ ) girando en sentido antihorario.

Para estimar la velocidad, dirección y posición del motor a partir del *encoder* incremental, se utilizan los pulsos de los canales A y B. La dirección del movimiento se determina mirando si A está avanzada respecto a B (sentido antihorario) o viceversa (sentido horario). La velocidad se calcula midiendo el intervalo entre pulsos y la posición se determina contando (integrando) el número de pulsos desde una posición de referencia conocida.

Sin embargo, este tipo de sensor, al igual que otros, presenta un desafío: hasta que no se obtiene la señal de índice, la posición es desconocida. Una solución efectiva podría ser implementar un lazo abierto de tensión hasta obtener el pulso que marca el origen, ya que no requiere una lectura de posición previa ya que el ángulo se impone externamente. En el contexto de la tracción eléctrica, no es viable girar el motor libremente al iniciar el convertidor, ya que esto implicaría un desplazamiento involuntario del vehículo. El lazo abierto de tensión sería una solución adecuada para la aplicación específica de la Formula Student, dado que los motores están acoplados a las ruedas mediante una reductora de velocidad, con una relación de transmisión típica de alrededor de 10. Esto implica que, en el peor escenario, el motor deberá dar una vuelta mecánica completa antes de obtener un pulso de índice, lo que resulta en que la rueda gire aproximadamente una décima parte de una revolución mediante el control de lazo abierto. Tras obtener el pulso de índice, se puede operar en lazo cerrado sin mucha dificultad.

El *hardware* necesario para leer la señal del *encoder* incremental puede consistir únicamente en el uso de tres comparadores analógicos. Estos comparadores se encargan de convertir las señales comúnmente diferenciales de los canales A, B y Z en señales digitales que pueden ser procesadas por el MCU del inversor. Esta interfaz también sería compatible con sensores de posición Hall, lo que brinda flexibilidad en la elección del sensor de posición para el inversor.

#### 4.3.9. Microcontrolador

La unidad de procesamiento del convertidor es una de las piezas clave, pues será la encargada de gestionar lecturas analógicas, alarmas, comunicaciones, y por supuesto, ejecutar el control. Por ello su selección debe ser meticulosamente estudiada. En primer lugar se seleccionan unos requisitos:

- **Velocidad de reloj mayor a 200 MHz:** En base a la experiencia del autor con otros inversores, el cálculo de todos los PIs, filtros, transformadas y trayectorias de control puede tomar hasta 2500 ciclos de reloj. Por lo tanto, dado que hay que ejecutar dos lazos de control para los dos motores,  $\frac{2500 \cdot 2}{200 \text{ MHz}} = 25 \mu\text{s} \leftrightarrow 40 \text{ kHz}$ , 200 MHz es la mínima velocidad para poder conmutar a 40 kHz.
- **Unidad de punto flotante:** Para evitar trabajar en coma fija, lo cual puede causar muchos problemas de integración y añade una capa de complejidad innecesaria, se pone como requisito que el MCU soporte el uso de *float* de forma nativa.

- **Dos *timers* avanzados:** Son necesarios dos *timers*, uno para cada inversor, con características como la salida PWM bipolar con varios canales, configuración sencilla del tiempo muerto, etc.
- **Lecturas analógicas:** Se necesitan al menos un par de ADCs de 12 bits suficientemente rápidos con múltiples canales cada uno, con tal de poder capturar las corrientes de fase y las tensiones de bus adecuadamente.
- **Interfaces de comunicación CAN, SPI, I<sup>2</sup>C y USB:** Dado que se requerirá la interacción con otros dispositivos, es esencial contar con varias interfaces de comunicación. Obviamente CAN para la comunicación con el vehículo, pero también SPI/I<sup>2</sup>C para utilizar memorias externas, o UART/USB como manera de conectar el inversor de forma sencilla a un ordenador.
- **Capacidades de depuración avanzadas:** Se requerirá de herramientas de depuración que permitan detener el código en puntos específicos, monitorizar en tiempo real el estado de las variables, etc.
- **Memoria flash superior a 500 kB:** El binario de un programa muy extenso no debería pesar mucho más de 100 kB, sin embargo, si en el futuro se programa un *bootloader* u otras implementaciones como tablas de búsqueda grandes, la memoria *flash* debería ser el último de los problemas.

Teniendo en cuenta estos requisitos, se ha evaluado una variedad de familias y marcas de MCUs y DSPs, y se ha llegado a la conclusión de que el MCU STM32F777VI de la familia F7 de STMicroelectronics cumple con todos los criterios establecidos. Sus características incluyen:

- Procesador ARM Cortex-M7 con FPU, funcionando a una velocidad de hasta 216 MHz.
- Amplio conjunto de interfaces de comunicación, incluyendo I<sup>2</sup>C, USART, SPI, CAN, USB y Ethernet.
- 3 ADCs (24 canales máximo) de 12 bits y hasta 2.4 MSPS.
- 18 *timers*, incluyendo *timers* de 16 y 32 bits, dos *timers* con PWM avanzado.
- Soporte para depuración mediante interfaces SWD y JTAG, incluyendo el modo de *Trace Asynchronous Serial Wire*, que incorpora un pin de comunicación serie independiente de las capacidades de *debug* de SWD.
- Hasta 2 MB de memoria *flash*, SRAM de 512 Kbytes y 16 Kbytes de RAM TCM para datos críticos en tiempo real.

El STM32F777VI cumple con todos los requisitos establecidos y proporciona capacidades adicionales que pueden ser beneficiosas para el desarrollo y la operación del convertidor. Además, es el mismo microcontrolador que se usa en el resto de ECUs del monoplaza, convirtiéndose en la elección más cómoda para el futuro desarrollo.

### Software de CAD electrónico

El diseño de las PCBs se realizó utilizando el *software* Altium Designer, una herramienta ampliamente utilizada en la industria para diseños electrónicos. Altium Designer ofrece una amplia gama de funcionalidades que facilitan el proceso de diseño, desde la creación de esquemáticos hasta la disposición de componentes y el enrutado de pistas.

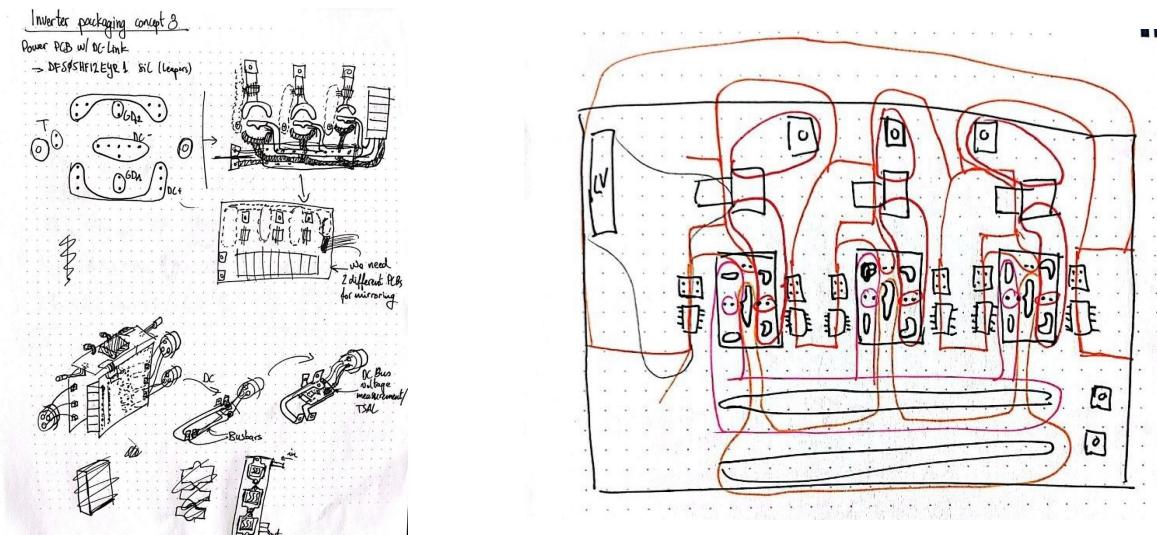
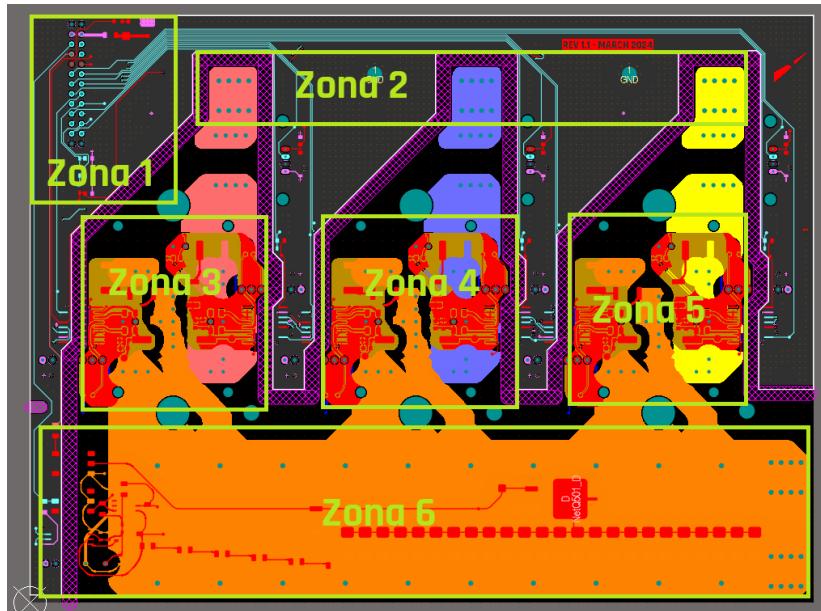
- **Creación de esquemáticos:** Altium Designer proporciona un entorno intuitivo para crear el esquemático del circuito. Primero se crean los componentes usando la información de la hoja de datos para hacer un buen *footprint* y símbolo, y después se incluyen los símbolos de los componentes en el esquemático y se realizan las conexiones eléctricas.
- **Diseño de PCB:** Una vez completado el esquemático, Altium Designer facilita la transferencia de diseño a la PCB. Los componentes del esquemático quedan vinculados y de forma muy sencilla se importan los cambios del esquemático a la PCB. Posteriormente se realizan las conexiones eléctricas en la PCB en un proceso conocido como enrutado.
- **Verificación de reglas:** Altium Designer permite definir y verificar reglas de diseño para garantizar que el PCB cumpla con las restricciones de los fabricantes. Esto incluye reglas de espaciado, de colisiones, etc.
- **Generación de archivos de fabricación:** Una vez completado el diseño de la PCB, Altium Designer facilita la generación de archivos necesarios para la fabricación, como los archivos *Gerber*, la lista de materiales (BOM) o el archivo de taladros. Además, permite exportar un modelo 3D de la PCB con todos los componentes, lo cual facilita mucho la integración mecánica.

### 4.3.10. PCB de potencia

Esta PCB es una placa de 4 capas que integra componentes de potencia y circuitos de adquisición para el control de un solo motor eléctrico. Se requieren de dos de estas PCBs para montar el convertidor al completo.

#### Concepto y *layout*

La PCB de potencia es el sustrato físico sobre el cual se montan y conectan los componentes de potencia. En ella están situados los semiconductores, el bus de condensadores, las medidas de tensión, corriente y temperatura, los *gate drivers*, y algunos circuitos de seguridad. A continuación se muestran unos bocetos iniciales que se usaron para tantejar el emplazamiento de los componentes y conexiones de potencia:

Figura 4.65: Bocetos del *layout* del inversor.Figura 4.66: *Layout* de la PCB de potencia, con las zonas más importantes marcadas.

En el *layout* se distinguen varias zonas.

- **Zona 1:** Conector a la PCB de control y protección de la alimentación de baja tensión.
- **Zona 2:** Conectores de las fases del motor y montajes mecánicos.
- **Zonas 3, 4 y 5:** Semiconductores, sensores de corriente, *gate drivers* y *snubbers* para cada fase.
- **Zona 6:** Bus de condensadores, conectores de alta tensión DC, circuito de descarga y sensado de tensión.

## Restricciones y enrutado

Para dotar al convertidor de una alta densidad de potencia se decidió un formato de 150 mm por 200 mm, dejando espacio más que suficiente para distribuir todos los componentes de forma más o menos holgada.

Dado que esta PCB implementa partes del circuito del sistema de tracción y partes del sistema de baja tensión, se debe crear una separación física de 4 mm ya que estará acabada con un revestimiento conformal acrílico (*conformal coating*), acorde con la norma EV 4.3.6.

Los espaciados entre conductores de la parte de alta tensión son de 3 mm, ya que la tensión que deben aislar es de 600 V. Este valor se obtiene de la norma genérica IPC-2221B, que especifica una separación de  $2,5 + (V - 500) \cdot 0,005$  mm = 3 mm. De todas maneras, se usará un revestimiento conformal acrílico para asegurar una mejor característica dieléctrica y prevenir la aparición de arcos eléctricos.

El dimensionamiento de las pistas para la corriente que debe pasar es algo complicado, y de hecho condiciona el apilado de la PCB. Por ello, se selecciona un apilado de 4 capas de 70 micras (2 onzas por pulgada cuadrada).

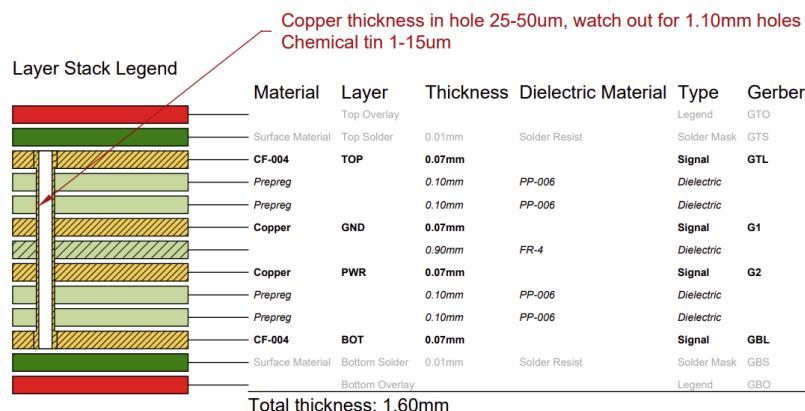


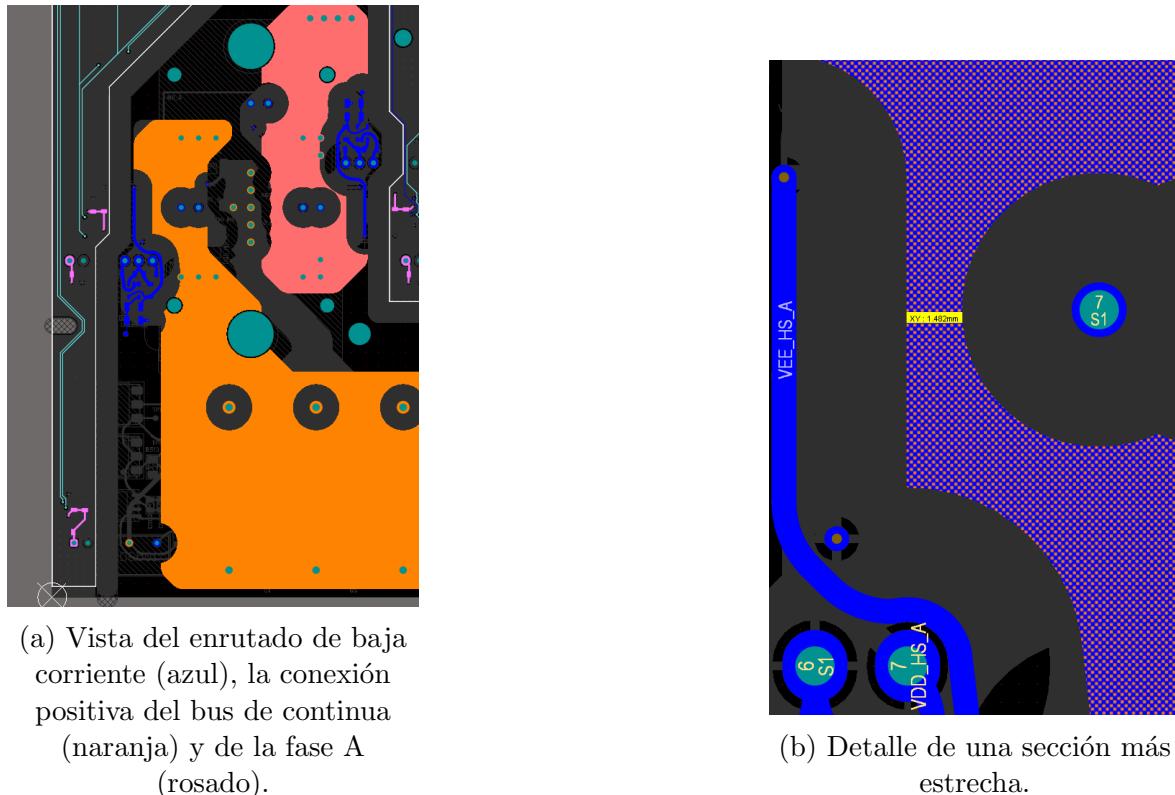
Figura 4.67: Apilado de la PCB de potencia.

Para dimensionar el ancho de estas pistas se ha considerado la corriente RMS de fase, ya que es la corriente máxima en toda la PCB. Despues, se ha usado este ancho para todas las conexiones de potencia, aunque la corriente que vean sea menor. El cálculo se ha realizado usando la norma IPC-2152, que especifica unas relaciones de capacidad de corriente respecto a incremento de temperatura y grosor de capa. Ya que el cálculo es algo tedioso, se opta por el uso de una calculadora específica para este propósito:



Figura 4.68: Cálculo del ancho de pista necesario.

El resultado es de 10 mm, lo cual es exagerado, pero sin embargo, solamente se está teniendo en cuenta una capa. Por ello, se decide enrutar las conexiones de potencia por un mínimo de 2 capas con un ancho mínimo de 5 mm. A continuación se detalla el enrutado de la conexión DC positiva de uno de los 3 módulos de medio puente.



(a) Vista del enrutado de baja corriente (azul), la conexión positiva del bus de continua (naranja) y de la fase A (rosado).

(b) Detalle de una sección más estrecha.

Figura 4.69: Ejemplo de enrutado de la conexión DC positiva del medio puente de la fase A.

Como se puede apreciar, el espaciado que hay que dejar por aislamiento compite por espacio con el ancho de las conexiones. En la mayoría de los casos se ha podido respetar el ancho mínimo de 5 mm, sin embargo, en algunas situaciones esto no es posible. Por ejemplo, lo ilustrado en la subfigura (b) muestra una estrechez de 1,5 mm, pero como esa conexión está repetida en dos capas, el ancho total es de 3 mm. Además, la conexión positiva en el semiconductor se realiza a través de dos grupos de pines, y como antes de realizar esa estrechez ya se ha conectado un grupo de pines, se puede asumir que la corriente que circula por ese trozo de cobre es la mitad que la corriente continua entera que va a recibir ese módulo, que a su vez, es aproximadamente un tercio de la corriente continua total ( $\frac{1}{3} \frac{17.5 \text{ kW}}{450 \text{ V}} = 13 \text{ A}$ ), pasado por la calculadora, tan solo son necesarios 2,8 mm de cobre para esa corriente, lejos de los 10 mm que se han intentado mantener.

Esto es tan solo un ejemplo del análisis que se ha realizado con cualquier mínima sospecha de falta de cobre en todo el enrutado de potencia. Un camino de corriente muy estrecho podría presentar sobrecalentamiento y en casos extremos, levantamiento de la pista o plano.

Además, se ha especificado el acabado y el espesor de cobre en las vías para asegurar un buen montaje de los componentes *press-fit* (los conectores de potencia y los semiconductores). Se ha optado por un acabado ENIG (oro electrolítico) por ser una opción con la que se pueden hacer este tipo de conexiones, además de aguantar mucho tiempo sin oxidarse. El ancho de cobre en las vías es algo que se debe consultar directamente con el fabricante porque no todos son capaces de asegurar una tolerancia. Para saber cuánto cobre es necesario, se han consultado los documentos explicativos de Würth Elektronik (para los conectores de potencia) y de Wolfspeed (para los semiconductores).

	Minimum	Typical	Maximum
<b>Hole drill diameter</b>	1.12 mm	1.15 mm	
<b>Copper thickness in hole</b>	25 $\mu\text{m}$		50 $\mu\text{m}$
<b>Metallization in hole</b>			15 $\mu\text{m}$
<b>End hole diameter</b>	1.00 mm	1.05 mm	1.18 mm
<b>Copper thickness of conductors</b>	35 $\mu\text{m}$	70 $\mu\text{m}$ – 105 $\mu\text{m}$	400 $\mu\text{m}$
<b>Metallization of circuit board</b>		Tin (chemical) recommended	
<b>Metallization of pin</b>		Tin (galvanic)	

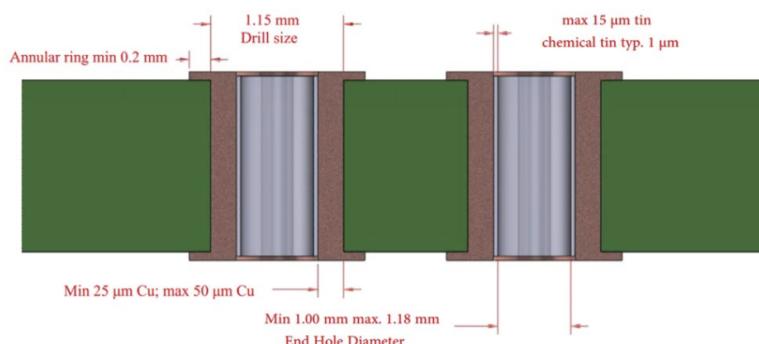


Figura 4.70: Requisitos para la PCB según Wolfspeed [27].

#### Materials and tolerances

**REDCUBE** PRESS-FIT from Würth Elektronik are manufactured from the material CuZn39Pb3 and are therefore RoHS-compliant according to the RoHS stipulation concerning copper alloys.

The circuit board thickness should ideally be between 1.6 and 3.2 mm. Tested surfaces are chemical tin, HAL and ENIG. The **immersion tin** coating process is recommended. Using this process usually guarantees that the tin is evenly distributed in the case whereby the tolerances can be complied with more easily and thus chip formation can be prevented. Due to the uneven distribution of the tin in the case for the HAL process, we recommend the immersion tin process for circuit board thickness of 2.4 mm and greater. ENIG can be used but not recommended for Press-Fit technology.

Unless otherwise noted in the corresponding drawing, Würth Elektronik **REDCUBE** PRESS-FIT have quadratically designed press-fit pins. The through-hole plating in the PCB must therefore have the following characteristics:

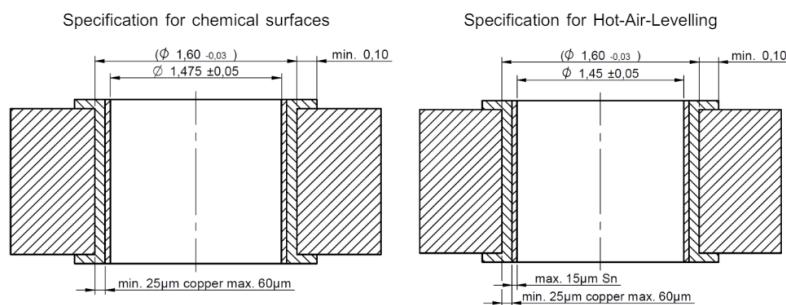


Figura 4.71: Requisitos para la PCB según Würth Elektronik [28].

Ambos documentos apuntan que un acabado de estaño químico es lo ideal para realizar esta conexión, sin embargo, no se pudo conseguir un fabricante que lo pudiera realizar a un precio razonable. El grosor de cobre que se marcó como requisito al fabricante fue de 25 µm a 50 µm, por ser el más restrictivo de ambos.

#### Bloques funcionales

La PCB de potencia se divide en varios bloques funcionales, que se juntan en un esquemático jerárquico, que además incluye la conexión entre estos bloques, algunas notas indicativas y componentes que no pertenecen a ningún bloque en específico.

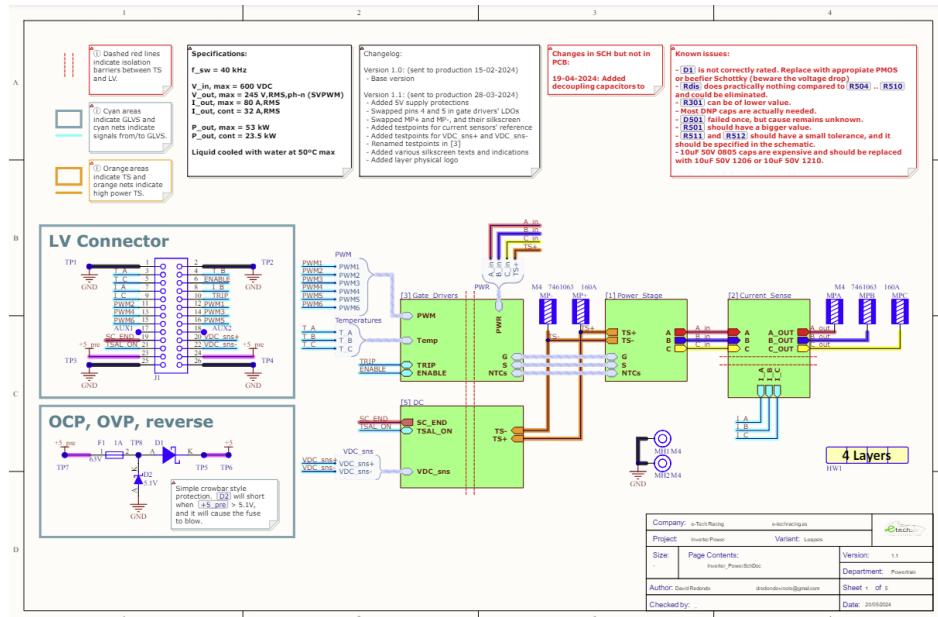


Figura 4.72: Esquemático jerárquico de la PCB de potencia.

En el esquemático se pueden distinguir el conector a la PCB de control, la protección de alimentación de baja tensión y unas notas indicativas, así como una leyenda de colores. Se anotan también los cambios y la fecha en la que se envía a producción. Los bloques que se pueden ver incluyen:

- **Etapa de potencia:** En este bloque aparecen los semiconductores, el bus de condensadores y una descarga pasiva.
- **Sensado de corriente:** Se incluyen los sensores de corriente y su interfaz analógica con la PCB de control.
- **Gate drivers:** En este bloque se recogen las señales necesarias para la commutación, así como la configuración de los *gate drivers* en su conjunto. Este bloque contiene 3 subcircuitos correspondientes con cada fase. En ellos se encuentran los *gate drivers* en sí, junto a su alimentación aislada, los *snubbers* y la medida de temperatura.
- **DC:** Por último, hay un bloque dedicado al bus de continua, que incluye el circuito de descarga, la medida de tensión y la detección de 60 V requerida por la normativa.

### Circuitos importantes

#### VSI

Ya que los módulos son estructuras *half-bridge*, se deben conectar entre sí para formar la topología VSI.

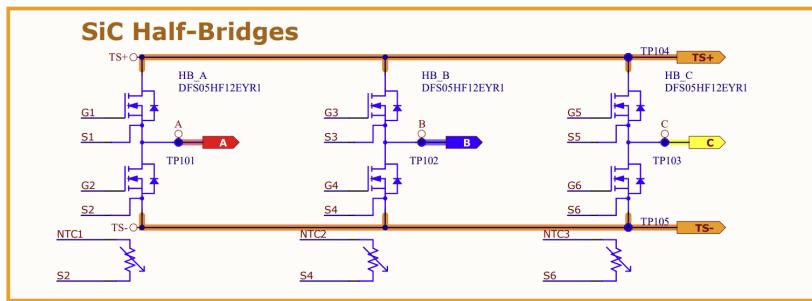


Figura 4.73: Conexión de los módulos configurando un VSI.

### Protección de alimentación

Aunque en principio es regulada, la entrada de 5 V necesita de un mínimo de protecciones sencillas para evitar retrasos ocasionados por fallos mientras se realizan pruebas. En este caso se ha usado un fusible como protección contra sobrecorriente, un diodo *zener* a modo de protección contra sobretensión (hará saltar el fusible cuando la tensión de entrada supere la tensión umbral), y un diodo *schottky* como protección frente a tensión inversa, ya que tiene poca caída de tensión, actúa bastante rápido y es barato.

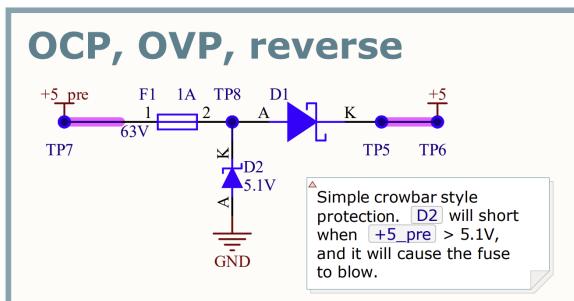
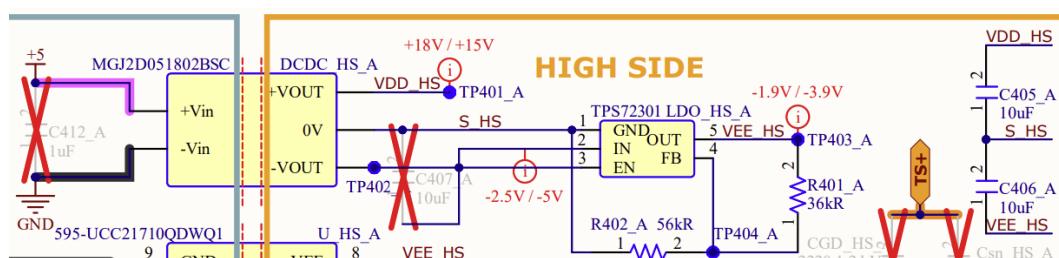


Figura 4.74: Circuito de protección de alimentación.

### Alimentación del *gate driver*

Figura 4.75: Alimentación bipolar aislada del *gate driver*.

En función del modelo de DC-DC específico escogido de la serie MGJ2 de Murata, se tendrá una tensión positiva y negativa diferente. La tensión positiva no es muy problemática puesto que se pueden seleccionar DC-DCs con salidas de +18 V o

de  $+15\text{ V}$ , valores que encajan con los recomendados por los fabricantes de los semiconductores.

Sin embargo, ese no es el caso para las tensiones negativas, ya que el valor debería poder ajustarse para ser más versátil en el desarrollo. Por ello, se implementan reguladores lineales para ajustar  $V_{EE,HS}$  y  $V_{EE,LS}$  durante las pruebas para afinar el voltaje negativo necesario.

$V_{EE}$  se calcula

$$V_{EE,LS} = -1,186 \cdot \left( 1 + \frac{R1}{R2} \right).$$

Donde  $R1 + R2 \approx 100\text{ k}\Omega$  según la hoja de datos del LDO. Para las configuraciones específicas de Leapers y Wolfspeed, los valores de las resistencias son

- Leapers:  $R1 = 36\text{ k}\Omega$ ,  $R2 = 56\text{ k}\Omega$
- Wolfspeed:  $R1 = 68\text{ k}\Omega$ ,  $R2 = 30\text{ k}\Omega$

Este proceso permite ajustar de forma precisa los voltajes negativos necesarios para el correcto funcionamiento del circuito de conmutación.

### Gate driver

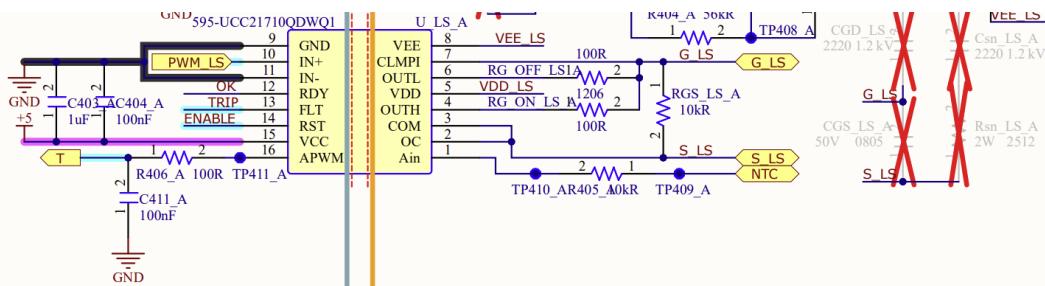


Figura 4.76: *Gate driver* con medida de temperatura y *snubbers*.

Uno de los componentes más importantes de todo el diseño tiene una de las implementaciones más sencillas, ya que la hoja de datos del UCC21710 proporciona mucha información útil para la aplicación final.

El *gate driver* UCC21710 se implementa con varias características que lo hacen adecuado para su uso en aplicaciones de potencia. Las señales *TRIP* y *OK* están configuradas en *open drain*, lo que permite que se paralelicen con los otros *gate drivers* para facilitar su integración. La entrada *IN-* no se utiliza y está conectada a tierra. El pin *ENABLE* se controla desde el MCU, y cuando se fuerza un estado bajo durante más de  $1\text{ }\mu\text{s}$ , se resetea la señal *TRIP*. La señal *TRIP* se lee como una interrupción externa desde el MCU, y sirve para detectar un error en los *gate drivers* y actuar rápidamente.

Para la medición de temperatura, se utilizan los *drivers* de los MOSFETs del *low-*

*side*. Estos proporcionan una corriente de salida de 200 µA en su salida, a través de la cual se puede interpretar la medida. Esta señal se convierte a PWM y luego a analógica mediante un filtro RC para ser recibida directamente por el ADC del MCU.

El circuito de medición de temperatura utiliza el sensor NTC del semiconductor para obtener una lectura de tensión, la cual se convierte en una lectura de bits mediante el ADC del MCU. La relación entre la resistencia del NTC y la temperatura se modela utilizando la fórmula de Steinhart-Hart, que toma en cuenta el valor  $\beta$  del NTC, la resistencia a una temperatura de referencia, y la temperatura ambiente. La fórmula utilizada es

$$NTC = R_0 \cdot e^{[-\beta \cdot (\frac{1}{T_0} - \frac{1}{T})]} .$$

El voltaje leído por el ADC se calcula

$$V_{ADC} = V_{CC, GD} \cdot \left( \frac{-20 \cdot I_{AIN} \cdot (R_{filt} + NTC)}{100} \right) = 5 \text{ V} \cdot \left( \frac{-20 \cdot 200 \text{ }\mu\text{A} \cdot (10 \text{ k}\Omega + NTC)}{100} \right) .$$

El circuito también incluye protección de *Miller clamp* para evitar activaciones accidentales de los MOSFETs. Aunque los *gate drivers* tienen un *pull-down* activo, se ha implementado un *pull-down* externo con  $R_{GS,HS}$  y  $R_{GS,LS}$ . Sin embargo, la detección de sobrecorriente no está implementada en este diseño por los motivos mencionados en un apartado anterior.

Adicionalmente, se incluyen unos *snubbers* consistentes en un RC entre drenador y fuente, un condensador entre puerta y drenador y un condensador entre puerta y fuente. En caso de encontrar problemas excesivos con la conmutación, pueden ayudar a amortiguar transitorios.

Cabe destacar que el enrutado de este subcircuito es especialmente crítico por los parásitos inductivos que se pueden ocasionar. En particular, la inductancia en el camino de retorno de puerta-fuente puede ser fatal para el comportamiento de la conmutación, razón por la cual se ha tirado un plano conectado a la fuente de cada MOSFET en el área donde se enruta su *driver*, para minimizar esa inductancia. En estas líneas, se ha enrutado en orden de prioridad, empezando por la conexión de las puertas de los MOSFETs a los *drivers* y la alimentación aislada, y acabando con los *snubbers*.

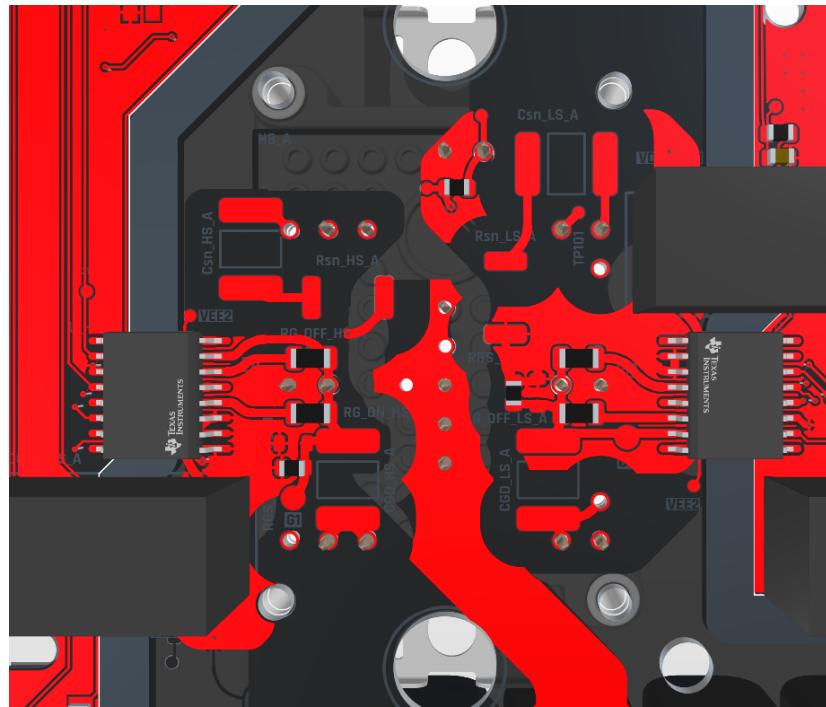


Figura 4.77: Enrutado en la capa superior de un *half-bridge*.

Debido a los parásitos que puede presentar el *layout*, los MOSFETs pueden presentar un sobrepico de tensión excesivo al conmutar. La figura 4.78 explica el circuito que pueden formar. Si la capacidad parásita es insuficiente, la inductancia parásita provocará una subamortiguación. Por ello, se ha minimizado el área que dejan estas conexiones para minimizar la inductancia parásita. Además, es importante añadir un condensador de desacoplo entre los terminales positivo y negativo de cada *half-bridge*.

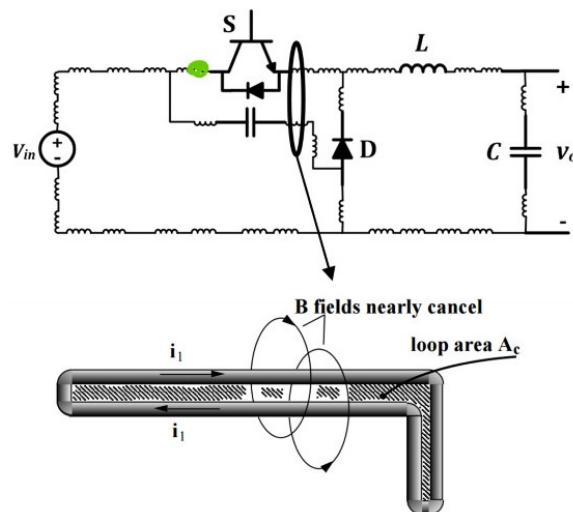


Figura 4.78: Circuito de parásitos en un medio puente, que cuando la corriente es positiva, actúa como un convertidor *buck*.

## Descarga

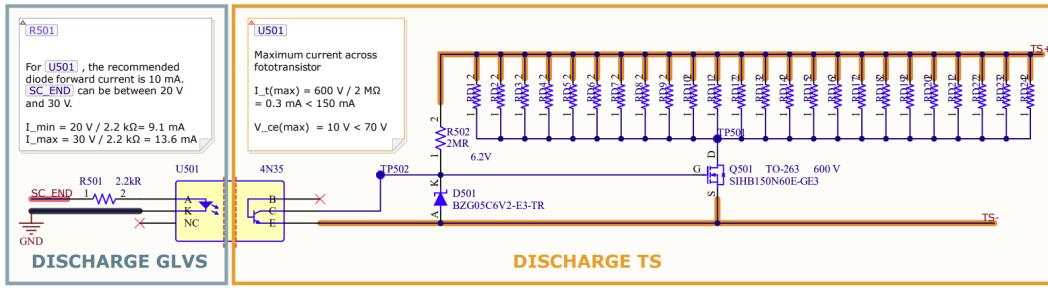


Figura 4.79: Circuito de descarga.

Una de las partes más importantes en cuanto a la seguridad eléctrica es la implementación del circuito de descarga. Este circuito se utiliza para descargar la energía almacenada en el bus de condensadores cuando el convertidor no está operativo. Los requisitos de la normativa son que el circuito debe ser capaz de descargar el bus de la tensión máxima hasta 60 V en menos de 5 segundos. Adicionalmente, el circuito debe ser capaz de aguantar de forma constante la tensión máxima.

Con tal de cumplir estos requisitos se ha optado por un circuito basado en un NMOS, cuya puerta se conecta al terminal positivo del bus a través de una resistencia de valor elevado y se limita la tensión con un diodo *zener*. La puerta del MOSFET está controlada por un optoacoplador de forma aislada desde el circuito de baja tensión. Mientras el bus tenga una tensión superior a 10 V y el optoacoplador esté desactivado, el MOSFET quedará cerrado, conectando el banco de resistencias a los condensadores, descargándolos.

La selección de la resistencia se ha basado en minimizar el tamaño de la misma. La solución óptima se ha encontrado en utilizar un banco de 24 resistencias SMD de 470 kΩ, en encapsulado 2512, que es capaz de disipar 1 W. Se conectan en paralelo para llegar al valor necesario para cumplir con el requisito de tiempo de descarga. Para el cálculo del tiempo de descarga se utiliza la siguiente expresión

$$t_{\text{dis}} = R_{\text{dis}} \cdot C \cdot \ln \left( \frac{V_{\text{inicial}}}{V_{\text{final}}} \right) . \quad (4.67)$$

$$t_{\text{dis}} = R_{\text{dis}} \cdot C \cdot \ln \left( \frac{V_{\text{inicial}}}{V_{\text{final}}} \right) = \left( \frac{470 \text{ k}\Omega}{24} \right) \cdot (100 \mu\text{F}) \cdot \ln \left( \frac{600 \text{ V}}{60 \text{ V}} \right) = 4,509 \text{ s}$$

La potencia disipada en cada resistencia de descarga se calcula como

$$P(R_{\text{dis}}, \text{máx}) = \frac{V_{\text{máx}}^2}{R_{\text{dis}}} . \quad (4.68)$$

$$P(R_{\text{dis}}, \text{máx}) = \frac{V_{\text{máx}}^2}{R_{\text{dis}}} = \frac{(600 \text{ V})^2}{470 \text{ k}\Omega} = 0,766 \text{ W} < 1 \text{ W}$$

### Medida de corriente

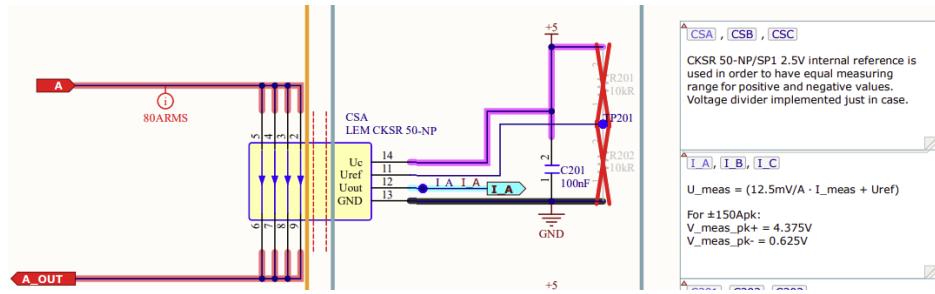


Figura 4.80: Sensor de corriente de fase.

Uno de los componentes más críticos para asegurar el funcionamiento óptimo del inversor es la medición precisa de corriente. En inversores de bajo coste, comúnmente se emplean resistencias *shunt* junto con amplificadores aislados para esta tarea. Sin embargo, esta solución puede presentar diversos desafíos de integración.

Una opción destacada para abordar esta necesidad de medición de corriente es la gama de sensores CKSR-NP de LEM. Este sensor utiliza la tecnología de transductores de corriente basados en *fluxgate*. Sus características incluyen un rango de medición amplio de hasta  $\pm 150$  A para modelo seleccionado, junto con una alta precisión del 0.8 %. Además, su diseño compacto y montaje en PCB lo hacen ideal para aplicaciones donde se requiere una medición precisa y confiable de corriente en un espacio limitado.

Dado que el sensor tiene un rango de medida de  $\pm 150$  A y está alimentado a 5 V, se puede pasar por un divisor resistivo con tal de adecuar la señal de salida al rango de entrada del ADC del MCU. Adicionalmente, se puede modificar la tensión de referencia (salida a 0 A) para ajustar todavía más la medida.



Figura 4.81: Sensor de corriente LEM CKSR 50-NP [14].

Cabe destacar que la serie CKSR-NP de LEM es compatible en especificaciones y *footprint* con la serie LKSR-NP, con lo que se pueden usar indistintamente. Para el proyecto se han conseguido muestras de LKSR-NP y se compraron CKSR-NP.

### Medida de tensión

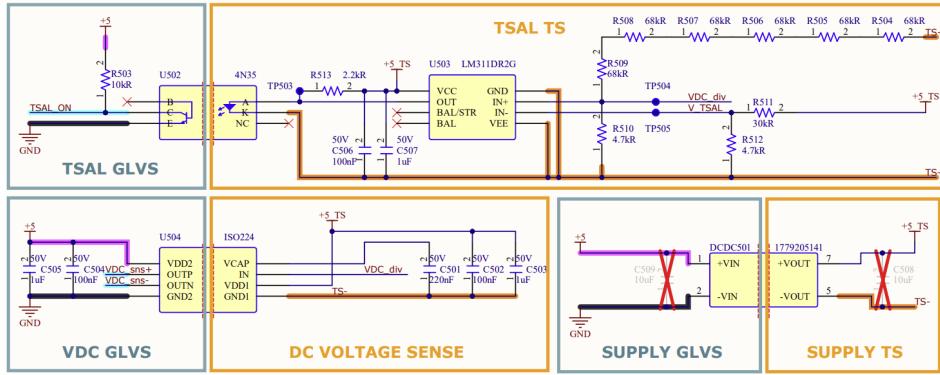


Figura 4.82: Circuito de medida y detección de tensión DC.

El sensado de la tensión es una tarea crítica en el sistema, ya que no solo es esencial para el control del motor, sino también para la detección y alerta de niveles altos de tensión. Para ambos propósitos, se emplea un divisor de tensión utilizando una serie de resistencias.

$$V_{DC,div} = (TS^+ - TS^-) \cdot \left( \frac{4,7 \text{ k}\Omega}{4,7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega} \right)$$

Sustituyendo los valores de 600 V y 60 V para TS+ y TS-, respectivamente,

$$V_{DC,div} = \frac{600 \text{ V} \cdot 4,7 \text{ k}\Omega}{4,7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega} = 6,833 \text{ V}$$

$$V_{DC,div} = \frac{60 \text{ V} \cdot 4,7 \text{ k}\Omega}{4,7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega} = 683 \text{ mV} .$$

El valor de potencia disipada en las resistencias de 68 kΩ se calcula

$$P_{R68k} = I_{R68k}^2 \cdot 68 \text{ k}\Omega = \left( \frac{V_{DC,div}}{68 \text{ k}\Omega} \right)^2 \cdot 68 \text{ k}\Omega = 144 \text{ mW} .$$

Se elige un encapsulado 1206 para las resistencias de 68 kΩ, que es capaz de disipar por lo menos 250 mW.

El amplificador aislado ISO224 se utiliza para medir la tensión en el bus de continua. Según la hoja de datos, la salida se calcula como un tercio del voltaje de entrada del divisor de tensión.

$$(V_{DC,sns+} - V_{DC,sns-}) = \frac{1}{3} \cdot V_{DC,div} = \frac{1}{3} \cdot \left( (TS^+ - TS^-) \cdot \frac{4,7 \text{ k}\Omega}{4,7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega} \right)$$

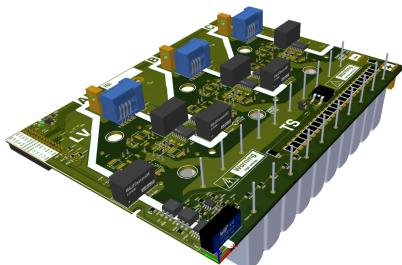
$$(V_{DC,sns+} - V_{DC,sns-}) = \frac{1}{3} \cdot 0,011388 \cdot (TS^+ - TS^-)$$

$$(V_{DC,sns+} - V_{DC,sns-}) = \frac{1}{3} \cdot 0,011388 \cdot 600 \text{ V} = 2,278 \text{ V}$$

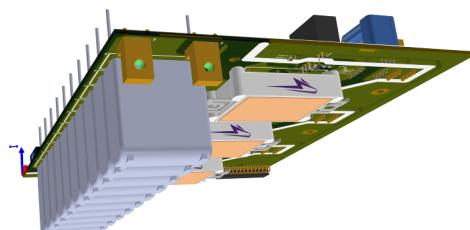
El amplificador aislado ISO224 es una elección eficaz para esta aplicación, ya que permite medir de manera precisa la diferencia de potencial entre los terminales, proporcionando un voltaje de salida proporcional a la tensión medida y cuadrando con el rango de adquisición del ADC. Adicionalmente, la salida es diferencial, lo que permite mayor inmunidad frente a interferencias al ser enrutada hasta la placa de control. En ella se deberá incluir un amplificador diferencial o similar para llevar la lectura al ADC.

### Resultado final

Tras haber creado todos los subcircuitos, haber emplazado cada componente y enrutado cada nodo, se ha completado el diseño de la placa de potencia. La distribución de componentes permite empaquetar dos de estas placas enfrentadas de forma muy compacta, dejando el espacio justo entre medias para la inserción de la *coldplate*. La placa de control se podrá conectar a las dos de potencia mediante conectores placa a placa, quedando a uno de las caras libres. Por la otra cara se deben incluir las conexiones de potencia DC y la entrada y salida de agua.

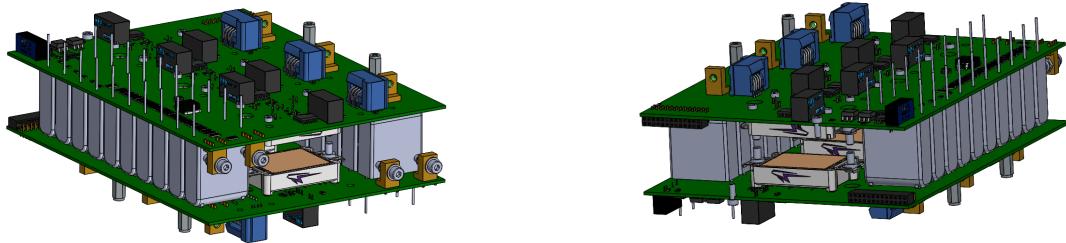


(a) Vista superior.



(b) Vista inferior.

Figura 4.83: Vistas 3D de la PCB de potencia.



(a) Vista frontal, conexión del bus DC y *coldplate*.

(b) Vista trasera, conexión de la placa de control.

Figura 4.84: Vistas 3D del ensamblaje de dos PCBs de potencia.

#### 4.3.11. PCB de control

##### Concepto y *layout*

En esta placa se alojará el microcontrolador con todos los componentes necesarios para interactuar con las placas de potencia y el exterior. Dado que el esfuerzo de integración es mucho menor, las restricciones mecánicas y la facilidad de montaje son las que rigen el concepto. Por ello no se han tenido muchos miramientos para la disposición de los componentes, y simplemente se ha puesto atención en utilizar muchas simetrías para hacer que los circuitos repetidos para los dos motores/inversores sean exactamente iguales.

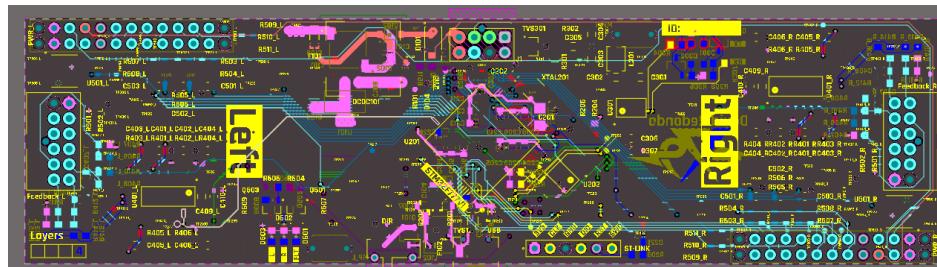


Figura 4.85: *Layout* de la PCB de control.

Como se puede observar, el microcontrolador es la pieza central y está orientado a 45° para que los pines se puedan enrutar de forma óptima hacia los extremos de la placa. Ambos lados de la placa son simétricos a excepción de los componentes que no están duplicados por el control dual.

##### Restricciones y enrutado

Se ha mencionado ya que esta placa no tiene muchas restricciones más allá de las mecánicas, lo cual ha permitido crearla en un formato de 150 mm por 40 mm,

encajando perfectamente en ángulo recto con las placas de potencia en el espacio que dejan entre medias.

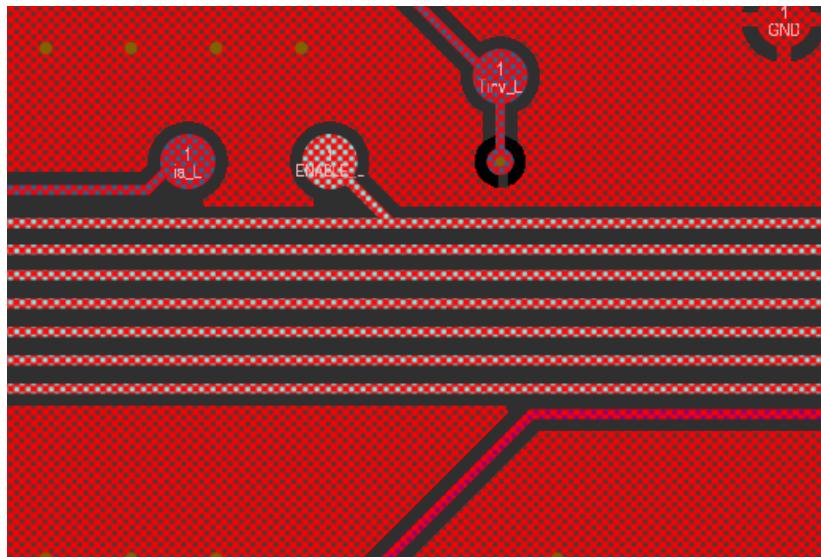
El apilado escogido es un estándar de 4 capas, con 35 micras de espesor en las externas (1 onza por pulgada cuadrada), y 17 micras en las internas (0.5 onzas por pulgada cuadrada). Esto asegura una producción barata, y la posibilidad de crear planos de referencia y alimentación en las capas internas.

Layer Stack Legend	Material	Layer	Thickness	Dielectric Material	Type	Gerber
Surface Material	Top Overlay				Legend	GTO
CF-004	TOP	Top Solder	0.010mm	Solder Resist	Solder Mask	GTS
Prepreg			0.035mm		Signal	GTL
Prepreg			0.100mm	PP-006	Dielectric	
Copper		GND	0.100mm	PP-006	Dielectric	
			0.035mm		Signal	G1
			1.040mm	FR-4	Dielectric	
Copper		PWR	0.035mm	FR-4	Signal	G2
Prepreg			0.100mm	PP-006	Dielectric	
Prepreg			0.100mm	PP-006	Dielectric	
CF-004	BOT	Bottom Solder	0.035mm	Solder Resist	Solder Mask	GBS
Surface Material	Bottom Overlay		0.010mm		Legend	GBO
					Total thickness:	1.600mm

Figura 4.86: Apilado de la PCB de control.

Dado que no hay grandes magnitudes eléctricas, el enrutado se ha centrado en minimizar el área de los caminos de corriente entre cada señal y la masa de la placa. Utilizando polígonos conectados a la masa en múltiples capas (tanto la de la propia señal como las que queden por encima o por debajo) se minimiza muchísimo este área.

También se ha procurado mantener todas las señales rápidas lo más separadas posibles para evitar el *cross-talk* entre ellas, causado por el acople capacitivo que presentan dos conductores paralelos. En ocasiones no se ha podido evitar y tan solo queda confiar en el resto de buenas prácticas de enrutado.



## Bloques funcionales

La PCB de control se divide en varios bloques funcionales, que igual que la PCB de potencia, se juntan en un esquemático jerárquico.

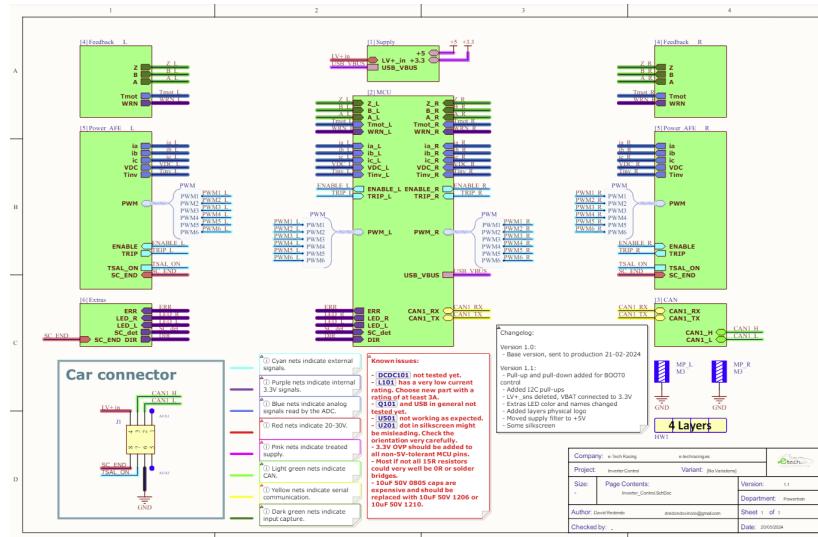


Figura 4.88: Esquemático jerárquico de la PCB de control.

En el esquemático se pueden apreciar el conector al vehículo, las monturas de la placa, unas notas indicativas con los cambios y una leyenda de colores. Los bloques son los siguientes:

- **Alimentación:** Dado que esta placa no tiene conexión al sistema de alta tensión, se alimenta exclusivamente del sistema de baja tensión del monoplaza, cuya tensión es de entre 20 V y 30 V. Por ello se implementan distintas protecciones, un convertidor para obtener un bus de 5 V y un regulador lineal para obtener 3.3 V estables para el MCU.
- **MCU:** Es el bloque central, que implementa el STM32F777VI, un puerto USB, una memoria externa EEPROM y el conector de programación y depuración.
- **CAN:** Incluye un transceptor CAN para habilitar la comunicación con el vehículo.
- **Retroalimentación:** En estos bloques se integra la conexión del *encoder* incremental y el *front-end* analógico de la lectura de temperatura del motor.
- **Front-end analógico de la placa de potencia:** Se tratan las distintas señales que provienen de las placas de potencia, adaptándolas a los rangos de tensión que admiten los ADCs del MCU.
- **Extras:** Tan solo se colocan unos LEDs y un par de entradas digitales para el MCU.

### Configuración de *hardware* del MCU

Con tal de asignar de forma adecuada la función de cada pin, se ha hecho uso de una herramienta proporcionada por STMicroelectronics llamada CubeMX. Este programa permite generar un código base con todos los periféricos del microcontrolador configurados según se escoja. Tiene una interfaz muy intuitiva que hace muy sencilla la implementación de *hardware*, permitiendo un desarrollo muy ágil.

De esta manera, se han decidido las conexiones de la placa de control con base en las siguientes consideraciones:

- **Funcionalidad del pin:** Cada pin del microcontrolador se ha configurado para cumplir una función específica de acuerdo al mapeado que tenga cada periférico, ya que normalmente un canal específico de un periférico específico solamente se puede conectar a uno o dos pines.
- **Compatibilidad con periféricos:** Se ha tenido en cuenta la compatibilidad entre los periféricos del microcontrolador y los dispositivos externos conectados a la placa de control.
- **Optimización del enrutado:** Se han escogido algunos pines a medida que se ha ido enrutando la placa, por facilitar algunas conexiones.

Finalmente, se logra que el esquemático y el programa CubeMX muestren la misma distribución de pines:

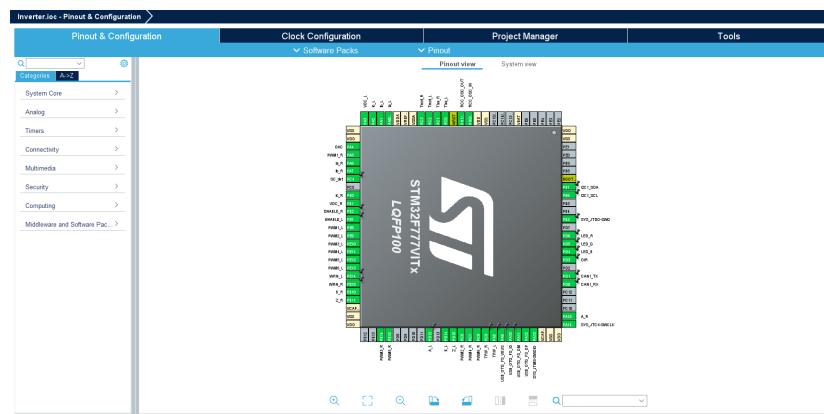


Figura 4.89: Pantalla principal de CubeMX con todos los pines usados configurados con los periféricos adecuados.

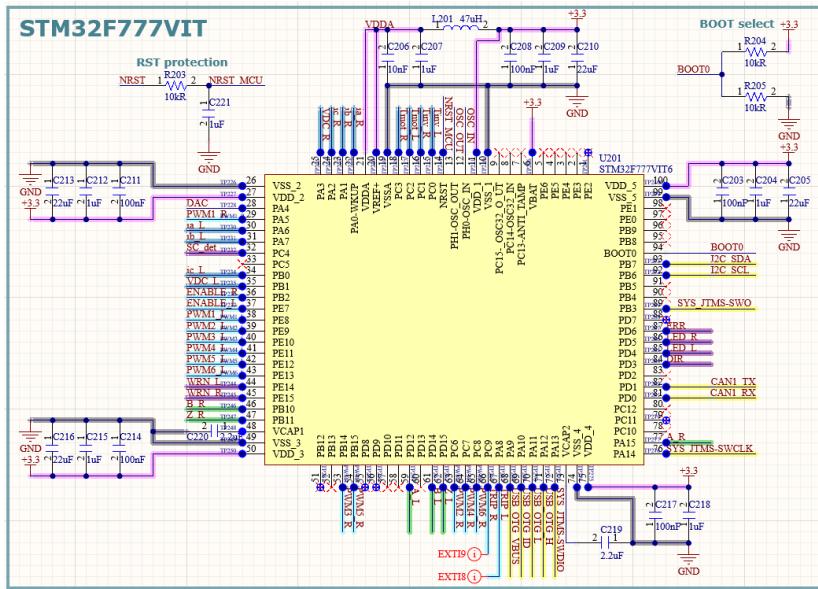


Figura 4.90: Símbolo esquemático del MCU con todas las conexiones realizadas.

## Circuitos importantes

## Alimentación

Ya que se propone alimentar la placa directamente desde el sistema de baja tensión del vehículo, se debe implementar un tratamiento de esta alimentación. Se incluye protección contra descargas electrostáticas, polaridad inversa y sobrecorriente. Se implementa un DC-DC de Recom de 15 W para generar el bus principal de 5 V, sin embargo, dado a problemas de disponibilidad y ensamblaje no se ha podido probar. Además, se incluye alimentación del conector USB, y ambos buses de 5 V se pasan por un filtro Pi con frecuencia de corte  $f_c = \frac{1}{2\pi\sqrt{C \cdot L}} = \frac{1}{2\pi\sqrt{10 \mu F \cdot 47 \mu H}} = 7,34$  kHz para evitar acoples de ruido en la alimentación. También se puede observar un regulador lineal fijo de 3.3 V para proporcionar una tensión estable al MCU, y un pequeño LED indicativo de que la alimentación está activa.

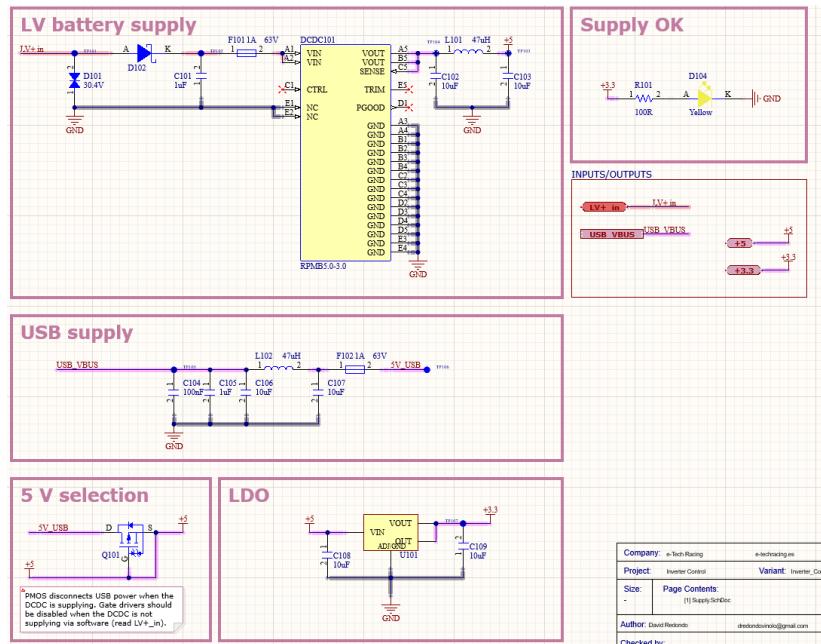


Figura 4.91: Esquemático de los circuitos de alimentación de la placa de control.

MCU

Aunque ya se ha visto la implementación del MCU en sí, su esquemático contiene otras partes como una memoria externa, el conector USB, notas sobre qué periféricos están mapeados a qué pines y el conector de programación y depuración.

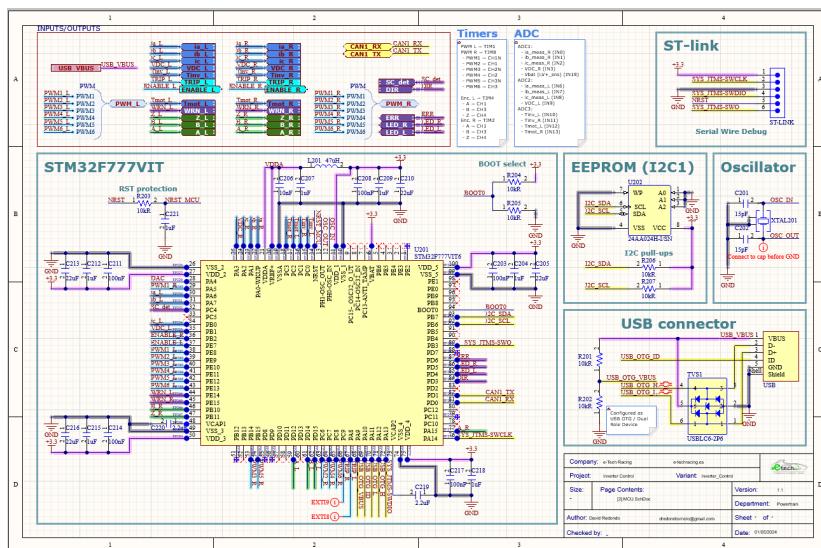


Figura 4.92: Esquemático de los circuitos relacionados con el MCU.

CAN

Para implementar comunicación CAN es necesario incorporar un *transceiver* que pueda comunicar el MCU con un bus de CAN real. Se escoge el MCP2551 por su coste, simplicidad y robustez. Se añade también un filtro de línea consistente

en un *choke* para las interferencias en modo común, y algunos condensadores. Se incluye también un final de línea por si fuera necesario, y protección contra ESD. Adicionalmente, se han implementado un par de luces LED para indicar el correcto funcionamiento del envío y recepción de datos.

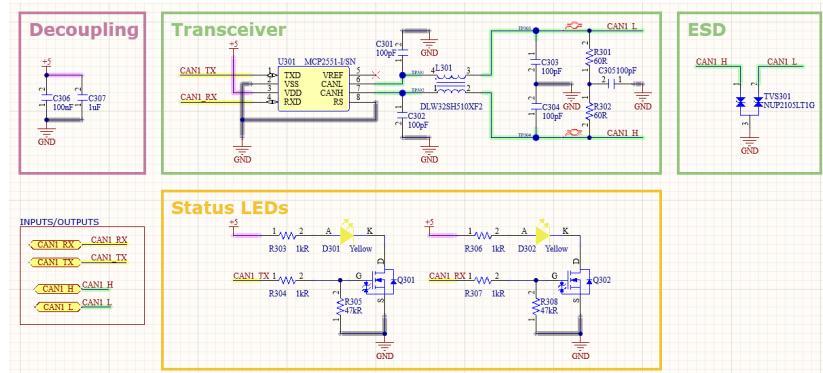


Figura 4.93: Esquemático referente a la comunicación CAN.

### Retroalimentación

Este bloque se implementa por duplicado, un bloque por cada motor que se controla. Contiene los componentes necesarios para leer su posición y temperatura.

Ya que se requiere de leer la posición con un *encoder* incremental, se equipan los componentes necesarios para ello. Se usa el LM339, un comparador cuádruple con salida HiZ/GND para obtener la lectura desde una interrupción externa en el MCU. Cabe destacar que esta configuración de *hardware* hace compatible este inversor con sensores de efecto Hall para la lectura de posición, aunque no se desarrollará el código que los interprete.

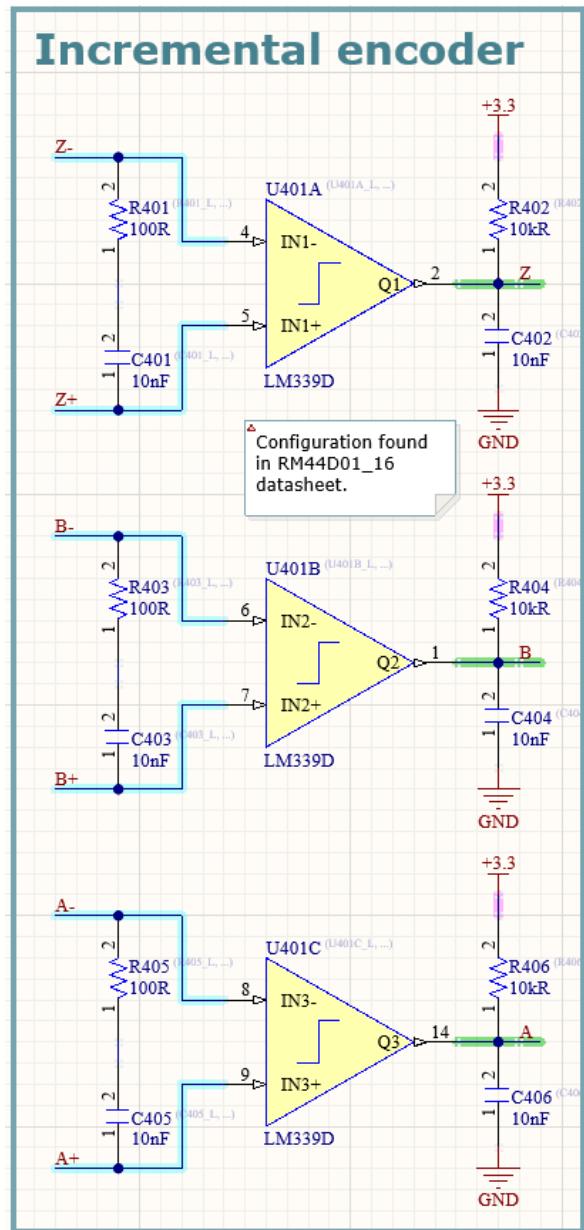


Figura 4.94: Esquemático del *front end* del *encoder* incremental.

A fecha de la redacción de este trabajo todavía no se conoce el sensor de temperatura que montarán los motores, de modo que se implementa un circuito modificable para la lectura de cualquier tipo de sensor de temperatura resistivo. Aprovechando el comparador restante del LM339 se añade también una alarma configurable por *hardware* para cualquier tipo de sensor.

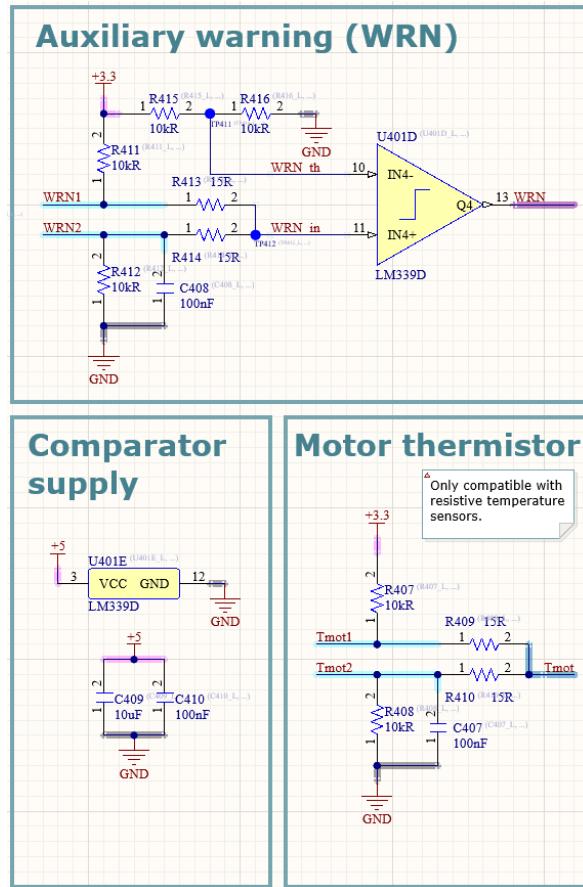


Figura 4.95: Esquemático de la lectura de temperatura del motor y alarma arbitraria.

Por último, se añade un conector para el sensor que incluye también una alimentación de 5 V, el sensor de temperatura y el sensor arbitrario junto con unas notas sobre la implementación.

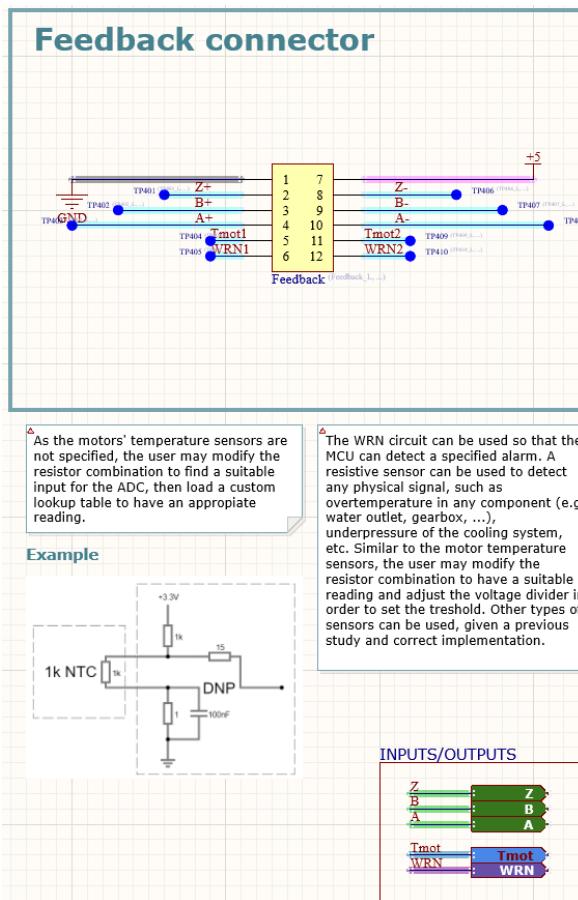


Figura 4.96: Esquemático del conector del sensor de posición y notas.

### Front end de la placa de potencia

Este bloque se implementa por duplicado, un bloque por cada placa de potencia que tiene el inversor.

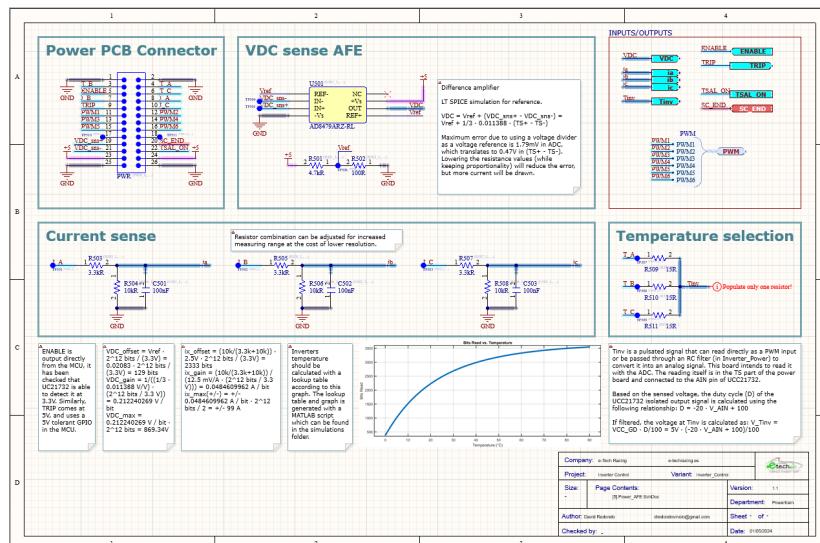


Figura 4.97: Esquemático del *front end* de la placa de potencia.

En primer lugar, *ENABLE* es una salida directa del MCU, y se ha comprobado que el UCC21710 es capaz de detectarla a 3.3V, igual que los PWMs. De manera similar, *TRIP* se lee a 5 V y utiliza un GPIO tolerante a 5 V en el MCU.

Para que el ADC del MCU reciba correctamente todas las señales analógicas, se deben tratar adecuadamente. Hay tres grupos de señales analógicas en cada placa de potencia: las corrientes de fase, la tensión DC y la temperatura de los semiconductores.

#### *Corrientes de Fase*

Como se ha visto en el apartado de la placa de potencia, se utilizan sensores referenciados a 5 V, y por tanto, sus señales podrían exceder el rango de 3.3 V del ADC. Por ello se implementa un simple divisor de tensión. La combinación de resistencias se puede ajustar para aumentar el rango de medición a costa de una menor resolución.

El *offset* de la corriente en bits se calcula

$$\text{offset}_i = \left( \frac{10 \text{ k}\Omega}{3,3 \text{ k}\Omega + 10 \text{ k}\Omega} \right) \cdot 2,5 \text{ V} \cdot \frac{2^{12} \text{ bits}}{3,3 \text{ V}} = 2333 \text{ bits},$$

y la ganancia de la medida de corriente

$$\text{gain}_i = \frac{\left( \frac{10 \text{ k}\Omega}{3,3 \text{ k}\Omega + 10 \text{ k}\Omega} \right)}{12,5 \text{ mV/A} \cdot \left( \frac{2^{12} \text{ bits}}{3,3 \text{ V}} \right)} = 0,0484609962 \text{ A/bit.}$$

La corriente máxima que se puede medir es

$$\pm 0,0484609962 \text{ A/bit} \cdot \frac{2^{12} \text{ bits}}{2} = \pm 99 \text{ A.}$$

#### *Tensión de Bus*

Dado que el amplificador aislado utilizado saca una señal diferencial, se debe convertir a *single-ended* usando un amplificador diferencial integrado.

Puesto que el modelo escogido presentaría una pequeña zona muerta, se debe añadir un *offset* de muy pocos milivoltios.

No existen referencias de tensión de tan poco nivel, así que se usa un divisor resistivo de valores bajos, a sabiendas de que esta decisión causa error en la medida.

El *offset* de la medida de tensión se calcula

$$\text{offset}_v = V_{ref} \cdot \frac{2^{12} \text{ bits}}{3,3 \text{ V}} = 129 \text{ bits},$$

y la ganancia de la medida de tensión en voltios por bit se calcula

$$\text{gain}_v = \frac{1}{\left( \frac{1}{3} \cdot 0,011388 \text{ V/V} \cdot \left( \frac{2^{12} \text{ bits}}{3,3 \text{ V}} \right) \right)} = 0,212240269 \text{ V/bit.}$$

La tensión máxima que se puede medir es

$$0,212240269 \text{ V/bit} \cdot 2^{12} \text{ bits} = 869,34 \text{ V}$$

### Temperaturas de los semiconductores

Sería poco práctico leer las tres temperaturas de cada inversor ya que ocuparían muchos pines del MCU. Por ello, se añaden unas pequeñas resistencias, dos de las cuales no se montan, lo cual permite escoger una de las tres medidas de temperatura. Las temperaturas de los inversores deben calcularse con una *lookup table* para ahorrar tiempo de computación. Como se ha visto, la señal que sale del UCC21710 es una señal pulsada que puede leerse directamente como una entrada PWM o pasar a través de un filtro RC en la placa de potencia para convertirla en una señal analógica. Esta placa pretende leerla con el ADC.

La lectura en sí misma está en la parte de alta tensión de la placa de potencia y se conecta al pin AIN de UCC21710. Basándose en el voltaje leído, se calcula el ciclo de trabajo (D) de la salida analógica aislada de UCC21710 utilizando la relación

$$D = -20 \cdot V_{AIN} + 100.$$

Si se filtra, el voltaje en leído por el ADC del MCU se calcula

$$V_{Tinv} = VCC_{GD} \cdot \frac{D}{100} = 5V \cdot (-20 \cdot V_{AIN} + 100) / 100.$$

### Extras

En este bloque aparecen tres LEDs informativos controlados por el MCU, un interruptor para cambiar la dirección de giro de los motores, y una lectura de la cadena de seguridad.

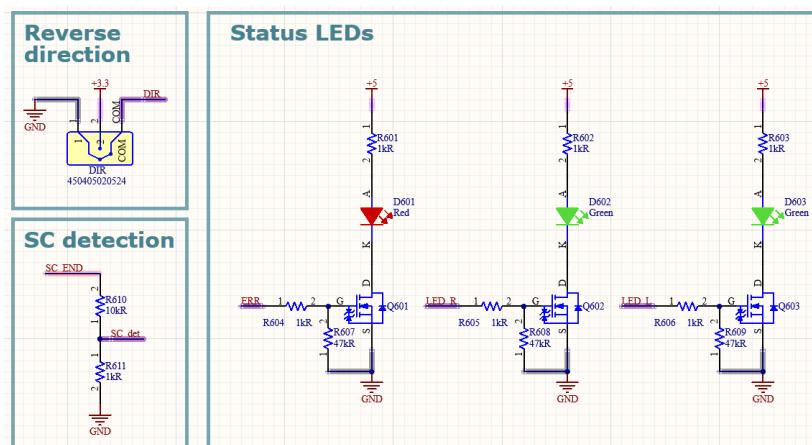


Figura 4.98: Esquemático de extras.

### Resultado final

Después de diseñar todos los circuitos, emplazado todos los componentes y enrutado todos los nodos, se completa el diseño de la placa de control.



(a) Vista superior.

(b) Vista inferior.

Figura 4.99: Vistas 3D de la PCB de control.

### 4.3.12. Ensamblaje del convertidor

El ensamblaje del convertidor se realizó siguiendo un proceso meticuloso para garantizar la correcta integración de todos los componentes del mismo. Se utilizó un enfoque basado en diseño asistido por computadora (CAD) para planificar y visualizar el montaje antes de la construcción física. Durante el diseño de las PCBs se fue comprobando mediante CAD que no existían colisiones y que el convertidor se podía montar, atendiendo a razones como el acceso de herramientas.

#### Diseño en CAD

Se utilizó Solidworks para crear un modelo tridimensional detallado del convertidor. Se empezó por importar los archivos de ambas PCBs generados por Altium.

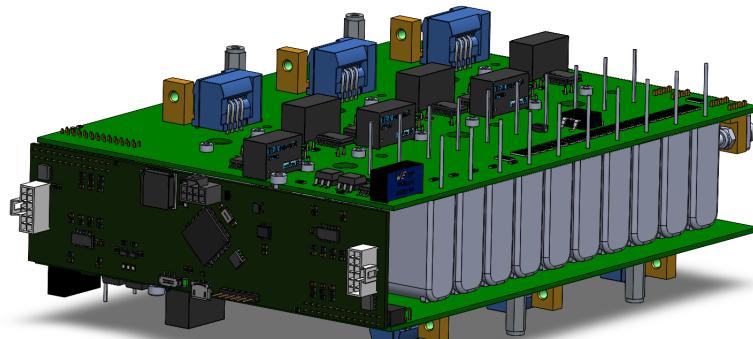


Figura 4.100: Ensamblaje de la placa de control con las dos placas de potencia.

A este ensamblaje se le añadieron unas pletinas para conectar entre sí los buses de continua, ya que van conectados a la misma batería. Además, se planteó un

concepto de *coldplate* atendiendo únicamente a las restricciones mecánicas. Este pre-diseño no fue estudiado ni simulado, simplemente marca una primera referencia para desarrollar la *coldplate* en el futuro. También se incluyó la tornillería necesaria para el montaje.

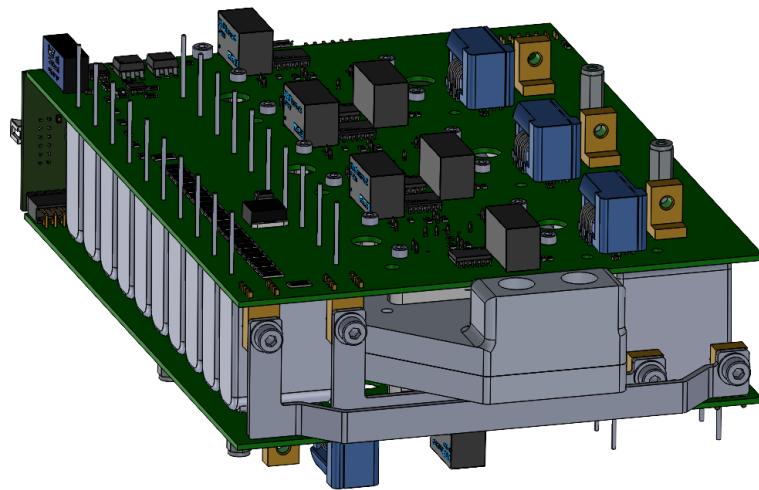


Figura 4.101: Ensamblaje con las pletinas, concepto de *coldplate* y tornillería.

### Ensamblaje real

Como se discutirá en el capítulo de resultados, el convertidor fue montado poco a poco para validar sección a sección. Se soldaron los componentes manualmente con un lápiz de soldadura e hilo de estaño. Ocasionalmente se usó una pistola de calor para extraer componentes con conexiones con mucha masa térmica.

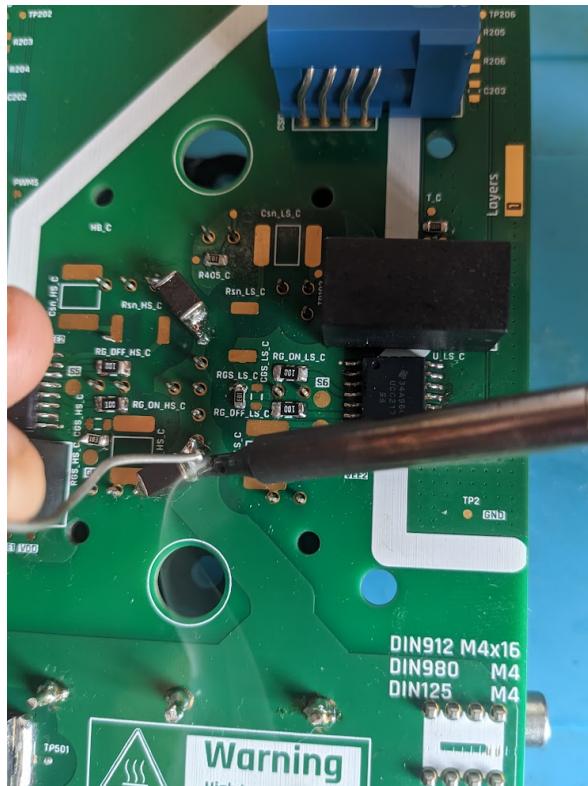


Figura 4.102: Soldadura manual con hilo de estaño.

Se montó una PCB de control y dos de potencia. Aprovechando que se dispone de los dos semiconductores seleccionados, se montó una placa de potencia con cada uno. A parte de los semiconductores, a penas hay que cambiar el valor de un par de resistencias.

Para montar los componentes *press-fit* se usó un tornillo de banco y un utilaje que permite apretar los componentes. Cabe destacar que se priorizó el montaje de los componentes con este tipo de conexión puesto que al realizar el proceso se generan flexiones en la placa que podrían dañar componentes como los condensadores cerámicos.

El caso de los conectores de potencia fue sencillo puesto que no son muchos pines y se pudo insertar fácilmente usando herramientas comunes. Para los semiconductores sin embargo, se tuvo que imprimir un utilaje personalizado para evitar colisiones con otros componentes.

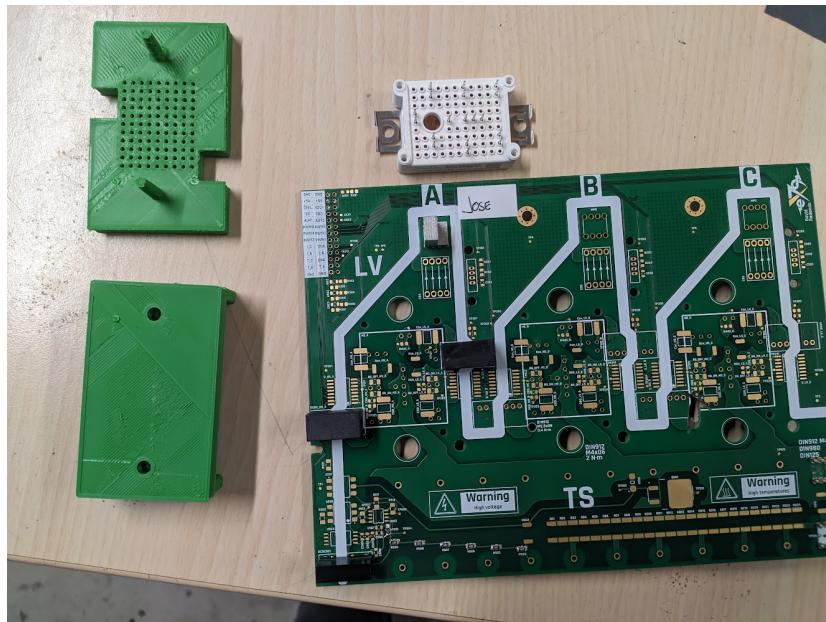


Figura 4.103: Placa lista para el montaje de un componente *press-fit* con un utilaje personalizado.

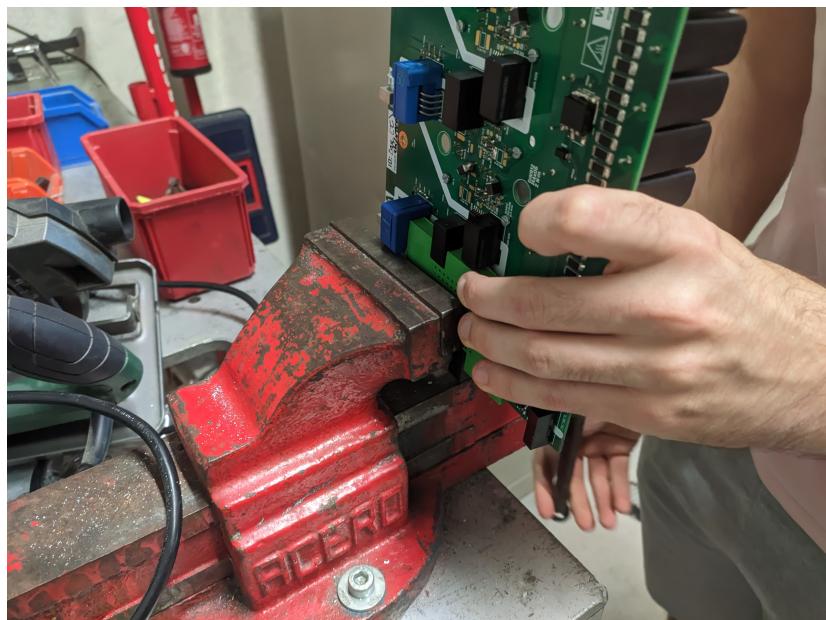


Figura 4.104: Prensado del componente usando un tornillo de banco.

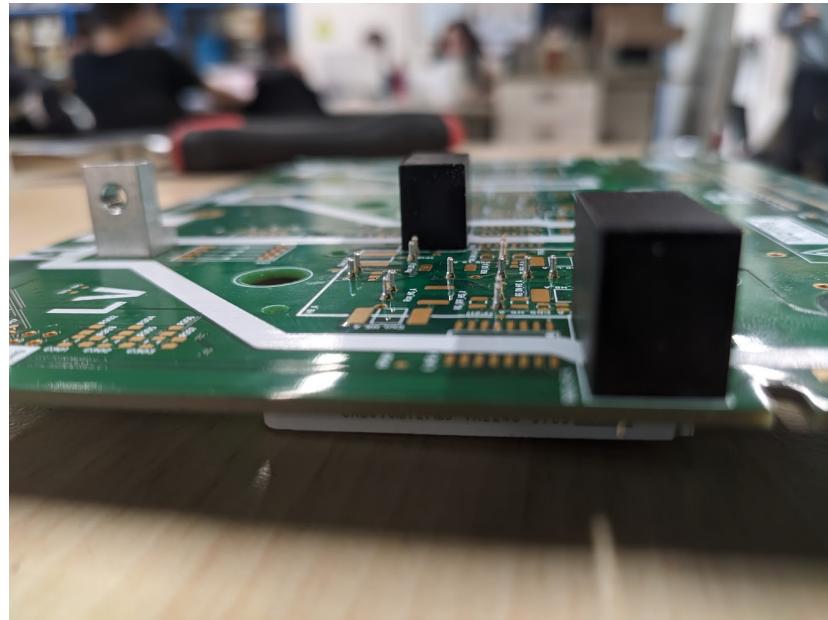


Figura 4.105: Resultado de la inserción del componente.

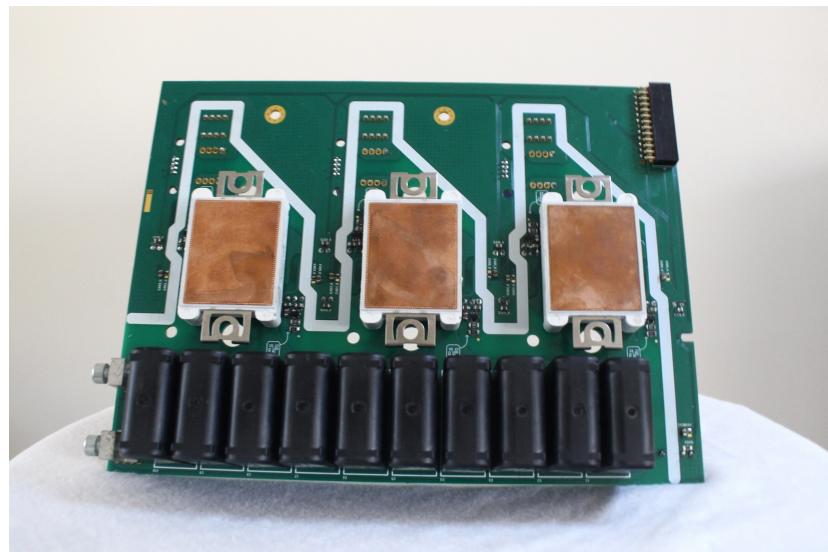


Figura 4.106: Cara trasera de la PCB de potencia (variante Wolfspeed) montada.

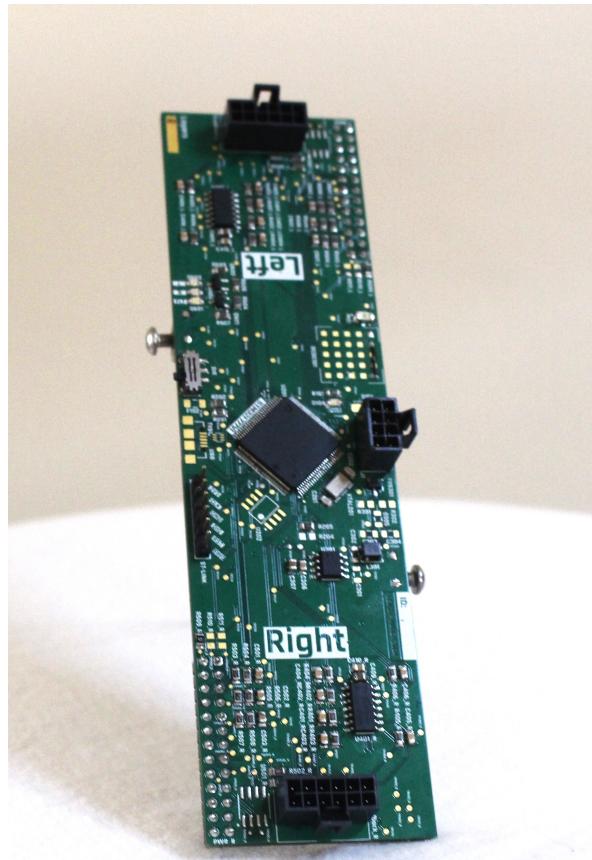


Figura 4.107: PCB de control montada.

Tras montar todos los componentes de todas las placas se procedió a ensamblarlas. A fecha de cuando se tomaron las siguientes imágenes no se dispuso de las pletinas.

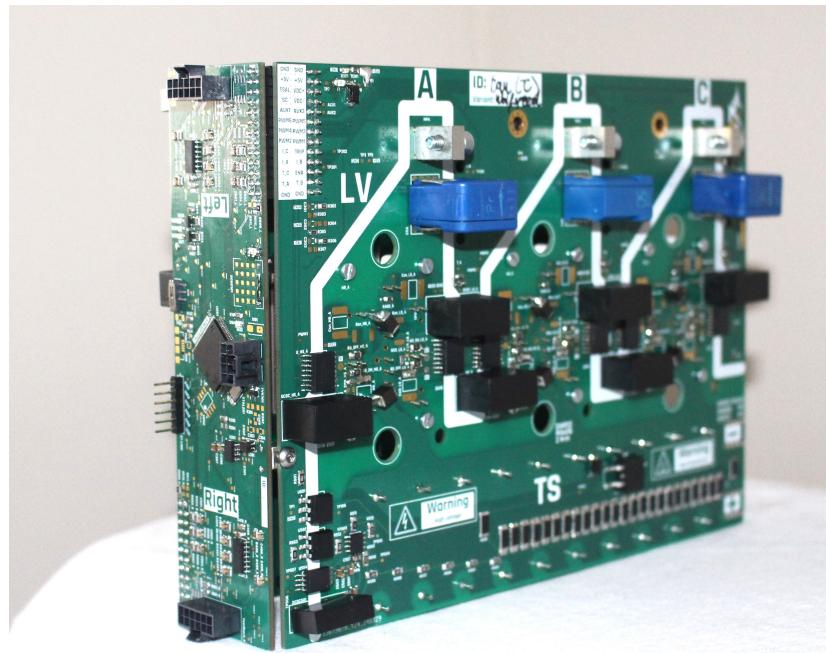


Figura 4.108: Placa de control y placa de potencia (variante Wolfspeed).

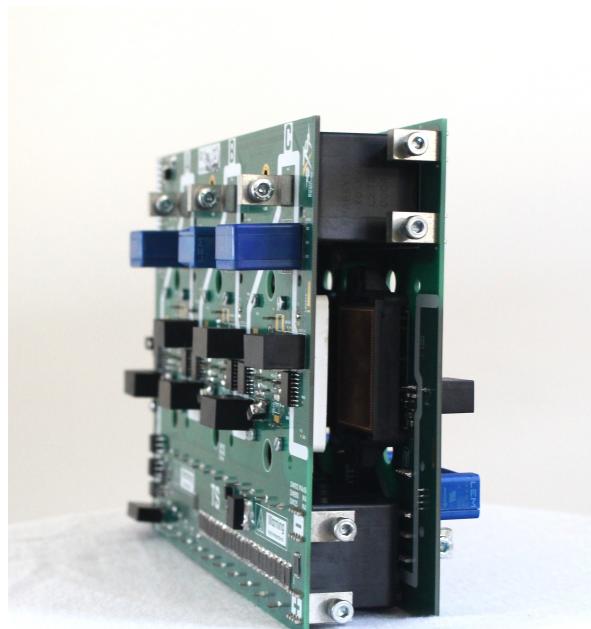


Figura 4.109: Vista en la que se aprecian ambas placas de potencia con sus respectivos semiconductores, dejando el espacio para una *coldplate*.

## 4.4. Firmware

### 4.4.1. Desarrollo del *firmware*

El *firmware* de un proyecto como este no se puede desarrollar al estilo *maker* de manera informal o improvisada. Requiere un enfoque metodológico y estructurado para garantizar la estabilidad, la eficiencia y la fiabilidad del sistema en su conjunto. Es fundamental seguir prácticas de desarrollo de *software* bien establecidas, como el diseño modular, la documentación detallada del código y la gestión adecuada de versiones. Además, el cumplimiento de estándares de codificación y la realización de análisis estáticos son pasos críticos para garantizar la calidad y la seguridad del *firmware*. Este enfoque profesional y riguroso es esencial para crear una base de código ampliable, portable y eficiente.

#### Objetivos del *firmware*

El desarrollo del *firmware* para el inversor tiene como objetivo principal garantizar un control preciso y eficiente de los motores PMSM en el contexto de la Formula Student. Los objetivos específicos del *firmware* son los siguientes:

- Integrar correctamente el *firmware* con el *hardware* del inversor, asegurando una interacción fluida y eficaz entre los diferentes componentes del sistema.
- Implementar un control vectorial (FOC) que permita el control independiente de los dos motores conectados al inversor.
- Implementar funciones de protección y seguridad que garanticen el funcionamiento seguro del sistema y prevengan posibles fallos o daños.

#### Herramientas utilizadas

##### Análisis estático: Cppcheck

Cppcheck es una herramienta de análisis estático de código C/C++ que se utiliza para detectar errores y problemas potenciales en el código. Realiza un escaneo exhaustivo del código para identificar posibles problemas como fugas de memoria, uso incorrecto de punteros, variables no inicializadas y otros errores comunes de programación. La integración de Cppcheck en el flujo de trabajo de desarrollo ayuda a identificar y corregir estos problemas en una etapa temprana del proceso de desarrollo, lo que contribuye a mejorar la calidad y fiabilidad del *firmware*.

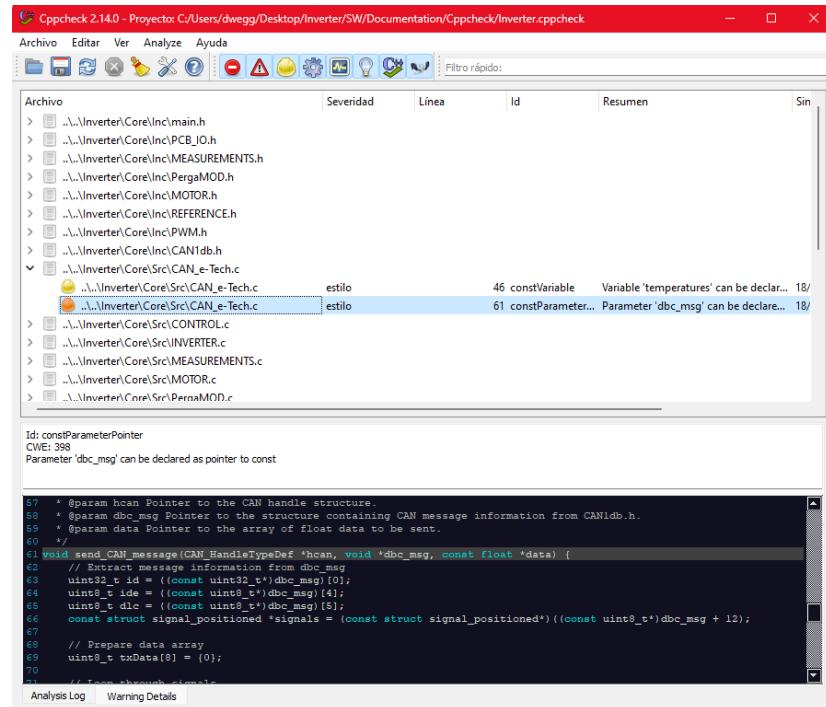


Figura 4.110: Cppcheck detectando un potencial problema.

## Documentación del código: Doxygen

Doxygen es una herramienta de generación de documentación que se utiliza para crear documentación automática a partir del mismo código. Permite documentar el código usando comentarios especiales incrustados en el código mismo, utilizando una sintaxis sencilla y clara. Doxygen procesa estos comentarios para generar documentación en varios formatos, incluyendo HTML (como una pequeña web), y PDF (para una documentación más tradicional). Esta documentación incluye detalles sobre la estructura del código, la descripción de las funciones y variables, así como relaciones y dependencias entre diferentes partes del código. La generación automática de documentación con Doxygen facilita la comprensión y el mantenimiento del código, y proporciona una referencia útil para futuros desarrolladores.

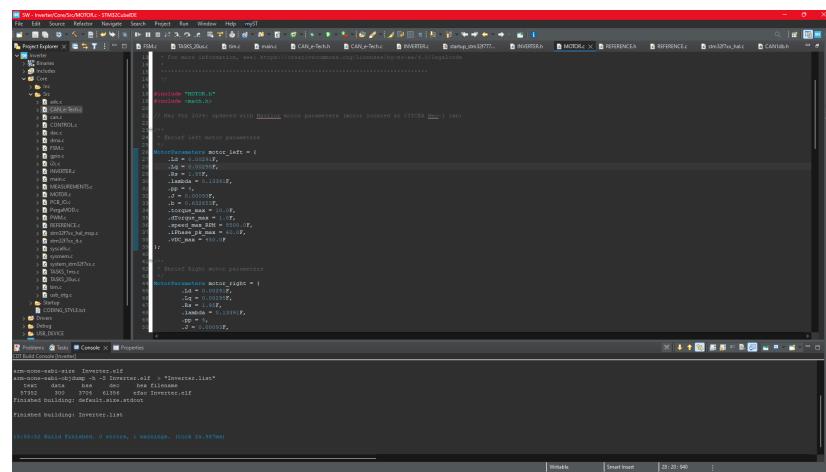


Figura 4.112: STM32CubeIDE en la perspectiva de código.

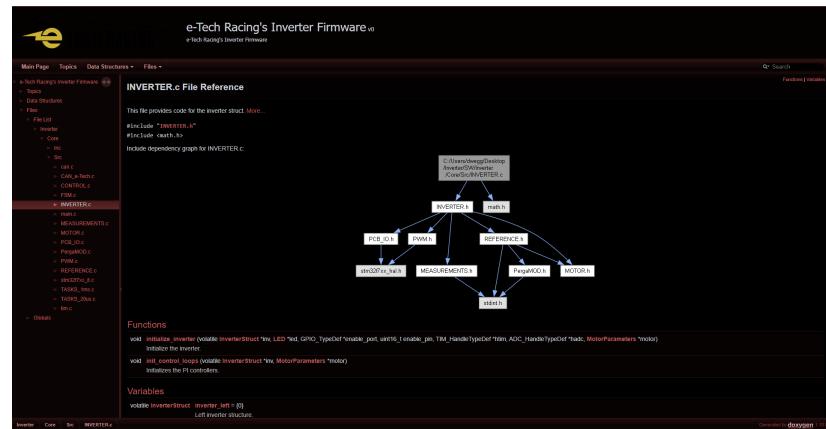


Figura 4.111: Documentación del código en formato HTML generada automáticamente por Doxygen.

## Plataforma de desarrollo

Para el desarrollo del *firmware*, se emplea STM32CubeIDE de STMicroelectronics, una plataforma de desarrollo integrado (IDE) basada en Eclipse y diseñada específicamente para trabajar con microcontroladores STM32. CubeIDE proporciona un entorno de desarrollo completo que incluye un editor de código, un compilador, un depurador y otras herramientas útiles para la programación de microcontroladores STM32. Además, integra STM32CubeMX, que facilita la configuración de periféricos y la generación de código inicial mediante una interfaz gráfica intuitiva.

El uso de CubeIDE simplifica el proceso de desarrollo de *firmware* para microcontroladores STM32, ofreciendo características como autocompletado de código, resaltado de sintaxis, depuración paso a paso y visualización de variables en tiempo real.

## Lenguaje de programación

El lenguaje de programación seleccionado para desarrollar el *firmware* de este proyecto es C. Esta elección se basa en varias consideraciones relacionadas con la naturaleza de la aplicación embebida en un microcontrolador STM32.

En primer lugar, el lenguaje C es ampliamente compatible y soportado por la mayoría de los microcontroladores, incluidos los STM32. La vasta cantidad de recursos, bibliotecas y herramientas disponibles para el desarrollo en C facilita la implementación de funcionalidades complejas y la integración con el *hardware* específico del microcontrolador.

Además, el lenguaje C es altamente eficiente en términos de uso de recursos de memoria y velocidad de ejecución, lo cual es crucial en aplicaciones embebidas donde se deben cumplir estrictas restricciones de recursos.

## Estilo de programación

Para mantener un código claro y coherente, se seguirán las siguientes convenciones de nomenclatura y estilo de programación:

### 1. Convenciones generales:

- Se usará el inglés como idioma a la hora de programar para facilitar el entendimiento.

### 2. Convenciones de nomenclatura para variables/estructuras/enumeraciones:

- Se utilizará **camelCase** para los nombres de variables y la declaración de estructuras/enumeraciones.
- Se utilizará **PascalCase** para la definición de estructuras/enumeraciones.
- Se emplearán nombres descriptivos que indiquen claramente el propósito de la variable.
- Se agregarán extensiones **\_left** y **\_right** a las variables que representen componentes del inversor izquierdo y derecho, respectivamente.
- Se evitará añadir más extensiones con guión bajo.
- Las constantes se nombrarán en MAYÚSCULAS.

### Ejemplo:

- Para el *offset* y el *slope* del ADC:

```
#define CURRENT_SLOPE 117.57704f /**< [A/V] ((4.7+10)  
/10) * (1 / (12.5 mV / A)) */  
#define CURRENT_OFFSET 1.70068027211f /**< [V]
```

---


$$(10/(4.7+10))* 2.5 \text{ V */}$$

- Para la referencia de par:

```
torqueRef_left
torqueRef_right
```

- Para la definición y declaración de la estructura Encoder:

```
typedef struct {} Encoder; // Encoder struct definition
Encoder encoder_left; // Declaration of encoder_left
```

### 3. Convenciones de nomenclatura para funciones:

- Se utilizará **snake\_case** para los nombres de funciones.
- Se emplearán nombres descriptivos que indiquen claramente el propósito de la función, incluso si parecen demasiado largos.
- El nombre de todas las funciones debe empezar por un verbo.

**Ejemplo:**

- `initialize_inverter()`
- `limit_torque_to_prevent_overspeed()`
- `handle_direction()`

### 4. Convenciones de nomenclatura para archivos:

- Los pares de archivos .c/.h desarrollados se nombrarán en MAYÚSCULAS, facilitando su distinción de los archivos generados automáticamente.

**Ejemplo:**

- `MEASUREMENTS.c/.h` → Desarrollado
- `adc.c/.h` → Generado automáticamente

### 5. Convenciones para Abreviaturas:

- Se utilizarán abreviaciones comunes solo cuando sean ampliamente entendidas dentro del contexto del proyecto.
- Se evitarán abreviaciones ambiguas o poco claras.

**Ejemplo:**

- ADC (Convertidor Analógico-Digital)
- FSM (Máquina de Estados Finitos)
- LUT (Tabla de Búsqueda)

## 6. Comentarios:

- Cada archivo y función debe ir precedido por un comentario estilo Doxygen que explique claramente su propósito.

### Ejemplo:

```
/** 
 * @brief Computes d-q currents from current measurements and
 *        electrical angle.
 *
 * This function computes the d-q currents from phase currents
 * (ABC), theta_e, and stores
 * the results in the provided pointers.
 *
 * @param[in] ia Phase A current in A.
 * @param[in] ib Phase B current in A.
 * @param[in] ic Phase C current in A.
 * @param[in] sinTheta_e Electrical angle sine (-1..1)
 * @param[in] cosTheta_e Electrical angle cosine (-1..1)
 * @param[out] idMeas Pointer to store the D-axis current.
 * @param[out] iqMeas Pointer to store the Q-axis current.
 */
void get_idiq(float ia, float ib, float ic, float sinTheta_e,
              float cosTheta_e, float *idMeas, float *iqMeas);
```

## 4.4.2. Arquitectura del *firmware*

Para abordar fácilmente el manejo de los dos inversores de forma independiente, se han escrito varios módulos de código que se van reutilizando para evitar repetir código.

### **INVERTER.c/.h**

El archivo INVERTER.c y su correspondiente encabezado INVERTER.h constituyen la implementación y la interfaz de la estructura de datos y las funciones asociadas a un inversor.

La principal funcionalidad de estos archivos es proporcionar una interfaz cohesiva y modular para la gestión de los inversores. La estructura InverterStruct definida en INVERTER.h encapsula todos los elementos necesarios para el funcionamiento del inversor, incluyendo periféricos, estados de operación, estructuras de datos para mediciones y referencias y lazos de control, entre otros. Esta encapsulación permite una gestión eficiente y organizada de la complejidad asociada al control de los inversores. Si el código estuviera escrito en un lenguaje de programación orientada a objetos se podría crear una clase en vez de una estructura, pero al estar programado en C solamente se han podido mantener las buenas prácticas de la programación orientada a objetos.

Un aspecto destacado de la implementación es la escritura de código modular y reutilizable, por ejemplo, las funciones se implementan de manera independiente de la configuración específica del *hardware* del inversor. Se generan dos estructuras globales InverterStruct independientes, inverter\_left e inverter\_right,

para controlar cada uno de los inversores de forma independiente. Esta estrategia permite un control simultáneo de ambos inversores sin repetir ni una línea de código.

#### **MOTOR.c/.h**

El archivo **MOTOR.c** y su correspondiente encabezado **MOTOR.h** constituyen la implementación y la interfaz de las funciones y estructuras asociadas a los parámetros y constantes del motor.

La funcionalidad principal de estos archivos es proporcionar una interfaz modular para la gestión de los parámetros del motor. La estructura **MotorParameters**, definida en **MOTOR.h**, encapsula todos los parámetros de un motor eléctrico.

Un aspecto importante de la implementación es la inclusión de una estructura adicional, **MotorConstants**, dentro de **MotorParameters**, que almacena las constantes precalculadas relacionadas con el motor. Estas constantes se calculan en la función **precalculate\_motor\_constants()** y se utilizan en el cálculo de trayectorias para ahorrar algo de tiempo de ejecución.

Además, se proporciona una función de verificación de parámetros, **check\_motor\_parameters()**, que evalúa los valores de los parámetros del motor y realiza ajustes si se detectan errores o valores fuera de los límites especificados. Esta función garantiza que los parámetros del motor estén dentro de rangos seguros.

#### **FSM.c/.h**

El archivo **FSM.c** y su encabezado correspondiente **FSM.h** contienen la implementación y la interfaz de la Máquina de Estados Finitos (FSM) para controlar el inversor. La FSM gestiona el funcionamiento de un inversor a través de la ejecución de diferentes estados. Cada estado representa una etapa específica en el ciclo de funcionamiento del inversor y está asociado con un conjunto definido de acciones y condiciones de transición. El archivo **FSM.c** implementa funciones para gestionar cada estado.

Los cuatro estados implementados son:

- **Inicio (Startup):** En este estado, se realizan las acciones de inicialización del inversor, como la configuración de periféricos y la detección de errores durante el arranque.
- **Reposo (Idle):** El inversor está inactivo y espera órdenes para iniciar o detecta condiciones de error.
- **Funcionamiento (Running):** El inversor está en pleno funcionamiento y se ejecuta el bucle de control principal.
- **Error (Fault):** Se gestionan las acciones para detener el inversor y manejar las

condiciones de error.

En cada estado, se describen las acciones realizadas y las condiciones que pueden provocar una transición a otro estado, como la detección de errores o cambios en las condiciones de funcionamiento del inversor.

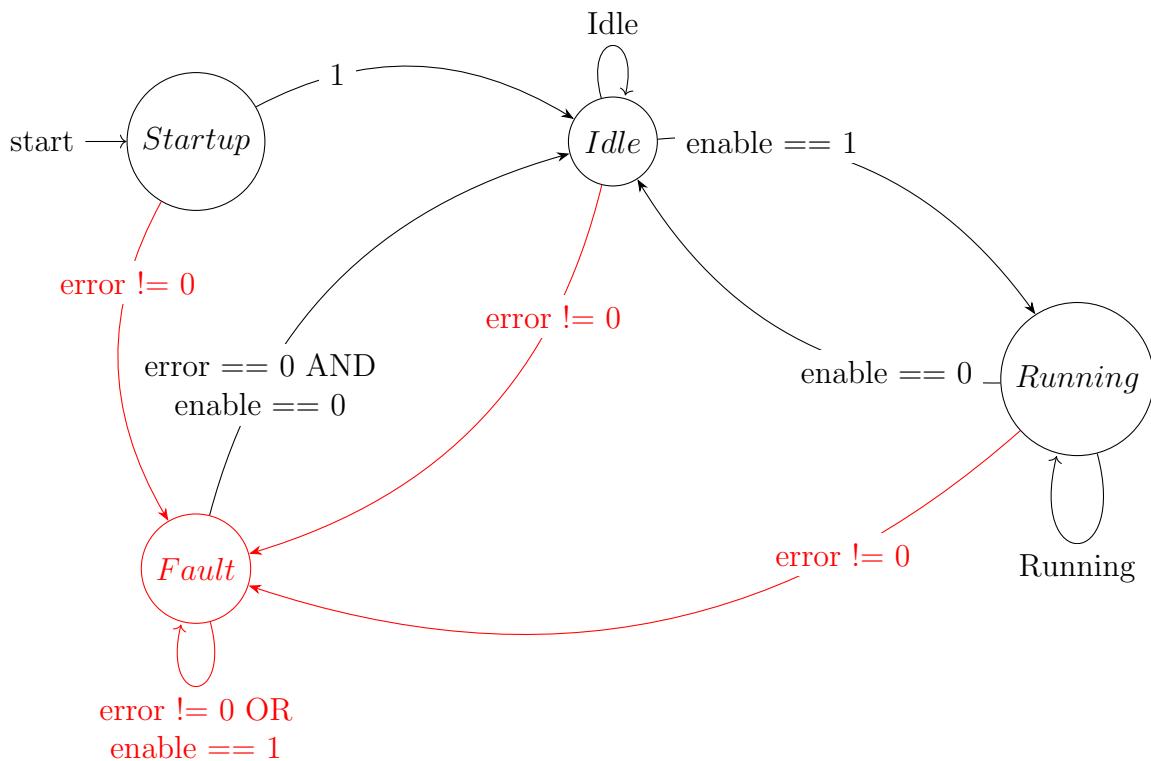


Figura 4.113: Diagrama de estados de la FSM para el control de un inversor.

### **ERRORS.c/.h**

Los archivos `ERRORS.c` y su correspondiente encabezado `ERRORS.h` proporcionan las funciones necesarias para establecer, leer y eliminar errores del sistema.

En este archivo, se define una enumeración llamada `InverterError` que representa los diferentes estados de error del inversor. Cada error se representa como un bit en un número entero sin signo de 32 bits (`uint32_t`).

Posición	0	1	2	3	4	5	6	7	8	9
Código	POWER_FAULT	OVERTEMPERATURE_INV	OVERTVOLTAGE	OVERRCURRENT	OVERSPEED	UNDERVOLTAGE	CONTROL_FAULT	WARNING	OVERTEMPERATURE_MOT	FEEDBACK_FAULT
Ejemplo	0	0	0	0	0	0	1	0	0	1

Cuadro 4.8: Mapa de errores.

Por ejemplo, si los bits 0 y 3 están establecidos (valor binario 00 0000 1001 o valor decimal 9), significa que se ha producido un error en la etapa de potencia y otro de sobrecorriente.

En `ERRORS.c`, se implementan las siguientes funciones:

- `set_error`: Esta función establece un error específico en el campo de errores de una estructura de datos. Toma como argumentos un puntero a la estructura de datos y el error a establecer.
- `clear_error`: Esta función elimina un error específico del campo de errores de una estructura de datos. Toma como argumentos un puntero a la estructura de datos y el error a eliminar.
- `is_error_set`: Esta función verifica si un error específico está establecido en el campo de errores de una estructura de datos. Toma como argumentos un puntero a la estructura de datos y el error a verificar.

Estas funciones proporcionan una interfaz para manejar los errores del sistema de manera eficiente y modular. Al representar los errores como bits en un entero sin signo, se optimiza el uso de memoria y se facilita la manipulación y el análisis de los errores individuales.

### **MEASUREMENTS.c/.h**

Los archivos `MEASUREMENTS.c` y su encabezado correspondiente `MEASUREMENTS.h` contienen la implementación y la interfaz para manejar las mediciones en el sistema.

En `MEASUREMENTS.h`, se definen algunas constantes relacionadas con ganancias y desplazamientos para corriente y voltaje, así como umbrales de falla para diversas condiciones del sistema. Además, se declaran las estructuras de datos necesarias

para almacenar las mediciones de los sensores y los valores de retroalimentación.

Las estructuras definidas son:

- **Encoder**: Estructura para la lectura del *encoder*, que almacena los valores de los canales A, B y Z, así como la velocidad angular eléctrica y la posición del rotor eléctrico.
- **Analog**: Estructura para las mediciones de los sensores analógicos de cada inversor, es decir, las corrientes de fase y la tensión del bus DC.
- **Feedback**: Estructura para los valores de retroalimentación, que contiene corrientes  $d - q$ , par calculado y velocidad medida.

En **MEASUREMENTS.c**, se implementan las funciones para manejar las mediciones, como la conversión de lecturas de ADC a medidas físicas, el cálculo de corrientes  $d - q$  a partir de las mediciones de corriente de fase y el ángulo eléctrico, y la calibración de los *offsets* de los sensores de corriente.

#### **REFERENCE.c/.h**

Los archivos **REFERENCE.c** y su encabezado correspondiente **REFERENCE.h** proporcionan funciones para manejar la consigna de par de cada motor. En **REFERENCE.h**, se define una estructura de datos llamada **Reference**, que contiene los valores de consigna para las corrientes  $d - q$  y el par.

Las funciones principales implementadas en **REFERENCE.c** son:

- **set\_torque\_direction**: Esta función ajusta la dirección del par en función de la dirección deseada del motor.
- **saturate\_symmetric**: Esta función satura simétricamente un valor de referencia en función del valor máximo permitido.
- **limit\_torque\_to\_prevent\_overspeed**: Esta función actúa como una saturación de par, reduciendo el par para limitar la velocidad máxima del motor.
- **handle\_torqueRef**: Esta función llama a las anteriores y las encadena para gestionar adecuadamente la consigna de par.

Además, se crea un *derating* lineal para la corriente, que limita el valor máximo de la consigna:

- **calculate\_derated\_current**: Calcula la corriente máxima basada en umbrales de temperatura.
- **derate\_current\_reference**: Limita la referencia de corriente basándose en las temperaturas del motor y del inversor.

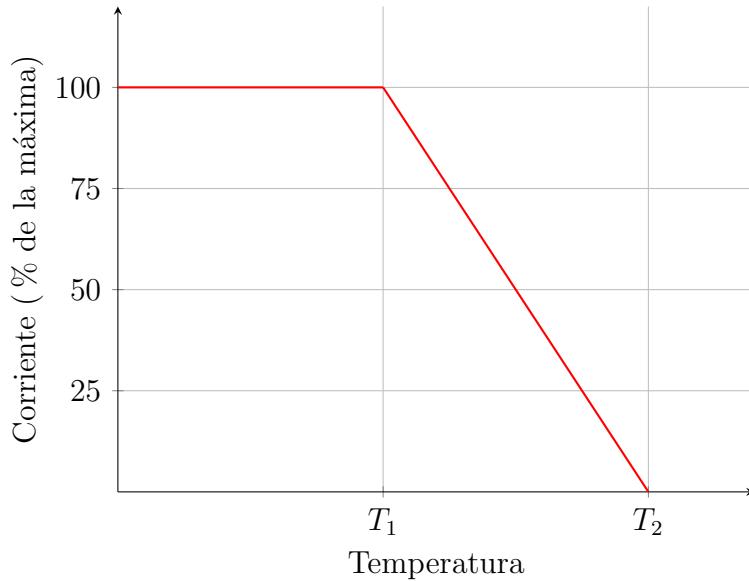


Figura 4.114: *Derating* lineal de corriente en función de la temperatura, que entra en funcionamiento a partir de  $T_1$  y si se llega a  $T_2$ , no se entrega corriente.

### **PCB\_IO.c/.h**

Los archivos `PCB_IO.c` y su encabezado correspondiente `PCB_IO.h` actúan como capa de abstracción del *hardware*. En `PCB_IO.h`, se definen macros para leer y controlar algunos GPIOs, así como enumeraciones y estructuras para manejar LEDs y direcciones de motores.

Las funciones principales implementadas en `PCB_IO.c` son:

- **handle\_LED**: Esta función maneja los modos de parpadeo de los LEDs basándose en el modo actual del LED y un contador de milisegundos.
- **handle\_direction**: Esta función lee el estado del interruptor de dirección (`DIR`) y actualiza las direcciones de los motores izquierdo y derecho en función de este estado.
- **enable\_inverters**: Esta función lee el estado de la cadena de *shutdown* del vehículo y habilita o deshabilita los inversores en función de este estado y de una habilitación externa por *software*.

### **CONTROL.c/.h**

Los archivos `CONTROL.c` y su encabezado correspondiente `CONTROL.h` proporcionan funciones para el lazo de control de cada inversor. Las funciones principales implementadas en `CONTROL.c` son:

- **calc\_current\_reference**: Esta función calcula las consignas de corriente  $d - q$  de la misma manera que en las simulaciones de control. Se implementan las

trayectorias utilizando las ecuaciones analíticas de las mismas.

- **calc\_current\_loop:** Esta función calcula los lazos de corriente para los ejes *d* y *q*.
- **saturate\_voltage:** Esta función satura la salida de los lazos de corriente para no exceder el voltaje máximo sintetizable.
- **calc\_duties:** Esta función calcula la transformada inversa de Park y los ciclos de trabajo utilizando SVPWM.

#### **PWM.c/.h**

Los archivos **PWM.c** y su encabezado correspondiente **PWM.h** proporcionan funciones para controlar la salida PWM. Las funciones principales implementadas en **PWM.c** son:

- **enable\_PWM:** Esta función habilita la salida PWM para el *timer* especificado.
- **disable\_PWM:** Esta función deshabilita la salida PWM para el *timer* especificado.
- **update\_PWM:** Esta función actualiza los ciclos de trabajo para los canales PWM.

#### **CAN\_e-Tech.c/.h**

Los archivos **CAN\_e-Tech.c** y su encabezado correspondiente **CAN\_e-Tech.h** proporcionan funciones para manejar la comunicación CAN con el vehículo. Las funciones principales implementadas en **CAN\_e-Tech.c** son:

- **handle\_CAN:** Esta función implementa la lógica para manejar mensajes CAN recibidos.
- **send\_CAN\_message:** Esta función prepara y envía un mensaje CAN utilizando información de **CAN1db.h**, que recoge la estructura de todos los mensajes del bus de CAN al cual estará conectado el inversor.

### **4.4.3. Implementación del *firmware***

#### **Configuración del MCU**

Como ya se ha mencionado, se usará CubeMX para configurar los periféricos del microcontrolador. Las configuraciones más importantes se detallan a continuación.

##### **Reloj**

Es crucial configurar adecuadamente el reloj del microcontrolador para que este pueda medir tiempos de forma precisa. En este caso se usa un cristal de cuarzo

externo de 20 MHz como referencia, y se trata internamente para lograr llegar a los 216 MHz máximos del microcontrolador.

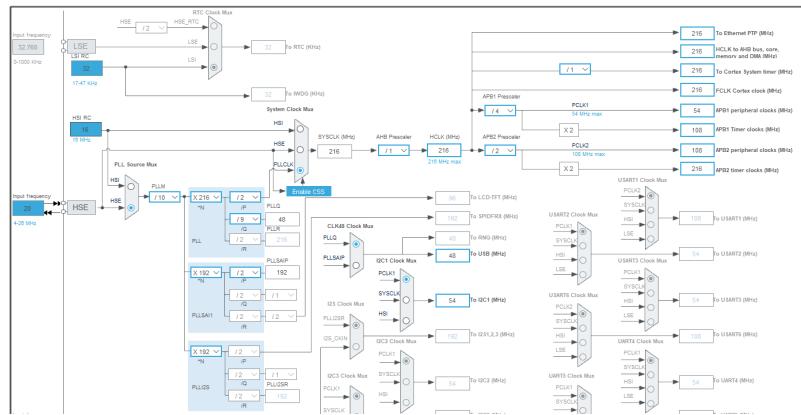


Figura 4.115: Configuración del reloj del sistema.

## GPIOs

Se configuran como entradas / salidas los pines individuales de cada señal, asignándoles un nombre descriptivo acorde con el esquemático de la placa de control.

Pin Name	GPIO mode	User Label
PA8	External Interrupt Mode with Rising edge trigger det...	TRIP_L
PB2	Output Push Pull	ENABLE_R
PB11	External Interrupt Mode with Rising edge trigger det...	Z_R
PC4	Input mode	SC_det
PC9	External Interrupt Mode with Rising edge trigger det...	TRIP_R
PD3	Input mode	DIR
PD4	Output Push Pull	LED_LEFT
PD5	Output Push Pull	LED_RIGHT
PD6	Output Push Pull	LED_ERR
PD15	External Interrupt Mode with Rising edge trigger det...	Z_L
PE7	Output Push Pull	ENABLE_L
PE14	Input mode	WRN_L
PE15	Input mode	WRN_R

Figura 4.116: Configuración de GPIOs.

## ADCs

En el control del convertidor es importante que las lecturas analógicas sean capturadas en una ventana de tiempo específica, generalmente sincrónica con la frecuencia de commutación. En este caso, se han configurado dos ADCs (uno por cada inversor) con la adquisición disparada con el desbordamiento de su respectivo *timer*. Se capturan cuatro canales por inversor, los tres primeros se corresponden con las corrientes de fase, y el último, con la tensión del bus DC. Un punto importante es que el ADC usa un *stream* de DMA para volcar la información directamente en la memoria en un *buffer*, aliviando algo de carga al MCU. Cuando se necesitan las medidas, se leen directamente del *buffer*, que estará preparado con las últimas medidas tomadas.

ADC_Settings	Clock Prescaler	PCLK2 divided by 4
	Resolution	12 bits (15 ADC Clock cycles)
	Data Alignment	Right alignment
	Scan Conversion Mode	Enabled
	Continuous Conversion Mode	Disabled
	Discontinuous Conversion Mode	Disabled
	DMA Continuous Requests	Enabled
	End Of Conversion Selection	EOC flag at the end of all conversions
ADC-Regular_ConversionMode	Number Of Conversion	4
	External Trigger Conversion Source	Timer 1 Trigger Out event
	External Trigger Conversion Edge	Trigger detection on the rising edge
Rank	Rank	1
	Channel	Channel 6
	Sampling Time	3 Cycles
Rank	Rank	2
	Channel	Channel 7
	Sampling Time	3 Cycles
Rank	Rank	3
	Channel	Channel 8
	Sampling Time	3 Cycles
Rank	Rank	4
	Channel	Channel 9
	Sampling Time	3 Cycles

Figura 4.117: Configuración del ADC 2 por DMA, correspondiente al inversor izquierdo.

Dado que la temperatura tiene una dinámica muy lenta, no es necesario tomar medidas a la frecuencia de control. Por ello se enrutan las medidas de temperatura a un ADC separado y se leen de forma más lenta.

ADC_Settings	Clock Prescaler	PCLK2 divided by 4
	Resolution	12 bits (15 ADC Clock cycles)
	Data Alignment	Right alignment
	Scan Conversion Mode	Enabled
	Continuous Conversion Mode	Disabled
	Discontinuous Conversion Mode	Disabled
	DMA Continuous Requests	Enabled
	End Of Conversion Selection	EOC flag at the end of all conversions
ADC-Regular_ConversionMode	Number Of Conversion	4
	External Trigger Conversion Source	Timer 6 Trigger Out event
	External Trigger Conversion Edge	Trigger detection on the rising edge
Rank	Rank	1
	Channel	Channel 10
	Sampling Time	56 Cycles
Rank	Rank	2
	Channel	Channel 11
	Sampling Time	56 Cycles
Rank	Rank	3
	Channel	Channel 12
	Sampling Time	56 Cycles
Rank	Rank	4
	Channel	Channel 13
	Sampling Time	56 Cycles

Figura 4.118: Configuración del ADC para la adquisición de temperaturas.

### Timers

Los periféricos más importantes son los *timers*, ya que el control es síncrono. Las salidas PWM se controlan directamente con un *timer*, que a su vez, dispara la lectura del ADC. Se ajustan las constantes del correspondientes al periodo y al tiempo muerto utilizando `#define TS` y `#define DT`, de manera que se puede modificar la frecuencia de conmutación muy fácilmente. Se configuran los *timers* en modo *up and down*, simulando una señal portadora triangular, de la misma manera que está configurada la conmutación en la simulación de PLECS. Si contara solamente hacia arriba o hacia abajo, la portadora sería una señal diente de sierra.

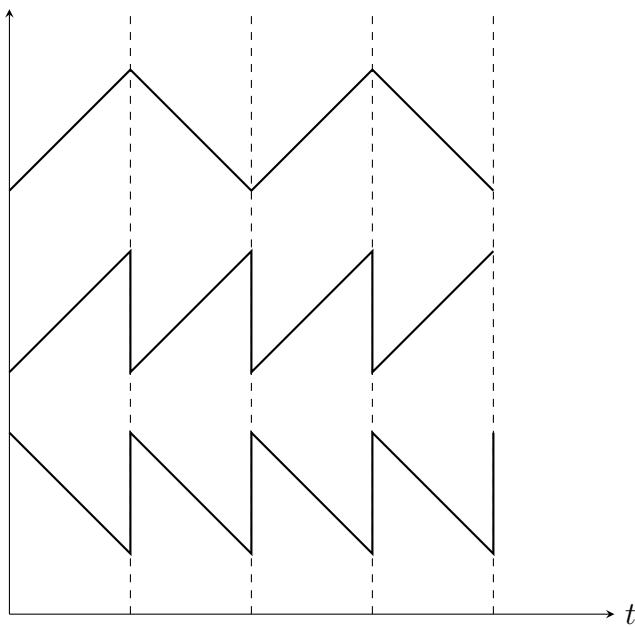


Figura 4.119: Comparación de las señales portadoras equivalentes. De arriba a abajo, triangular, diente de sierra y diente de sierra invertida.

▼ Counter Settings	
Prescaler (PSC - 16 bits value)	0
Counter Mode	Center Aligned mode1
Counter Period (AutoReload Register - 16 b... (216000000*TS)/2	
Internal Clock Division (CKD)	No Division
Repetition Counter (RCR - 16 bits value)	1
auto-reload preload	Enable
▼ Trigger Output (TRGO) Parameters	
Master/Slave Mode (MSM bit)	Disable (Trigger input effect not delayed)
Trigger Event Selection TRGO	Update Event
Trigger Event Selection TRGO2	Reset (UG bit from TIMx_EGR)
➤ Break And Dead Time management - BRK Config...	
➤ Break And Dead Time management - BRK2 Config...	
▼ Break And Dead Time management - Output Config...	
Automatic Output State	Disable
Off State Selection for Run Mode (OSSR)	Enable
Off State Selection for Idle Mode (OSSI)	Enable
Lock Configuration	Lock Level 1
Dead Time	DT*21600000

Figura 4.120: Configuración del *timer* 1, correspondiente al inversor izquierdo.

## CAN

Para poder comunicarse externamente se usa el protocolo CAN. Por suerte, la configuración es muy sencilla. Se deben ajustar los parámetros para que la frecuencia de transmisión de datos (*baud rate*) sea de 500 kB/s exactamente, ya que el resto de ECUs en el monoplaza tienen el CAN configurado a esta frecuencia.

▼ Bit Timings Parameters	
Prescaler (for Time Quantum)	27
Time Quantum	500.0 ns
Time Quanta in Bit Segment 1	2 Times
Time Quanta in Bit Segment 2	1 Time
Time for one Bit	2000 ns
Baud Rate	500000 bit/s
ReSyncronization Jump Width	1 Time
▼ Basic Parameters	
Time Triggered Communication Mode	Disable
Automatic Bus-Off Management	Disable
Automatic Wake-Up Mode	Disable
Automatic Retransmission	Disable
Receive Fifo Locked Mode	Disable
Transmit Fifo Priority	Disable
▼ Advanced Parameters	
Operating Mode	Normal

Figura 4.121: Configuración del periférico CAN.

## Manejo de interrupciones

En un convertidor se debe tener control absoluto sobre *cuándo* se ejecuta *qué*. Esto quiere decir que el lazo de control debe seguir un orden de ejecución perfectamente definido. El orden se basa en las simulaciones realizadas en PLECS, que como ya se explicó, tienen una relación muy estrecha con la implementación del *firmware*. Estudiando [29] y [16], se decide seguir el siguiente orden en las interrupciones de control:

1. Se inicia la conversión de las lecturas analógicas de las corrientes y la tensión.
2. Cuando acaba la conversión, se evalúan los valores obtenidos para hacer saltar errores si estuvieran fuera de los límites. Se establece la tensión máxima sintetizable en el periodo.
3. Se calcula la consigna de corriente.
4. Se ejecutan los lazos de corriente.
5. Se satura la tensión de salida.
6. Se calculan los ciclos de trabajo y se actualiza el registro del *timer* de la salida PWM.

## Algoritmos de control

---

# 5. Resultados y validación

---

## 5.1. Introducción

La validación del sistema es una etapa crítica en el proceso de desarrollo de cualquier proyecto, especialmente en un proyecto de la magnitud y complejidad del convertidor diseñado. La validación se encarga de verificar que todos los componentes y subsistemas del convertidor funcionen correctamente y cumplan con los requisitos y especificaciones establecidos previamente.

Dada la naturaleza multifacética del convertidor, que abarca desde aspectos eléctricos y electrónicos hasta aspectos de control y *firmware*, es esencial planificar una estrategia de validación exhaustiva y efectiva. En este sentido, se ha adoptado un enfoque metodológico basado en el modelo en V, que permite validar los subsistemas desde los más específicos hasta los más generales, siguiendo un flujo lógico y sistemático.

En este capítulo se desarrolla la parte derecha de la 'V', diseñando y ejecutando las pruebas a varios niveles. La estrategia de validación se divide en tres grandes bloques: validación de *hardware*, validación de *firmware* e integración. Cada bloque tiene sus propios desafíos y requisitos específicos, pero todos contribuyen al objetivo final de asegurar el funcionamiento correcto y robusto del convertidor.

## 5.2. Validación de *hardware*

La parte más crítica en la validación del convertidor es la de *hardware* puesto que cada iteración cuesta tiempo y dinero. Por ello, son las pruebas de *hardware* las que se diseñan y ejecutan más meticulosamente. En particular, se prestó especial atención a la placa de potencia, puesto que es el diseño más complicado de los dos.

Inicialmente, se elaboraron hojas de cálculo detalladas para cada uno de los tests, abarcando desde la inspección visual y pruebas de subcircuitos, hasta la evaluación de sistemas algo más complejos. Sin embargo, a medida que avanzaba el proceso de validación y se integraban los subcircuitos unos con otros, se hizo evidente que un enfoque más dinámico y adaptativo era necesario. Esto se debió a que los problemas encontrados y las soluciones implementadas requerían una validación continua y menos estructurada, lo que permitía realizar ajustes y mejoras en menos tiempo.

### 5.2.1. Pre-inspección de la placa de potencia

Antes de realizar cualquier prueba funcional, se llevó a cabo una inspección visual exhaustiva de la PCB de potencia para identificar cualquier defecto físico o de manufactura. Esta inspección incluyó la verificación del acabado superficial, la serigrafía, el grosor del cobre en las capas y las dimensiones de la placa. En la primera iteración se encontraron algunos problemas menores, como una serigrafía invertida en los conectores del bus de continua, pero no afectaron las pruebas iniciales.

Se validó el grosor de cobre en las vías para aportar confianza a la hora de montar los componentes *press-fit*. Para ello, se extrajo una sección de la PCB que cortaba transversalmente una vía y se pulió. Posteriormente, se tomó una fotografía con un microscopio y se hicieron medidas digitales.

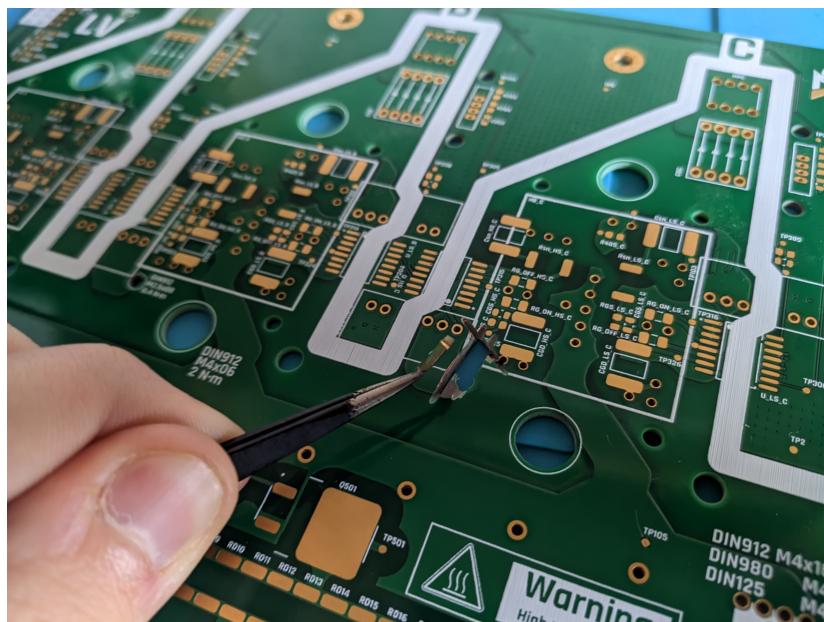


Figura 5.1: Extracción de una muestra de la PCB.

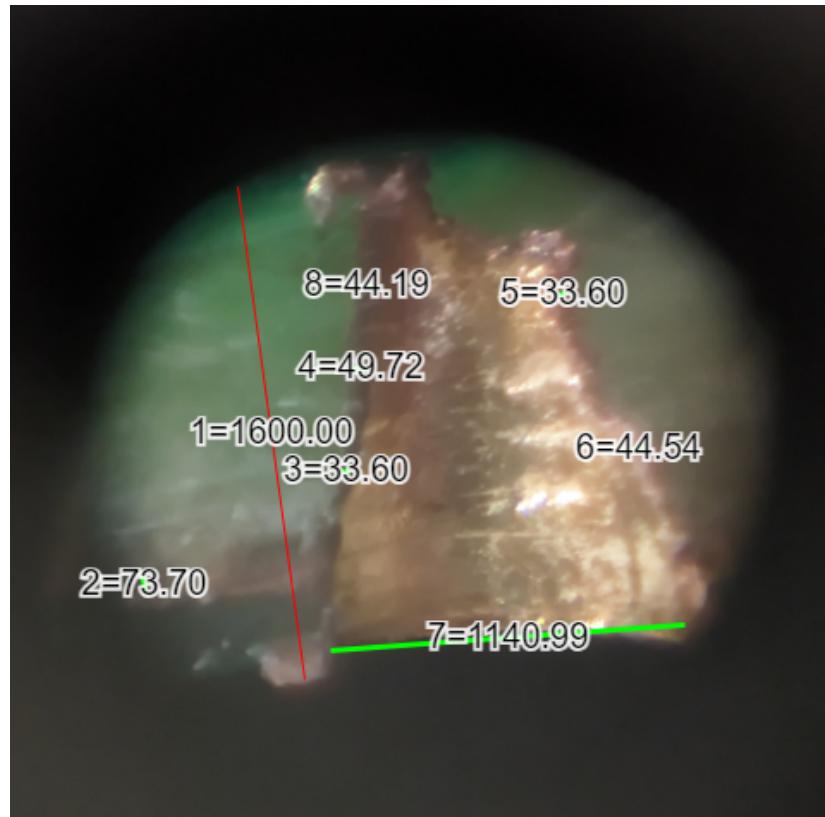


Figura 5.2: Micrografía de una vía de la placa de potencia. Se pueden apreciar el grosor de cobre de las capas y de la vía.

Se pudo comprobar que el grosor de las capas era correcto ( $70 \mu\text{m}$ ), y que el de las vías estaba dentro de la tolerancia establecida (de  $25$  a  $50 \mu\text{m}$ ).

### 5.2.2. Primer contacto con la placa de potencia

Durante la primera interacción con la placa de potencia, se realizaron diversas pruebas para validar el funcionamiento de los distintos componentes y subcircuitos de forma aislada. Principalmente se busca validar una funcionalidad básica de cada uno de forma separada, de manera que si se encuentran problemas de integración se sepa que son de integración y no de los componentes o circuitos individuales. Se ordenaron estas pruebas de "dentro hacia afuera", empezando por el circuito de *driving* y acabando con la interacción externa del mismo. También se validó la adquisición de variables analógicas y se probó la funcionalidad básica del circuito de descarga.

#### Alimentación del *gate driver*

Para validar la alimentación del *gate driver* se separó en una verificación del LDO para la tensión negativa por separado, y en otra para validar el DC-DC.

En primer lugar se pobló únicamente el propio LDO con los componentes necesarios para su funcionamiento. Se anotó el primer error de la placa, que consiste en una equivocación en el mapeado de los pines del esquemático al *footprint*. De todas formas, se realizó un *dead-bugging* para conectar el componente de forma correcta y poder verificar el circuito de forma exitosa.



Figura 5.3: LDO *dead-bugged* y con resina para evitar daños con las siguientes pruebas.

- **Valor esperado:**  $-4 \text{ V} \leq V \leq -3.5 \text{ V}$
- **Resultado:**  $-3.78 \text{ V}$

La dificultad de realizar este *rework* fue motivo suficiente para corregir el diseño, pero se esperó a finalizar la mayoría de pruebas básicas antes de pedir placas nuevas.

Después de verificar el funcionamiento del LDO se probaron los DC-DCs aislados. Funcionaron según lo previsto, aunque se notó que se calentaban ligeramente, incluso en vacío (sin carga). Esto se debe a su curva de rendimiento, que con cargas bajas es muy poca. Además se anotaron variaciones en las tensiones de salida, pero resultó que eran función de la carga, y está explicado en la hoja de datos.

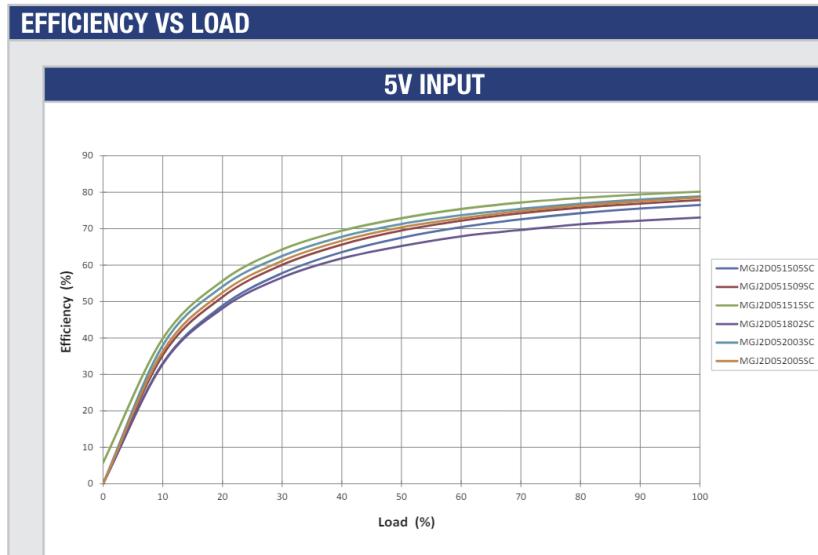


Figura 5.4: Curva de rendimiento del DC-DC aislado [19].

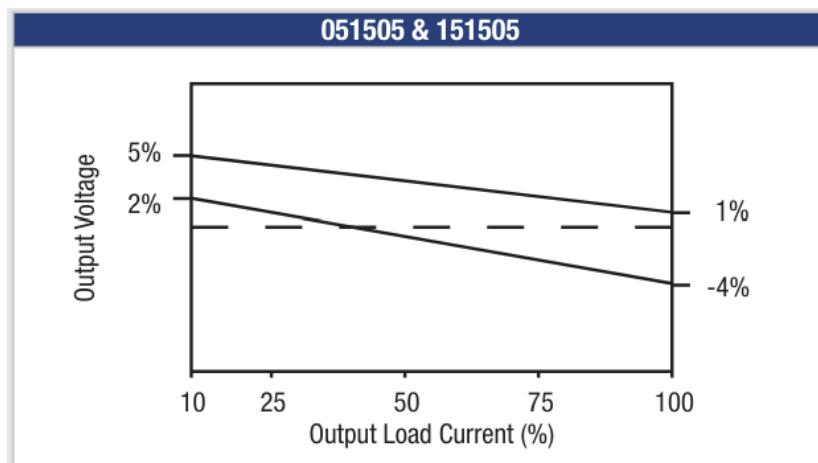


Figura 5.5: Variación de la tensión de salida en función de la carga [19].

- **Valor esperado:**  $15.5 \text{ V} \leq \text{VDD} \leq 14.5 \text{ V}$ ;  $-4 \text{ V} \leq \text{VEE} \leq -3.5 \text{ V}$
- **Resultado:**  $15.94 \text{ V}$ ;  $-3.78 \text{ V}$

### Funcionalidad del *gate driver*

Para validar la funcionalidad básica del *gate driver*, se montó un módulo de potencia y los dos *gate drivers* necesarios para controlar los dos MOSFETs.

- **OK y TRIP:** Se poblaron los componentes necesarios y se alimentó la placa desde el lado de *LV*. Se midieron los nodos *TRIP* y *OK*. Ambas señales tenían un valor de 5 V, confirmando su correcto funcionamiento sin errores. Posteriormente se forzaron fallas en el lado del semiconductor y ambas bajaron a 0 V.

- **MOSFETs apagados en reposo:** Se montaron las resistencias de puerta y se verificó el estado de ambos MOSFETs midiendo la resistencia entre *drain* y *source*. Ambos dispositivos se encontraban en estado *OFF*, confirmando que no se encendían.
- **ENABLE no enciende los dispositivos:** Se introdujo una señal de 3.3 V al nodo *ENABLE*, simulando la acción del microcontrolador. De nuevo, ambos dispositivos se encontraban en estado *OFF*, lo cual es el resultado esperado, ya que ambas señales PWM estaban en estado bajo, es decir, consignando que los MOSFETs estuvieran abiertos.
- **Medición de temperatura:** Se verificó la capacidad del *gate driver* de tomar una medida analógica, en concreto, de la NTC interna del semiconductor. Se contrastaron las medidas obtenidas con los cálculos previos, arrojando resultados satisfactorios.

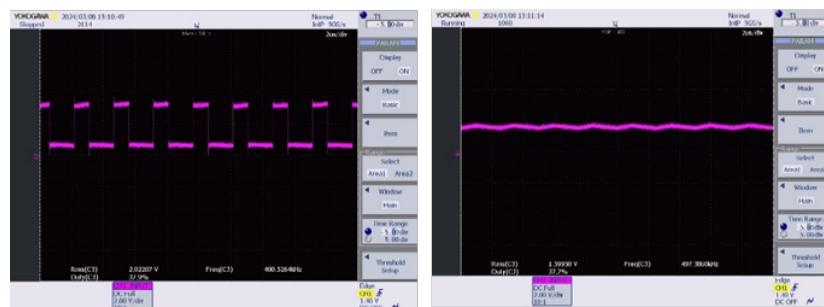


Figura 5.6: Medición de temperatura ambiente. Se puede ver la señal de salida sin filtrar (PWM) y filtrada.

## Sensado de corriente

Para validar el funcionamiento del sensado de corriente, se realizaron las siguientes pruebas:

- **Standby:** Se esperaba una salida de 2.5V con un margen de error de  $\pm 5$  mV. La salida medida fue de 2.499 V, lo que se considera dentro del rango aceptable.
- **Operación básica:** Se esperaba una salida de 2.5625V para una corriente de +5A y 2.4375V para una corriente de -5 A, con un margen de error de  $\pm 5$  mV. Las mediciones obtenidas fueron de 2.557 V para +5 A y 2.436 V para -5 A, ambas dentro del rango esperado.

## Descarga

Para verificar la funcionalidad de la descarga, se realizaron las siguientes pruebas:

- **Descarga pasiva:** Se precalculó una descarga de 24 V a 10 V en 35 segundos usando un 20 % de la capacidad del bus. La medición obtenida fue de 5.5 segundos,

debido a que no se tuvo en cuenta el resto de conexiones entre los terminales positivo y negativo. La resistencia aparente entre estos terminales era más baja, principalmente por el divisor de tensión usado para tomar la medida de voltaje del bus. El divisor de voltaje para la adquisición ya es de  $6 \cdot 68 \text{ k}\Omega + 4,7 \text{ k}\Omega = 412,7 \text{ k}\Omega$ , y está en paralelo con la resistencia de  $2 \text{ M}\Omega$ , lo que resulta en una resistencia equivalente de

$$\frac{1}{\frac{1}{2 \text{ M}\Omega} + \frac{1}{412,7 \text{ k}\Omega}} = 342 \text{ k}\Omega,$$

lo que equivale a aproximadamente 6 segundos de descarga. Al agregar cualquier otra resistencia en paralelo, como la de los propios semiconductores u otros componentes, los cálculos coinciden.

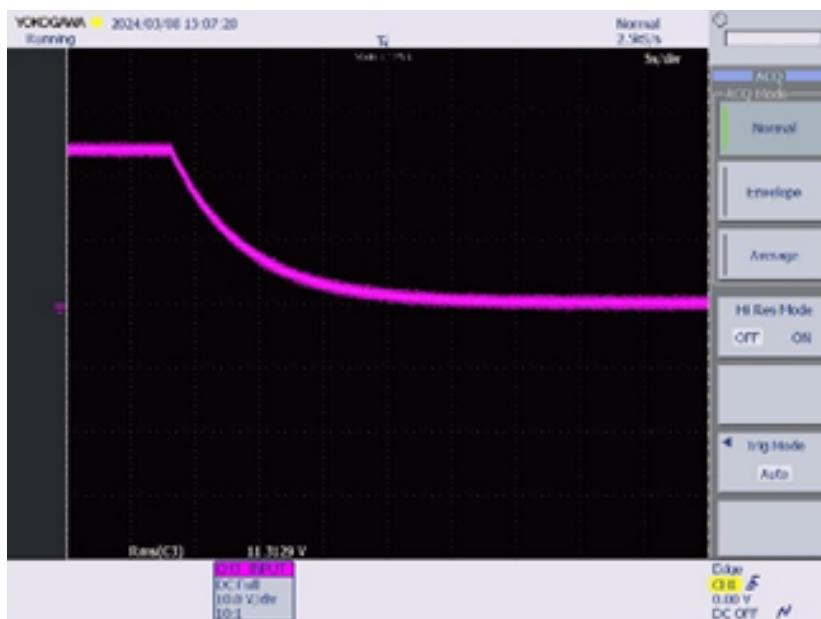


Figura 5.7: Descarga pasiva a 24 V con  $20 \mu\text{F}$ .

- **Control de la descarga:** Se aplicó un voltaje de 20V en el nodo *SC-END* y se suministraron 24 V entre *TS+* y *TS-*. Se esperaba que la diferencia de potencial entre *TS+* y *TS-* fuera de 10 V 0.35 segundos después de retirar el voltaje, que coincidió perfectamente con el cálculo previo.

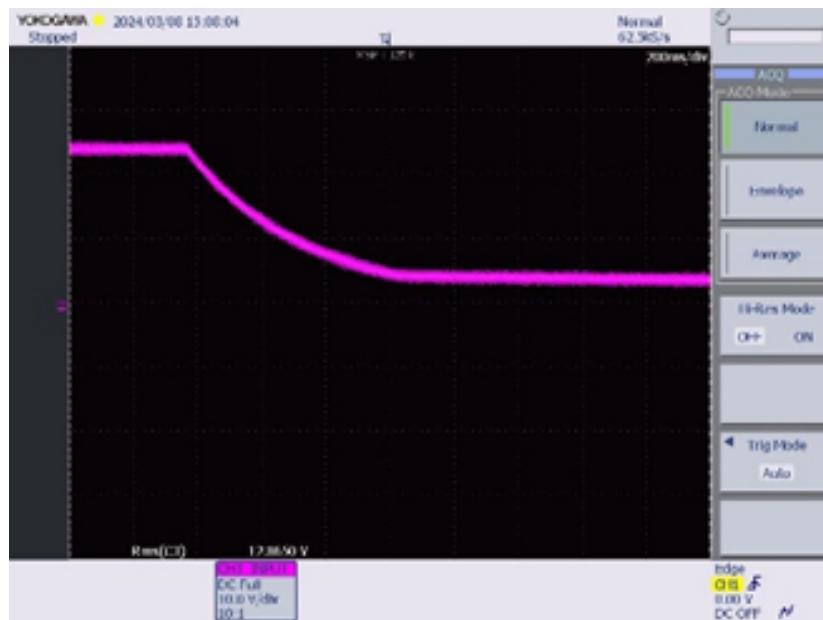


Figura 5.8: Descarga activa a 24 V con 20  $\mu$ F. Se puede ver como a 10 V (la tensión del zener) se desactiva la descarga activa.

### Sensado de voltaje

Para verificar el sensado de voltaje, se llevaron a cabo las siguientes pruebas:

- **Divisor de voltaje:** Se aplicaron 24 V entre  $TS_+$  y  $TS_-$ . Se capturó el voltaje en el divisor de tensión. La tensión esperada era de  $0,011388 \cdot 24 \text{ V} = 0,2733 \text{ V}$  con un margen de error de  $\pm 1 \text{ mV}$ . La medición obtenida fue de 0.272 V, dentro del rango aceptable.
- **Alimentación aislada:** Se montó el convertidor DCDC501 y se alimentó la placa desde el lado LV para medir el voltaje entre  $+5\_TS$  y  $TS_-$ . Se esperaba una lectura de 5V con un margen de error de  $\pm 0.5 \text{ V}$ . Sin embargo, la medición fue de 5.5 V, indicando que se deberá ajustar el divisor de voltaje para el umbral de detección debido a la inexactitud.
- **Detección de voltaje:** Se aplicaron 50 V entre  $TS_+$  y  $TS_-$ , y se midió  $TSAL\_ON$ . Se repitió la prueba con 60 V. Se esperaba que  $V_{TSAL}$  fuera de 677 mV y que  $TSAL\_ON$  fuera 5 V con 50 V de tensión de bus y 0 V con 60 V. Sin embargo, la medición fue incorrecta, ya que el umbral aproximado para la transición fue de 63 V. Se encontró que la causa podría estar la tolerancia del divisor de resistencia y el hecho de que la salida del convertidor DC-DC era medio voltio superior.
- **Sensado de voltaje:** Se aplicaron 13V entre  $TS_+$  y  $TS_-$ . Se capturó el valor entre  $VDC_{sns+}$  y  $VDC_{sns-}$ . Se esperaba que la diferencia de potencial fuera de 0.0495 V. La medición obtenida fue de 0.05 V, dentro del rango aceptable.

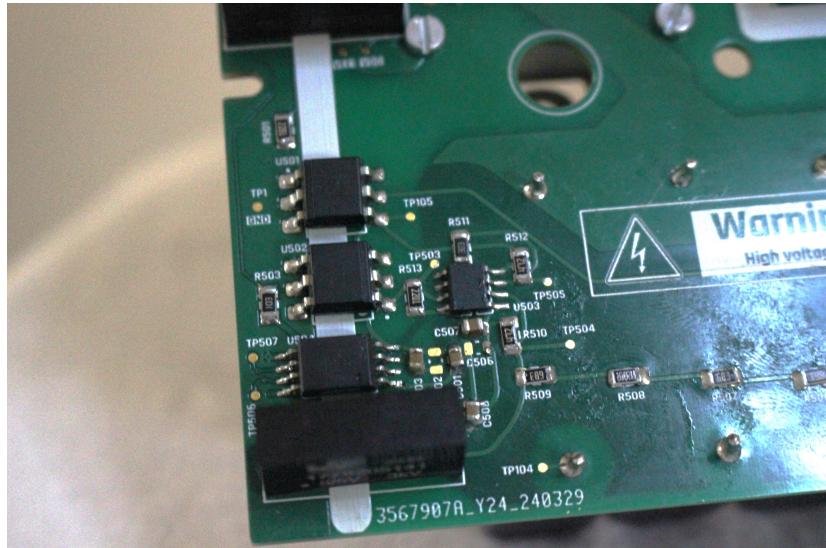


Figura 5.9: Circuitos evaluados.

### Resumen de errores encontrados y revisión de la PCB

Se encontraron los siguientes errores durante el proceso de prueba y montaje:

1. **Problema:** El serigrafiado de los conectores de alimentación (+ y -) está invertido. Esto no afecta las pruebas.  
**Solución propuesta:** Nombrar los conectores según corresponda y cambiar los textos del serigrafiado. Pedir nuevas PCBs.
2. **Problema:** Se conectó accidentalmente el nodo de 5 V de alimentación a *SC-END* (20 V), lo que hizo que todos los componentes alimentados a 5 V murieran.  
**Solución propuesta:** Añadir protecciones a la alimentación de 5 V.
3. **Problema:** El *footprint* del LDO tiene los pines 4 y 5 intercambiados (-*VEE*, *FB*).  
**Solución propuesta:** Montar el LDO verticalmente con conexiones flotantes cruzadas.

Para realizar el resto de pruebas se pidieron nuevas placas de potencia, con las siguientes modificaciones:

- Protecciones para la alimentación de 5 V.
- Se intercambiaron los pines 4 y 5 en los LDO de los *gate drivers*.
- Se intercambiaron *MP+* y *MP-* junto con su serigrafiado.
- Se añadieron *testpoints* para la referencia de los sensores de corriente.
- Se añadieron *testpoints* para *VDC\_sns+* y *VDC\_sns-*.
- Se renombraron los *testpoints* en el esquemático de los *gate drivers* para agilizar

las pruebas.

- Se añadieron varios textos e indicaciones en el serigrafiado.

### 5.2.3. Comutación de una rama como DC-DC síncrono

Con todos los subcircuitos validados, el siguiente paso fue analizar la conmutación. Se utilizó una sola rama de las tres, creando una topología de *buck* síncrono. Se ensayó con una carga R-L de  $7 \Omega$  y  $1 \text{ mH}$ . Lo que se pretende evaluar con estas pruebas es el correcto funcionamiento del circuito de *driving* y el *overshoot* entre *drain* y *source* de los MOSFETs.

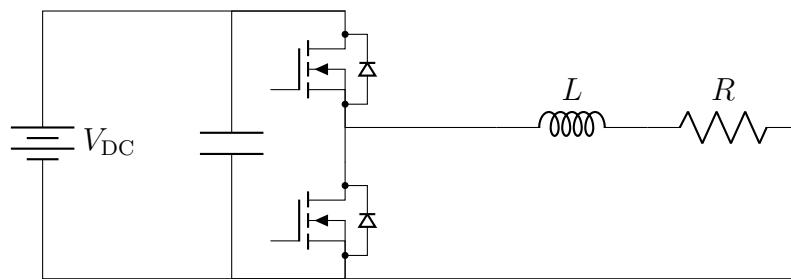


Figura 5.10: Topología de *buck* síncrono.

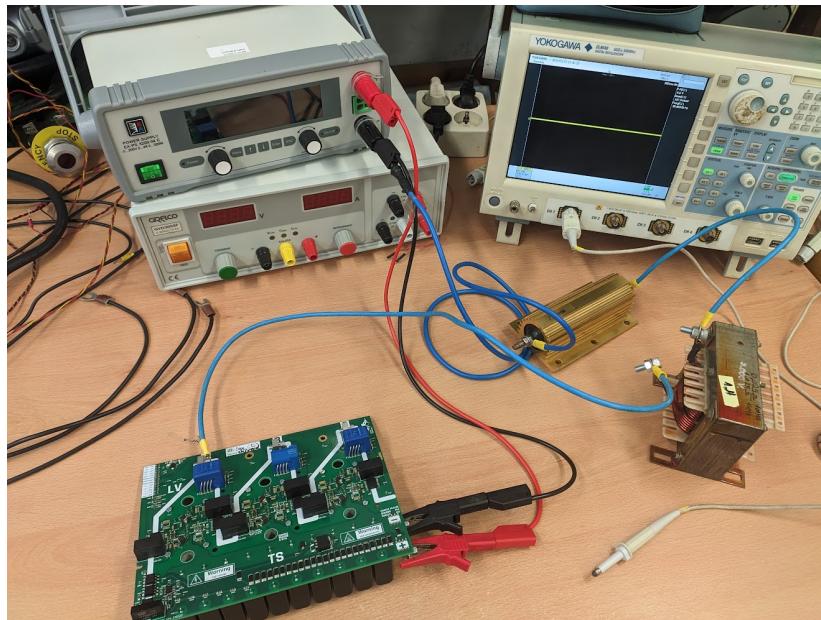


Figura 5.11: Carga R-L, fuente de alimentación y osciloscopio.

Se conectó la placa de potencia con una placa de evaluación ya que en este punto todavía no se había fabricado la placa de control. De esta manera, se generó una pareja de señales PWM complementarias a  $50 \text{ kHz}$  y  $50\%$  de ciclo de trabajo con  $150 \text{ ns}$  de tiempo muerto.

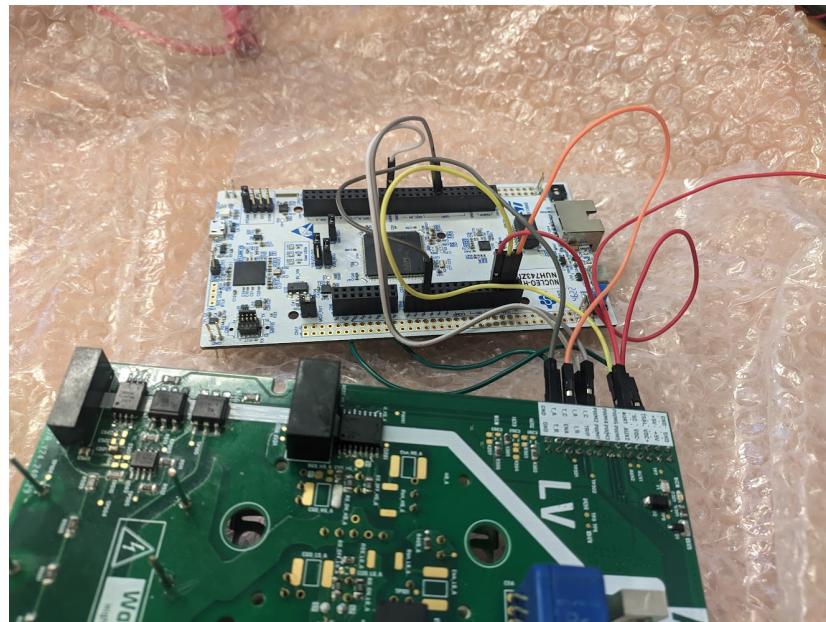


Figura 5.12: Placa de evaluación Nucleo conectada a la placa de potencia.

Usando una fuente de tensión regulable, se pudo controlar la tensión de entrada, y dado que se fija el ciclo de trabajo al 50%, y que la carga es fija, se pudo variar la tensión de salida modificando la tensión de entrada. Conectando y desconectando la carga, se pudo probar la conmutación tanto en vacío como con algo de corriente.

En primer lugar, sin tensión en el bus de continua, se verificó que tanto las señales PWM entrantes a los *gate drivers* como las señales en la puerta de los transistores eran adecuadas en cuanto a niveles de tensión, frecuencia y polaridad.



Figura 5.13: Señales PWM a la entrada de los *gate drivers*, producidas por la placa de evaluación.

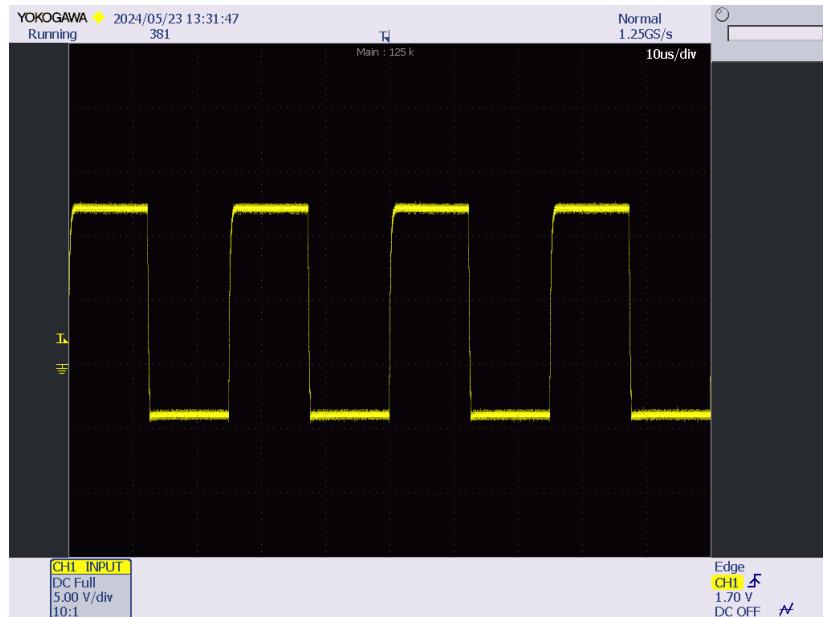


Figura 5.14: Tensión *gate-source* de uno de los dos MOSFETs.

El siguiente paso fue verificar la tensión entre *drain* y *source*, y dado que se trata de una medida que tiene implicaciones con los parásitos del circuito, se usó una sonda con conexión *pigtail* en la masa. El objetivo es minimizar el área entre la conexión a masa y la señal medida, ya que de esa forma se minimiza la inductancia equivalente total. Una medida con una inductancia alta falsearía el valor de *overshoot*.

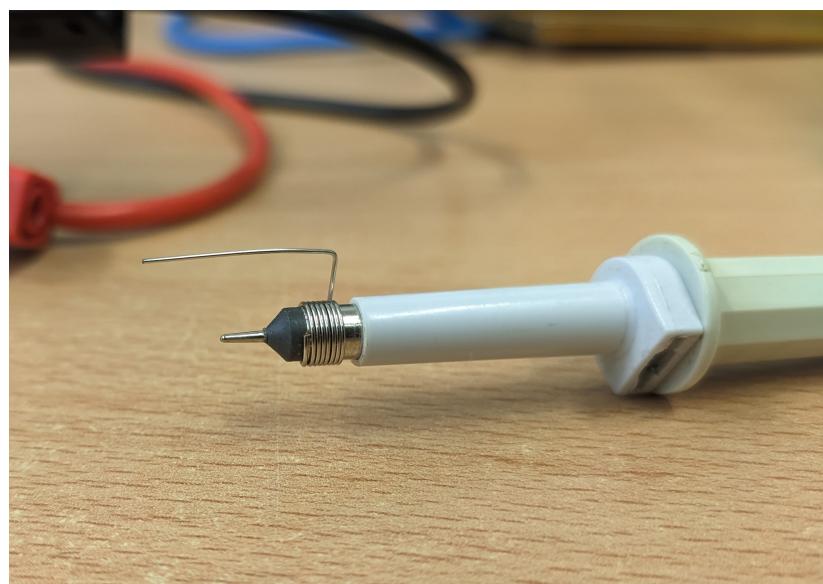


Figura 5.15: Sonda con *pigtail*.

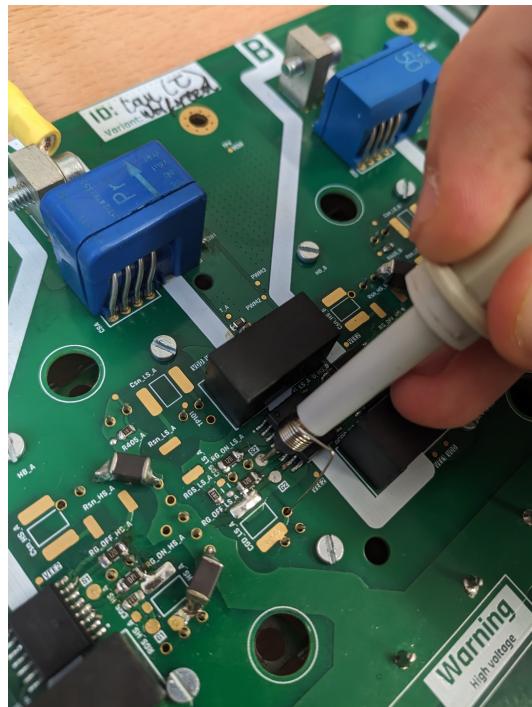


Figura 5.16: Medición de la tensión *drain - source* (fotografía tomada posteriormente al ensayo).

Para poder observar el rizado provocado por la carga inductiva se decidió bajar la frecuencia de conmutación a 10 kHz. Posteriormente, se hizo una primera prueba con 10 V de entrada, y se observó un *overshoot* muy grande.

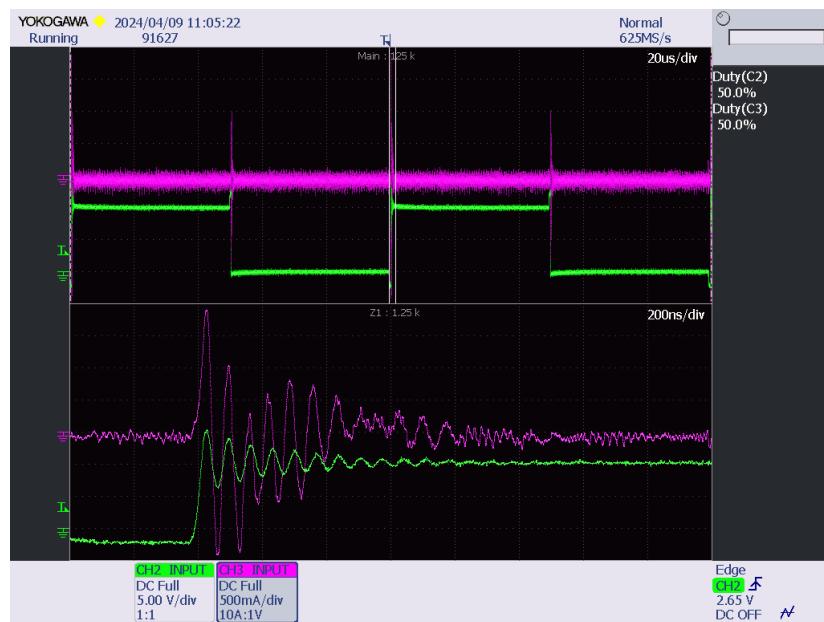


Figura 5.17: *Overshoot* observado con 10 V de entrada y 0 A de salida (en vacío).

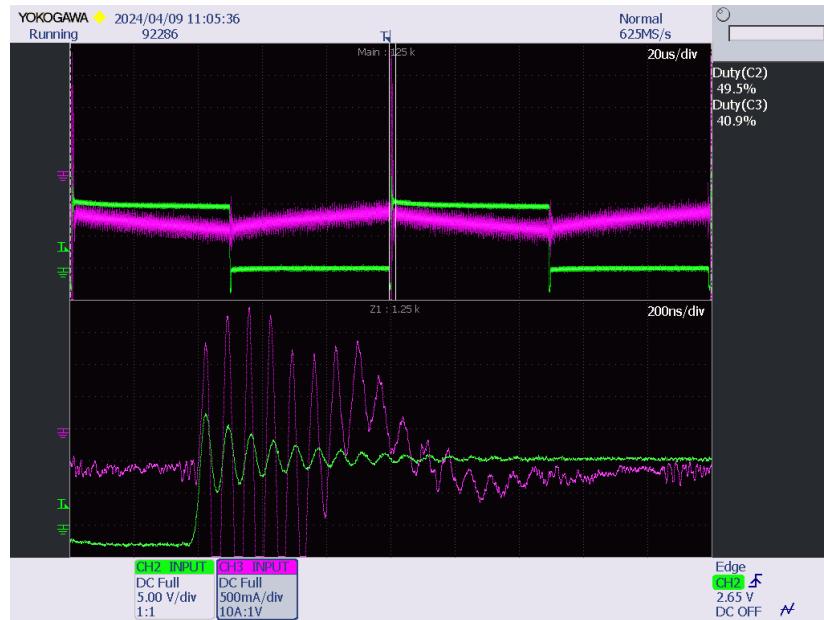


Figura 5.18: *Overshoot* observado con 10 V de entrada y 0,75 A de salida (con la carga R-L).

Dado que este *overshoot* es aproximadamente lineal con la corriente de salida y la tensión de entrada, se creó un modelo lineal para predecir el *overshoot* a las especificaciones máximas del convertidor. Para ello se tomó un dato más a 20 V de entrada y sin carga. El resultado del modelo lineal se muestra a continuación.

Modelo	$Overshoot = a \cdot V_{DC,in} + b \cdot I_{out} + c$		
<b>Coeficientes</b>			
$a$	1,5		
$b$	6,6667		
$c$	$3,9721 \cdot 10^{-15}$		
<b>Datos medidos y predicción</b>			
$V_{DC,in}$	$I_{out}$	<i>Overshoot</i> medido	Predicción de <i>overshoot</i>
10 V	0 A	15 Vp	15 Vp
20 V	0 A	30 Vp	30 Vp
10 V	0,75 A	20 Vp	20 Vp
Predicción de <i>overshoot</i> a 600 V y 80 A: <b>1433 Vp</b>			

Cuadro 5.1: Resumen de resultados del modelo de *overshoot*.

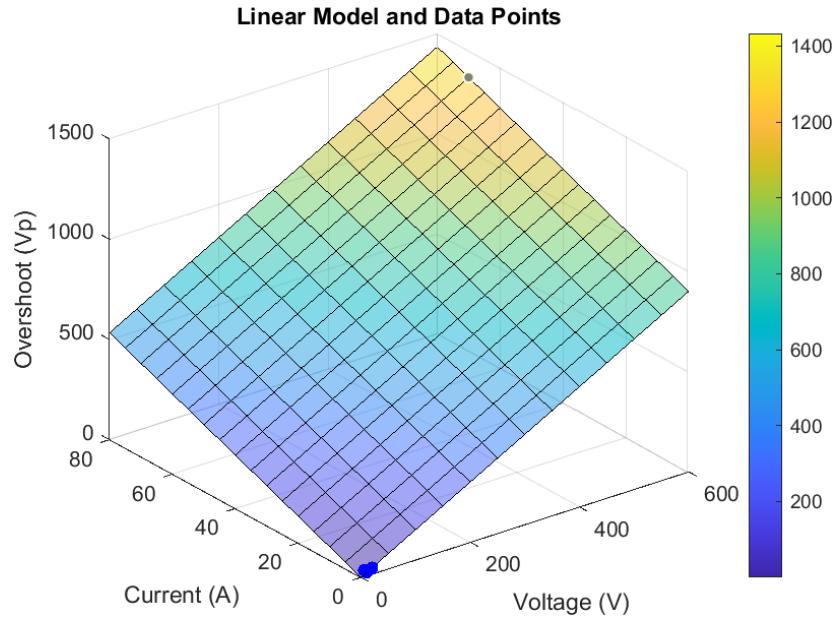


Figura 5.19: Modelo lineal (plano) junto a los datos tomados (puntos azules).

La predicción de 1433 Vp es muy preocupante, ya que en primer lugar, los semiconductores serían los primeros en dañarse, y además, tensiones tan altas podrían provocar rupturas dieléctricas. Por tanto, es necesario reducir este *overshoot*. La solución consiste en incorporar desacoplos de la comutación entre los terminales positivo y negativo, lo más cerca posible de cada módulo *half-bridge*. Interesa tener el máximo de capacidad con una resistencia serie equivalente muy baja, con lo que se descartan los condensadores electrolíticos. Se escogieron condensadores cerámicos puesto que tienen una densidad de capacidad bastante grande, mucho más alta que los condensadores de película. Sin embargo, los cerámicos tienen una pérdida de capacidad por *DC bias* muy agresiva, es decir, la capacidad real es mucho baja cuando se sube la tensión a la que se somete el condensador. Por suerte, existen gamas de condensadores pensados para estas aplicaciones que ofrecen un *derating* por *DC bias* bastante bajo. En este caso se escogieron los 2220Y1K00104KZT de la gama Hiteca de Knowles Syfer.

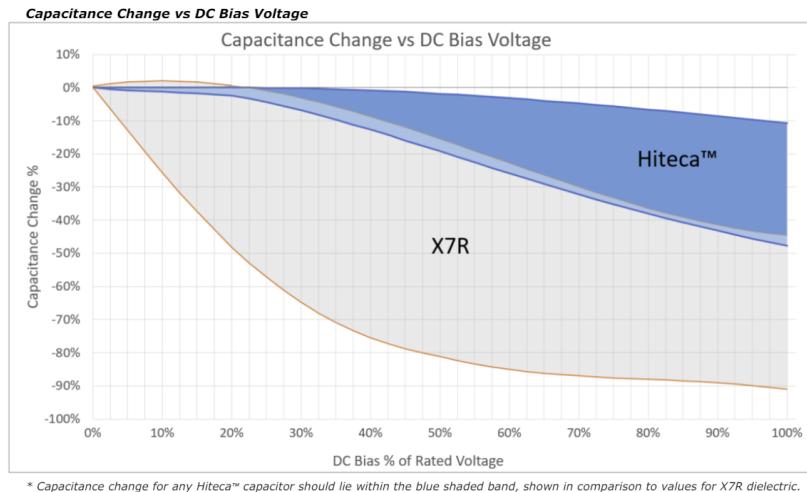


Figura 5.20: Comparativa de la pérdida de capacidad de un condensador con aislante X7R estándar vs. el aislante usado en la gama Hiteca de Knowles Syfer [13].

Estos condensadores son muy caros, ya que no solo el aislante es mucho mejor, sino que pueden aguantar hasta 1 kV e integran una capacidad de 100 nF en un encapsulado 2220. Se instalaron dos condensadores en cada módulo de potencia. Para esta aplicación, tan solo se perdería un 25 % de la capacidad, es decir, a 600 V no se tendrán 200 nF si no 150 nF, que ya es bastante. El *rework* quedó de la siguiente manera:

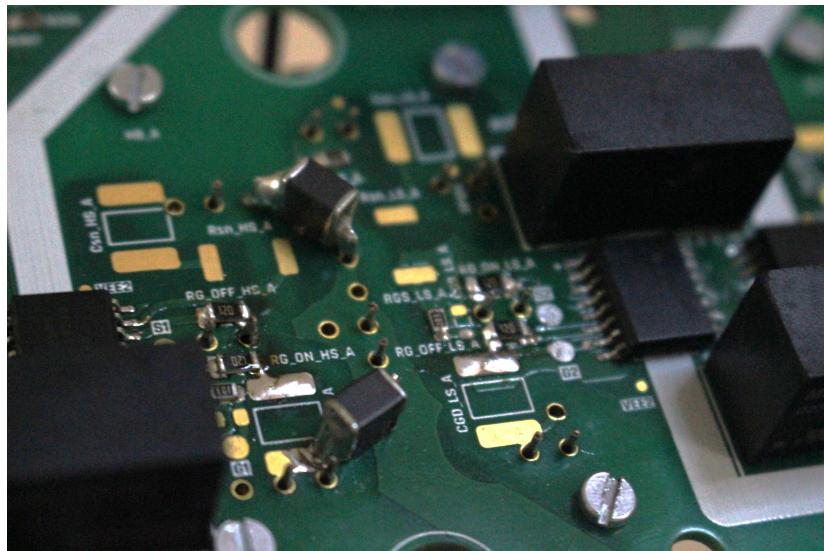


Figura 5.21: Instalación de los condensadores de desacople usando los pines de los módulos de potencia.

Se volvieron a realizar las pruebas con 10 V de entrada, y se observó una reducción muy drástica del *overshoot*, verificando que es una solución adecuada.



Figura 5.22: *Overshoot* observado con 10 V de entrada y 0 A de salida (en vacío).

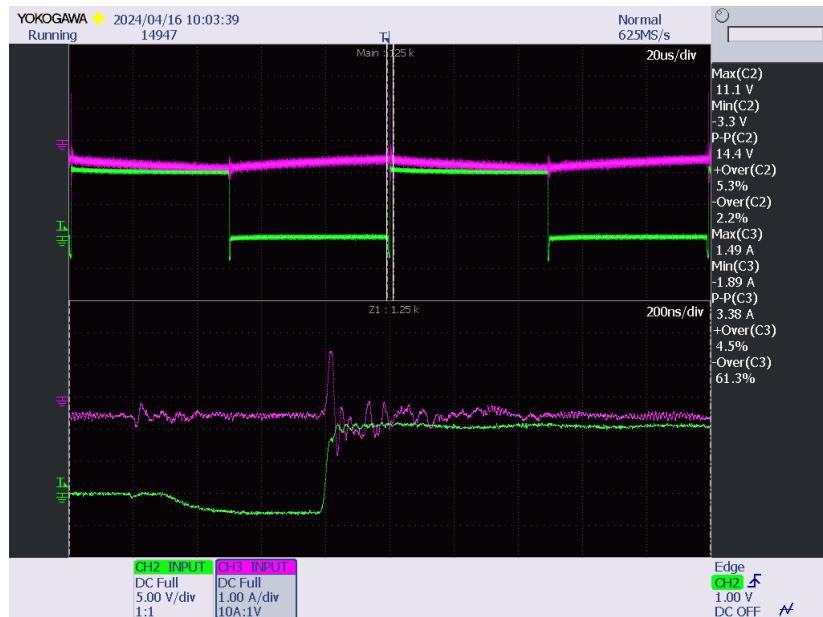


Figura 5.23: *Overshoot* observado con 10 V de entrada y 0,75 A de salida (con la carga R-L).

Se creó un nuevo modelo lineal para realizar la predicción de *overshoot* a las especificaciones máximas, y en este caso, se tomaron muchos más puntos, siendo la fuente de alimentación con la que se ensayó el factor limitante para no poder tomar más.

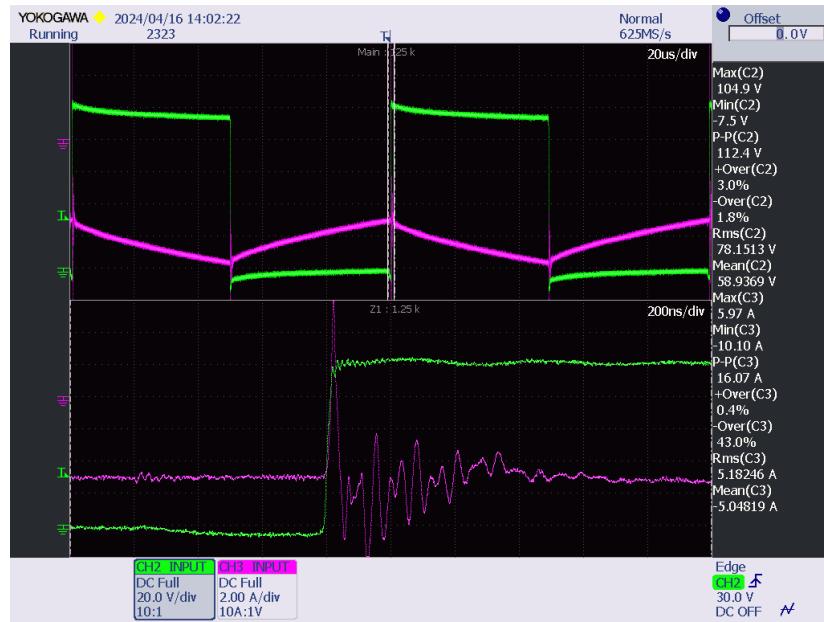


Figura 5.24: *Overshoot* observado con 90 V de entrada y 6,2 A de salida (con la carga R-L).

Modelo	$Overshoot = a \cdot V_{DC,in} + b \cdot I_{out} + c$		
Coeficientes			
$a$	1,1463		
$b$	0,42886		
$c$	-1,3001		
Datos medidos y predicción			
$V_{DC,in}$	$I_{out}$	<i>Overshoot</i> medido	Predicción de <i>overshoot</i>
10 V	0 A	10,8 Vp	10,1626 Vp
10 V	0,75 A	11,1 Vp	10,4843 Vp
20 V	0 A	21,3 Vp	21,6254 Vp
20 V	1,5 A	21,5 Vp	22,2687 Vp
30 V	0 A	31,7 Vp	33,0882 Vp
30 V	2,25 A	32,3 Vp	34,0531 Vp
40 V	0 A	45,9 Vp	44,551 Vp
40 V	3 A	46,9 Vp	45,8375 Vp
80 V	5,5 A	92,6 Vp	92,7608 Vp
90 V	0 A	102,5 Vp	101,8648 Vp
90 V	6,2 A	104,9 Vp	104,5238 Vp
120 V	0 A	135,6 Vp	136,2532 Vp
150 V	0 A	172 Vp	170,6415 Vp
180 V	0 A	205 Vp	205,0298 Vp
200 V	0 A	227 Vp	227,9553 Vp
Predicción de <i>overshoot</i> a 600 V y 80 A: <b>720,775 Vp</b>			

Cuadro 5.2: Resumen de resultados del modelo de *overshoot*.

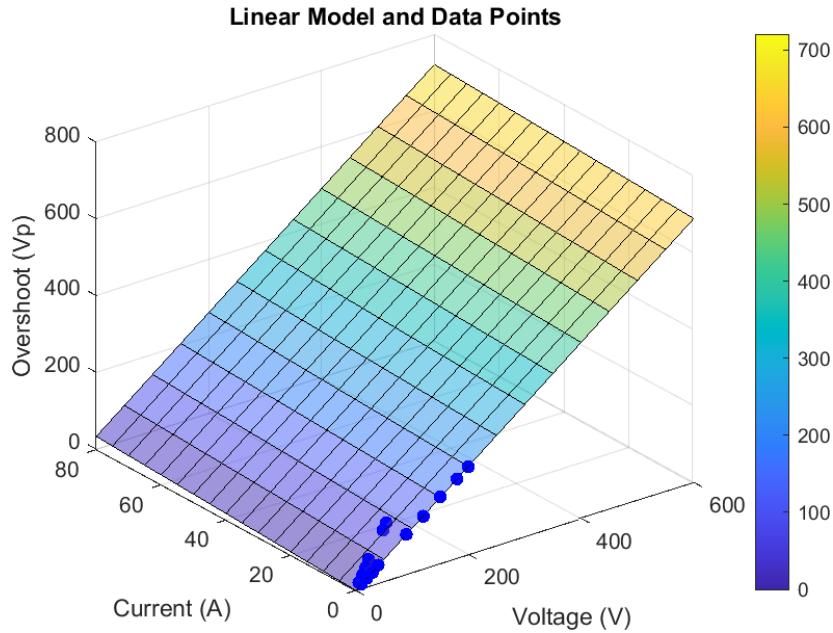


Figura 5.25: Modelo lineal (plano) junto a los datos tomados (puntos azules).

#### 5.2.4. Pruebas térmicas y de alta tensión

La última prueba que se hizo a la placa de potencia fue una serie de ensayos de descarga, a cada vez más tensión. El objetivo de este test es asegurar que no se produce ninguna ruptura dieléctrica y que las resistencias de descarga son capaces de aguantar la tensión máxima permanentemente.

Para realizar estos ensayos fue necesario usar dos autotransformadores, uno de ellos aislado. El primero, monofásico, se conecta a la red normal, y el otro, a la red trifásica. Se rectificó la salida de cada uno con un puente de diodos (uno monofásico y uno trifásico), y se conectaron los dos rectificadores en serie para obtener una tensión continua de hasta 800 V. Se usaron un par de contactores, uno para realizar la precarga del bus de continua y otro para conectarlo directamente al rectificador.

Para evaluar las temperaturas se dispuso de una cámara térmica, que permitió distinguir con claridad qué partes de la PCB se calentaban más. Para capturar la tensión se usó una sonda diferencial de 1400 V.

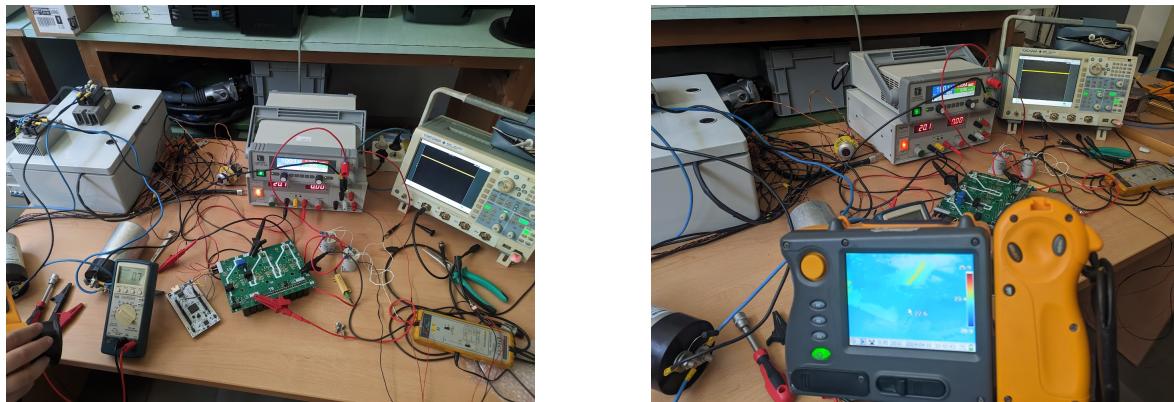


Figura 5.26: Vistas del *setup* para las pruebas de descarga.

Los ensayos se realizaron de la siguiente forma:

1. Se precarga el bus de continua con una resistencia de externa.
2. Se mantiene hasta lograr el estado estacionario térmico, evaluado con una cámara térmica. En este punto, la descarga activa está desactivada y se evalúa la descarga pasiva.
3. Se conecta la descarga activa pero se deja el contactor conectado de manera que el bus no se descarga. Se espera hasta alcanzar el estado estacionario térmico.
4. Se abren los contactores y se descarga el bus.

A continuación se muestra el ensayo más exigente, una descarga a 600 V.



Figura 5.27: Descarga de 600 V a 60 V con 100  $\mu$ F de capacidad en el bus de continua, en un tiempo de 4,5 segundos.



Figura 5.28: Captura de la cámara térmica tras alcanzar el estado estacionario a 600 V.

Se puede observar un pico de temperatura de 100 °C, y la temperatura ambiente era de 25 °C aproximadamente. Cada resistencia disipa  $\frac{(600 \text{ V})^2}{470 \text{ k}\Omega} = 0,766 \text{ W}$ , lo cual se correspondería con una resistencia térmica de aproximadamente  $\frac{100 \text{ }^\circ\text{C} - 25 \text{ }^\circ\text{C}}{0,766 \text{ W}} \approx 100 \text{ K/W}$ . Este valor es muy razonable para una resistencia SMD sin *pad* térmico ni mucha consideración en el *layout*, de acuerdo con [26].

**5.2.5. Validación de la placa de control****5.3. Validación de *firmware*****5.3.1. Verificación de los periféricos****5.3.2. Comutación de las tres ramas****5.3.3. Lazo abierto de tensión con carga R-L****5.3.4. Lazo abierto de tensión con un motor****5.3.5. Lazo cerrado de corriente con carga R-L****5.3.6. Adquisición de la posición del motor****5.3.7. Lazo cerrado de corriente con un motor****5.3.8. Trayectorias de control****5.3.9. Control dual****5.4. Integración**

---

## 6. Consideraciones finales

---

### 6.1. Impacto ambiental

El presente proyecto tiene un impacto ambiental que se concentra principalmente en la fabricación del *hardware*. El control y *firmware* del inversor tienen un impacto ambiental prácticamente nulo, la producción y ensamblaje de los componentes electrónicos son aspectos críticos a considerar.

#### 6.1.1. Fabricación de PCBs

La fabricación de placas de circuito impreso es un proceso que requiere el uso de materiales como fibra de vidrio, cobre y resinas, cuya extracción y procesamiento pueden generar impactos ambientales significativos, especialmente si no se gestionan de manera adecuada los residuos. La generación de desechos y la emisión de productos químicos durante la fabricación de PCBs pueden contribuir a la contaminación del suelo, agua y aire. En este caso, las PCBs presentaban apilados bastante convencionales, con lo que la producción está más optimizada que para apilados más complejos con mayor número de capas o un laminado de cobre más gordo.

#### 6.1.2. Montaje y selección de materiales

El proceso de montaje de los componentes electrónicos en las PCBs implica operaciones como la soldadura, que utiliza materiales como el estaño. Los estaños que se han usado contenían plomo, puesto que ayuda a bajar la temperatura de fusión del estaño para facilitar la soldadura. Además, la selección de materiales para los componentes electrónicos también puede influir en el impacto ambiental del proyecto. Es importante considerar la procedencia de los materiales y su impacto ambiental durante su ciclo de vida. De todas maneras, el proyecto es un prototipo y no existe ninguna intención de comercialización, con lo que el impacto global es muy bajo. Si se tratara de industrializar el diseño para una producción en serie, deberían considerarse las normativas de allá donde se quisiera distribuir. Para comercializar un equipo electrónico en Europa, todos los componentes electrónicos que lo forman deben cumplir la directiva RoHS.

#### 6.1.3. Gestión de residuos

Si se tratara de escalar el proyecto a una producción, la disposición de los residuos generados durante el proceso de fabricación y ensamblaje de los inversores es un

aspecto crucial a tener en cuenta para mitigar el impacto ambiental. La correcta gestión de residuos electrónicos es fundamental para prevenir la contaminación, así como para evitar la liberación de sustancias tóxicas en el medio ambiente. La implementación de sistemas de reciclaje y la adopción de prácticas de disposición adecuadas pueden ayudar a reducir el impacto ambiental de esta etapa, y esto se debería consultar con los fabricantes y ensambladores que se encarguen de la producción. A día de hoy, la mayoría de empresas del sector cumplen con estándares altos en cuanto a la gestión de los residuos, especialmente en Europa.

#### **6.1.4. Transporte**

El transporte de los materiales y componentes utilizados en la fabricación y ensamblaje de los inversores también puede tener un impacto ambiental significativo. Las emisiones de gases de efecto invernadero generadas por los vehículos de transporte son quizás la mayor parte del impacto ambiental generado por este proyecto. Ya que la mayoría de componentes se han pedido a modo de muestras y se han realizado varios pedidos extras, el transporte de los componentes y las placas seguramente ha supuesto una cantidad de emisiones descomunal. Además, la mayoría de componentes y todas las placas vinieron de China, siendo una ruta muy larga que contribuye a la huella de carbono que este proyecto ha dejado.

#### **6.1.5. Consumo energético**

Al hablar de consumo energético en este apartado se hace referencia a la electricidad consumida para el diseño y fabricación del prototipo. Es muy difícil cuantificar la energía utilizada ya que no solamente se tienen que tener en cuenta los equipos utilizados de primera mano, si no que sería necesario tener en cuenta el consumo de energía asociado con la fabricación de los componentes electrónicos, la operación de maquinaria y equipos, así como el uso de sistemas de climatización e iluminación en las instalaciones de producción. El proceso de diseño y desarrollo del prototipo también puede requerir el uso de herramientas y *software* que consumen energía eléctrica, como ordenadores, estaciones de trabajo y equipos de prueba.

## 6.2. Presupuesto

### 6.2.1. Costes de ingeniería

Para estimar los costes de ingeniería, se consulta la tabla salarial [7], donde un graduado en ingeniería técnica debería cobrar al menos **8,8 € la hora** por ser del tercer nivel salarial. El tiempo total invertido en ingeniería se puede estimar sabiendo que se trabajó una media de 30 horas a la semana desde septiembre hasta la fecha de entrega, lo que equivale a unas **1140 horas** de diseño, desarrollo y documentación.

#### Desarrollo del control

De todas las horas invertidas, se estima que un 25 % de las mismas fueron destinadas al estudio y diseño del control. Por lo tanto, se calculan 2508 € para los costes humanos en este aspecto. Además, se usaron MATLAB, Simulink y PLECS, cuyas licencias cuestan 119 € [15], 35 € [15] y 1400 € [21] respectivamente. En total, los costes para desarrollar el control ascienden a  $(2508 + 119 + 35 + 1400) \text{ €} = \textbf{4062 €}$ .

#### Desarrollo del *hardware*

Se estima que se invirtió un 40 % del tiempo total en el diseño, prototipado y validación del *hardware*, lo que equivale a 4012,8 € . Para diseñar las PCBs se usó Altium Designer, y una licencia anual para el mismo está situada en los 4425 € [5]. Se usó también Solidworks, cuya licencia cuesta unos 2600 € [10]. Los costes de desarrollo de *hardware* suman **8437,8 €**.

#### Desarrollo del *firmware*

Para desarrollar el *firmware* se dedicó un 20 % del tiempo aproximadamente, y eso se traduce a **2006,4 €**. No se usó ningún programa de pago por lo que es todo lo que costaría esta parte del desarrollo.

#### Documentación

La redacción de este trabajo junto al resto de documentación generada llevó el 15 % de tiempo restante, es decir, **1504,8 €**. Se usaron Sublime Text y TeXstudio como editores de texto, y MiKTeX como compilador de L<sup>A</sup>T<sub>E</sub>X, que son herramientas *open source* y por tanto gratuitas.

## 6.2.2. Costes de fabricación

### Placas de circuito impreso

En el proceso de fabricación de las PCBs para el inversor, se realizaron dos pedidos separados con el proveedor JLCPCB.

#### Primer pedido:

- Fecha de pedido: 2024-02-15
- Método de envío: FedEx International Packet
- Coste total: 156,26 € (PCBs de potencia) + 39,98 € (PCBs de control) + 19,24 € (envío)
- Cantidad: 10 unidades (5 unidades de la PCB de control y 5 unidades de la PCB de potencia)
- Descuento: No se tuvo que pagar por la PCB de control gracias a un acuerdo de patrocinio entre JLCPCB y e-Tech Racing.
- Coste final: **174,63 €**

#### Segundo pedido:

- Fecha de pedido: 2024-03-28
- Método de envío: DHL Express Worldwide
- Coste total: 119,99 € (PCBs de potencia) + 39,98 € (PCBs de control) + 26,58 € (envío)
- Descuento: Se obtuvo un descuento de 140 \$ (129,21 €) en este pedido.
- Cantidad: 10 unidades (5 unidades de la PCB de control y 5 unidades de la PCB de potencia)
- Coste final: **57,32 €**

#### Total:

- En total, se gastaron **231,95 €** en placas.

### Componentes electrónicos

Para obtener el precio de los componentes electrónicos se extraen las listas de materiales de los proyectos generados en Altium Designer.

### 6.2.3. Costes totales

A continuación se presenta un resumen de los costes totales del proyecto, incluyendo tanto los costes de ingeniería como los costes de fabricación.

Concepto	Coste (€)
Costes de ingeniería	
Desarrollo del control	4062,00
Desarrollo del <i>hardware</i>	8437,80
Desarrollo del <i>firmware</i>	2006,40
Documentación	1504,80
<b>Total costes de ingeniería</b>	<b>16011</b>
Costes de fabricación	
Placas de circuito impreso	231,95
Componentes electrónicos	Por determinar
<b>Total costes de fabricación</b>	<b>Por determinar</b>
<b>Coste total del proyecto</b>	<b>Por determinar</b>

Cuadro 6.1: Resumen de los costes totales del proyecto.

## 6.3. Conclusiones

En esta sección se rescatan los objetivos propuestos al inicio del trabajo y se comenta en qué medida se han logrado alcanzar. Además, se plantean los siguientes pasos en el desarrollo e implementación de este inversor para un vehículo de Formula Student. Estas partes concluyen el trabajo realizado.

### 6.3.1. Cumplimiento de los objetivos

#### Objetivo 1

Adquirir **conocimiento** sobre control de motores eléctricos y diseño de convertidores de potencia.

En el desarrollo de este trabajo se ha abordado rigurosamente el modelo matemático del PMSM, describiendo analíticamente su comportamiento y diseñando un control analítico basado en estas ecuaciones. Se han tomado referencias de alta calidad para diseñar el control vectorial y se considera que el algoritmo implementado está a la orden del día. Cabe destacar que se han obviado algunos razonamientos matemáticos y formalismos para no sobrecomplicar el análisis, permitiendo una mejor comprensión de lo realmente útil para el control de máquinas eléctricas.

En cuanto al diseño de la electrónica de potencia, se ha profundizado considerablemente en los aspectos tanto de *hardware* como de la implementación del control en tiempo real. Se ha adquirido un conocimiento amplio y detallado sobre la selección y dimensionamiento de componentes electrónicos en convertidores de potencia, así como sobre las técnicas de diseño de PCBs y la integración de los diferentes módulos que conforman un accionamiento eléctrico. Sin embargo, no se han abordado aspectos importantes como los ensayos de doble pulso, la descomposición espectral de frecuencias o el análisis de impacto de EMIs debido a la extensión limitada del trabajo.

Se puede afirmar que este objetivo ha sido cumplido prácticamente en su totalidad.

#### Objetivo 2

Definir unos **requisitos** para el *hardware* del inversor de tracción ideal para el equipo e-Tech Racing de la UPC-EEBE.

Atendiendo al apartado que define los requisitos, se consideran establecidos los requisitos del *hardware* del inversor de tracción ideal para e-Tech Racing. Se tomaron en cuenta todos los aspectos relevantes tanto por la normativa como internos del equipo, y se fusionaron en una lista de requisitos. Cumplir este objetivo no solo es

útil para dimensionar el convertidor de este trabajo, sino que también sirve como metodología de análisis para otros aspectos del tren de potencia del monoplaza.

Se considera más que cumplido este objetivo.

### Objetivo 3

**Diseñar** el *hardware* del inversor basado en esos requisitos.

El diseño del *hardware* del inversor está completado y se ha verificado en gran medida mediante simulaciones y pruebas de laboratorio. Se han considerado cada uno de los requisitos establecidos, y se ha procedido con la selección de componentes adecuados, la creación de esquemas eléctricos y el diseño de las PCBs. Se han realizado dos iteraciones de las placas para corregir los errores iniciales.

Este objetivo se ha alcanzado de manera satisfactoria.

### Objetivo 4

Evaluar y **validar** el *hardware* del inversor.

Se ha realizado una evaluación exhaustiva de cada parte del *hardware* del inversor para asegurar su funcionalidad y cumplimiento de los requisitos. Las pruebas realizadas han verificado que el diseño cumple con las especificaciones y que el *hardware* funciona correctamente en las condiciones esperadas. Sin embargo, debido a que no se ha dispuesto de una batería de 600 V ni un motor adecuado, el convertidor no se pudo probar en sus máximas especificaciones. Para algún parámetro crítico se han hecho predicciones matemáticas en base a algunos ensayos a menos potencia, pero esto no es suficiente.

Este objetivo ha sido cumplido parcialmente, y sería necesaria una validación más extensa a potencias más elevadas.

### Objetivo 5

Implementar un **control vectorial** que permita el control independiente de **dos motores** con un solo microcontrolador.

Se ha procedido a la implementación del *firmware* que controlará el *hardware* del inversor, integrando gran parte del control diseñado previamente. La naturaleza modular del código escrito permite, sin mucho esfuerzo, controlar dos motores de forma independiente, ya que se han integrado todos los periféricos necesarios. El lazo de control con debilitamiento de campo no se ha podido verificar por

falta de tiempo y equipamiento, pero se considera sencillo implementarlo cogiendo como base las simulaciones realizadas si se tiene un motor adecuado con el que probar. De la misma manera, no se ha podido verificar el control dual, aunque en todo momento del desarrollo se han estado ejecutando ambos lazos de control simultáneamente.

Se ha cumplido en gran medida este objetivo, aunque no se han validado algunos aspectos.

### 6.3.2. Futuras líneas de trabajo

#### Control vectorial

Como se ha mencionado anteriormente, se es consciente de que el algoritmo propuesto no es capaz de controlar la corriente en algunas situaciones como por ejemplo la regeneración en debilitamiento de campo. Se propone esperar una solución por parte de la comunidad científico-técnica, y hasta entonces, limitar la frenada regenerativa a la zona de baja BEMF. Otra estrategia sería explorar el control tabulado, con los puntos de operación pre-calculados.

#### *Hardware*

##### Líneas generales

- Diseñar e integrar una *coldplate*.
- Integrar el convertidor en una caja con conectores adecuados para el monoplaza.
- Evaluar la compatibilidad electromagnética con el resto de sistemas eléctricos del monoplaza.

##### Placa de potencia

- D1 tiene una especificación de corriente por debajo del valor medido. Debe ser reemplazado por una protección basada en PMOS o por otro *schottky* más adecuado.
- Rdis prácticamente no tiene efecto en comparación con R504...R510 y podría eliminarse.
- Implementar los condensadores de desacoplo de la conmutación en el *layout*.
- R301 puede tener un valor más bajo.
- La mayoría de los condensadores DNP son realmente necesarios.
- D501 falló una vez, aunque la causa sigue siendo desconocida.

- R501 debería tener un valor más grande.
- R511 y R512 deben tener una tolerancia pequeña, y esto debe especificarse en el esquemático.
- Los condensadores de 10  $\mu\text{F}$  50 V 0805 son caros y deberían reemplazarse por 10  $\mu\text{F}$  50 V 1206 o 10  $\mu\text{F}$  50 V 1210.
- Implementar la protección de desaturación aprovechando que el *gate driver* escogido está habilitado para ello.
- Tratar de fabricar las placas con estaño químico para asegurar una mejor conexión de los componentes *press-fit*.

### Placa de control

- DCDC101 no se ha probado todavía.
- L101 tiene una especificación de corriente muy baja. Debería aguantar al menos 3 A.
- Q101 y el USB en general no se han probado aún.
- El punto del MCU en la serigrafía podría ser confuso. Verificar la orientación con el montaje, e indicar mejor en la serigrafía.
- Se debería añadir protección contra sobrevoltaje de 3,3 V a todos los pines del MCU que no sean tolerantes a 5 V.
- La mayoría, si no todas, las resistencias de 15  $\Omega$  podrían ser de 0  $\Omega$  o incluso puentes de soldadura.
- Los condensadores de 10  $\mu\text{F}$  50 V 0805 son caros y deberían reemplazarse por 10  $\mu\text{F}$  50 V 1206 o 10  $\mu\text{F}$  50 V 1210.

### Firmware

- Integrar el control con debilitamiento de campo (lazo de tensión) junto con una buena gestión de la frenada regenerativa en debilitamiento de campo.
- Verificar la lectura del *encoder* incremental.
- Verificar el control simultáneo de dos motores.
- Implementar un sistema operativo en tiempo real (RTOS) que gestione todas las tareas no sincrónas con el control, es decir, comunicaciones, LEDs, y otros procesos poco prioritarios.
- Externalizar los parámetros constantes (los umbrales de error, los parámetros del motor, etc.) para evitar tener que cargar un binario nuevo cada vez que se

modifican.

- Integrar los parámetros y otras configuraciones estáticas en una memoria EE-PROM para tener que cargarlos solamente una vez.
- Crear una interfaz por USB para poder cargar parámetros y hacer ensayos externamente, registrando datos a una velocidad adecuada para su análisis.
- Crear un algoritmo que identifique los parámetros del motor automáticamente.



UNIVERSITAT POLITÈCNICA DE CATALUNYA  
BARCELONATECH  
Escola d'Enginyeria de Barcelona Est

## TRABAJO DE FINAL DE GRADO

GRADO EN INGENIERÍA ELECTRÓNICA INDUSTRIAL Y  
AUTOMÁTICA

VOLUMEN II: APÉNDICES

---

# Diseño e implementación de un inversor trifásico dual para tracción eléctrica

---

*Autor:*

David Redondo Viñolo

*Director:*

Prof. Alfonso Conesa Roca

Convocatoria: Junio 2024



---

## A. Apéndices

---

## A.1. Documentación del *hardware*

### A.1.1. Generación de LUTs para NTCs

```

%% Temperature sensing LUT calculation for DFS05HF12EYR1
clc, clear
%% Initial variables
temperatures = 0:10:120; % Temperature array, 0.01degC resolution [
    degC]

%% NTC Parameters

% DFS05HF12EYR1 internal NTC
% Beta is a function of temperature

%beta_values = [3375, 3411, 3433]; % Beta values for different
    temperatures [K]
%beta_temps = [50, 80, 100]; % Temperatures for the different beta
    values [degC]

% CAB016M12FM3 internal NTC
% Beta is a function of temperature
beta_values = [3380, 3468, 3523]; % Beta values for different
    temperatures [K]
beta_temps = [50, 80, 100]; % Temperatures for the different beta
    values [degC]

% Both very similar, interchangable

beta_coeffs = polyfit(beta_temps, beta_values, 1); % Fit the beta
    deviation with linear regression

beta_temp = polyval(beta_coeffs, log(temperatures+1e-9)); % Beta is
    evaluated for all temperatures, avoiding 0degC [K]

T_0 = 25; % T at which NTC = R0 [degC]

R_0 = 5e3; % NTC resistance value at T_0 [R]

%% Calculations

% NTC resistance value for all temperatures, with varying beta
NTC = R_0*exp(-beta_temp.*((1/(273.15+25))-1/(273.15+temperatures)))
    ); % NTC resistance with no errors [R]

% Reading using UCC21732 isolated analog reading. 200uA current
    source
R_filt = 10e3; % Filter resistance, in series with the NTC [R]

```

```

I_AIN = 200e-6; % Internal current source [A]
V_AIN = I_AIN * (R_filt + NTC); % Sensed voltage [V]

D = -20 * V_AIN + 100; % Duty cycle out [%]

VCC_GD = 5; % GD supply voltage [V]
V_read = VCC_GD * D/100; % Voltage read by ADC [V] (filtered with
                           ideal RC)

VCC_ADC = 3.3; % MCU/ADC supply voltage [V]
bits = 12; % ADC bits [b]

bits_read = ceil(V_read * (2^bits) / VCC_ADC); % MCU/ADC read bits
                                                [b]
bits_read(bits_read>2^bits)=2^bits; % Saturation to 2^bits
bits_read(bits_read<0)=0; % Saturation to 0

% Create the plot
figure;
plot(temperatures, bits_read, 'LineWidth', 4);

% Add labels and title
xlabel('Temperature_(degC)', 'FontSize', 12);
ylabel('Bits_Read', 'FontSize', 12);
title('Bits_Read_vs._Temperature', 'FontSize', 14);

% Add grid and adjust limits
grid on;
xlim([min(temperatures)-5, max(temperatures)+5]);
ylim([min(bits_read)-50, max(bits_read)+50]);

% Customize the appearance
set(gca, 'FontSize', 10); % Adjust font size for axis labels
set(gca, 'LineWidth', 1.5); % Adjust axis line width

OUTPUT_LUT = [temperatures; bits_read];

```

### A.1.2. Dimensionado de las resistencias de descarga

```

import itertools
import math

# Given data
target_resistance = 20000 # 18kR
tolerance = 1000 # +-1kR
power_rating = 20 # 20W
voltage = 600 # 600V
capacitance = 100e-6 # 100uF
Vf = 60 # 60V

```

```

# E-12 resistor values in R
e12_values = [1.0, 1.2, 1.5, 1.8, 2.2, 2.7, 3.3, 3.9, 4.7, 5.6,
               6.8, 8.2]
multipliers = [10 ** x for x in range(6)]

# SMD packages with their corresponding wattage
smd_packages = {
    "1206": 0.25,
    "1210": 0.5,
    "2010": 0.75,
    "2512": 1
}

# combination = [value, number of parallel resistors]

def calculate_resistance(combination):
    return combination[0] / combination[1]

def calculate_power_dissipation(combination):
    power_dissipation = voltage ** 2 / combination[0]
    return power_dissipation

def calculate_discharge_time(combination):
    resistance = calculate_resistance(combination)
    discharge_time = resistance * capacitance * math.log(voltage / Vf)
    return discharge_time

def find_parallel_combinations(target_resistance, tolerance,
                                 power_rating):
    all_combinations = []
    for r_value in e12_values:
        for multiplier in multipliers:
            base_resistance = r_value * multiplier
            for num_parallel in range(1, 101): # Assuming a maximum of 100
                parallel_resistors
                current_resistance = base_resistance / num_parallel
                if target_resistance - tolerance <= current_resistance <=
                    target_resistance + tolerance:
                    for package, wattage in smd_packages.items():
                        power_dissipation = calculate_power_dissipation([base_resistance,
                                num_parallel])
                        if power_dissipation <= wattage:
                            discharge_time = calculate_discharge_time([base_resistance,
                                num_parallel])
                            power_percentage = (power_dissipation / wattage) * 100
                            all_combinations.append([r_value, multiplier, num_parallel, package, power_dissipation, discharge_time, power_percentage])

```

```

all_combinations.append((base_resistance, num_parallel, package,
    power_dissipation, discharge_time, power_percentage))
return all_combinations

if __name__ == "__main__":
combinations = find_parallel_combinations(target_resistance,
    tolerance, power_rating)
print("Possible combinations:")
for combo in combinations:
print(f"Resistance:{round(combo[0]/1000)}kR, n:{combo[1]}, SMD_
    Package:{combo[2]}, "
f"P_diss:{round(combo[3], 3)}W, t_dis:{round(combo[4], 3)}s, "
f"Power:{round(combo[5], 2)}% of package maximum")

```

### A.1.3. Cálculo de divisores de tensión estandarizados

```

import itertools

# Define resistor series and their respective multipliers
resistor_series = {
    'E6': [1.0, 1.5, 2.2, 3.3, 4.7, 6.8],
    'E12': [1.0, 1.2, 1.5, 1.8, 2.2, 2.7, 3.3, 3.9, 4.7, 5.6,
        6.8, 8.2],
    'E24': [1.0, 1.1, 1.2, 1.3, 1.5, 1.6, 1.8, 2.0, 2.2, 2.4,
        2.7, 3.0, 3.3, 3.6, 3.9, 4.3, 4.7, 5.1, 5.6, 6.2, 6.8,
        7.5, 8.2, 9.1],
    'E48': [1.00, 1.05, 1.10, 1.15, 1.21, 1.27, 1.33, 1.40,
        1.47, 1.54, 1.62, 1.69, 1.78, 1.87, 1.96, 2.05, 2.15,
        2.26, 2.37, 2.49, 2.61, 2.74, 2.87, 3.01, 3.16, 3.32,
        3.48, 3.65, 3.83, 4.02, 4.22, 4.42, 4.64, 4.87, 5.11,
        5.36, 5.62, 5.90, 6.19, 6.49, 6.81, 7.15, 7.50, 7.87,
        8.25, 8.66, 9.09],
}

# Define tolerance values
sum_tolerance = 10000 # 10k ohms
# Target values
target_sum = 100000 # 100k ohms

Vout = 4
Vout_error = 0.15

# Function to generate resistor values for a given series
def generate_resistor_values(series):
    return resistor_series[series]
# Function to calculate the closest combination
def find_closest_combination(Vout, Vout_error):
    closest_sum = None

```

```

closest_combination = None
lowest_series_combination = None
comb_number = 0
for series, values in resistor_series.items():
    for multiplier in values:
        resistor_values = generate_resistor_values(series)
        for combo in itertools.combinations(resistor_values, 2):
            R1, R2 = combo
            comb_number += 1

            sum_resistors = (R1 + R2) * 10000 # in ohms
            if Vout > 1.186 * 2:
                actual_Vout = 1.186 * (1 + R2 / R1)
            else:
                actual_Vout = 1.186 * (1 + R1 / R2)
            Vout_diff = Vout - actual_Vout

            # Check if the sum is within +/- 10kR and the Vout error is within
            # the specified tolerance
            if ((target_sum - sum_tolerance) <= sum_resistors <= (target_sum +
                sum_tolerance)) and (Vout_diff <= Vout_error and Vout_diff > 0):
                if closest_sum is None or abs(sum_resistors - target_sum) < abs(
                    closest_sum - target_sum):
                    closest_sum = sum_resistors
                if Vout > 1.186 * 2:
                    closest_combination = (series, R1, R2, actual_Vout)
                else:
                    closest_combination = (series, R2, R1, actual_Vout)

            if lowest_series_combination is None or series <
                lowest_series_combination[0]:
                if Vout > 1.186 * 2:
                    lowest_series_combination = (series, R1, R2, actual_Vout)
                else:
                    lowest_series_combination = (series, R2, R1, actual_Vout)

return closest_combination, lowest_series_combination, comb_number

# Find the closest combination
closest_combination, lowest_series_combination, comb_number =
    find_closest_combination(Vout, Vout_error)

# Print the result
if closest_combination:
    series, R1, R2, actual_Vout = closest_combination
    print("Closest_combination_found:")
    print("Series:", series)
    print("R1 =", R1*10, "kOhms")

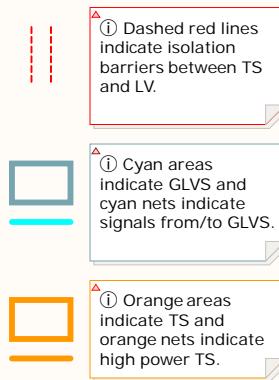
```

```
print("R2=", R2*10, "kOhms")
print("Vout=", actual_Vout, "V")
else:
print("No_combination_found_within_the_specified_Vout_error.")

if lowest_series_combination:
series, R1, R2, actual_Vout = lowest_series_combination
print("Lowest_series_combination_found:")
print("Series:", series)
print("R1=", R1*10, "kOhms")
print("R2=", R2*10, "kOhms")
print("Vout=", actual_Vout, "V")
else:
print("No_combination_found_using_the_lowest_series.")

print("A_total_of_", comb_number, "combinations_were_checked")
```

#### A.1.4. Documentación de *Inverter\_Power* (Leapers)



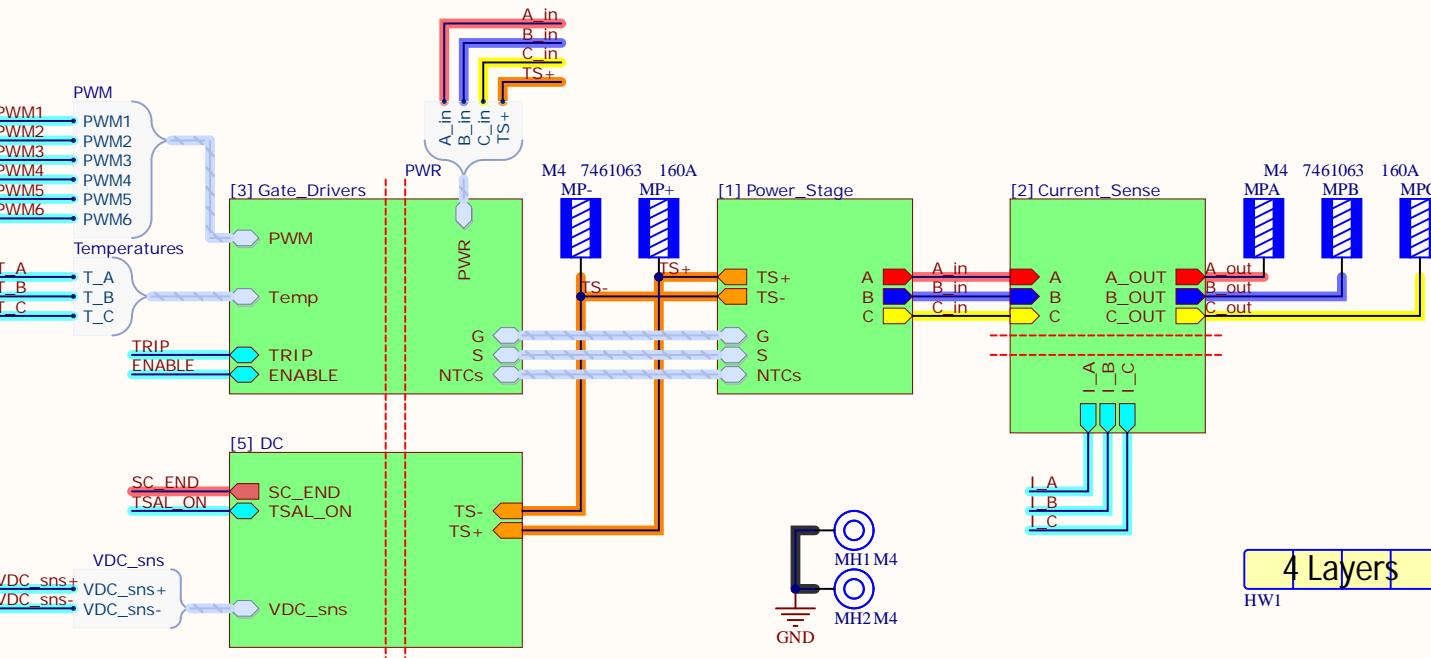
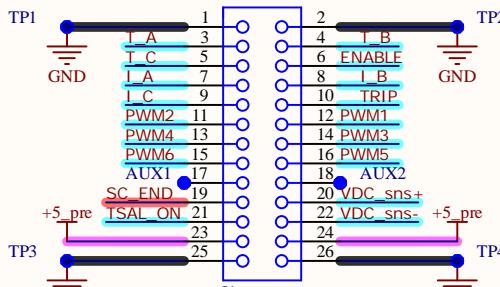
**Specifications:**  
 $f_{sw} = 40 \text{ kHz}$   
 $V_{in, max} = 600 \text{ VDC}$   
 $V_{out, max} = 245 \text{ V, RMS, ph-n (SVPWM)}$   
 $I_{out, max} = 80 \text{ A, RMS}$   
 $I_{out, cont} = 32 \text{ A, RMS}$   
 $P_{out, max} = 53 \text{ kW}$   
 $P_{out, cont} = 23.5 \text{ kW}$   
Liquid cooled with water at  $50^\circ\text{C}$  max

**Changelog:**  
Version 1.0: (sent to production 15-02-2024)  
- Base version  
Version 1.1: (sent to production 28-03-2024)  
- Added 5V supply protections  
- Swapped pins 4 and 5 in gate drivers' LDOs  
- Swapped MP+ and MP-, and their silkscreen  
- Added testpoints for current sensors' reference  
- Added testpoints for VDC\_sns+ and VDC\_sns-  
- Renamed testpoints in [3]  
- Added various silkscreen texts and indications  
- Added layer physical logo

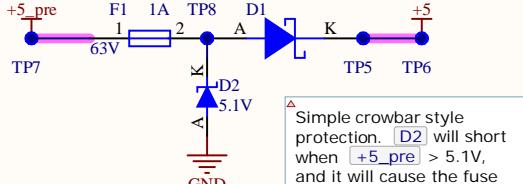
**Changes in SCH but not in PCB:**  
19-04-2024: Added decoupling capacitors to

**Known issues:**  
- **D1** is not correctly rated. Replace with appropriate PMOS or beefier Schottky (beware the voltage drop)  
- **Rdis** does practically nothing compared to **R504** ... **R510** and could be eliminated.  
- **R301** can be of lower value.  
- Most DNP caps are actually needed.  
- **D501** failed once, but cause remains unknown.  
- **R501** should have a bigger value.  
- **R511** and **R512** should have a small tolerance, and it should be specified in the schematic.  
- 10uF 50V 0805 caps are expensive and should be replaced with 10uF 50V 1206 or 10uF 50V 1210.

## LV Connector



## OCP, OVP, reverse



Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Leapers	
Size:	Page Contents: Inverter_Power.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 1 of 5
Checked by:			Date: 20/05/2024

A

B

C

D

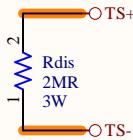
A

B

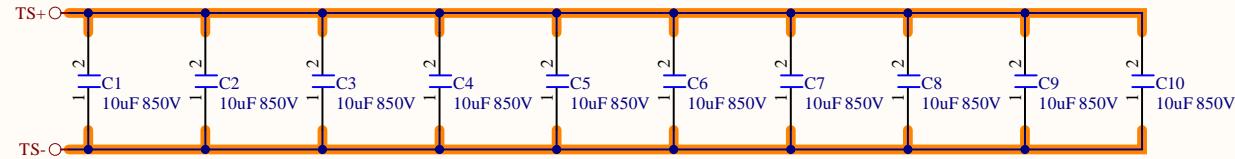
C

D

## Passive discharge



## DC Bus capacitors, 100uF, Murata FHA85Y106KS



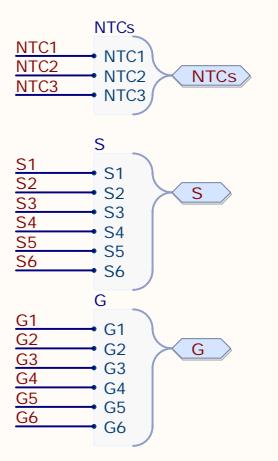
DC Link design considerations:

$$V_C > 1.1 \cdot V_{max} = 1.1 \cdot 600 V = 660 V \\ \rightarrow 850 V$$

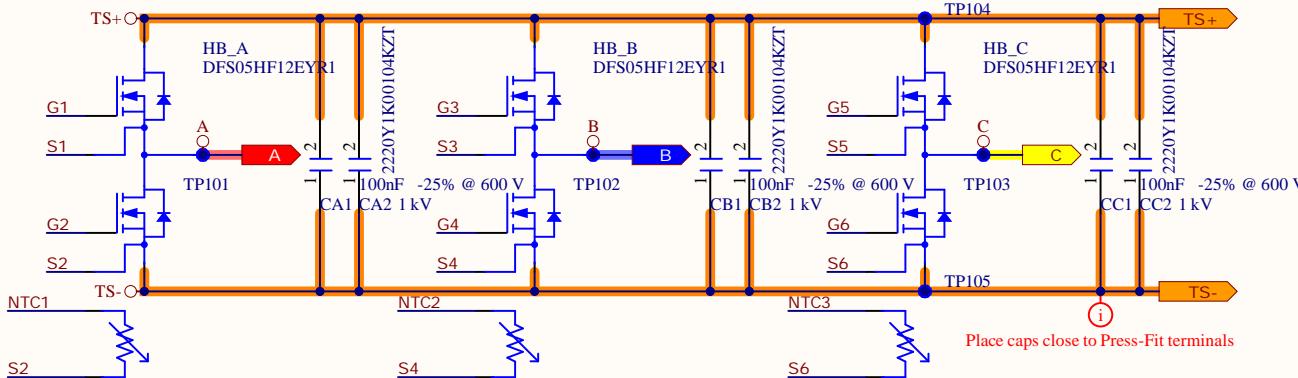
$$I_{C,RMS} \approx 0.65 \cdot I_{phase,RMS} = 0.65 \cdot 80 A, RMS = 52 A, RMS \rightarrow 10 \times 5 A, RMS \\ (\Delta T = 10^\circ C) \\ C > I_{C,RMS} / (V_{ripple} \cdot f_{sw}) = 52 \\ A, RMS / (15V \cdot 40 \text{ kHz}) \approx 87 \mu F \rightarrow 10 \times 10 \\ \mu F$$

Check:  
<https://www.specterengineering.com/blog/2019/9/7/dc-link-capacitor-selection-for-y>

## INPUTS/OUTPUTS

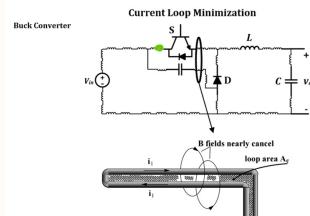


## SiC Half-Bridges



Semiconductor details:

$$V_{DSS}(\text{breakdown}) = 1200 V // 1200 V \\ R_{on} = 5.5 .. 13 m\Omega // 16.0 .. 28.8 m\Omega \\ V_{f,D} = 3.3 .. 4 V // 4.9 .. 5.5 V \\ T_{rr} = 41.5 .. 45 ns // 20.0 ns \\ Q_{rr} = 2.19 .. 3.94 \mu C // 1.30 \mu C \\ R_{th,jc} = 0.12 .. 0.15 K/W // 0.543 K/W \\ Q_G = 520 nC / 236 nC \\ C_{in} = 14.5 nF // 6.6 nF \\ R_G(\text{int}) = 1.9 \Omega // 2.4 \Omega \\ V_{GS(th)} = 2.8 .. 4.8 V // 1.8 .. 3.6 V$$



**Current Loop Minimization**  
 Current loop between top and bottom MOSFETs will cause excessive overshoot due to parasitic inductance and low parasitic capacitance. Increasing capacitance to hundreds of nF mitigates the effect. The capacitors essentially work as a switching decoupling. MLCCs with low DC bias or film, but MLCCs are way more compact. Place as close as possible to semiconductor terminals.

**Overshoot analysis**  
 Current loop between top and bottom MOSFETs will cause excessive overshoot due to parasitic inductance and low parasitic capacitance. Increasing capacitance to hundreds of nF mitigates the effect. The capacitors essentially work as a switching decoupling. MLCCs with low DC bias or film, but MLCCs are way more compact. Place as close as possible to semiconductor terminals.

**Linear Model and Data Points**  
 Current (A) vs. Voltage (V) plot showing overshoot analysis. The plot shows a linear model and data points. The overshoot is proportional to the DC bus voltage and output current.

**Linear Model and Data Points**  
 Current (A) vs. Voltage (V) plot showing overshoot analysis. The plot shows a linear model and data points. The overshoot is proportional to the DC bus voltage and output current.

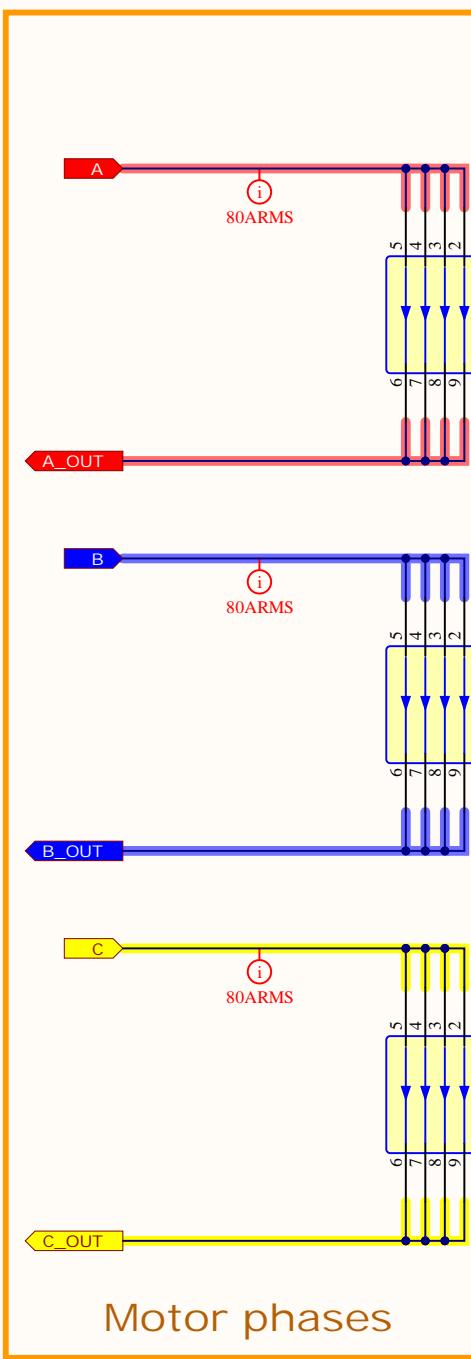
No C leads to 1430 Vp at max. specs.

C brings it down to 720 Vp at max. specs.

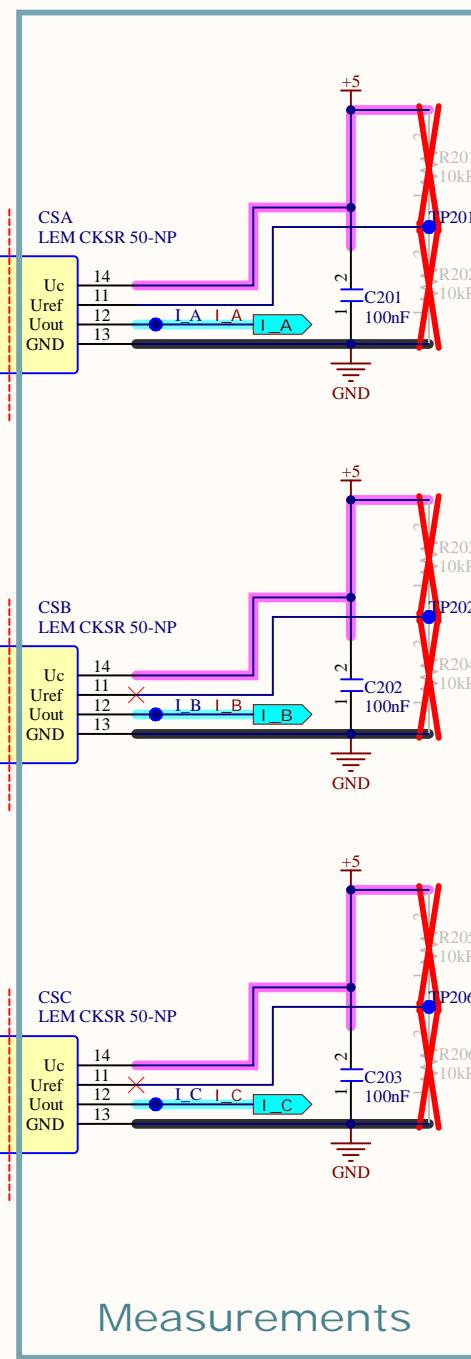
Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Leapers	
Size:	Page Contents:	[1]Power_Stage.SchDoc	Version: 1.1
			Department: Powertrain
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 2 of 5
Checked by:			Date: 20/05/2024

A

**CSA , CSB , CSC**  
CKSR 50-NP/SP1 configured with Number of primary turns = 1 (R\_phase-connector = 0.18 mΩ)



B



C

**CSA , CSB , CSC**  
CKSR 50-NP/SP1 2.5V internal reference is used in order to have equal measuring range for positive and negative values. Voltage divider implemented just in case.

**I\_A , I\_B , I\_C**  
 $U_{meas} = (12.5mV/A \cdot I_{meas} + U_{ref})$   
For  $\pm 150Apk$ :  
 $V_{meas\_pk+} = 4.375V$   
 $V_{meas\_pk-} = 0.625V$

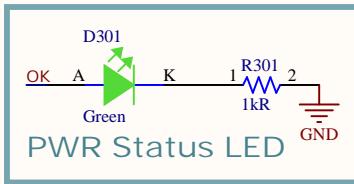
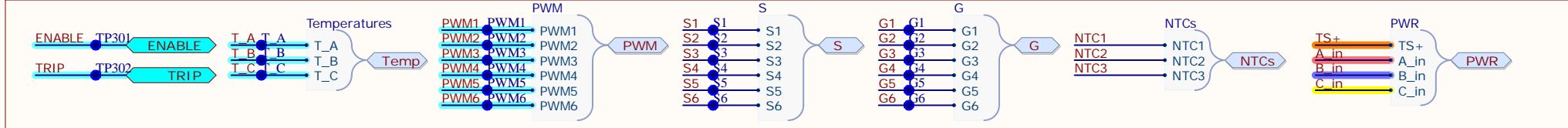
**C201 , C202 , C203**  
The fluxgate oscillator draws current pulses of up to 30 mA at a rate of ca. 900 kHz. In the case of a power supply with high impedance, it is advised to provide local decoupling (100 nF or more, located close to the transducer).

D

**CSA , CSB , CSC**  
AC insulation test  
RMS voltage, 50 Hz,  
1 min:  
 $U_d = 4.3 kV >$   
 $3 \cdot V_{max} = 1.8 kV$

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Leapers	
Size:	Page Contents: [2]Current_Sense.SchDoc	Version: 1.1	
Author:	David Redondo	dredondovinolo@gmail.com	Department: Powertrain
Checked by:			Sheet 3 of 5
			Date: 20/05/2024

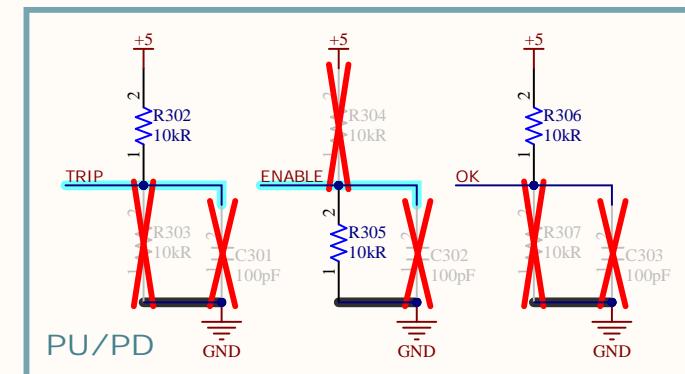
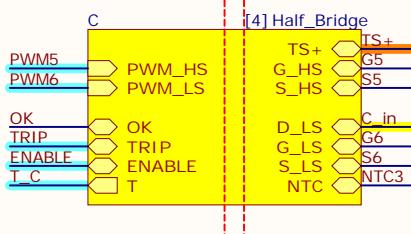
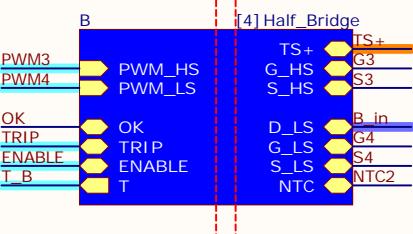
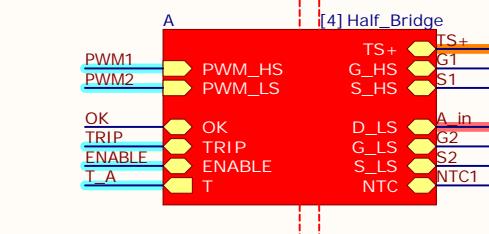
## INPUTS/OUTPUTS



△ **T\_A, T\_B, T\_C**

Look-up table obtained with MATLAB script which can be found in the simulations folder.

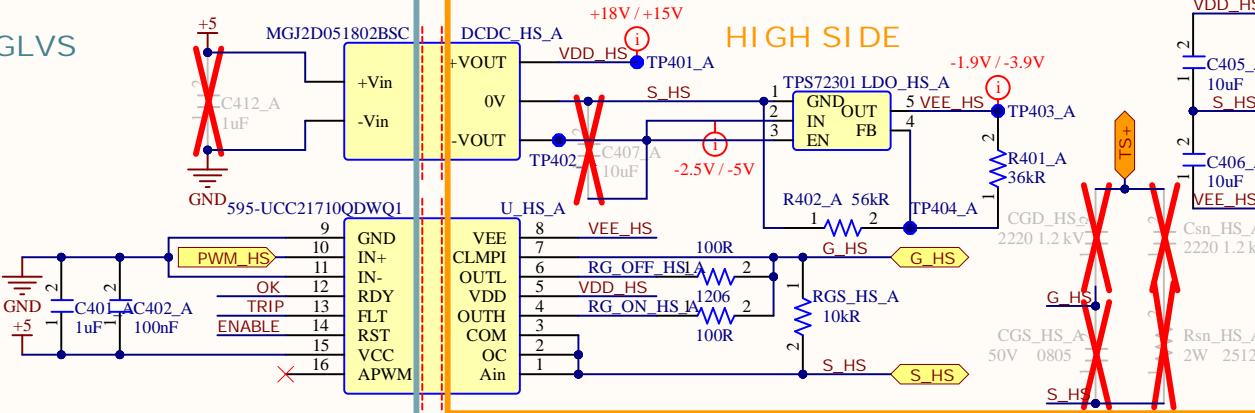
For different temperatures:  
 $V_{meas}(0^\circ\text{C}) = 0.246\text{V}$   
 $V_{meas}(25^\circ\text{C}) = 2\text{V}$   
 $V_{meas}(50^\circ\text{C}) = 2.578\text{V}$   
 $V_{meas}(90^\circ\text{C}) = 2.864\text{V}$



Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant:	Leapers
Size:	Page Contents: [3]Gate_Drivers.SchDoc	Version:	1.1
-		Department:	Powertrain
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 4 of 5
Checked by:			Date: 20/05/2024

**A [U\_HS], [U\_LS]**

- [TRIP] and [OK] signals are in open drain configuration, so they can be paralleled.
- IN- is not used and tied to GND.
- [ENABLE] to be given by MCU in active-high mode. When set to low for more than 1  $\mu$ s, [TRIP] is reset.
- Temperature sensing using low-side drivers. Ain outputs a current of 200  $\mu$ A. PWM to analog using a RC filter, to be fed directly to MCU ADC. [R405], [R406] and [C411] from SPICE simulation.
- Miller clamp protection is used.
- [RGS\_HS], [RGS\_LS]: External gate pull-down is implemented even though the gate drivers implement an active pull-down.
- Overcurrent detection is not implemented.

**GLVS****V\_GS values:**

The values can be modified by replacing [DCDC\_HS] and [DCDC\_LS] with one from the following list: MGJ2D051505SC, MGJ2D051509SC, MGJ2D051515SC, MGJ2D051802SC, MGJ2D052003SC, MGJ2D052005SC. LDO voltages must also be adjusted.

Minimum gate driver current and power:  
 $I_{GD(min)} = f_{sw} \cdot Q_G = 40 \text{ kHz} \cdot 520 \text{ nC} = 20.8 \text{ mA}$   
 $P_{min} = \Delta V_{GS} \cdot I_{GD(min)} = 20 \text{ V} \cdot 20.8 \text{ mA} = 0.416 \text{ W} \rightarrow 2 \text{ W}$

**B [LDO\_HS], [LDO\_LS]**

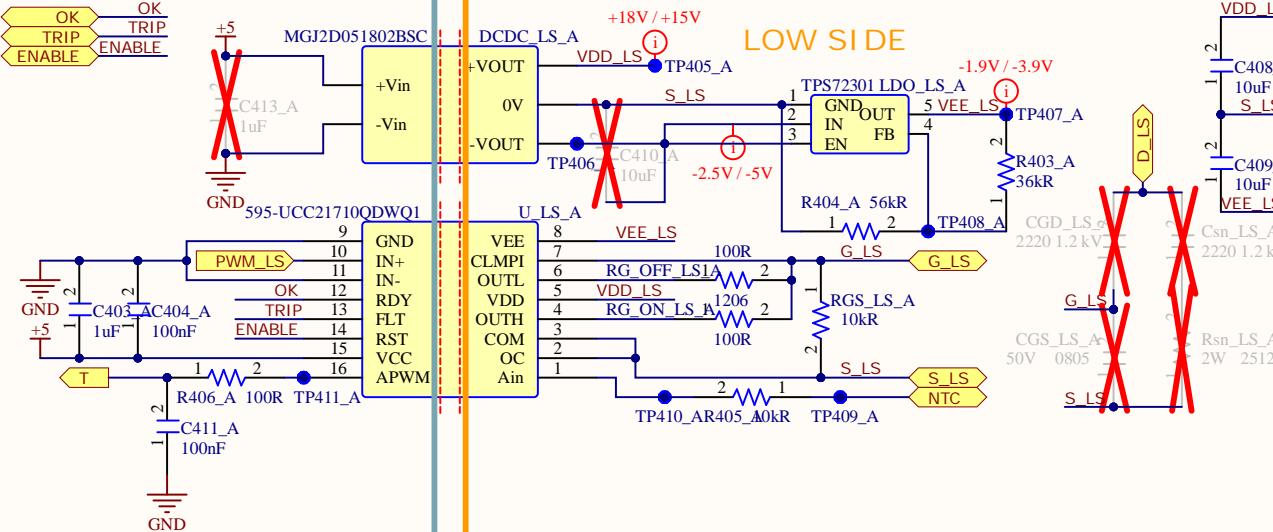
An LDO is implemented to trim [VEE\_HS\_A] and [VEE\_LS\_A] during testing to fine tune the necessary negative gate voltage. Feedback voltage divider adjusted with a Python script which can be found in the simulations folder.

$$VEE = -1.186 \cdot (1 + R1/R2)$$

$$R1 + R2 \approx 100 \text{ k}\Omega$$

Leapers  $\rightarrow R1 = 36 \text{ k}\Omega$ ,  $R2 = 56 \text{ k}\Omega$

WolfSpeed  $\rightarrow R1 = 68 \text{ k}\Omega$ ,  $R2 = 30 \text{ k}\Omega$

**OK, TRIP, ENABLE****[RG\_ON\_HS], [RG\_OFF\_HS], [RG\_ON\_LS], [RG\_OFF\_LS]**

Essentially, a lower value for the gate resistors will reduce switching losses as the MOSFETs will switch faster and thus spend less time switching. Switching faster also means that the dv/dt will be higher, which can be responsible of EMI increase. The considered values of 3.3  $\Omega$  are recommended by the datasheet.

**C [DCDC\_HS], [DCDC\_LS]**

Isolation test voltage (Qualification tested for 1 minute): 5200 VDC

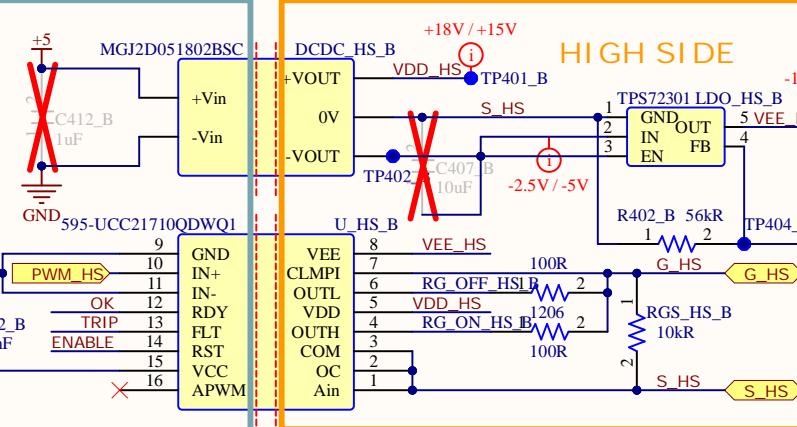
**D [U\_HS], [U\_LS]**

VIOTM ( $t = 60 \text{ s}$  (qualification test)): 8000 VPK

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Leapers	
Size:	Page Contents: [4]Half_Bridge.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 5 of 5
Checked by:			Date: 20/05/2024

**A [U\_HS], [U\_LS]**

- [TRIP] and [OK] signals are in open drain configuration, so they can be paralleled.
- IN- is not used and tied to GND.
- [ENABLE] to be given by MCU in active-high mode. When set to low for more than 1  $\mu$ s, [TRIP] is reset.
- Temperature sensing using low-side drivers. Ain outputs a current of 200  $\mu$ A. PWM to analog using a RC filter, to be fed directly to MCU ADC. [R405], [R406] and [C411] from SPICE simulation.
- Miller clamp protection is used.
- [RGS\_HS], [RGS\_LS]: External gate pull-down is implemented even though the gate drivers implement an active pull-down.
- Overcurrent detection is not implemented.

**GLVS****V\_GS values:**

The values can be modified by replacing [DCDC\_HS] and [DCDC\_LS] with one from the following list: MGJ2D051505SC, MGJ2D051509SC, MGJ2D051515SC, MGJ2D051802SC, MGJ2D052003SC, MGJ2D052005SC. LDO voltages must also be adjusted.

Minimum gate driver current and power:  
 $I_{GD(min)} = f_{sw} \cdot Q_G = 40 \text{ kHz} \cdot 520 \text{ nC} = 20.8 \text{ mA}$   
 $P_{min} = \Delta V_{GS} \cdot I_{GD(min)} = 20 \text{ V} \cdot 20.8 \text{ mA} = 0.416 \text{ W} \rightarrow 2 \text{ W}$

**B [LDO\_HS], [LDO\_LS]**

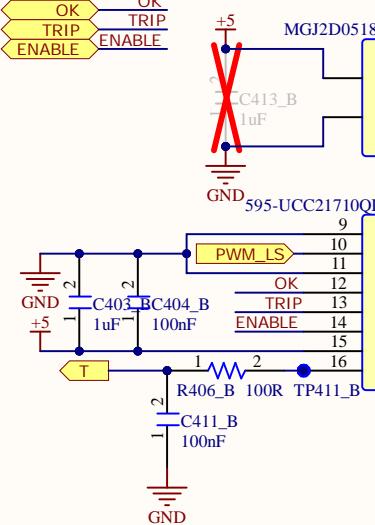
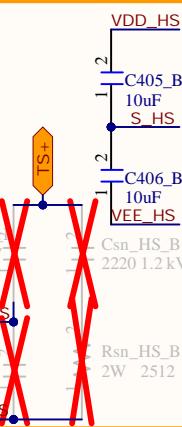
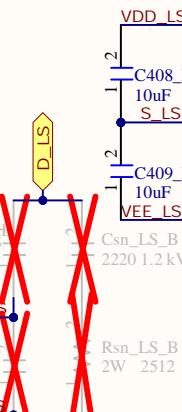
An LDO is implemented to trim [VEE\_HS\_A] and [VEE\_LS\_A] during testing to fine tune the necessary negative gate voltage. Feedback voltage divider adjusted with a Python script which can be found in the simulations folder.

$$VEE = -1.186 \cdot (1 + R1/R2)$$

$$R1 + R2 \approx 100 \text{ k}\Omega$$

Leapers  $\rightarrow R1 = 36 \text{ k}\Omega$ ,  $R2 = 56 \text{ k}\Omega$

WolfSpeed  $\rightarrow R1 = 68 \text{ k}\Omega$ ,  $R2 = 30 \text{ k}\Omega$

**OK, TRIP, ENABLE****HIGH SIDE****LOW SIDE****C [DCDC\_HS], [DCDC\_LS]**

Isolation test voltage (Qualification tested for 1 minute): 5200 VDC

**D [U\_HS], [U\_LS]**

VIOTM ( $t = 60 \text{ s}$  (qualification test)): 8000 VPK

**RG\_ON\_HS, RG\_OFF\_HS, RG\_ON\_LS, RG\_OFF\_LS**

Essentially, a lower value for the gate resistors will reduce switching losses as the MOSFETs will switch faster and thus spend less time switching. Switching faster also means that the  $dV/dt$  will be higher, which can be responsible of EMI increase. The considered values of 3.3  $\Omega$  are recommended by the datasheet.

**CGS\_HS, CGS\_LS, CGD\_HS, CGD\_LS, Csn\_HS, Csn\_LS, Rsn\_HS, Rsn\_LS**

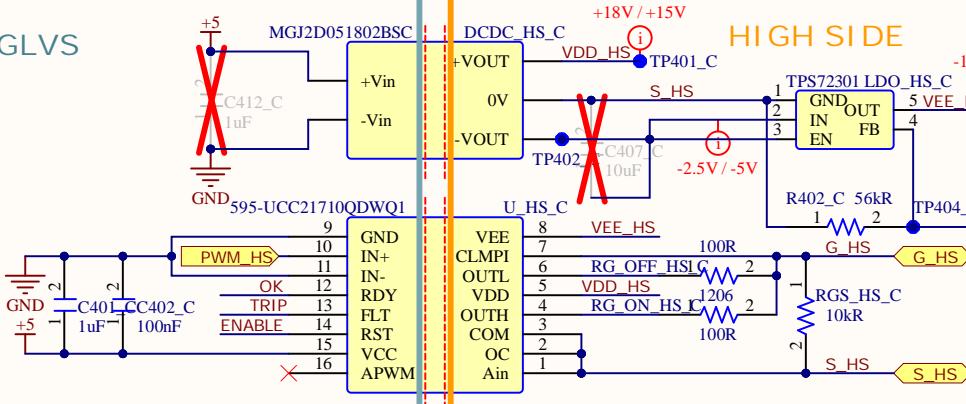
DNP, but they could be useful with EMI related issues to decrease  $dV/dt$ . Implementing them could result in further issues with the power limit for [DCDC\_HS] and [DCDC\_LS], as the gate charge would increase significantly. The maximum allowed capacitance would be:

$$CGS_{max} = 2 \cdot P_{DCDC} / (\Delta V_{GS}^2 \cdot f_{sw}) = 2 \cdot 2 \text{ W} / ((20 \text{ V})^2 \cdot 40 \text{ kHz}) = 250 \text{ nF}$$

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Leapers	
Size:	Page Contents: [4]Half_Bridge.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 5 of 5
Checked by:			Date: 20/05/2024

**A [U\_HS], [U\_LS]**

- [TRIP] and [OK] signals are in open drain configuration, so they can be paralleled.
- IN- is not used and tied to GND.
- [ENABLE] to be given by MCU in active-high mode. When set to low for more than 1  $\mu$ s, [TRIP] is reset.
- Temperature sensing using low-side drivers. Ain outputs a current of 200  $\mu$ A. PWM to analog using a RC filter, to be fed directly to MCU ADC. [R405], [R406] and [C411] from SPICE simulation.
- Miller clamp protection is used.
- [RGS\_HS], [RGS\_LS]: External gate pull-down is implemented even though the gate drivers implement an active pull-down.
- Overcurrent detection is not implemented.

**GLVS****V\_GS values:**

The values can be modified by replacing [DCDC\_HS] and [DCDC\_LS] with one from the following list: MGJ2D051505SC, MGJ2D051509SC, MGJ2D051515SC, MGJ2D051802SC, MGJ2D052003SC, MGJ2D052005SC. LDO voltages must also be adjusted.

Minimum gate driver current and power:  
 $I_{GD(min)} = f_{sw} \cdot Q_G = 40 \text{ kHz} \cdot 520 \text{ nC} = 20.8 \text{ mA}$   
 $P_{min} = \Delta V_{GS} \cdot I_{GD(min)} = 20 \text{ V} \cdot 20.8 \text{ mA} = 0.416 \text{ W} \rightarrow 2 \text{ W}$

**B [LDO\_HS], [LDO\_LS]**

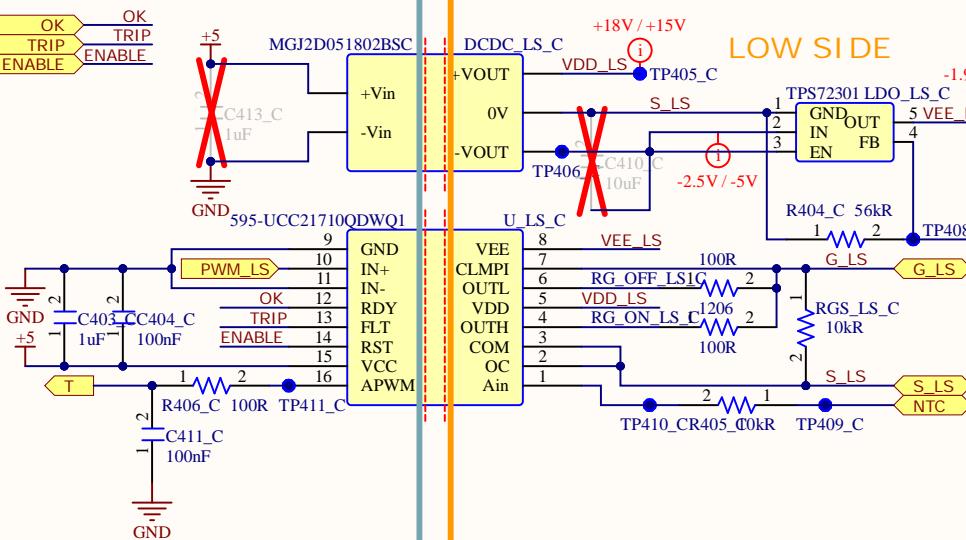
An LDO is implemented to trim [VEE\_HS\_A] and [VEE\_LS\_A] during testing to fine tune the necessary negative gate voltage. Feedback voltage divider adjusted with a Python script which can be found in the simulations folder.

$$VEE = -1.186 \cdot (1 + R1/R2)$$

$$R1 + R2 \approx 100 \text{ k}\Omega$$

Leapers  $\rightarrow R1 = 36 \text{ k}\Omega$ ,  $R2 = 56 \text{ k}\Omega$

WolfSpeed  $\rightarrow R1 = 68 \text{ k}\Omega$ ,  $R2 = 30 \text{ k}\Omega$

**OK, TRIP, ENABLE****[RG\_ON\_HS], [RG\_OFF\_HS], [RG\_ON\_LS], [RG\_OFF\_LS]**

Essentially, a lower value for the gate resistors will reduce switching losses as the MOSFETs will switch faster and thus spend less time switching. Switching faster also means that the  $dV/dt$  will be higher, which can be responsible of EMI increase. The considered values of 3.3  $\Omega$  are recommended by the datasheet.

**C [DCDC\_HS], [DCDC\_LS]**

Isolation test voltage (Qualification tested for 1 minute): 5200 VDC

**D [U\_HS], [U\_LS]**

VIOTM ( $t = 60 \text{ s}$  (qualification test)): 8000 VPK

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Leapers	
Size:	Page Contents: [4]Half_Bridge.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 5 of 5
Checked by:			Date: 20/05/2024

**Discharge resistors:**

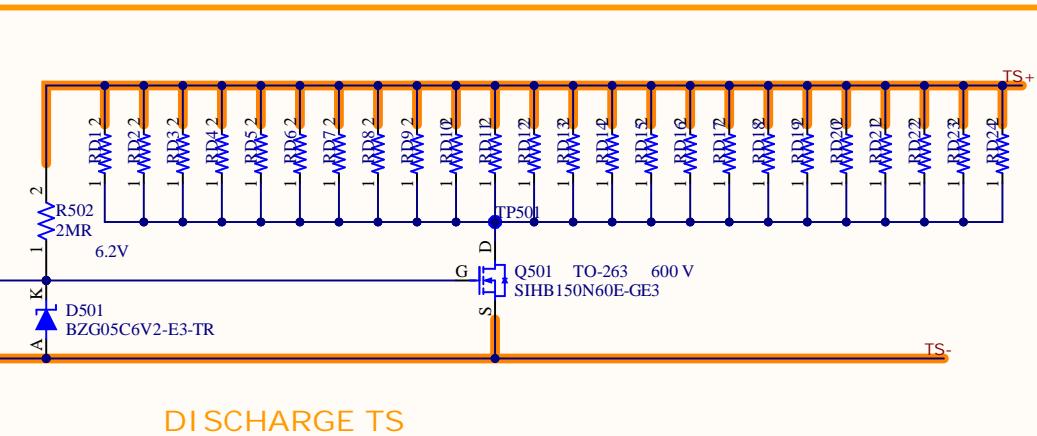
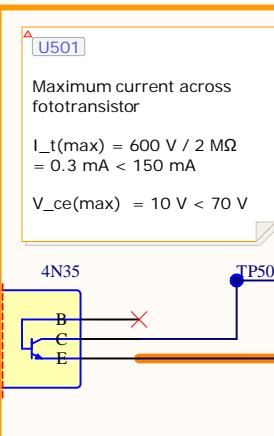
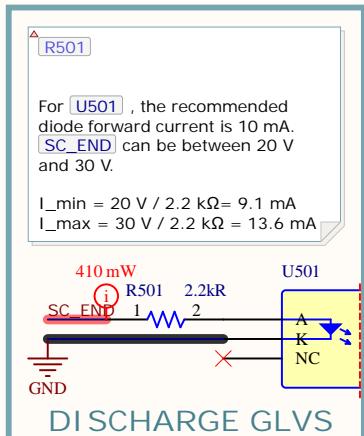
$$t_{dis} = R_{dis} \cdot C \cdot \ln(V_{initial}/V_{final}) = (470 \text{ k}\Omega / 24) \cdot (100 \mu\text{F}) \cdot \ln(600 \text{ V} / 60 \text{ V}) = 4.509 \text{ s}$$

$$P(R_{dis}, \text{max}) = V_{max}^2 / R_{dis} = 600 \text{ V}^2 / 470 \text{ k}\Omega = 0.766 \text{ W} < 1 \text{ W}$$

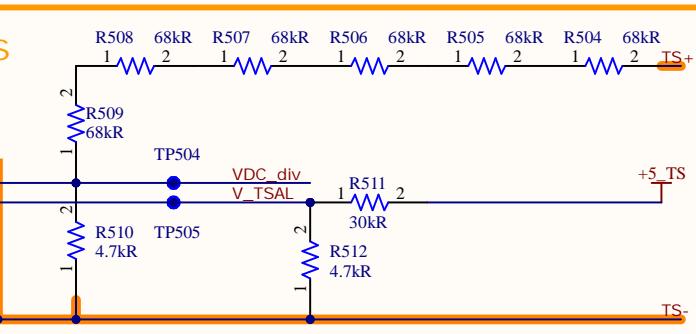
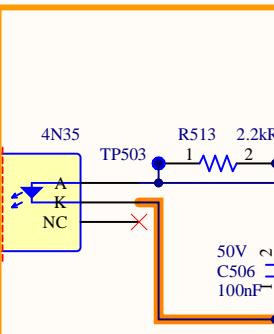
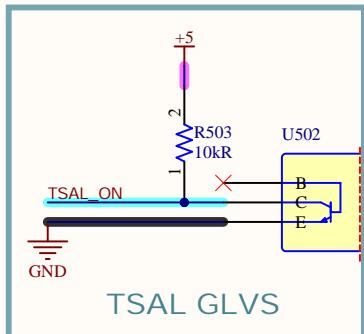
$$\Delta T \sim 110^\circ\text{C/W} \cdot 0.766 \text{ W} = 85^\circ\text{C}$$

$$I_{dis, \text{max}} = 600 \text{ V} / (470 \text{ k}\Omega / 24) = 30.64 \text{ mA}$$

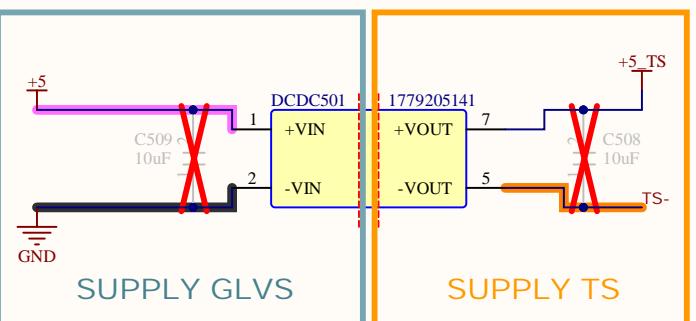
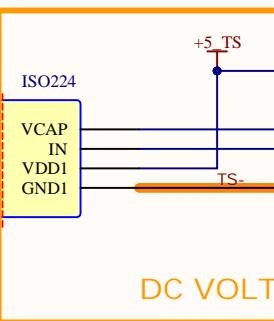
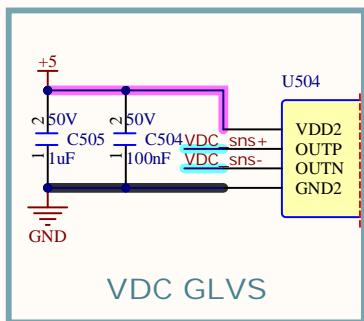
**U503**  
Single supply configuration as per datasheet.  
Maximum differential input voltage = 6.833 V - 677 mV = 6.156 V < 30 V



**VDC\_div** =  $(TS+ - TS-) \cdot 4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega)$   
 $600 \text{ V} \cdot 4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega) = 6.833 \text{ V}$   
 $60 \text{ V} \cdot 4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega) = 683 \text{ mV}$   
 $P_{R4} = I_{R4} \cdot R4 = ((600 \text{ V} / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega)) / 68 \text{ k}\Omega)^2 \cdot 68 \text{ k}\Omega = 144 \text{ mW} \rightarrow 1206 \text{ package}$   
**V\_TSAL** =  $5 \text{ V} \cdot 4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 30 \text{ k}\Omega) = 677 \text{ mV} \equiv 59.46 \text{ V in } TS+ - TS-$



**INPUTS/OUTPUTS**



$(TS+ - TS-) > 60 \text{ V} \rightarrow TSAL\_ON = 0 \text{ V}$   
 $(TS+ - TS-) < 60 \text{ V} \rightarrow TSAL\_ON = 5 \text{ V}$

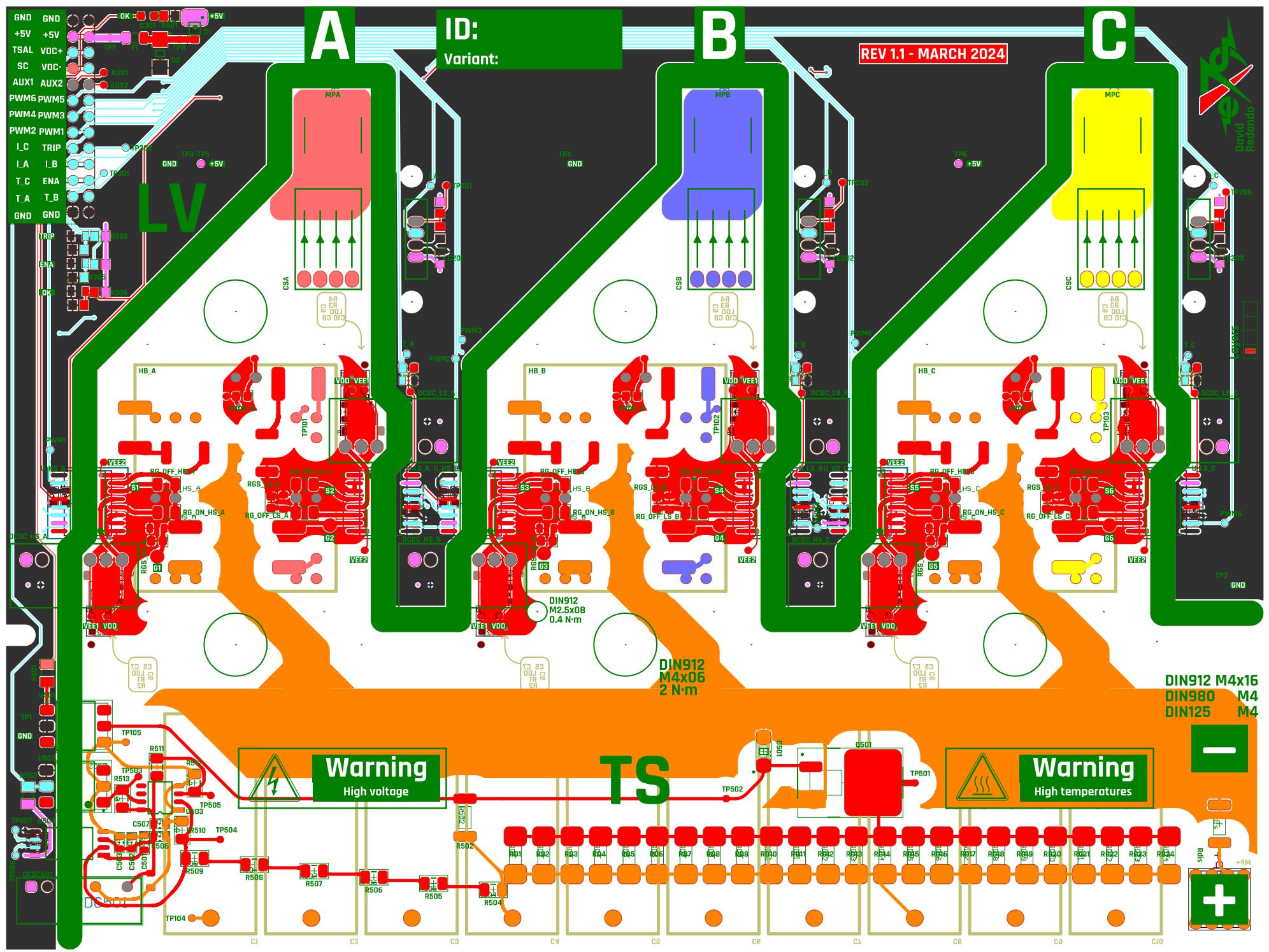
**U504**  
 $(VDC_{sns+} - VDC_{sns-}) = 1/3 \cdot VDC_{div} = 1/3 \cdot ((TS+ - TS-))$   
 $4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega) = 1/3 \cdot 0.011388 \cdot (TS+ - TS-)$   
 $(VDC_{sns+} - VDC_{sns-}) = 1/3 \cdot 0.011388 \cdot 600 \text{ V} = 2.278 \text{ V}$

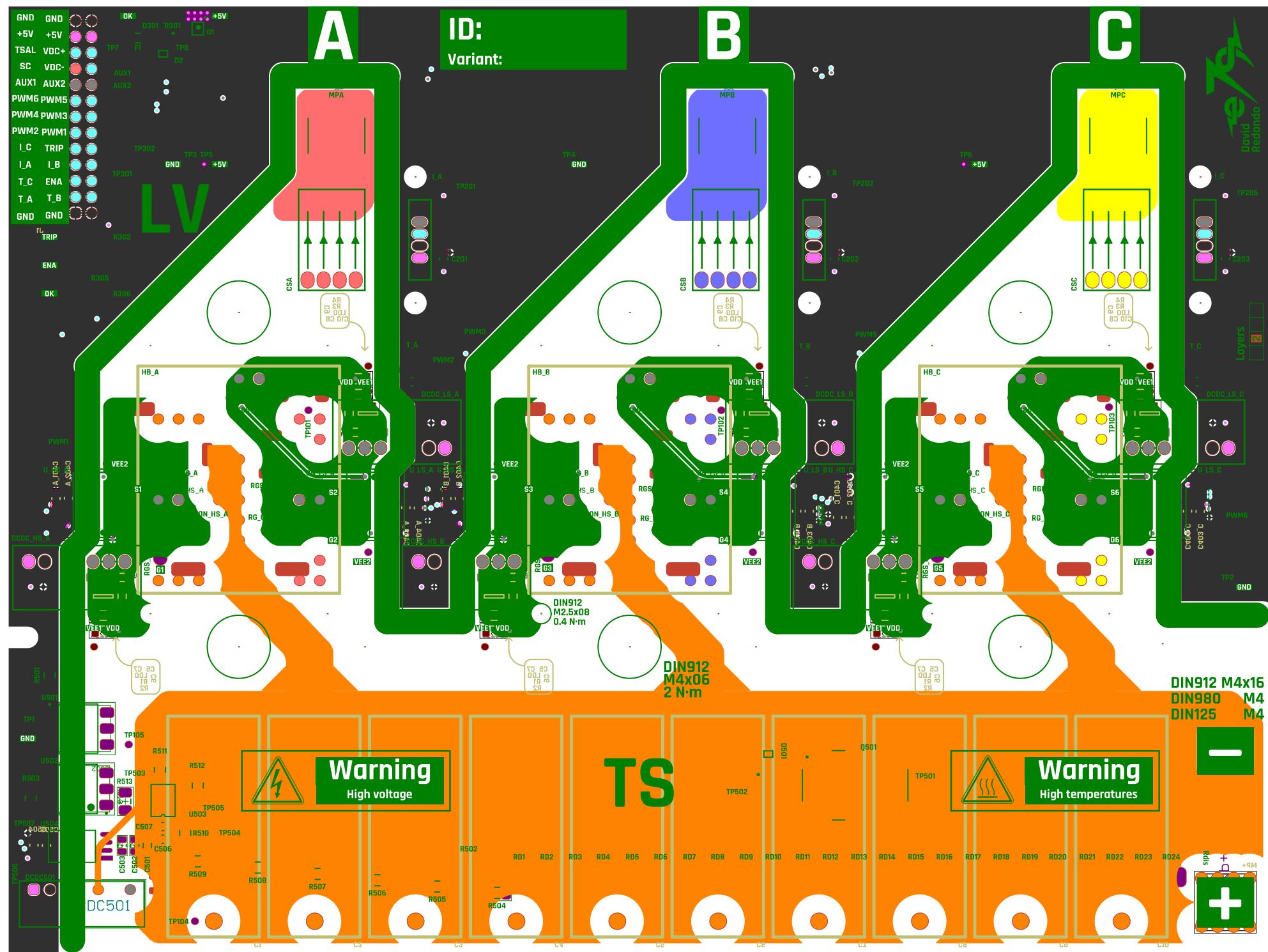
**U501, U502**  
Isolation Voltage: AC For 1 Minute, R.H. = 40 ~ 60% Viso = 5000 Vrms

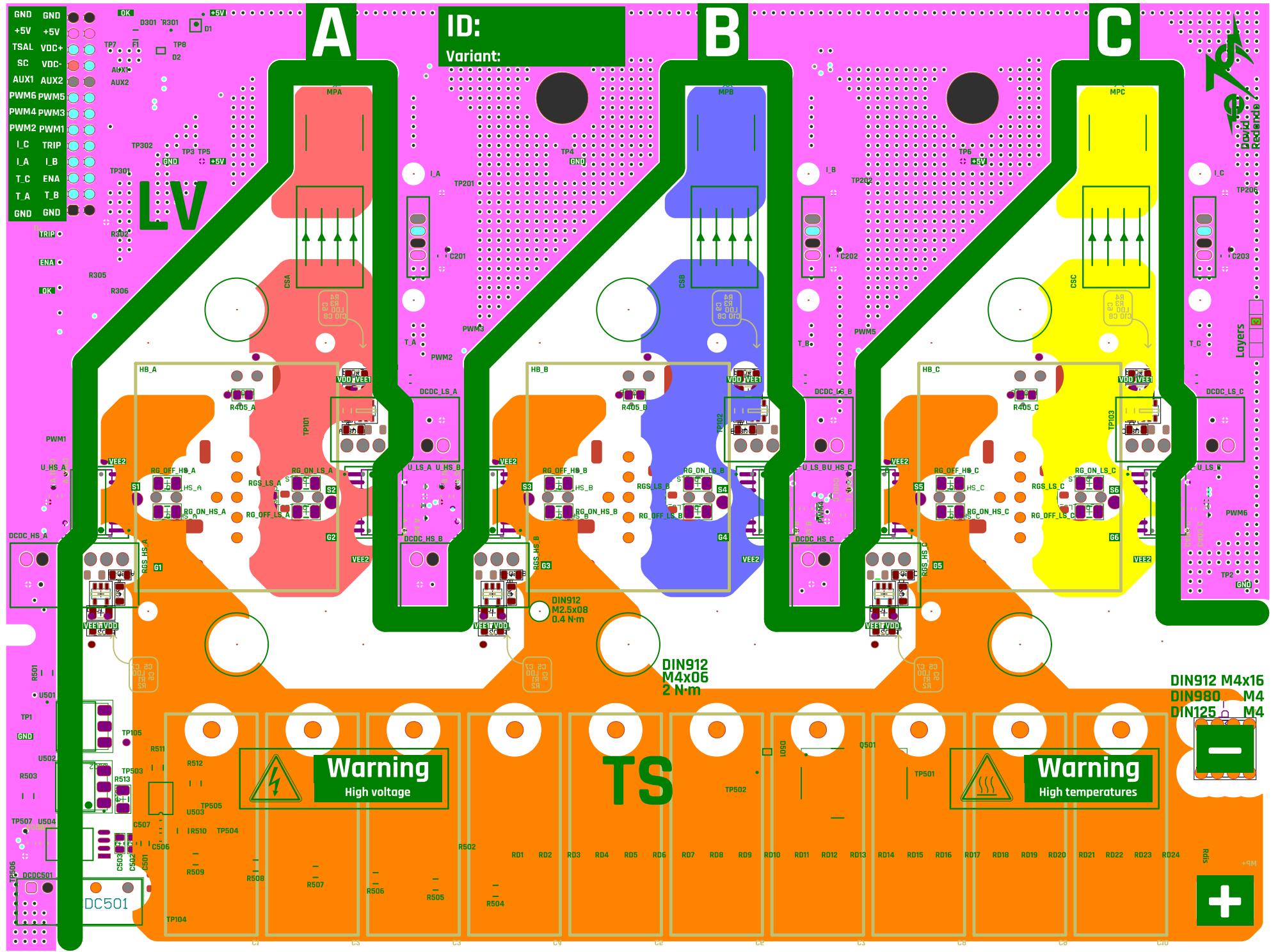
**U504**  
Maximum transient isolation voltage: VTEST = VIOTM, t = 60 s (qualification test) VIOTM = 7071 Vpk

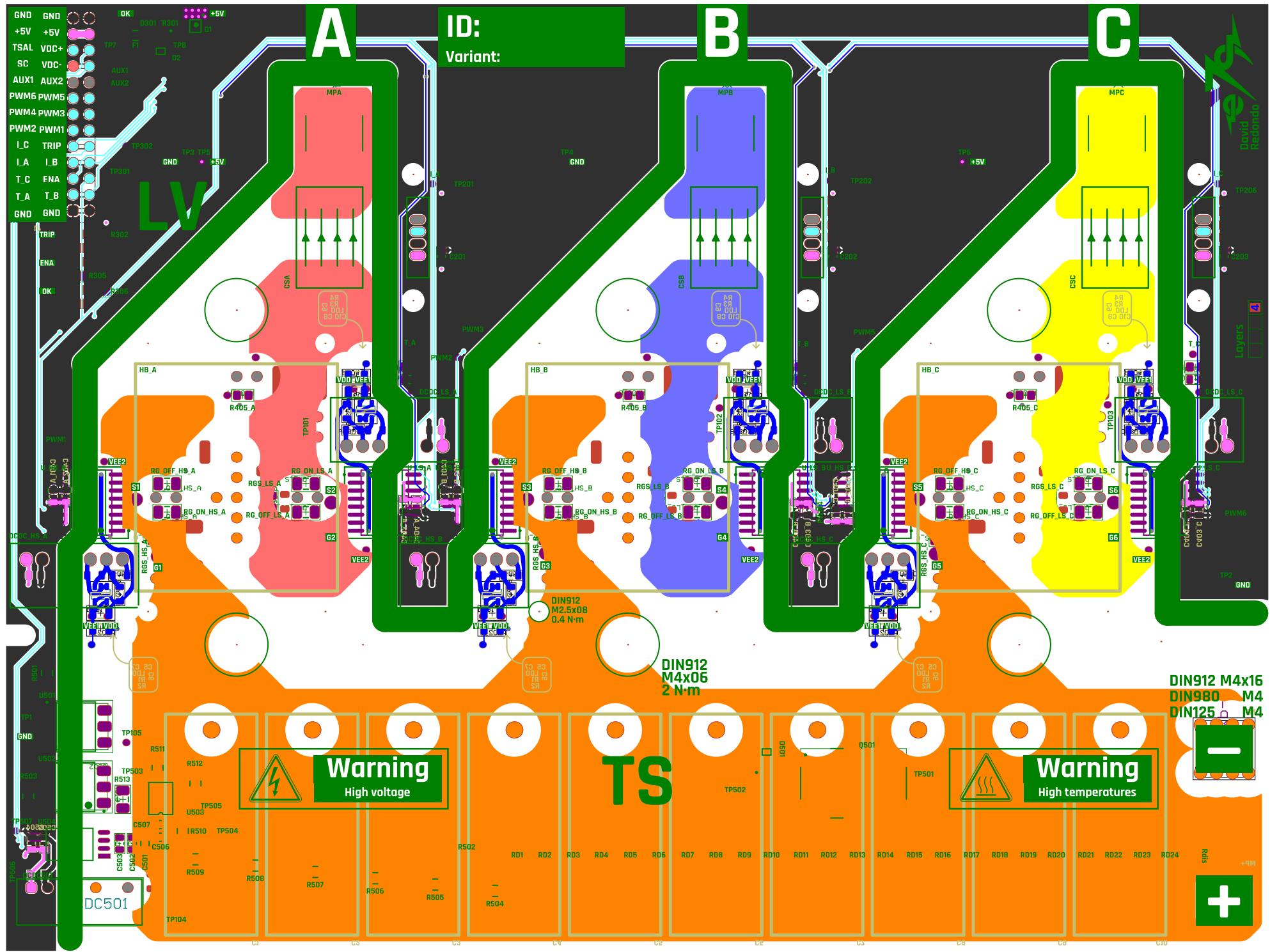
**DCDC501**  
Isolation voltage input to output, tested 100% for 60s(2)  
VISo = 3000 V

Company: e-Tech Racing	e-tchracing.es	
Project: Inverter Power	Variant: Leapers	
Size: -	Page Contents: [5]DC.SchDoc	Version: 1.1
Department: Powertrain		
Author: David Redondo	dredondovinolo@gmail.com	Sheet • of •
Checked by: -		Date: 20/05/2024

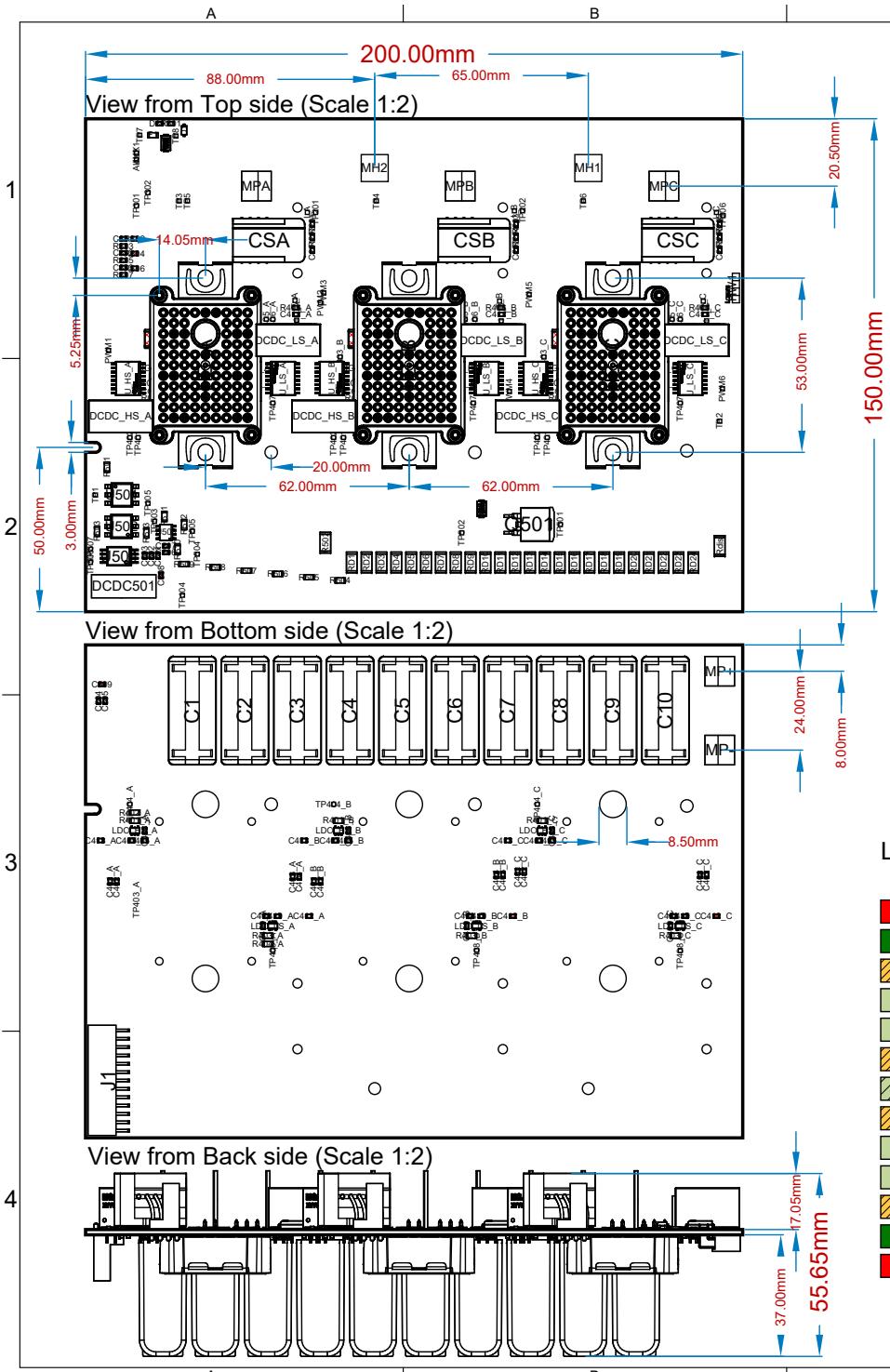








# Inverter Power



## Bill Of Materials

Designator	Name	Quantity
C405_A, C405_B, C405_C, C406_A, C406_B, C406_C,	10uF 850V	12
C408_A, C408_B, C408_C, C409_A, C409_B, C409_C	2220Y1K00104KZT	6
C1, C2, C3, C4, C5, C6, C7, C8, C9, C10	0437001.WRA	1
C1A, C2A, C3B, C2B, CC1, CC2	1779205141	1
F1	BZG05CV1-E3-TR	1
DDC501	CR1206-JW-363ELF	6
J1	CR1206-JW-563ELF	6
R401_A, R401_B, R401_C, R403_A, R403_B, R403_C	CRCW120610K0FKEA	1
R402_A, R402_B, R402_C, R404_A, R404_B, R404_C	CRCW120630K0FKEA	1
R503	DFS05HF12EVR1	3
R511	HB_A, HB_B, HB_C	1
HB_A, HB_B, HB_C	HW1	1
MP_-, MP+, MPA, MPB, MPC	M4	5
D1	MBR0530	1
MH1, MH2	Mounting Hole_M4	2
RD1, RD2, RD3, RD4, RD5, RD6, RD7, RD8, RD9, RD10, RD11, RD12, RD13, RD14, RD15, RD16, RD17, RD18, RD19, RD20, RD21, RD22, RD23, RD24	RCV2512470KFKEG	24
R406_A, R406_B, R406_C	CR0805-FX-1000FLF	3
R301	CR0805-JW-102ELF	1
R302, R305, R306, R405_A, R405_B, R405_C, RGS_HS_A, RGS_HS_B, RGS_HS_C, RGS_LS_A, RGS_LS_B, RGS_LS_C	CR0805-JW-103ELF	12
R504, R505, R506, R507, R508, R509	CR1206AFX-6802EAS	6
R501, R513	CR1206-FX-2201ELF	2
R510, R512	CRS1206-FX-4701ELF	2
CSA, CSB, CSC	LEM CKSR 50-NP	3
DCDC_HS_A, DDCDC_HS_B, DDCDC_HS_C, DDCDC_LS_A, DDCDC_LS_B, DDCDC_LS_C	MGJ6-series	6
U503	LM311DR2G	1
C501	885012208058	1
RG_OFF_HS_A, RG_OFF_HS_B, RG_OFF_HS_C, RG_OFF_LS_A, RG_OFF_LS_B, RG_OFF_LS_C, RG_ON_HS_A, RG_ON_HS_B, RG_ON_HS_C, RG_ON_LS_A, RG_ON_LS_B, RG_ON_LS_C	CRG1206F100R	12
LDO_HS_A, LDO_HS_B, LDO_HS_C, LDO_LS_A, LDO_LS_B, LDO_LS_C	ISO224	1
U_HS_A, U_HS_B, U_HS_C, U_LS_A, U_LS_B, U_LS_C	TPS72301	6
Q501	UCC21710	6
R502, Rdis	SIHB150N60E-GE3	1
U501, U502	R2M-2512FTK	2
D501	4N35	2
D301	BZG05CV2-E3-TR	1
C201, C202, C203, C402_A, C402_B, C402_C, C404_A, C404_B, C404_C, C411_A, C411_B, C411_C, C502, C504, C506	150080GS75000	1
C401_A, C401_B, C401_C, C403_A, C403_B, C403_C, C503, C505, C507	885012207098	15
	885012207103	9

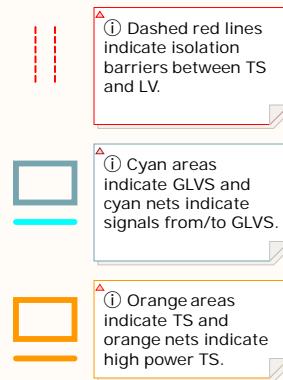
Copper thickness in hole 25-50um, watch out for 1.10mm holes  
Chemical tin 1-15um

## Layer Stack Legend

Material	Layer	Thickness	Dielectric Material	Type	Gerber
	Top Overlay				GTO
Surface Material	Top Solder	0.01mm	Solder Resist	Solder Mask	GTS
CF-004	TOP	0.07mm		Signal	GTL
	Prepreg	0.10mm	PP-006	Dielectric	
	Prepreg	0.10mm	PP-006	Dielectric	
Copper	GND	0.07mm		Signal	G1
	Prepreg	0.90mm	FR-4	Dielectric	
Copper	PWR	0.07mm		Signal	G2
	Prepreg	0.10mm	PP-006	Dielectric	
	Prepreg	0.10mm	PP-006	Dielectric	
CF-004	BOT	0.07mm		Signal	GBL
Surface Material	Bottom Solder	0.01mm	Solder Resist	Solder Mask	GBS
	Bottom Overlay			Legend	GBO

Total thickness: 1.60mm

### A.1.5. Documentación de *Inverter\_Power* (Wolfspeed)



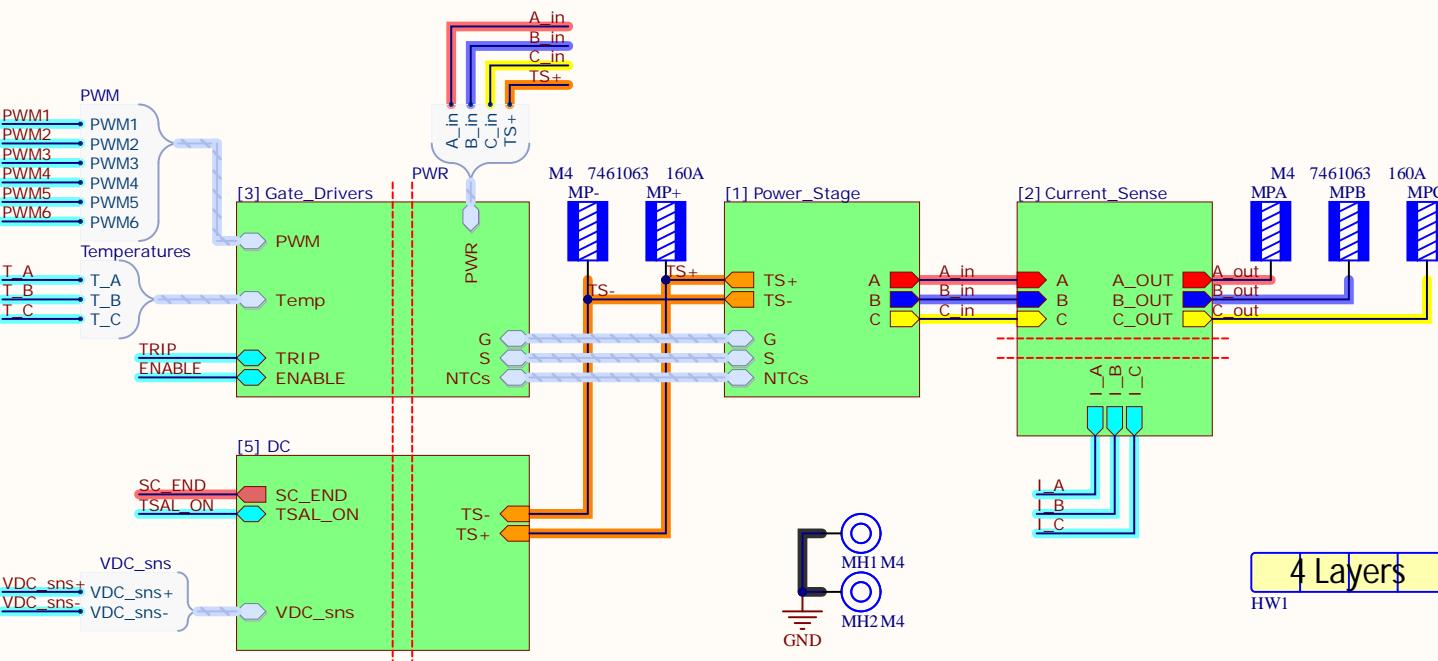
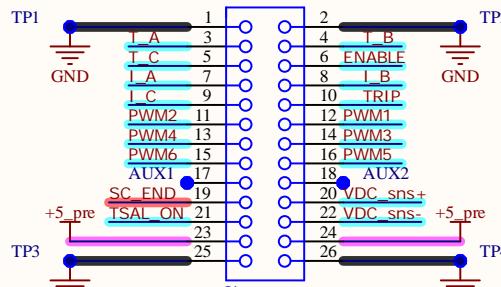
**Specifications:**  
 $f_{sw} = 40 \text{ kHz}$   
 $V_{in, max} = 600 \text{ VDC}$   
 $V_{out, max} = 245 \text{ V, RMS, ph-n (SVPWM)}$   
 $I_{out, max} = 80 \text{ A, RMS}$   
 $I_{out, cont} = 32 \text{ A, RMS}$   
 $P_{out, max} = 53 \text{ kW}$   
 $P_{out, cont} = 23.5 \text{ kW}$   
Liquid cooled with water at  $50^\circ\text{C}$  max

**Changelog:**  
Version 1.0: (sent to production 15-02-2024)  
- Base version  
Version 1.1: (sent to production 28-03-2024)  
- Added 5V supply protections  
- Swapped pins 4 and 5 in gate drivers' LDOs  
- Swapped MP+ and MP-, and their silkscreen  
- Added testpoints for current sensors' reference  
- Added testpoints for VDC\_sns+ and VDC\_sns-  
- Renamed testpoints in [3]  
- Added various silkscreen texts and indications  
- Added layer physical logo

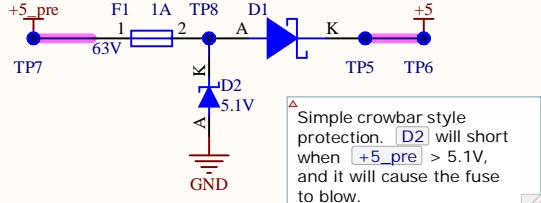
**Changes in SCH but not in PCB:**  
19-04-2024: Added decoupling capacitors to

**Known issues:**  
- **D1** is not correctly rated. Replace with appropriate PMOS or beefier Schottky (beware the voltage drop)  
- **Rdis** does practically nothing compared to **R504** ... **R510** and could be eliminated.  
- **R301** can be of lower value.  
- Most DNP caps are actually needed.  
- **D501** failed once, but cause remains unknown.  
- **R501** should have a bigger value.  
- **R511** and **R512** should have a small tolerance, and it should be specified in the schematic.  
- 10uF 50V 0805 caps are expensive and should be replaced with 10uF 50V 1206 or 10uF 50V 1210.

## LV Connector

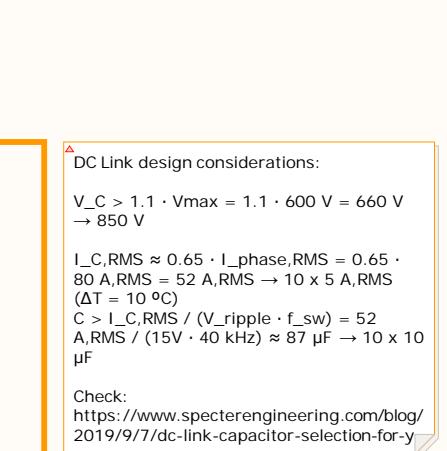


## OCP, OVP, reverse

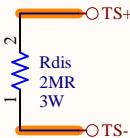


Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Wolfspeed	
Size:	Page Contents: Inverter_Power.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 1 of 5
Checked by:			Date: 20/05/2024

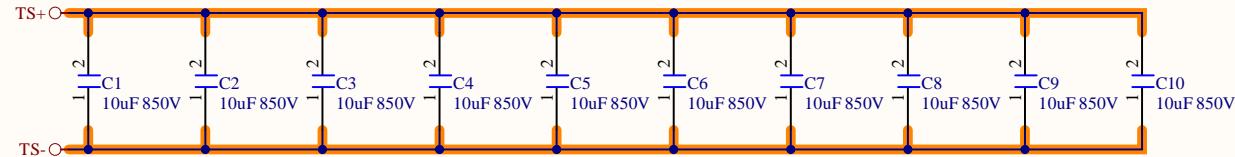
A



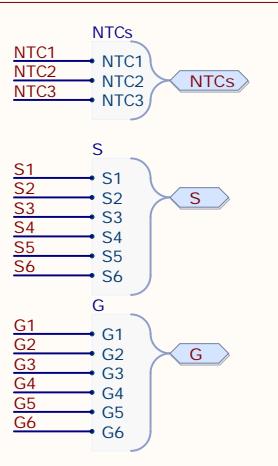
## Passive discharge



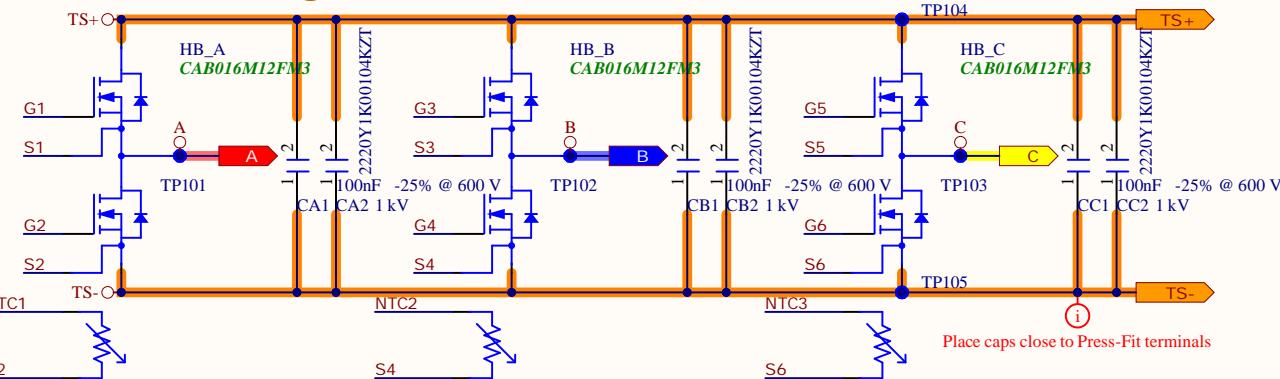
## DC Bus capacitors, 100uF, Murata FHA85Y106KS



## INPUTS/OUTPUTS

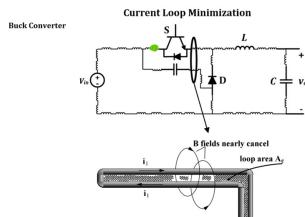


## SiC Half-Bridges



## Semiconductor details:

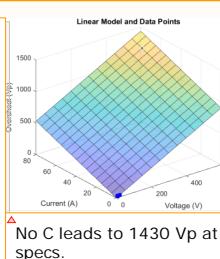
$V_{DSS}(\text{breakdown}) = 1200 V // 1200 V$   
 $R_{on} = 5.5 .. 13 m\Omega // 16.0 .. 28.8 m\Omega$   
 $V_{f,D} = 3.3 .. 4 V // 4.9 .. 5.5 V$   
 $T_{rr} = 41.5 .. 45 ns // 20.0 ns$   
 $Q_{rr} = 2.19 .. 3.94 \mu C // 1.30 \mu C$   
 $R_{th,jc} = 0.12 .. 0.15 K/W // 0.543 K/W$   
 $Q_G = 520 nC / 236 nC$   
 $C_{in} = 14.5 nF // 6.6 nF$   
 $R_G(\text{int}) = 1.9 \Omega // 2.4 \Omega$   
 $V_{GS(th)} = 2.8 .. 4.8 V // 1.8 .. 3.6 V$



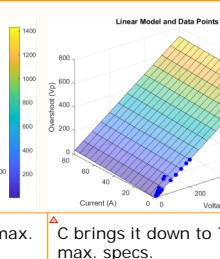
**Current Loop Minimization**

Current loop between top and bottom MOSFETs will cause excessive overshoot due to parasitic inductance and low parasitic capacitance. Increasing capacitance to hundreds of nF mitigates the effect. The capacitors essentially work as a switching decoupling. MLCCs with low DC bias or film, but MLCCs are way more compact. Place as close as possible to semiconductor terminals.

**Overshoot analysis** can be performed using a linear model proportional to DC bus voltage and output current. Easiest way to do it is using only one half bridge as a synchronous buck and varying input voltage with a fixed duty cycle and a R or RL load.



No C leads to 1430 Vp at max. specs.



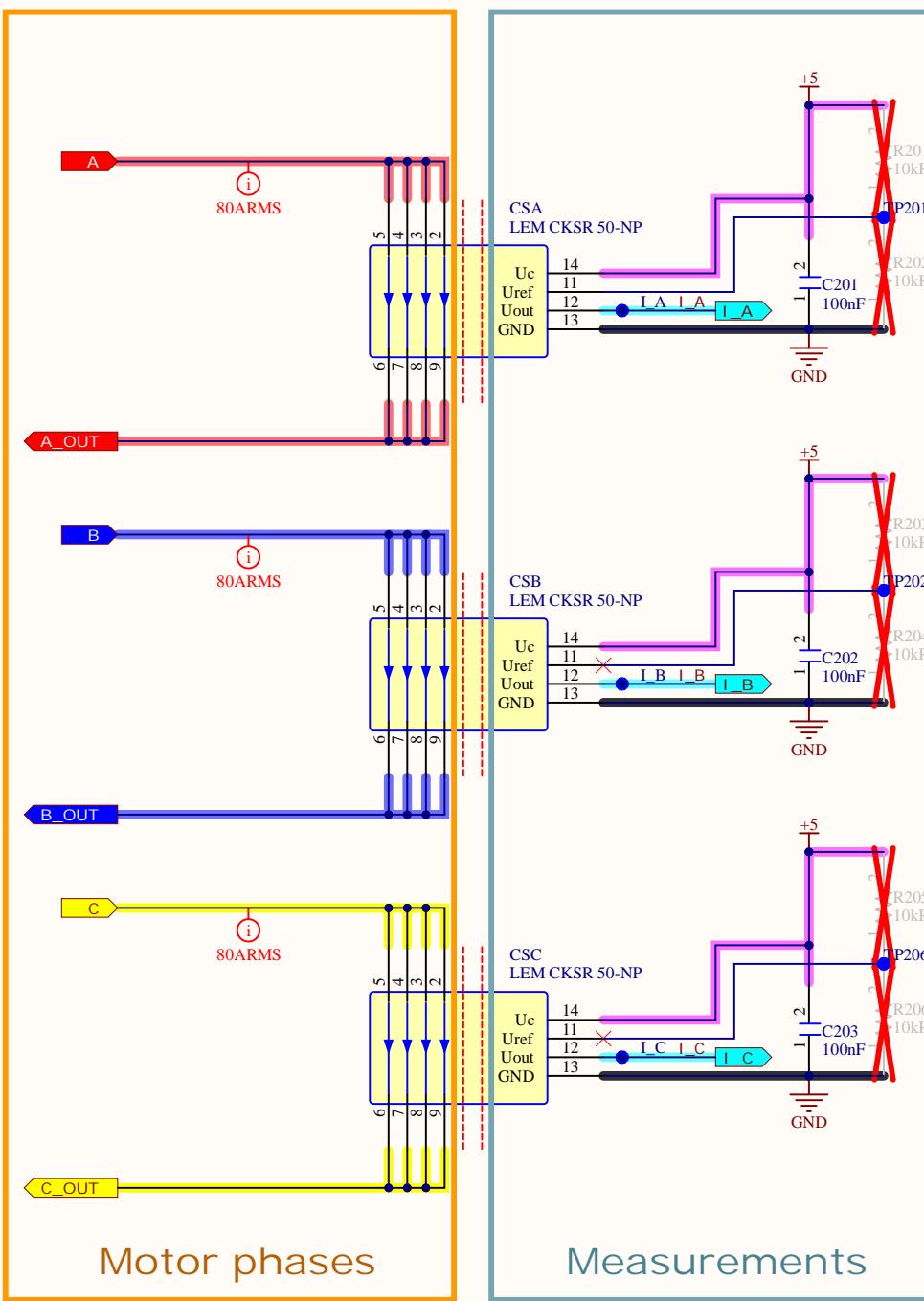
C brings it down to 720 Vp at max. specs.

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Wolfspeed	
Size:	Page Contents:	[1]Power_Stage.SchDoc	Version: 1.1
Department:	Powetrain		
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 2 of 5
Checked by:			Date: 20/05/2024

A

**CSA , CSB , CSC**

CKSR 50-NP/SP1 configured with Number of primary turns = 1 (R\_phase-connector = 0.18 mΩ)



B

**CSA , CSB , CSC**

CKSR 50-NP/SP1 2.5V internal reference is used in order to have equal measuring range for positive and negative values. Voltage divider implemented just in case.

**I\_A , I\_B , I\_C**

$$U_{\text{meas}} = (12.5 \text{mV/A} \cdot I_{\text{meas}} + U_{\text{ref}})$$

For  $\pm 150 \text{Apk}$ :  
 $V_{\text{meas\_pk+}} = 4.375 \text{V}$   
 $V_{\text{meas\_pk-}} = 0.625 \text{V}$

**C201 , C202 , C203**

The fluxgate oscillator draws current pulses of up to 30 mA at a rate of ca. 900 kHz. In the case of a power supply with high impedance, it is advised to provide local decoupling (100 nF or more, located close to the transducer).

C

Company:	e-Tech Racing	e-techracing.es
----------	---------------	-----------------



Project:	Inverter Power	Variant: Wolfspeed
----------	----------------	--------------------

Size:	Page Contents: [2]Current_Sense.SchDoc	Version: 1.1
-------	---	--------------

Department:	Powertrain
-------------	------------

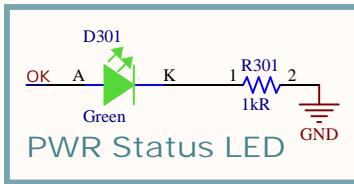
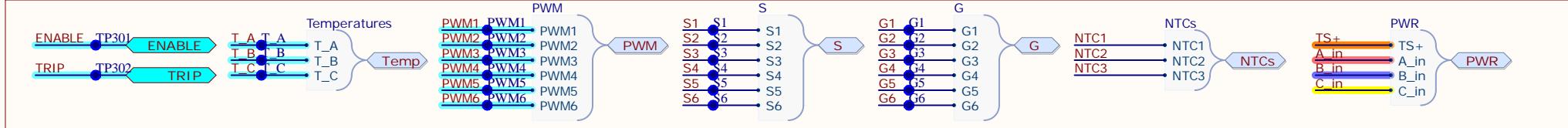
Author:	David Redondo	dredondovinolo@gmail.com
---------	---------------	--------------------------

Checked by:	_____	
-------------	-------	--

Date:	20/05/2024	
-------	------------	--

D

## INPUTS/OUTPUTS



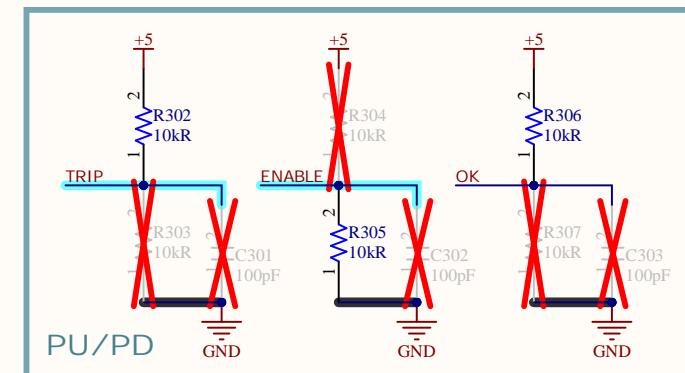
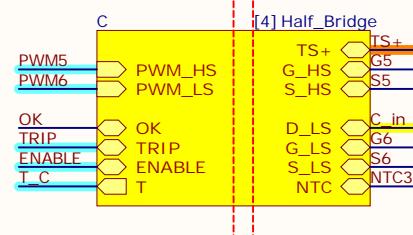
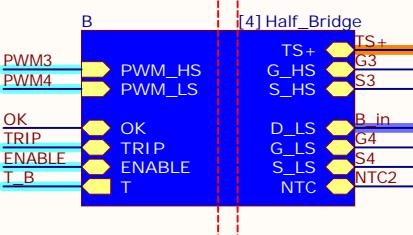
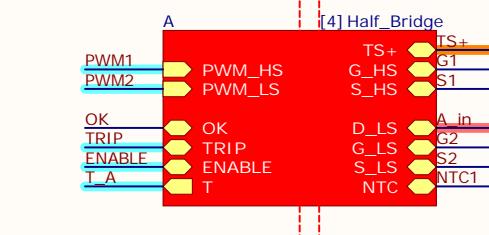
$T_A, T_B, T_C$

Look-up table obtained with MATLAB script which can be found in the simulations folder.

For different temperatures:  
 $V_{meas}(0^\circ C) = 0.246V$   
 $V_{meas}(25^\circ C) = 2V$   
 $V_{meas}(50^\circ C) = 2.578V$   
 $V_{meas}(90^\circ C) = 2.864V$

B

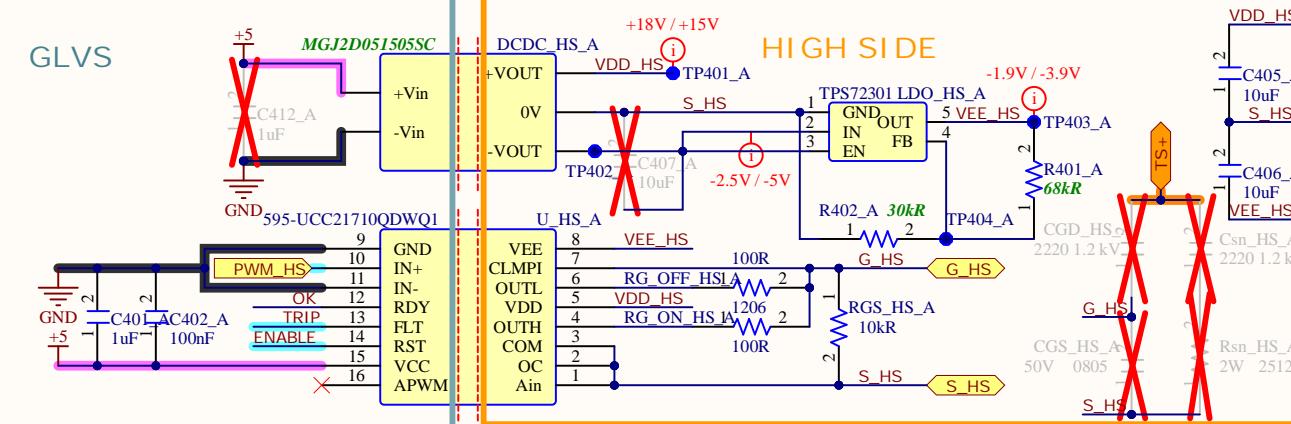
B



Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Wolfspeed	
Size:	Page Contents: [3]Gate_Drivers.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 4 of 5
Checked by:			Date: 20/05/2024

**A [U\_HS], [U\_LS]**

- [TRIP] and [OK] signals are in open drain configuration, so they can be paralleled.
- IN- is not used and tied to GND.
- [ENABLE] to be given by MCU in active-high mode. When set to low for more than 1  $\mu$ s, [TRIP] is reset.
- Temperature sensing using low-side drivers. Ain outputs a current of 200  $\mu$ A. PWM to analog using a RC filter, to be fed directly to MCU ADC. [R405], [R406] and [C411] from SPICE simulation.
- Miller clamp protection is used.
- [RGS\_HS], [RGS\_LS]: External gate pull-down is implemented even though the gate drivers implement an active pull-down.
- Overcurrent detection is not implemented.

**GLVS****V\_GS values:**

The values can be modified by replacing [DCDC\_HS] and [DCDC\_LS] with one from the following list: MGJ2D051505SC, MGJ2D051509SC, MGJ2D051515SC, MGJ2D051802SC, MGJ2D052003SC, MGJ2D052005SC. LDO voltages must also be adjusted.

Minimum gate driver current and power:  
 $I_{GD(min)} = f_{sw} \cdot Q_G = 40 \text{ kHz} \cdot 520 \text{ nC} = 20.8 \text{ mA}$   
 $P_{min} = \Delta V_{GS} \cdot I_{GD(min)} = 20 \text{ V} \cdot 20.8 \text{ mA} = 0.416 \text{ W} \rightarrow 2 \text{ W}$

**B [LDO\_HS], [LDO\_LS]**

An LDO is implemented to trim [VEE\_HS\_A] and [VEE\_LS\_A] during testing to fine tune the necessary negative gate voltage. Feedback voltage divider adjusted with a Python script which can be found in the simulations folder.

$$VEE = -1.186 \cdot (1 + R1/R2)$$

$$R1 + R2 \approx 100 \text{ k}\Omega$$

Leapers  $\rightarrow R1 = 36 \text{ k}\Omega$ ,  $R2 = 56 \text{ k}\Omega$

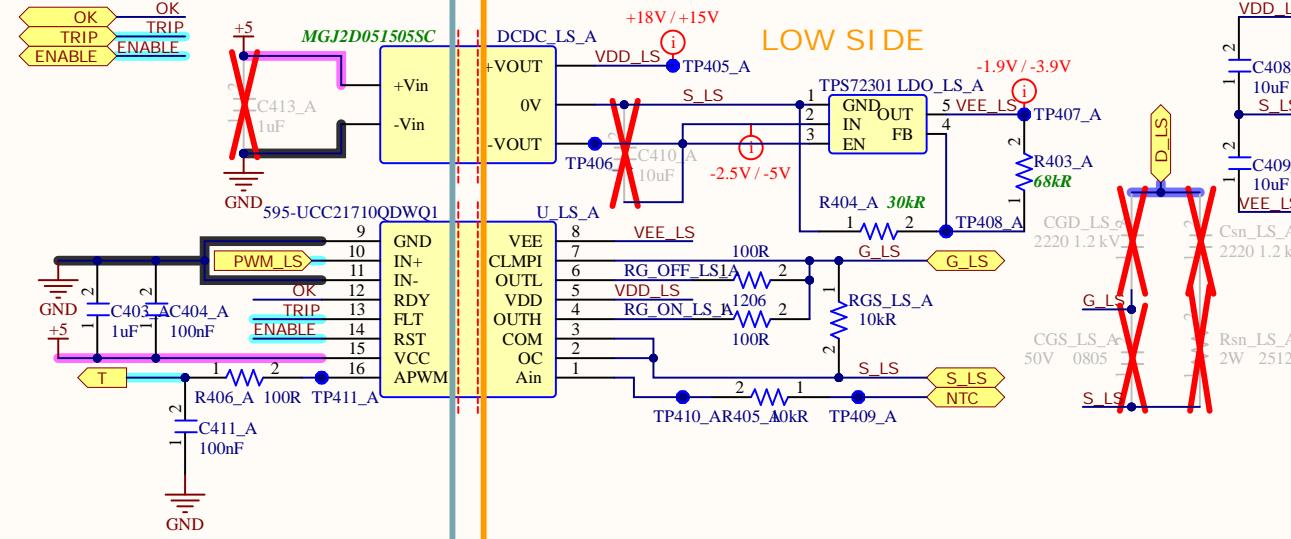
Wolfspeed  $\rightarrow R1 = 68 \text{ k}\Omega$ ,  $R2 = 30 \text{ k}\Omega$

**C [DCDC\_HS], [DCDC\_LS]**

Isolation test voltage (Qualification tested for 1 minute): 5200 VDC

**D [U\_HS], [U\_LS]**

VIOTM ( $t = 60 \text{ s}$  (qualification test)): 8000 VPK

**OK, TRIP, ENABLE****RG\_ON\_HS, RG\_OFF\_HS, RG\_ON\_LS, RG\_OFF\_LS**

Essentially, a lower value for the gate resistors will reduce switching losses as the MOSFETs will switch faster and thus spend less time switching. Switching faster also means that the  $dV/dt$  will be higher, which can be responsible of EMI increase. The considered values of 3.3  $\Omega$  are recommended by the datasheet.

**CGS\_HS, CGS\_LS, CGD\_HS, CGD\_LS, Csn\_HS, Csn\_LS, Rsn\_HS, Rsn\_LS**

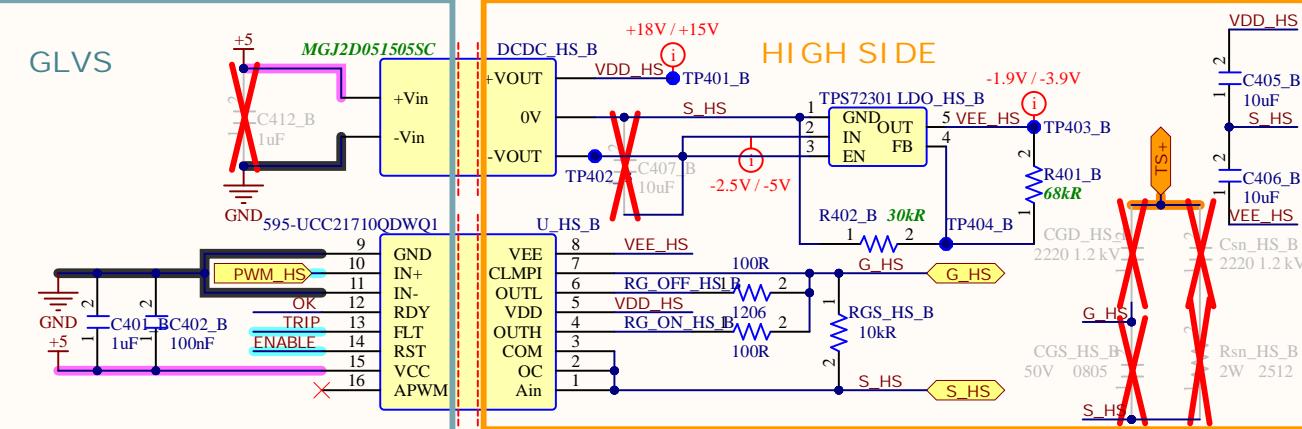
DNP, but they could be useful with EMI related issues to decrease  $dV/dt$ . Implementing them could result in further issues with the power limit for [DCDC\_HS] and [DCDC\_LS], as the gate charge would increase significantly. The maximum allowed capacitance would be:

$$CGS_{max} = 2 \cdot P_{DCDC} / (\Delta V_{GS}^2 \cdot f_{sw}) = 2 \cdot 2 \text{ W} / ((20 \text{ V})^2 \cdot 40 \text{ kHz}) = 250 \text{ nF}$$

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Wolfspeed	
Size:	Page Contents: [4]Half_Bridge.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 5 of 5
Checked by:			Date: 20/05/2024

**A [U\_HS], [U\_LS]**

- [TRIP] and [OK] signals are in open drain configuration, so they can be paralleled.
- IN- is not used and tied to GND.
- [ENABLE] to be given by MCU in active-high mode. When set to low for more than 1  $\mu$ s, [TRIP] is reset.
- Temperature sensing using low-side drivers. Ain outputs a current of 200  $\mu$ A. PWM to analog using a RC filter, to be fed directly to MCU ADC. [R405], [R406] and [C411] from SPICE simulation.
- Miller clamp protection is used.
- [RGS\_HS], [RGS\_LS]: External gate pull-down is implemented even though the gate drivers implement an active pull-down.
- Overcurrent detection is not implemented.

**GLVS****B [LDO\_HS], [LDO\_LS]**

An LDO is implemented to trim [VEE\_HS\_A] and [VEE\_LS\_A] during testing to fine tune the necessary negative gate voltage. Feedback voltage divider adjusted with a Python script which can be found in the simulations folder.

$$\text{VEE} = -1.186 \cdot (1 + R1/R2)$$

$$R1 + R2 \approx 100 \text{ k}\Omega$$

Leapers  $\rightarrow R1 = 36 \text{ k}\Omega$ ,  $R2 = 56 \text{ k}\Omega$

Wolfspeed  $\rightarrow R1 = 68 \text{ k}\Omega$ ,  $R2 = 30 \text{ k}\Omega$

**C [DCDC\_HS], [DCDC\_LS]**

Isolation test voltage (Qualification tested for 1 minute): 5200 VDC

**D [U\_HS], [U\_LS]**

VIOTM ( $t = 60 \text{ s}$  (qualification test)): 8000 VPK

**V\_GS values:**

The values can be modified by replacing [DCDC\_HS] and [DCDC\_LS] with one from the following list: MGJ2D051505SC, MGJ2D051509SC, MGJ2D051515SC, MGJ2D051802SC, MGJ2D052003SC, MGJ2D052005SC. LDO voltages must also be adjusted.

Minimum gate driver current and power:  
 $I_{GD(\min)} = f_{sw} \cdot Q_G = 40 \text{ kHz} \cdot 520 \text{ nC} = 20.8 \text{ mA}$   
 $P_{\min} = \Delta V_{GS} \cdot I_{GD(\min)} = 20 \text{ V} \cdot 20.8 \text{ mA} = 0.416 \text{ W} \rightarrow 2 \text{ W}$

**E [RG\_ON\_HS], [RG\_OFF\_HS], [RG\_ON\_LS], [RG\_OFF\_LS]**

Essentially, a lower value for the gate resistors will reduce switching losses as the MOSFETs will switch faster and thus spend less time switching. Switching faster also means that the  $dV/dt$  will be higher, which can be responsible of EMI increase. The considered values of 3.3  $\Omega$  are recommended by the datasheet.

**F [CGS\_HS], [CGS\_LS], [CGD\_HS], [CGD\_LS], [Csn\_HS], [Csn\_LS], [Rsn\_HS], [Rsn\_LS]**

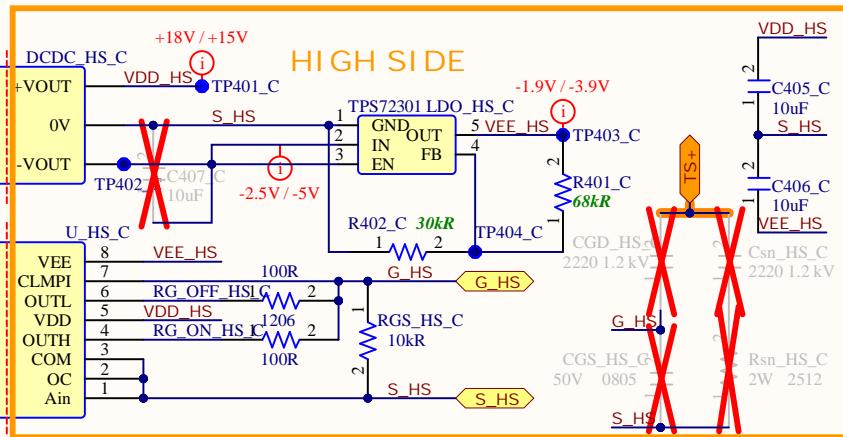
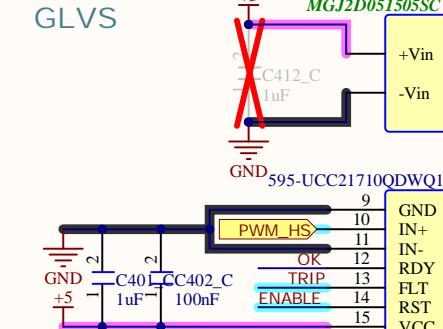
DNP, but they could be useful with EMI related issues to decrease  $dV/dt$ . Implementing them could result in further issues with the power limit for [DCDC\_HS] and [DCDC\_LS], as the gate charge would increase significantly. The maximum allowed capacitance would be:

$$CGS_{\max} = 2 \cdot P_{DCDC} / (\Delta V_{GS}^2 \cdot f_{sw}) = 2 \cdot 2 \text{ W} / ((20 \text{ V})^2 \cdot 40 \text{ kHz}) = 250 \text{ nF}$$

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Wolfspeed	
Size:	Page Contents: [4]Half_Bridge.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 5 of 5
Checked by:			Date: 20/05/2024

**A** ▲ **U\_HS**, **U\_LS**

- TRIP** and **OK** signals are in open drain configuration, so they can be paralleled.
- IN- is not used and tied to **GND**.
- ENABLE** to be given by MCU in active-high mode. When set to low for more than 1  $\mu$ s, **TRIP** is reset.
- Temperature sensing using low-side drivers. Ain outputs a current of 200  $\mu$ A. PWM to analog using a RC filter, to be fed directly to MCU ADC. **R405**, **R406** and **C411** from SPICE simulation.
- Miller clamp protection is used.
- RGS\_HS**, **RGS\_LS**: External gate pull-down is implemented even though the gate drivers implement an active pull-down.
- Overcurrent detection is not implemented.



**V\_GS values:**  
The values can be modified by replacing **DCDC\_HS** and **DCDC\_LS** with one from the following list: MGJ2D051505SC, MGJ2D051509SC, MGJ2D051515SC, MGJ2D051802SC, MGJ2D052003SC, MGJ2D052005SC. LDO voltages must also be adjusted.

Minimum gate driver current and power:  
 $I_{GD(min)} = f_{sw} \cdot Q_G = 40 \text{ kHz} \cdot 520 \text{ nC} = 20.8 \text{ mA}$   
 $P_{min} = \Delta V_{GS} \cdot I_{GD(min)} = 20 \text{ V} \cdot 20.8 \text{ mA} = 0.416 \text{ W} \rightarrow 2 \text{ W}$

**B** ▲ **LDO\_HS**, **LDO\_LS**

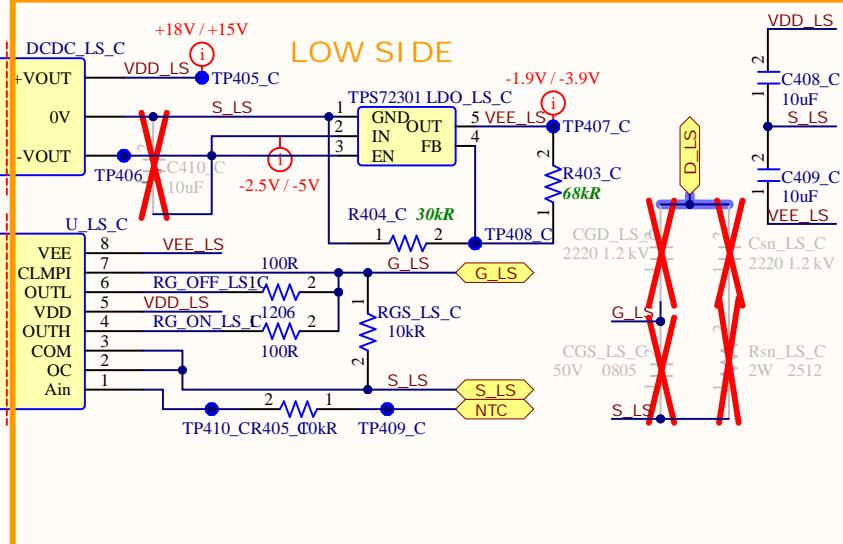
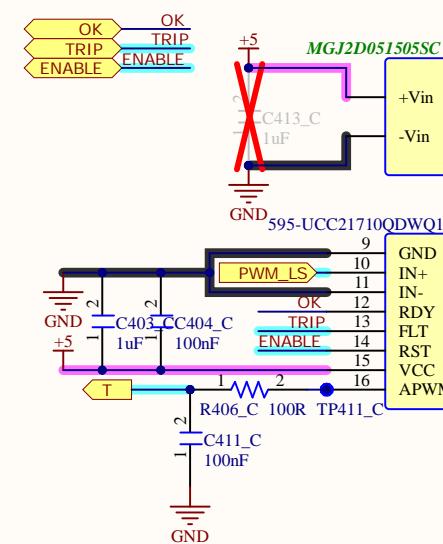
An LDO is implemented to trim **VEE\_HS\_A** and **VEE\_LS\_A** during testing to fine tune the necessary negative gate voltage. Feedback voltage divider adjusted with a Python script which can be found in the simulations folder.

$$VEE = -1.186 \cdot (1 + R1/R2)$$

$$R1 + R2 \approx 100 \text{ k}\Omega$$

Leapers → R1 = 36 k $\Omega$ , R2 = 56 k $\Omega$

Wolfspeed → R1 = 68 k $\Omega$ , R2 = 30 k $\Omega$

**DNP** ▲ **RG\_ON\_HS**, **RG\_OFF\_HS**, **RG\_ON\_LS**, **RG\_OFF\_LS**

Essentially, a lower value for the gate resistors will reduce switching losses as the MOSFETs will switch faster and thus spend less time switching. Switching faster also means that the dv/dt will be higher, which can be responsible of EMI increase. The considered values of 3.3  $\Omega$  are recommended by the datasheet.

**C** ▲ **DCDC\_HS**, **DCDC\_LS**  
Isolation test voltage (Qualification tested for 1 minute): 5200 VDC**U\_HS**, **U\_LS**

VIOTM ( $t = 60$  s (qualification test)): 8000 VPK

**CGS\_HS**, **CGS\_LS**, **CGD\_HS**, **CGD\_LS**, **Csn\_HS**, **Csn\_LS**, **Rsn\_HS**, **Rsn\_LS**

DNP, but they could be useful with EMI related issues to decrease dv/dt. Implementing them could result in further issues with the power limit for **DCDC\_HS** and **DCDC\_LS**, as the gate charge would increase significantly. The maximum allowed capacitance would be:

$$CGS_{max} = 2 \cdot P_{DCDC} / (\Delta V_{GS}^2 \cdot f_{sw}) = 2 \cdot 2 \text{ W} / ((20 \text{ V})^2 \cdot 40 \text{ kHz}) = 250 \text{ nF}$$

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Wolfspeed	
Size:	Page Contents: [4]Half_Bridge.SchDoc	Version: 1.1	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 5 of 5
Checked by:			Date: 20/05/2024

**Discharge resistors:**

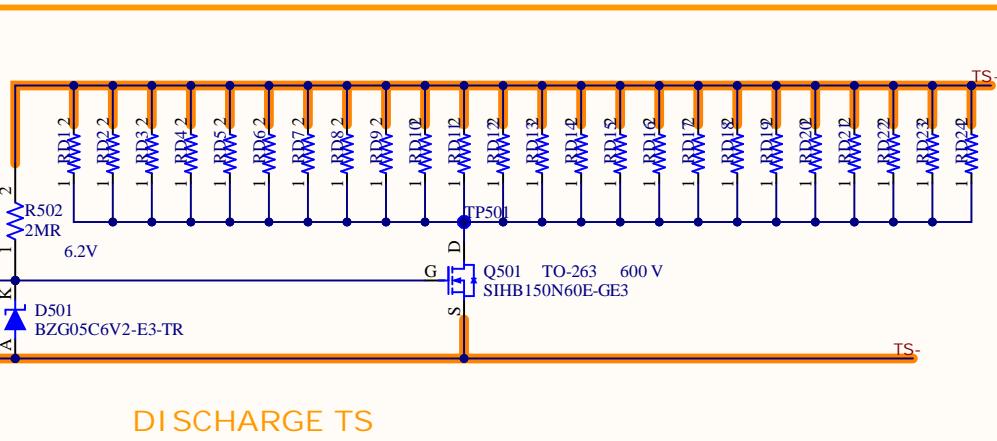
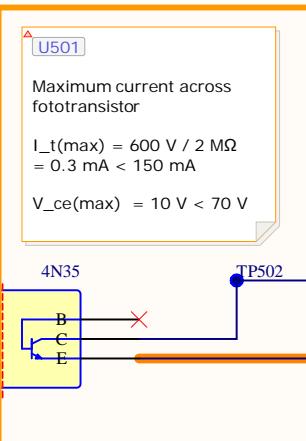
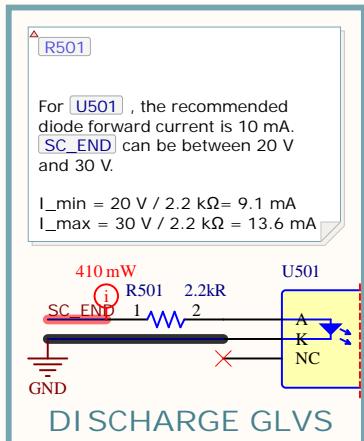
$$t_{dis} = R_{dis} \cdot C \cdot \ln(V_{initial}/V_{final}) = (470 \text{ k}\Omega / 24) \cdot (100 \mu\text{F}) \cdot \ln(600 \text{ V} / 60 \text{ V}) = 4.509 \text{ s}$$

$$P(R_{dis}, \text{max}) = V_{max}^2 / R_{dis} = 600 \text{ V}^2 / 470 \text{ k}\Omega = 0.766 \text{ W} < 1 \text{ W}$$

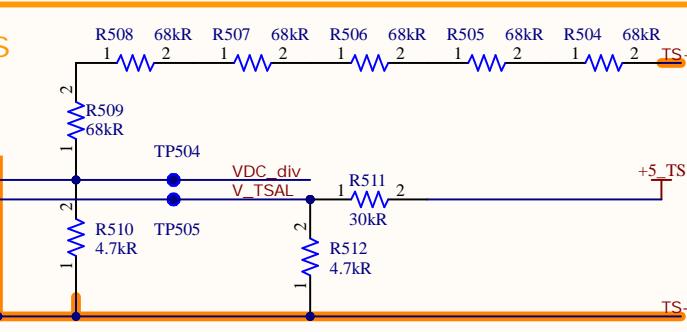
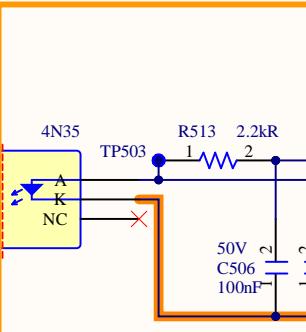
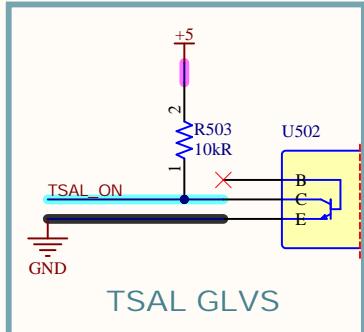
$$\Delta T \sim 110^\circ\text{C/W} \cdot 0.766 \text{ W} = 85^\circ\text{C}$$

$$I_{dis, \text{max}} = 600 \text{ V} / (470 \text{ k}\Omega / 24) = 30.64 \text{ mA}$$

**U503**  
Single supply configuration as per datasheet.  
Maximum differential input voltage = 6.833 V - 677 mV = 6.156 V < 30 V

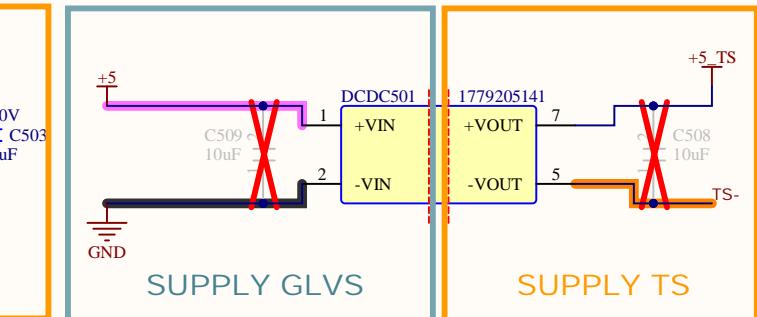
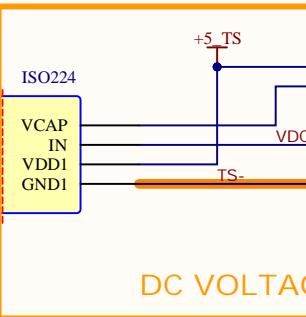
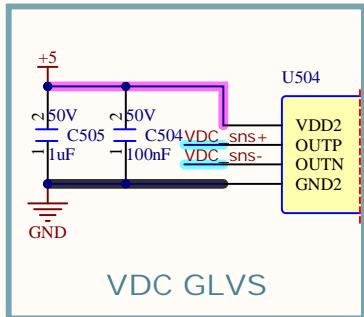


**VDC\_div** =  $(TS+ - TS-) \cdot 4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega)$   
 $600 \text{ V} \cdot 4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega) = 6.833 \text{ V}$   
 $60 \text{ V} \cdot 4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega) = 683 \text{ mV}$   
 $P_{R4} = I_{R4} \cdot R4 = ((600 \text{ V} / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega)) / 68 \text{ k}\Omega)^2 \cdot 68 \text{ k}\Omega = 144 \text{ mW} \rightarrow 1206 \text{ package}$   
**V\_TSAL** =  $5 \text{ V} \cdot 4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 30 \text{ k}\Omega) = 677 \text{ mV} \equiv 59.46 \text{ V in } TS+ - TS-$



**INPUTS/OUTPUTS**

**SC-END** → SC-END  
**TP506** → VDC\_sns  
**VDC\_sns+** → VDC\_sns+  
**VDC\_sns+** → TP507  
**TSAL\_ON** → TSAL\_ON  
**TS+** → TS+  
**TS-** → TS-



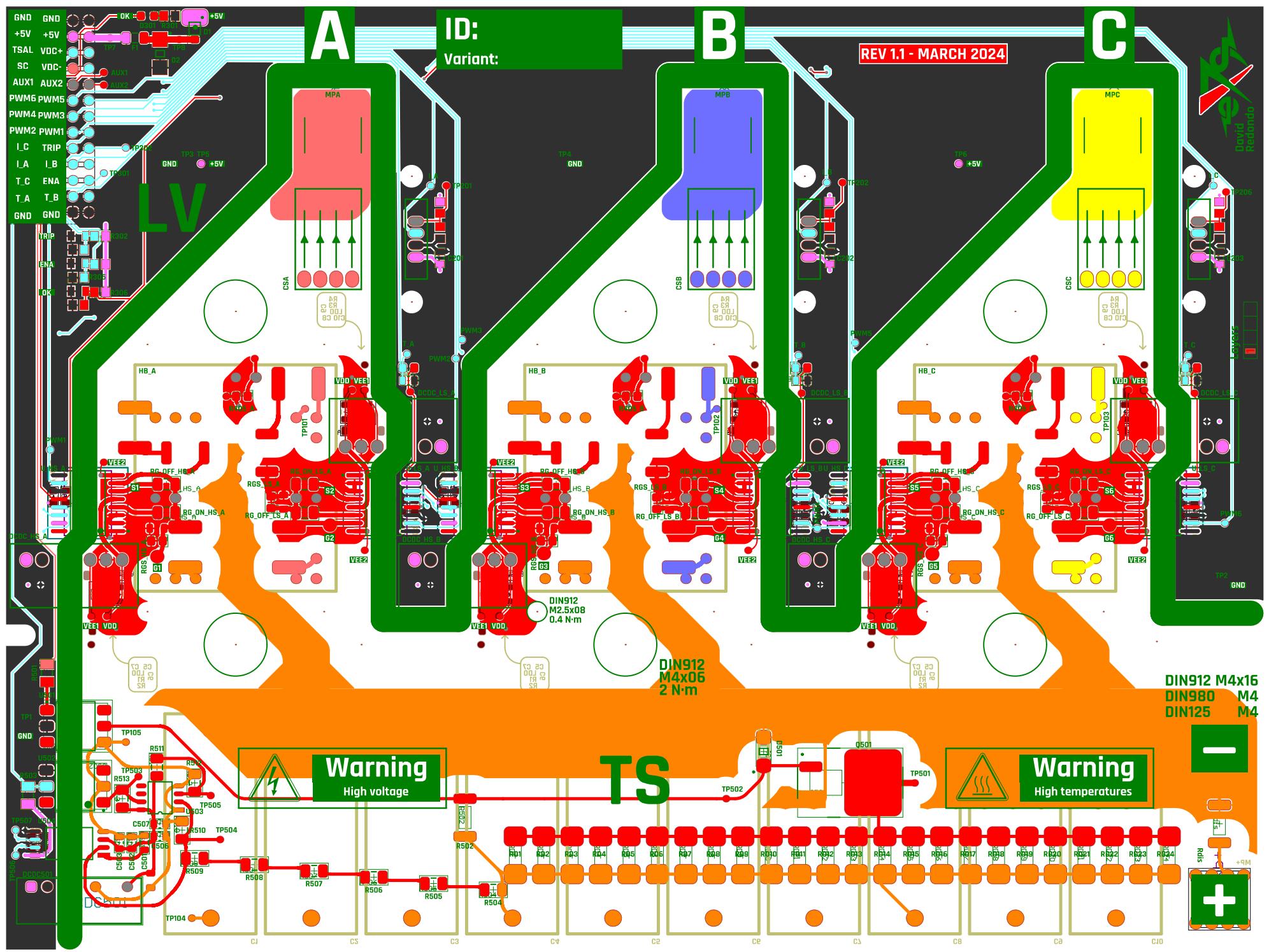
$(TS+ - TS-) > 60 \text{ V} \rightarrow TSAL\_ON = 0 \text{ V}$   
 $(TS+ - TS-) < 60 \text{ V} \rightarrow TSAL\_ON = 5 \text{ V}$

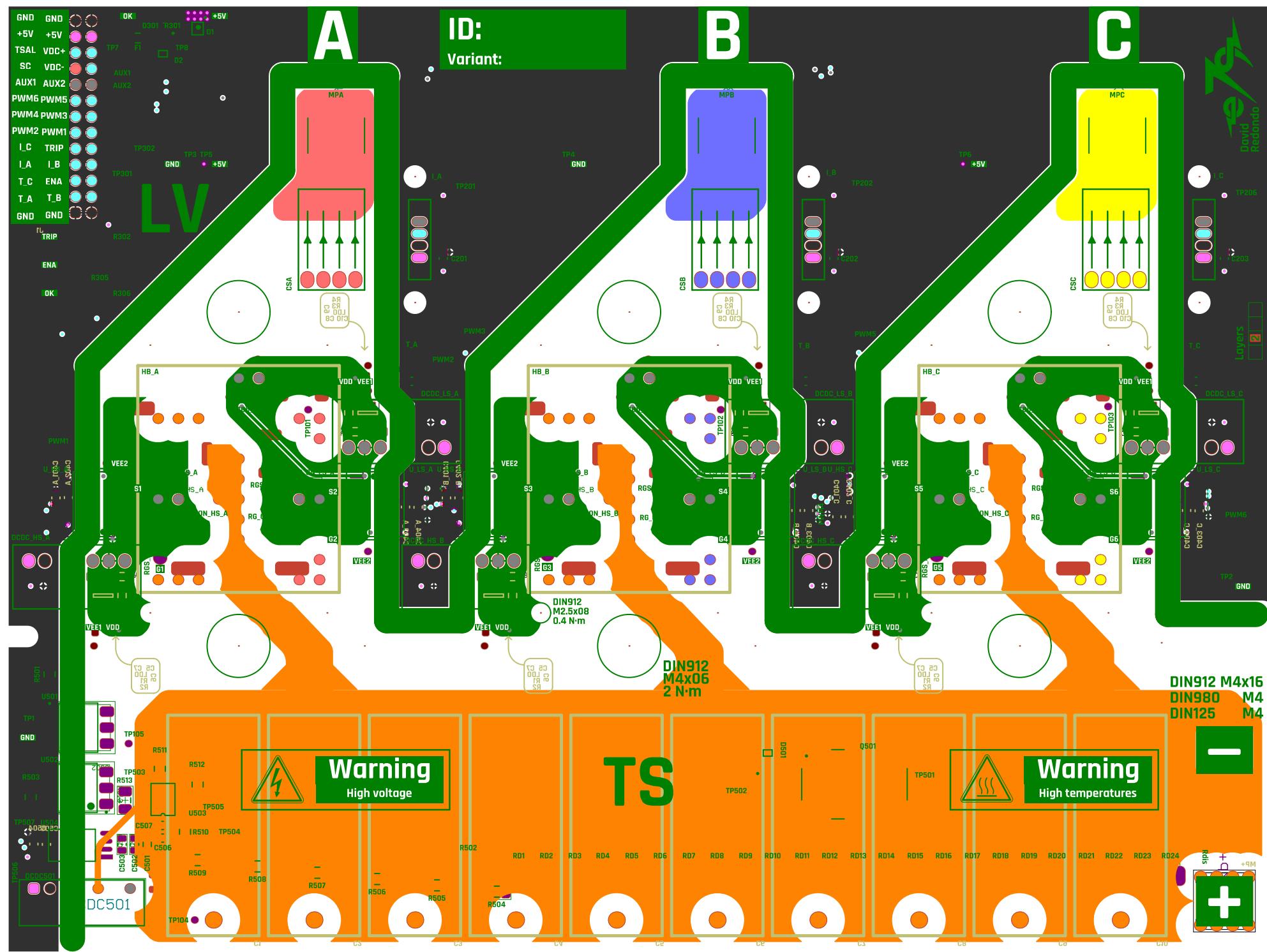
**U504**  
 $(VDC_{sns+} - VDC_{sns-}) = 1/3 \cdot VDC_{div}$   
 $4.7 \text{ k}\Omega / (4.7 \text{ k}\Omega + 6 \cdot 68 \text{ k}\Omega) = 1/3 \cdot 0.011388 \cdot (TS+ - TS-)$   
 $(VDC_{sns+} - VDC_{sns-}) = 1/3 \cdot 0.011388 \cdot 600 \text{ V} = 2.278 \text{ V}$

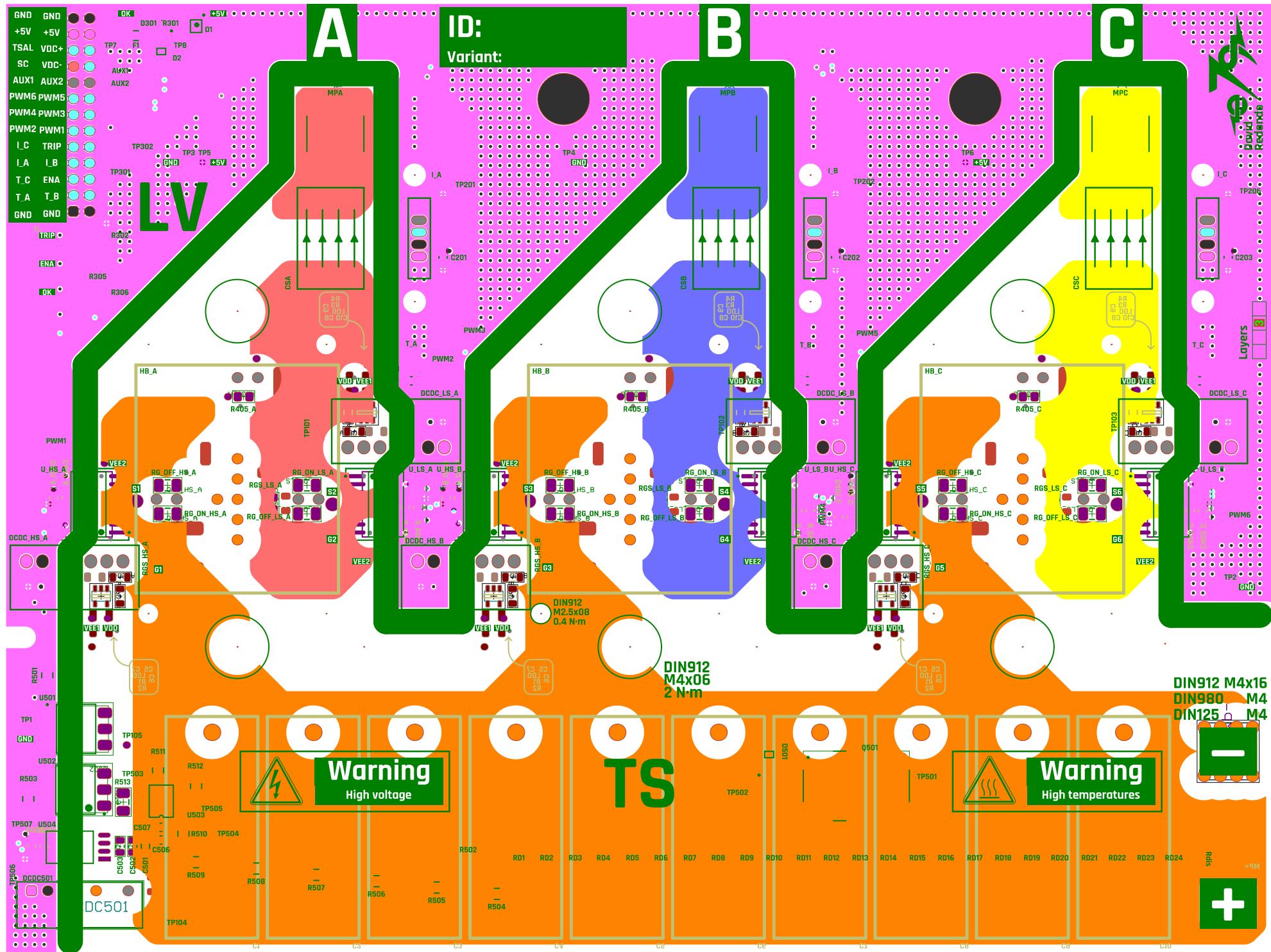
**U501, U502**  
Isolation Voltage: AC For 1 Minute, R.H. = 40 ~ 60% Viso = 5000 Vrms  
**U504**  
Maximum transient isolation voltage: VTEST = VIOTM, t = 60 s (qualification test) VIOTM = 7071 Vpk

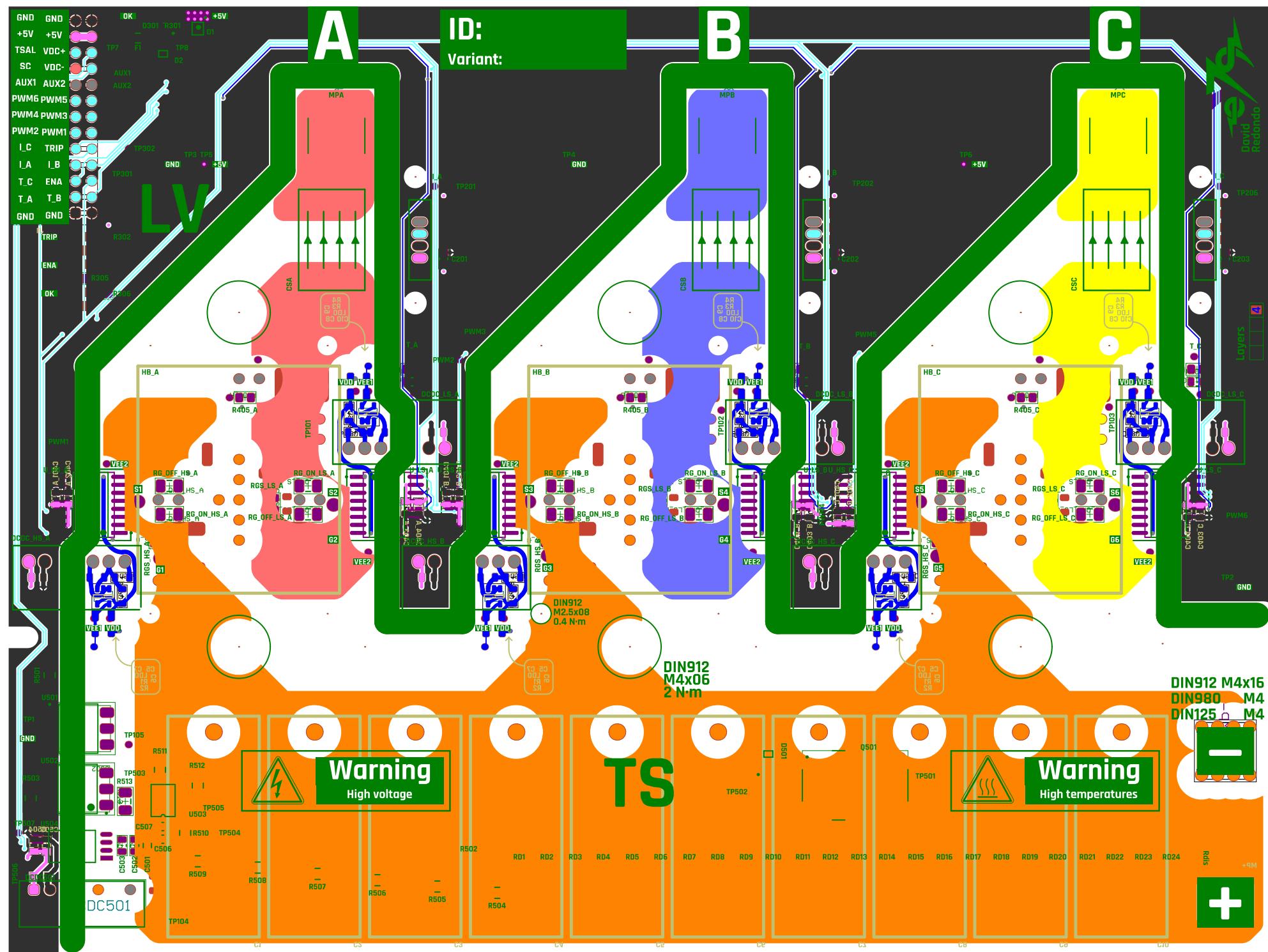
**DCDC501**  
Isolation voltage input to output, tested 100% for 60s(2)  
VISo = 3000 V

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Power	Variant: Wolfspeed	
Size:	Page Contents: [5]DC.SchDoc	Version:	1.1
Department:	Powertrain		
Author:	David Redondo	dredondovinolo@gmail.com	Sheet • of •
Checked by:			Date: 20/05/2024

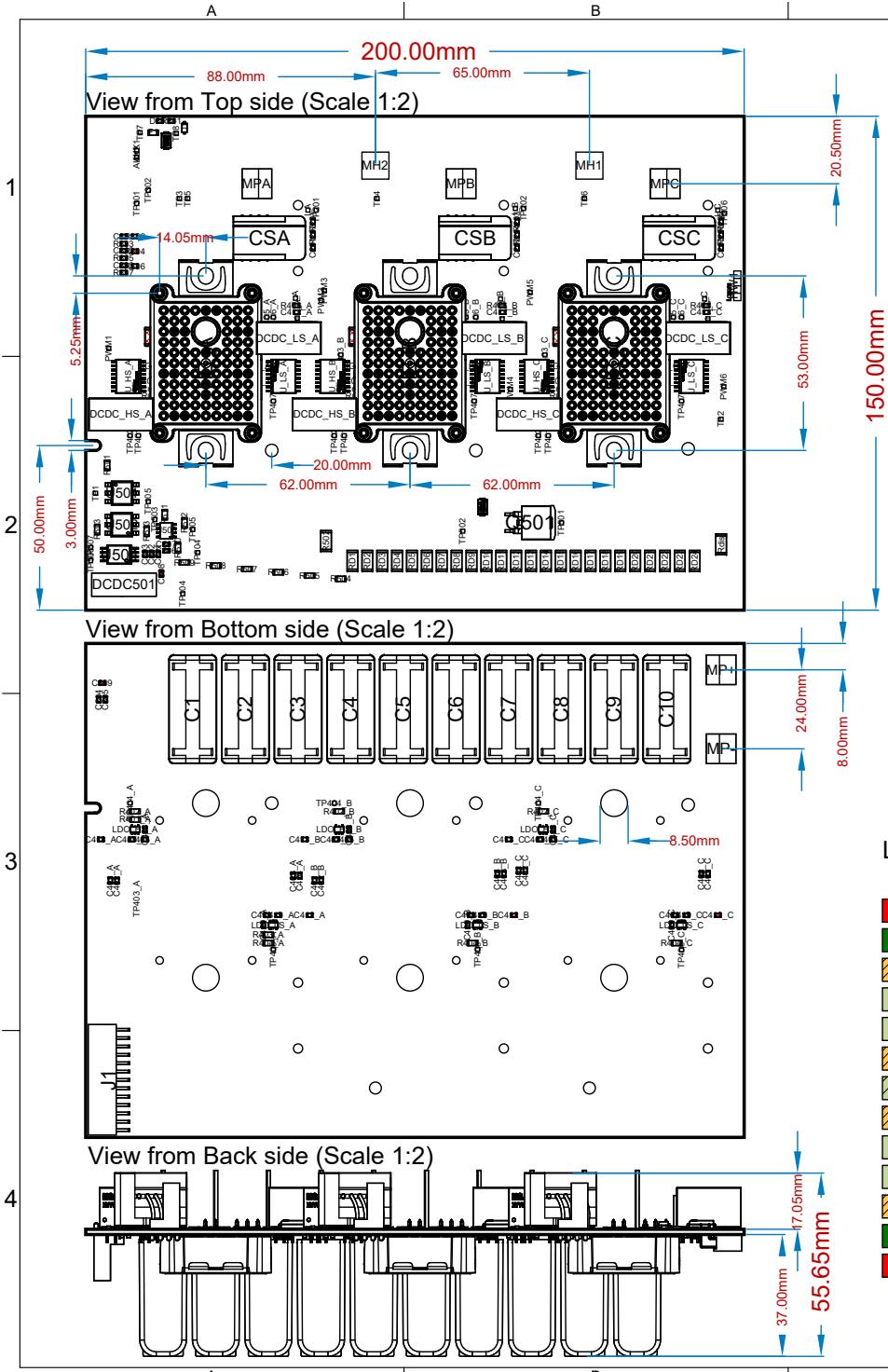








# Inverter Power



## Bill Of Materials

Designator	Name	Quantity
C405_A, C405_B, C405_C, C406_A, C406_B, C406_C, C408_A, C408_B, C408_C, C409_A, C409_B, C409_C	10uF 850V	12
C1, C2, C3, C4, C5, C6, C7, C8, C9, C10	2220Y1K00104KZT	6
CA1, CA2, CB1, CB2, CC1, CC2	0437001.WRA	1
F1	1779205141	1
DDC501	613026243121	1
J1	BZG05CSV1-E3-TR	1
D2	CA016M12FM3	3
HB_A, HB_B, HB_C	CR1206-JW-303ELF	6
R402_A, R402_B, R402_C, R404_A, R404_B, R404_C	CR1206-JW-683ELF	6
R401_A, R401_B, R401_C, R403_A, R403_B, R403_C	CRCW120610K0FKEA	1
R503	CRCW120630K0FKEA	1
R511	LOGO CAPAS (4)	1
HW1	M4	5
MP-, MP+, MPA, MPB, MPC	MBR0530	1
D1	MGJ6-series	6
DCDC_HS_A, DDCDC_HS_B, DDCDC_HS_C, DCDC_LS_A, DCDC_LS_B, DDCDC_LS_C	Mounting_Hole_M4	2
MH1, MH2	RCV2512470KFKEG	24
RD1, RD2, RD3, RD4, RD5, RD6, RD7, RD8, RD9, RD10, RD11, RD12, RD13, RD14, RD15, RD16, RD17, RD18, RD19, RD20, RD21, RD22, RD23, RD24	RD1, RD2, RD3, RD4, RD5, RD6, RD7, RD8, RD9, RD10, RD11, RD12, RD13, RD14, RD15, RD16, RD17, RD18, RD19, RD20, RD21, RD22, RD23, RD24	24
R406_A, R406_B, R406_C	CR0805-FX-1000ELF	3
R301	CR0805-JW-102ELF	1
R302, R305, R306, R405_A, R405_B, R405_C, RGS_HS_A, RGS_HS_B, RGS_HS_C, RGS_LS_A, RGS_LS_B, RGS_LS_C	CR0805-JW-103ELF	12
R504, R505, R506, R507, R508, R509	CR1206AFX-6802EAS	6
R501, R513	CR1206-FX-2201ELF	2
R510, R512	CRS1206-FX-4701ELF	2
CSA, CSB, CSC	LEM CKSR 50-NP	3
U503	LM311DR2G	1
C501	885012208058	1
RG_OFF_HS_A, RG_OFF_HS_B, RG_OFF_HS_C, RG_OFF_LS_A, RG_OFF_LS_B, RG_OFF_LS_C, RG_ON_HS_A, RG_ON_HS_B, RG_ON_HS_C, RG_ON_LS_A, RG_ON_LS_B, RG_ON_LS_C	CRG1206F100R	12
LDO_HS_A, LDO_HS_B, LDO_HS_C, LDO_LS_A, LDO_LS_B, LDO_LS_C	ISO224	1
U_HS_A, U_HS_B, U_HS_C, U_LS_A, U_LS_B, U_LS_C	TPS72301	6
Q501	UCC21710	6
R502, Rdis	SIHB150N60E-GE3	1
U501, U502	R2M-2512FTK	2
D501	4N35	2
D301	BZG05CSV2-E3-TR	1
C201, C202, C203, C402_A, C402_B, C402_C, C404_A, C404_B, C404_C, C411_A, C411_B, C411_C, C502, C504, C506	150080GS75000	1
C401_A, C401_B, C401_C, C403_A, C403_B, C403_C, C503, C505, C507	885012207098	15
	885012207103	9

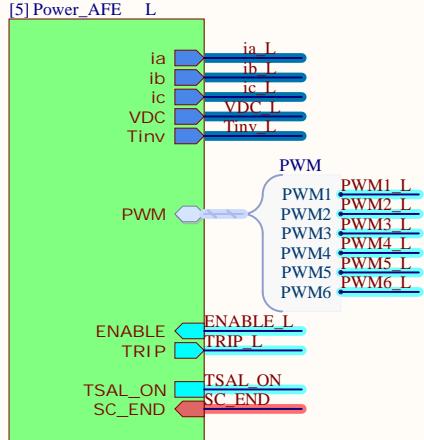
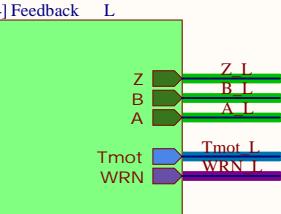
Copper thickness in hole 25-50um, watch out for 1.10mm holes  
Chemical tin 1-15um

## Layer Stack Legend

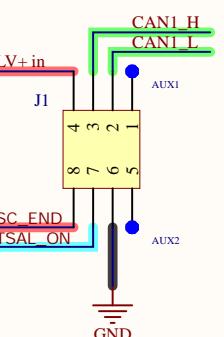
Material	Layer	Thickness	Dielectric Material	Type	Gerber
	Top Overlay				GTO
	Surface Material	0.01mm	Solder Resist	Solder Mask	GTS
CF-004	TOP	0.07mm		Signal	GTL
	Prepreg	0.10mm	PP-006	Dielectric	
	Prepreg	0.10mm	PP-006	Dielectric	
	Copper	0.07mm		Signal	G1
		0.90mm	FR-4	Dielectric	
	Copper	0.07mm		Signal	G2
	Prepreg	0.10mm	PP-006	Dielectric	
	Prepreg	0.10mm	PP-006	Dielectric	
CF-004	BOT	0.07mm		Signal	GBL
	Surface Material	0.01mm	Solder Resist	Solder Mask	GBS
	Bottom Overlay			Legend	GBO

Total thickness: 1.60mm

**A.1.6. Documentación de *Inverter\_Control***

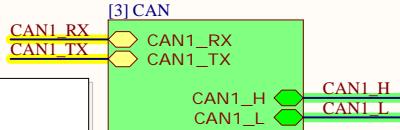
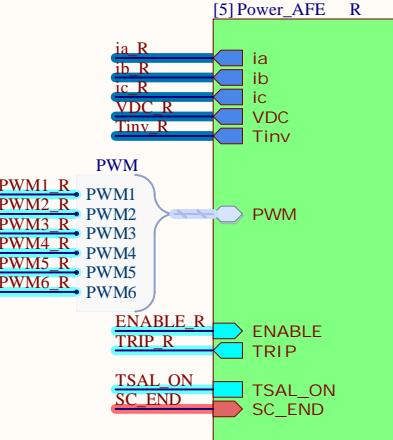
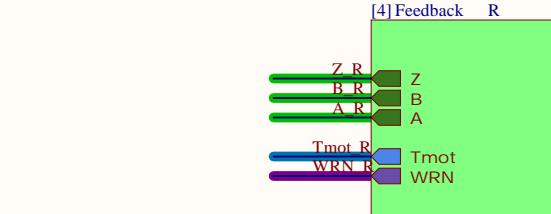
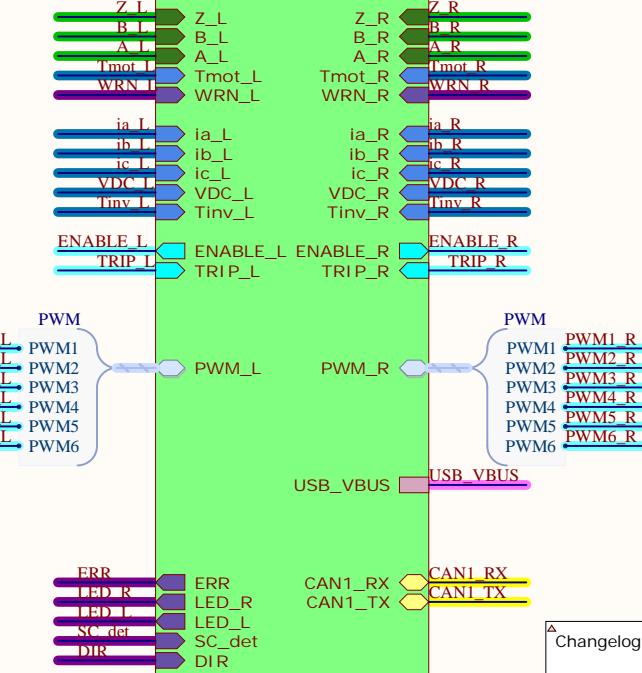
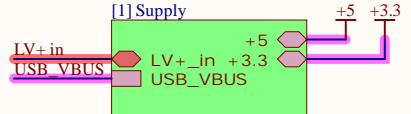


## Car connector



- ① Cyan nets indicate external signals.
- ① Purple nets indicate internal 3.3V signals.
- ① Blue nets indicate analog signals read by the ADC.
- ① Red nets indicate 20-30V.
- ① Pink nets indicate treated supply.
- ① Light green nets indicate CAN.
- ① Yellow nets indicate serial communication.
- ① Dark green nets indicate input capture.

- Known issues:**
- DDCDC101 not tested yet.
  - L101 has a very low current rating. Choose new part with a rating of at least 3A.
  - Q101 and USB in general not tested yet.
  - U501 not working as expected.
  - U201 dot in silkscreen might be misleading. Check the orientation very carefully.
  - 3.3V OVP should be added to all non-5V-tolerant MCU pins.
  - Most if not all 15R resistors could very well be OR or solder bridges.
  - 10uF 50V 0805 caps are expensive and should be replaced with 10uF 50V 1206 or 10uF 50V 1210.



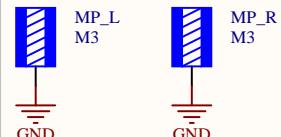
### Changelog:

#### Version 1.0:

- Base version, sent to production 21-02-2024

#### Version 1.1:

- Pull-up and pull-down added for BOOT0 control
- Added I2C pull-ups
- LV+\_sns deleted, VBAT connected to 3.3V
- Extras LED color and names changed
- Added layers physical logo
- Moved supply filter to +5V
- Some silkscreen

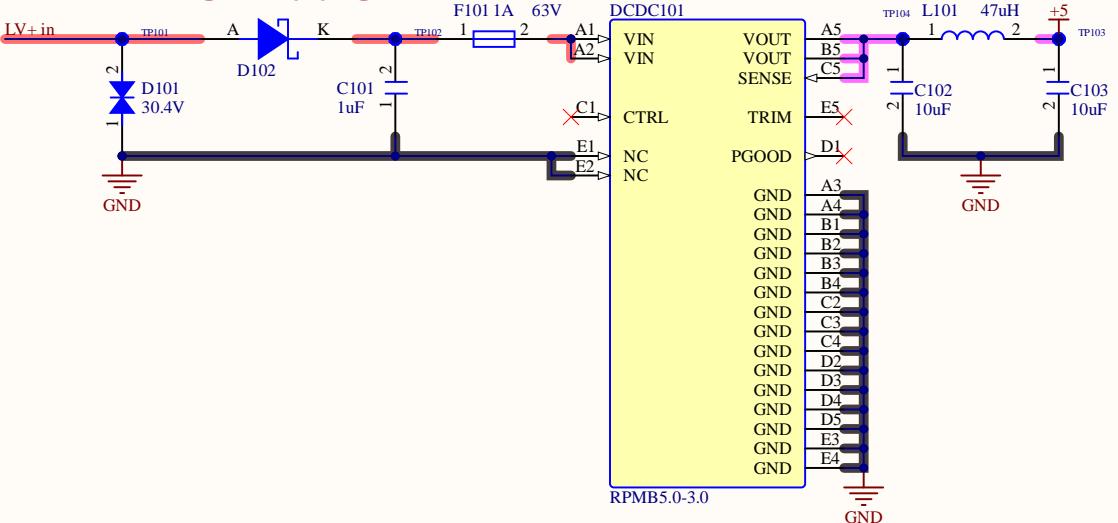


4 Layers

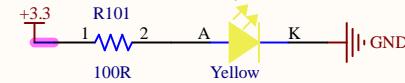
HW1

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Control	Variant: [No Variations]	
Size:	Page Contents: Inverter_Control.SchDoc	Version: 1.1	
		Department: Powertrain	
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 1 of 1
Checked by:		Date: 20/05/2024	

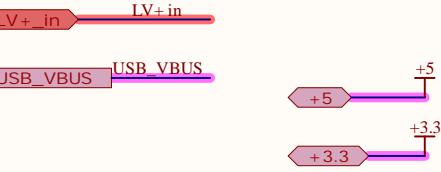
## LV battery supply



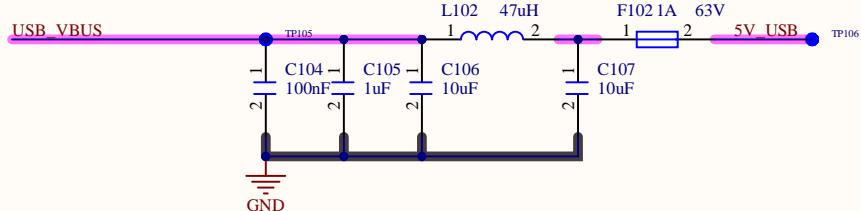
## Supply OK



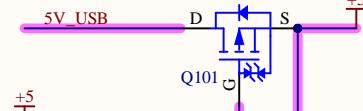
### INPUTS/OUTPUTS



## USB supply

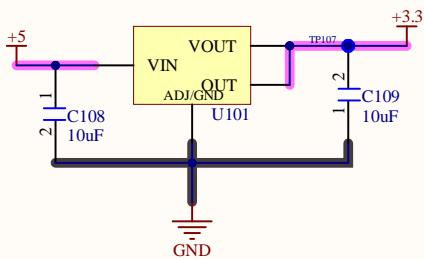


## 5 V selection

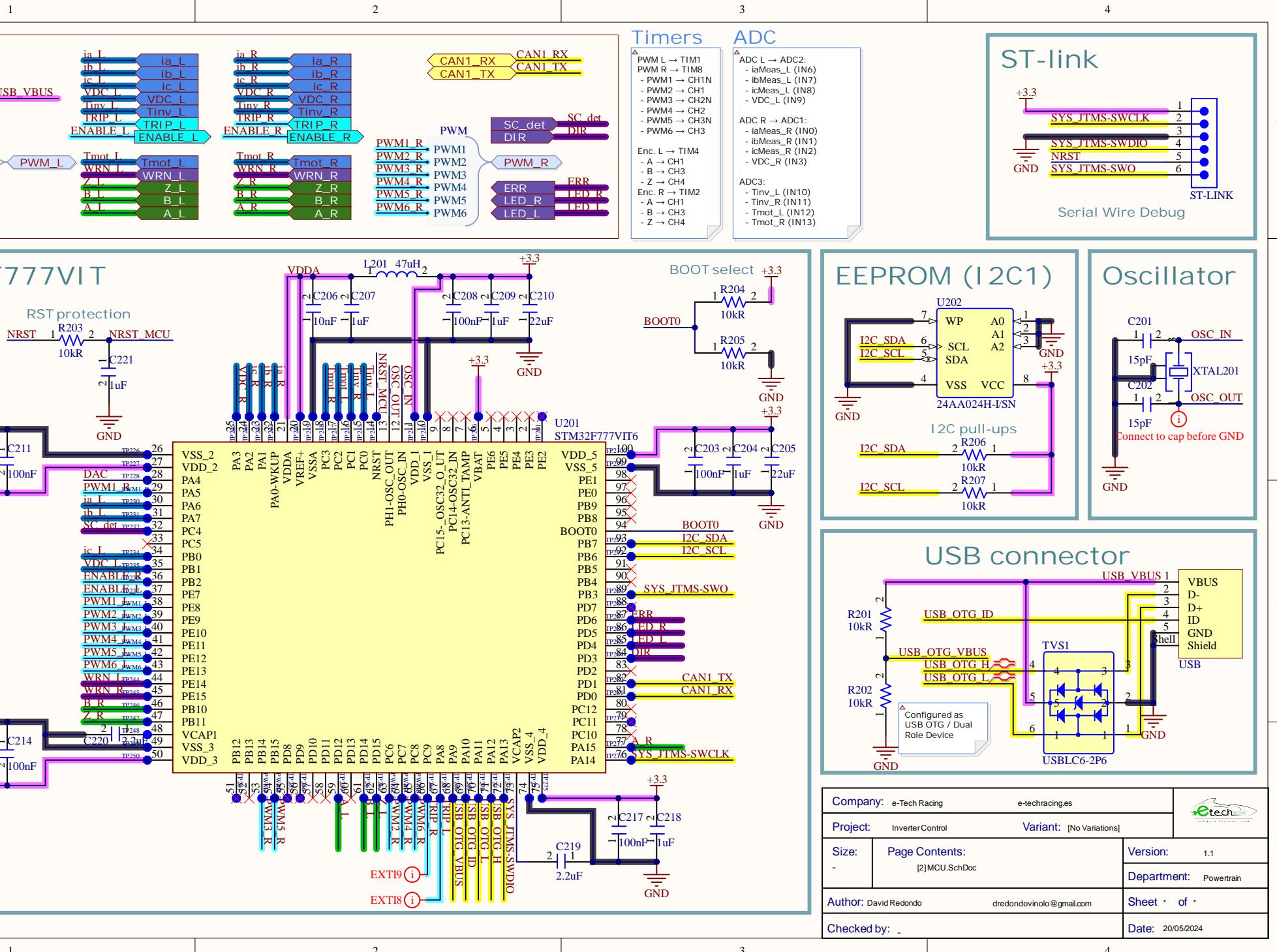


⚠️ PMOS disconnects USB power when the DCDC is supplying. Gate drivers should be disabled when the DCDC is not supplying via software (read LV+\_in).

## LDO

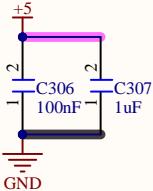


Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Control	Variant: [No Variations]	
Size:	Page Contents: [1]Supply.SchDoc	Version:	1.1
-		Department:	Powertrain
Author:	David Redondo	dredondovinolo@gmail.com	Sheet • of •
Checked by:			Date: 20/05/2024

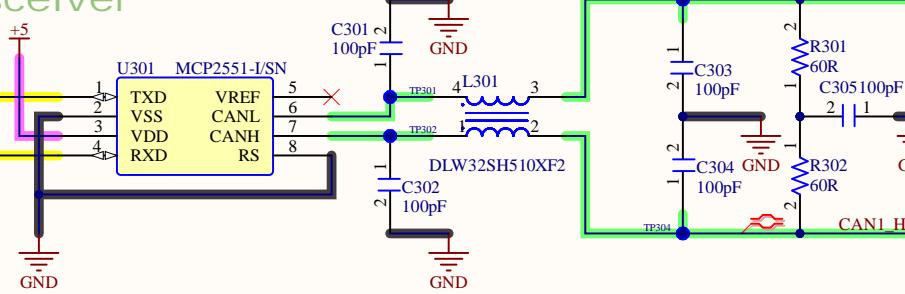


A

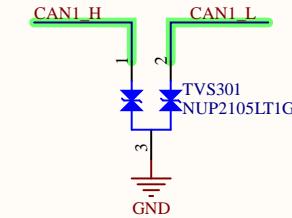
## Decoupling



## Transceiver



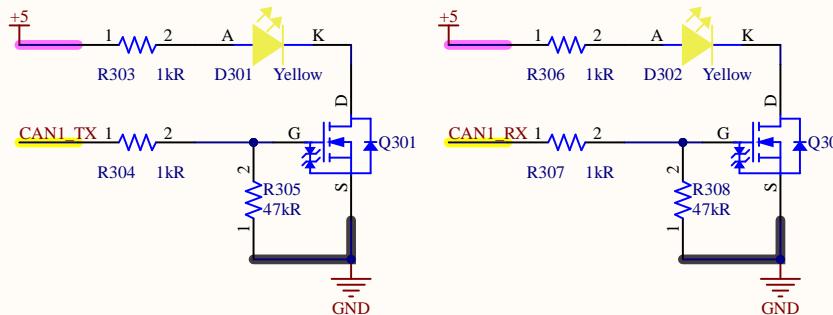
## ESD



## INPUTS/OUTPUTS

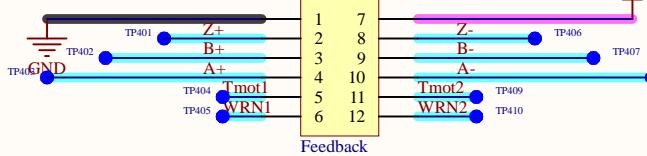
- <CAN1\_RX> CAN1\_RX
- <CAN1\_TX> CAN1\_TX
- <CAN1\_H> CAN1\_H
- <CAN1\_L> CAN1\_L

## Status LEDs



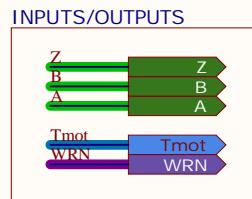
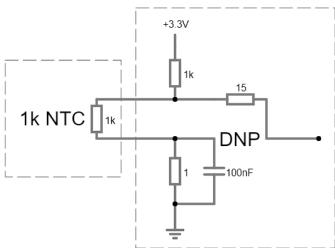
Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Control	Variant: [No Variations]	
Size:	Page Contents: [3]CAN.SchDoc	Version:	1.1
		Department:	Powertrain
Author:	David Redondo	dredondovinolo@gmail.com	Sheet • of •
Checked by:	•		Date: 20/05/2024

## Feedback connector

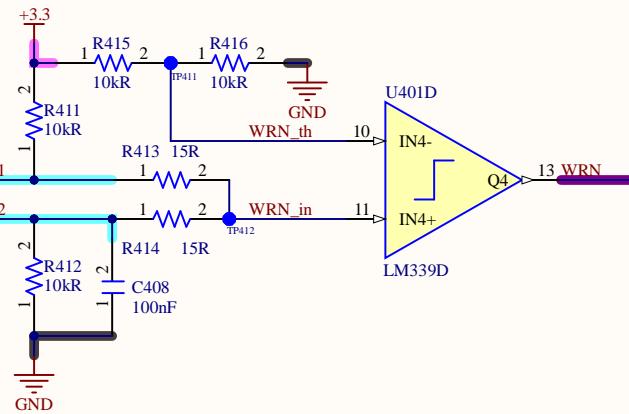


As the motors' temperature sensors are not specified, the user may modify the resistor combination to find a suitable input for the ADC, then load a custom lookup table to have an appropriate reading.

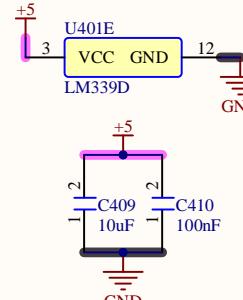
### Example



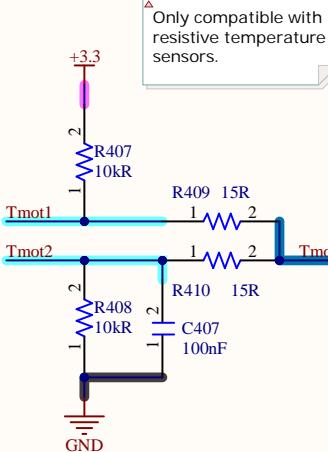
## Auxiliary warning (WRN)



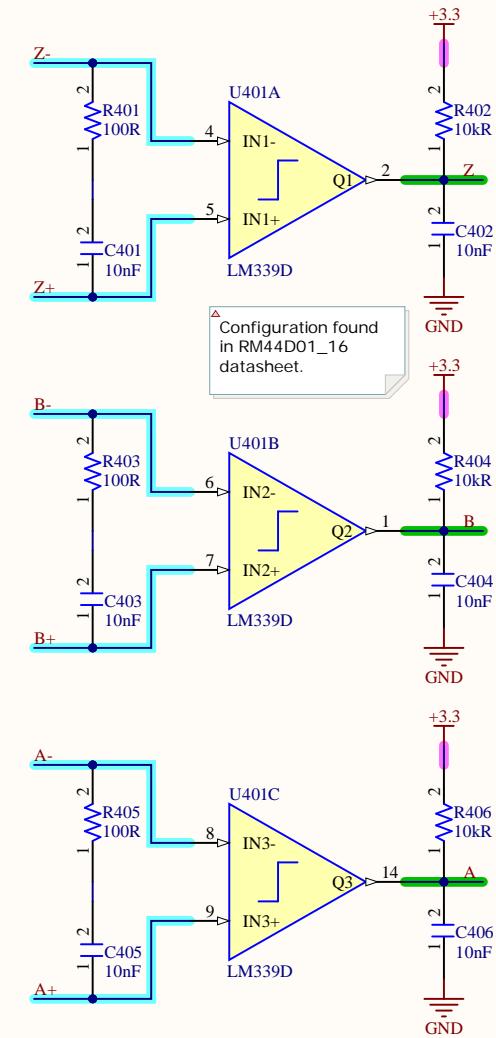
## Comparator supply



## Motor thermistor

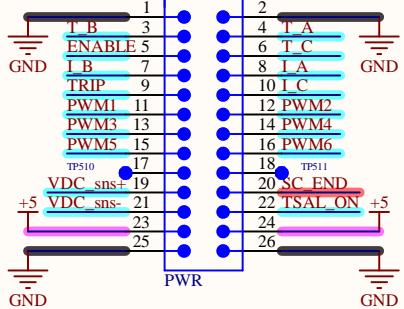


## Incremental encoder

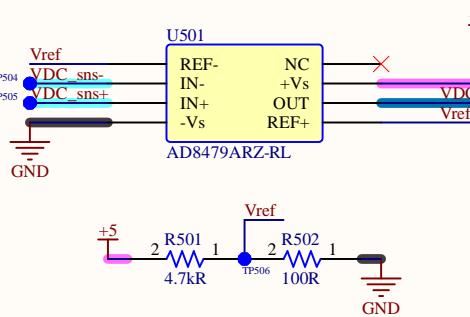


Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Control	Variant: [No Variations]	
Size:	Page Contents: [4]Feedback.SchDoc	Version:	1.1
-		Department:	Powertrain
Author:	David Redondo	dredondovinolo@gmail.com	Sheet • of •
Checked by:			Date: 20/05/2024

## Power PCB Connector



## VDC sense AFE



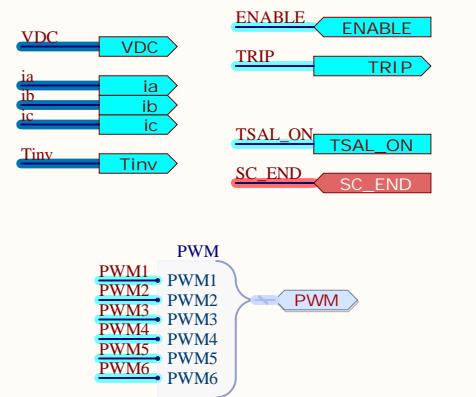
△ Difference amplifier

LT SPICE simulation for reference.

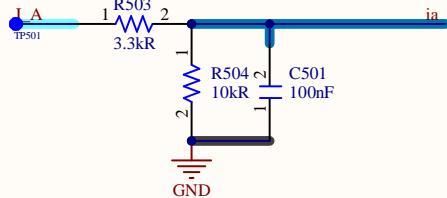
$$VDC = Vref + (VDC_{sns+} - VDC_{sns-}) = Vref + \frac{1}{3} \cdot 0.011388 \cdot (TS+ - TS-)$$

Maximum error due to using a voltage divider as a voltage reference is 1.79mV in ADC, which translates to 0.47V in (TS+ - TS-). Lowering the resistance values (while keeping proportionality) will reduce the error, but more current will be drawn.

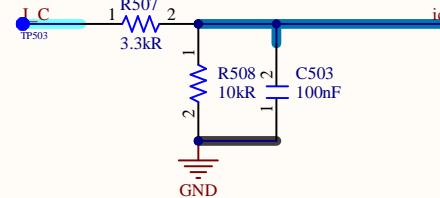
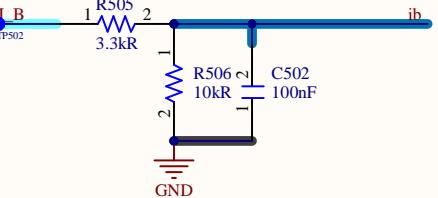
## INPUTS/OUTPUTS



## Current sense



△ Resistor combination can be adjusted for increased measuring range at the cost of lower resolution.

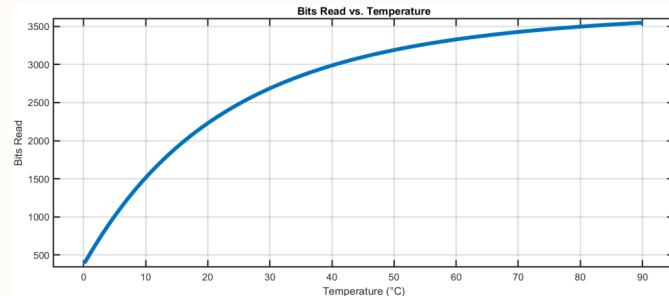


△ ENABLE is output directly from the MCU, it has been checked that UC21732 is able to detect it at 3.3V. Similarly, TRIP comes at 5V, and uses a 5V tolerant GPIO in the MCU.

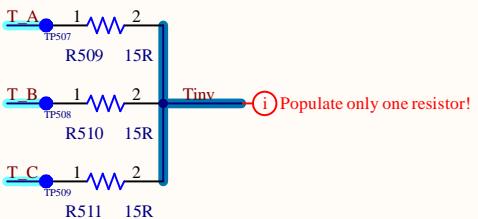
△  $VDC\_offset = Vref \cdot 2^{12} \text{ bits} / (3.3V) = 0.02083 \cdot 2^{12} \text{ bits} / (3.3V) = 129 \text{ bits}$   
 $VDC\_gain = 1 / ((1/3 \cdot 0.011388 \text{ V/V}) \cdot (2^{12} \text{ bits} / 3.3 \text{ V})) = 0.212240269 \text{ V / bit}$   
 $VDC\_max = 0.212240269 \text{ V / bit} \cdot 2^{12} \text{ bits} = 869.34 \text{ V}$

△  $ix\_offset = (10k / (3.3k + 10k)) \cdot 2.5V \cdot 2^{12} \text{ bits} / (3.3V) = 0.02083 \cdot 2^{12} \text{ bits} / (3.3V) = 129 \text{ bits}$   
 $ix\_gain = (10k / (3.3k + 10k)) / (12.5 \text{ mV/A} \cdot (2^{12} \text{ bits} / 3.3 \text{ V})) = 0.0484609962 \text{ A / bit}$   
 $ix\_max(+/-) = +/- 0.0484609962 \text{ A / bit} \cdot 2^{12} \text{ bits} / 2 = +/- 99 \text{ A}$

△ Inverters temperature should be calculated with a lookup table according to this graph. The lookup table and graph is generated with a MATLAB script which can be found in the simulations folder.



## Temperature selection



△ Tiny is a pulsed signal that can read directly as a PWM input or be passed through an RC filter (in Inverter\_Power) to convert it into an analog signal. This board intends to read it with the ADC. The reading itself is in the TS part of the power board and connected to the AIN pin of UCC21732.

Based on the sensed voltage, the duty cycle (D) of the UCC21732 isolated output signal is calculated using the following relationship:  $D = -20 \cdot V_{AIN} + 100$

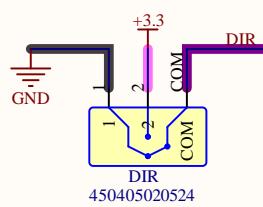
If filtered, the voltage at Tiny is calculated as:  $V_{TINY} = VCC\_GD \cdot D / 100 = 5V \cdot (-20 \cdot V_{AIN} + 100) / 100$

Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Control	Variant: [No Variations]	
Size:	Page Contents: [5]Power_AFE.SchDoc	Version: 1.1	
Department:	Powertrain		
Author:	David Redondo	dredondovinolo@gmail.com	Sheet 1 of 1
Checked by:			Date: 20/05/2024

A

A

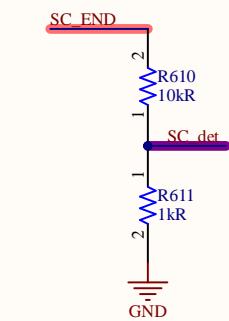
### Reverse direction



B

B

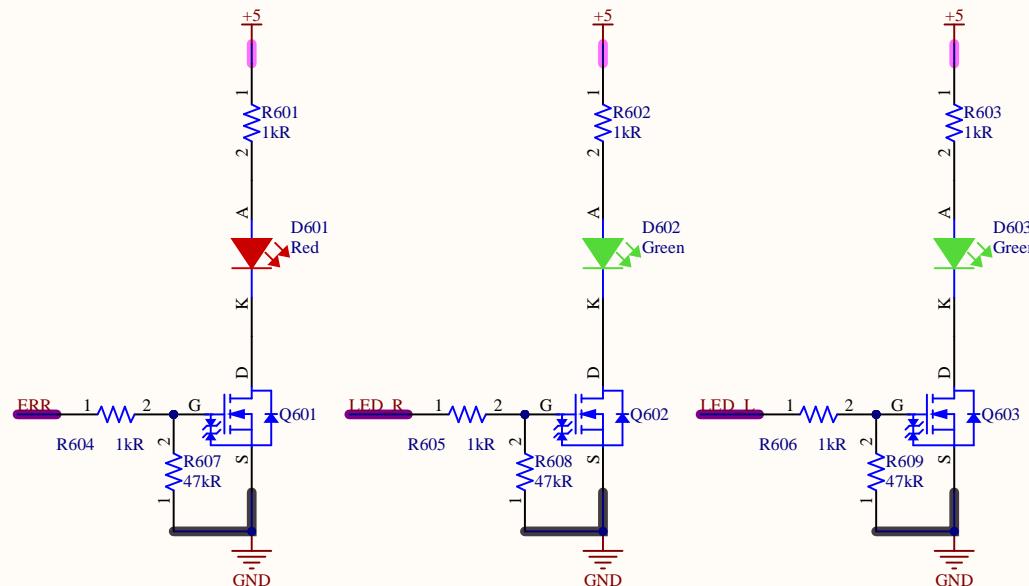
### SC detection



C

C

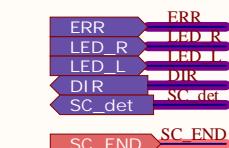
### Status LEDs



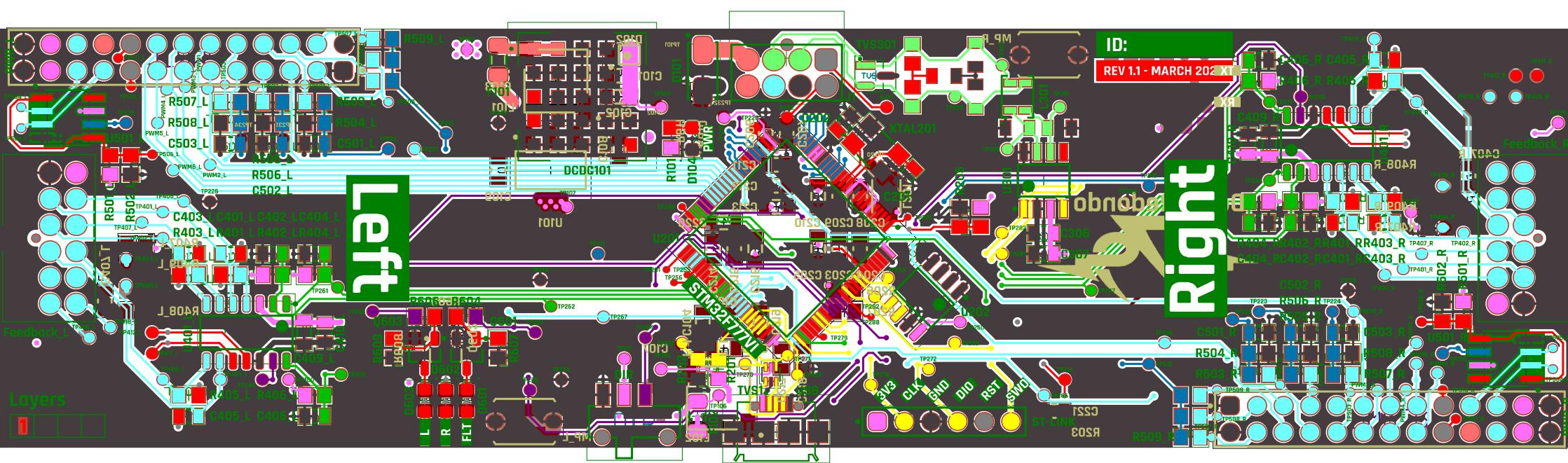
D

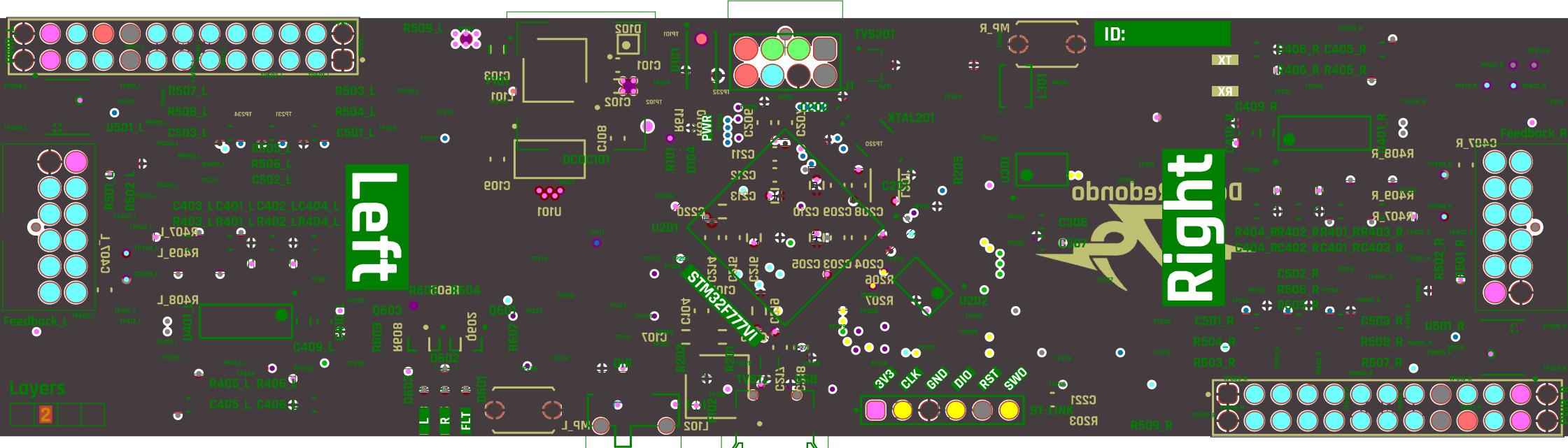
D

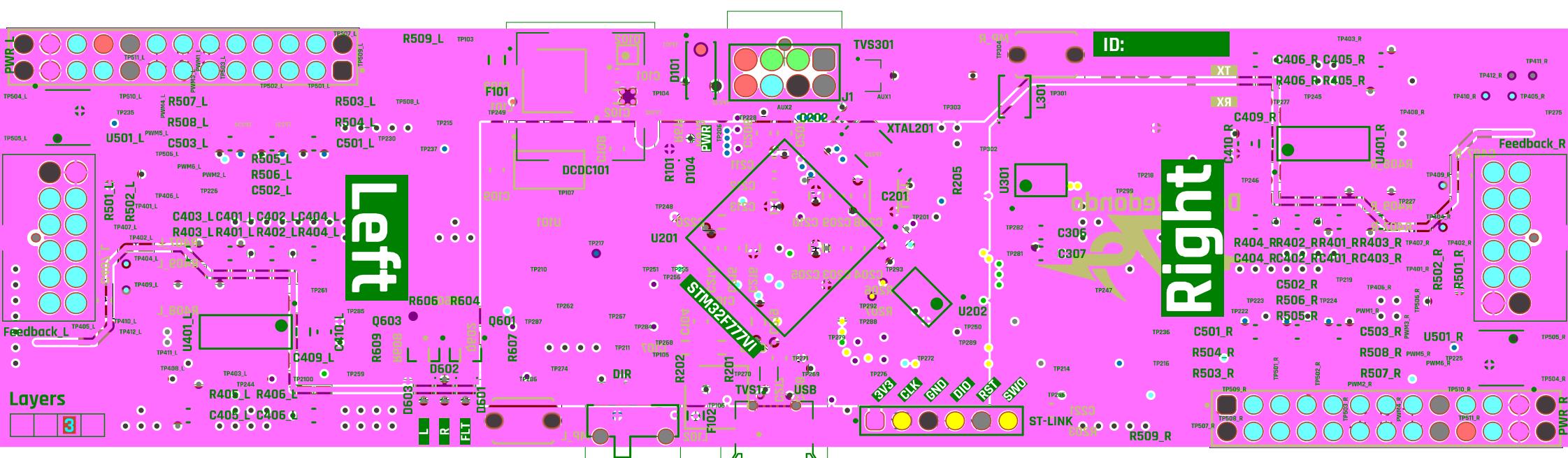
### INPUTS/OUTPUTS

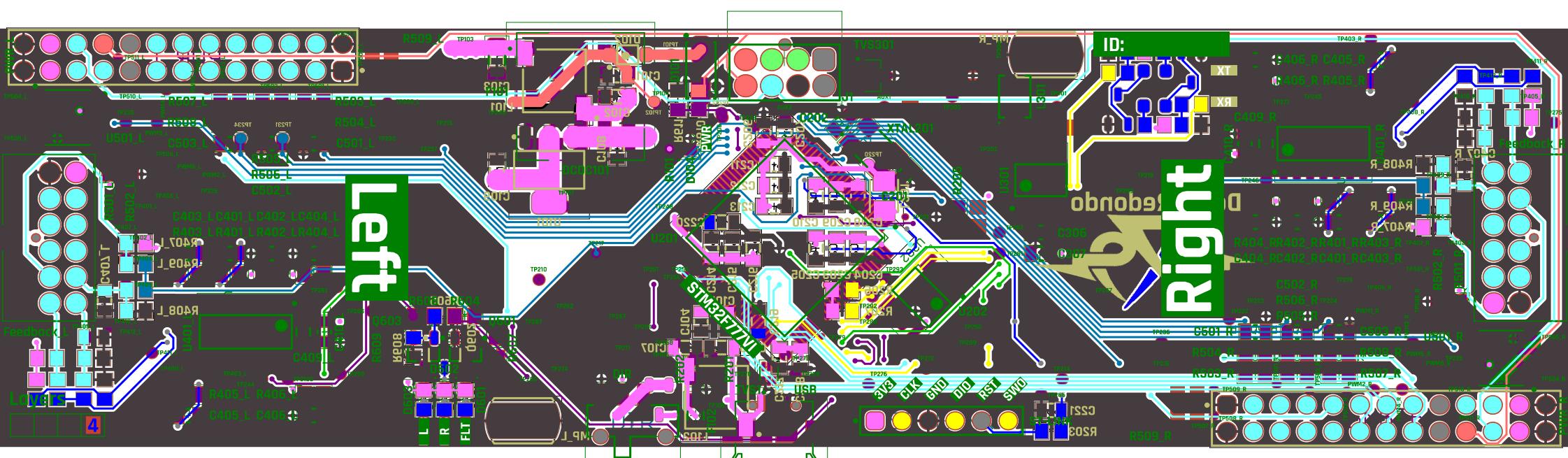


Company:	e-Tech Racing	e-techracing.es	
Project:	Inverter Control	Variant: [No Variations]	
Size:	Page Contents: [6] Extras.SchDoc	Version:	1.1
-		Department:	Powertrain
Author:	David Redondo	dredondovinolo@gmail.com	Sheet • of •
Checked by:	•		Date: 20/05/2024

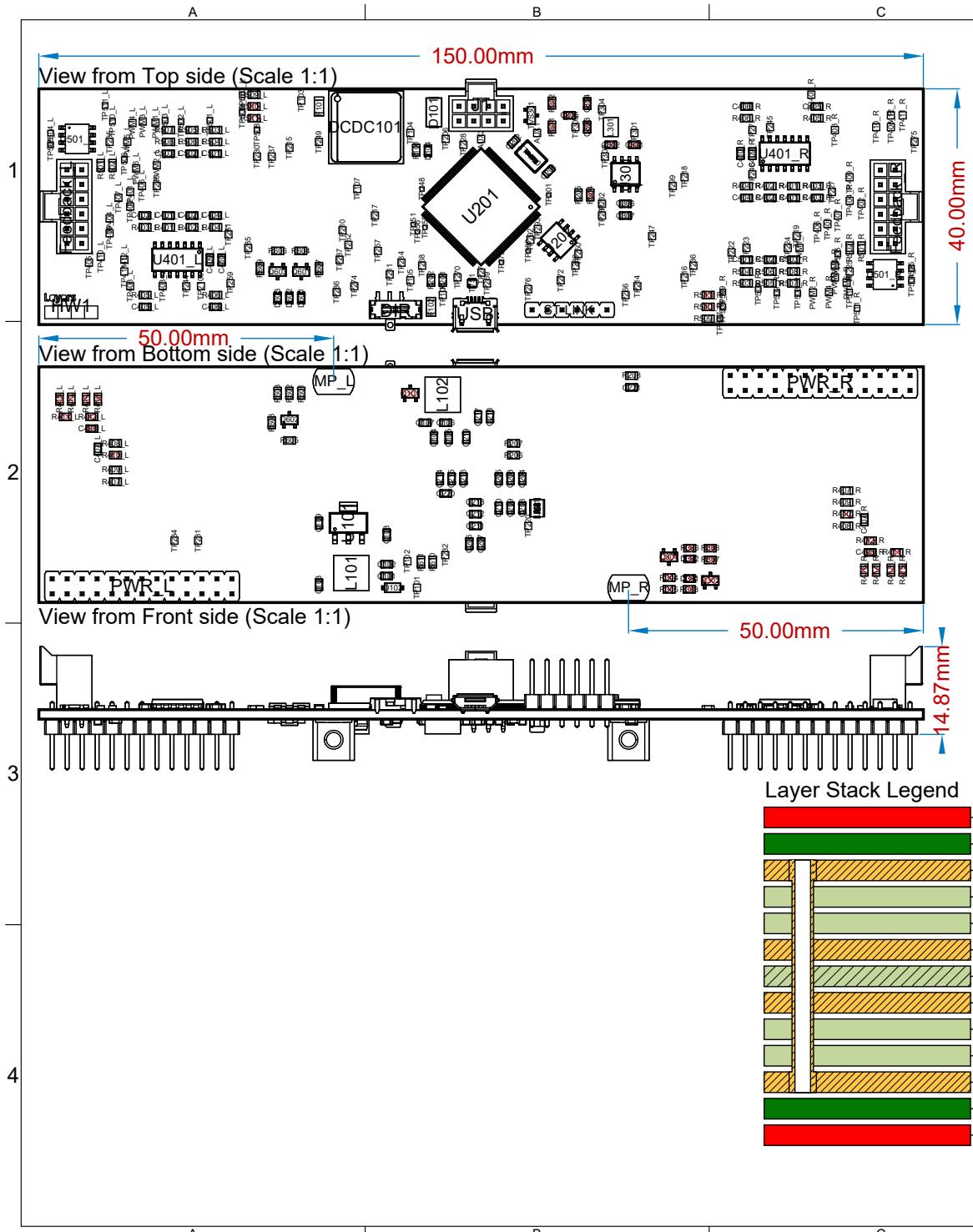








# Inverter Control



Material	Layer	Thickness	Dielectric Material	Type	Gerber
Surface Material	Top Overlay				Legend GTO
CF-004	TOP	0.035mm	Solder Resist	Solder Mask GTS	GTL
Prepreg		0.100mm	PP-006	Dielectric	
Prepreg		0.100mm	PP-006	Dielectric	
Copper	GND	0.035mm		Signal G1	
		1.040mm	FR-4	Dielectric	
Copper	PWR	0.035mm		Signal G2	
Prepreg		0.100mm	PP-006	Dielectric	
Prepreg		0.100mm	PP-006	Dielectric	
CF-004	BOT	0.035mm	Solder Resist	Solder Mask GBS	GBL
Surface Material	Bottom Overlay	0.010mm			GBO

## A.2. Documentación del *firmware*

---

## B. Bibliografía

---

- [1] Cab016m12fm3 1200 v, 16 mr, silicon carbide, half-bridge module datasheet, 2023. URL [https://assets.wolfspeed.com/uploads/2023/05/Wolfspeed\\_CAB016M12FM3\\_data\\_sheet.pdf](https://assets.wolfspeed.com/uploads/2023/05/Wolfspeed_CAB016M12FM3_data_sheet.pdf).
- [2] Dfs05hf12eyr1 1200v/5.5mr half bridge sic mosfet module datasheet, 2023. URL <https://www.leapers-power.com/action/download?file=/web/uploads/file/20230309/E66B0Y1w3x716fyKzg184X9Kg38sCV40.pdf>.
- [3] High temperature film capacitor fh series, 2023. URL <https://www.murata.com/en-global/products/capacitor/htfc/overview/lineup/fh>.
- [4] Ucc21710-q1 10-a source/sink reinforced isolated single channel gate driver for sic/igbt with active protection, isolated analog sensing and high-cmti datasheet, 2023. URL [https://www.ti.com/lit/ds/symlink/ucc21710-q1.pdf?ts=1705307191360&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252Fes-mx%252FUCC21710-Q1](https://www.ti.com/lit/ds/symlink/ucc21710-q1.pdf?ts=1705307191360&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252Fes-mx%252FUCC21710-Q1).
- [5] Altium. Altium designer licensing options, 2024. URL <https://www.altium.com/altium-designer/licensing?TrackingId=ALCOM.ADPP.LP>.
- [6] Bernat Costa. Disseny i validació d'una pcb tipus ecu per un cotxe de formula student, 2024.
- [7] Dirección General de Trabajo. Resolución de 12 de marzo de 2024, de la dirección general de trabajo, por la que se registran y publican las tablas salariales para 2024 del xx convenio colectivo nacional de empresas de ingeniería, oficinas de estudios técnicos, inspección, supervisión y control técnico y de calidad, 2024. URL [https://www.boe.es/diario\\_boe/txt.php?id=BOE-A-2024-5873](https://www.boe.es/diario_boe/txt.php?id=BOE-A-2024-5873). BOE núm. 73, de 23 de marzo de 2024, páginas 34243 a 34245.
- [8] Contribuyentes de Wikipedia. Kiss principle. Wikipedia. URL [https://en.wikipedia.org/wiki/KISS\\_principle](https://en.wikipedia.org/wiki/KISS_principle).
- [9] FSG. Formula student rules 2024, 2024. URL [https://www.formulastudent.de/fileadmin/user\\_upload/all/2024/rules/FS-Rules\\_2024\\_v1.1.pdf](https://www.formulastudent.de/fileadmin/user_upload/all/2024/rules/FS-Rules_2024_v1.1.pdf).
- [10] GoEngineer. Pricing guide for solidworks 3d cad software, 2024. URL <https://www.goengineer.com/guide-to-buying-solidworks>.
- [11] Lenze Bucher Hydraulics. Mobile dcu, 2024. URL <https://www.bucherdrives.com/64827/Products/MOBILE-DCU/index.aspx>.
- [12] UNITEK Industrie-Elektronik. Produkte, 2024. URL <https://www.unitek-industrie-elektronik.de/produkte/>.

- [13] Knowles Capacitors. Hiteca™ multilayer ceramic capacitors datasheet, 2024. URL <https://www.knowlescapacitors.com/getattachment/9e0201e7-ec9b-4362-8da3-5643cf1d64c8/Hiteca%25E2%2584%A2-Multilayer-Ceramic-Capacitors.pdf>.
- [14] LEM. Cksr\_xx-np current transducer datasheet, 2024. URL [https://www.lem.com/sites/default/files/products\\_datasheets/cksr\\_xx-np\\_v14.pdf](https://www.lem.com/sites/default/files/products_datasheets/cksr_xx-np_v14.pdf).
- [15] Mathworks. Matlab and simulink home use, 2024. URL <https://es.mathworks.com/store/link/products/home/ML>.
- [16] Carlos Miguel-Espinar. *Enhanced Flux-Weakening Control Algorithm for Permanent Magnet Synchronous Machines*. PhD thesis, CITCEA, UPC, 2023. URL <https://upcommons.upc.edu/handle/2117/400815>.
- [17] Cascadia Motion. Cm200 inverter, 2024. URL <https://www.cascadiamotion.com/productlist/14-inverters/26-cm-inverters/49-cm200>.
- [18] Campus Tirol Motorsport. Amk motors, 2017. URL <https://www.facebook.com/campustirolmotorsport/photos/a.328788424164236/439929373050140/?type=3>.
- [19] Murata. Kdc-mgj2 dc-dc converter datasheet, 2024. URL <https://www.murata.com/products/productdata/8807029997598/kdc-mgj2.pdf>.
- [20] P. D. Chandana Perera. *Sensorless control of permanent-magnet synchronous motor drives*. PhD thesis, Institut for Energiteknik, Aalborg Universitet, 2002. URL [https://vbn.aau.dk/ws/files/316398823/P\\_H\\_chandana\\_perera.pdf](https://vbn.aau.dk/ws/files/316398823/P_H_chandana_perera.pdf).
- [21] Plexim. Academic price list, 2024. URL [https://www.plexim.com/store/academic?field\\_product\\_category\\_tid\\_3=5&sort\\_by=title&sort\\_order=ASC](https://www.plexim.com/store/academic?field_product_category_tid_3=5&sort_by=title&sort_order=ASC).
- [22] D. Redondo. Inverter wiki, 2024. URL <https://github.com/dwegg/Inverter/wiki>.
- [23] N. Redondo, D. y Murguizur. Gestión de proyectos. Documento interno Versión v0.2, e-Tech Racing, 2021. Gestión de proyectos en e-Tech Racing para proyectos electrónicos. Información acerca del control de versiones con Git.
- [24] Grzegorz Sieklucki and Dawid Kara. Design and modelling of energy conversion with the two-region torque control of a pmsm in an ev powertrain. *Energies*, 15(13):4887, 2022. doi: 10.3390/en15134887. URL <https://doi.org/10.3390/en15134887>.
- [25] Jason Sylvestre. Inverter dc link capacitor selection, Nov 2020. URL <https://www.specterengineering.com/blog/2019/9/7/dc-link-capacitor-selection-for-your-inverter>.
- [26] Vishay Sfernice. Power dissipation in high precision vishay sfernice chip resistors and arrays. Technical Report 53048, Vishay Sfernice, October 2009. URL <https://www.vishay.com/docs/53048/pprachp.pdf>.

- [27] Wolfspeed. Wolfpack mounting instructions user guide, 2023. URL [https://assets.wolfspeed.com/uploads/2023/10/Wolfspeed\\_PRD-02302\\_Wolfpack\\_Mounting\\_Instructions\\_User\\_Guide.pdf](https://assets.wolfspeed.com/uploads/2023/10/Wolfspeed_PRD-02302_Wolfpack_Mounting_Instructions_User_Guide.pdf).
- [28] Würth Elektronik. Redcube press-fit design guide, 2023. URL [https://www.we-online.com/components/media/o120138v410%20BCF\\_RED\\_CUBE-PRESS-FIT-Design%20Guide\\_EN.pdf](https://www.we-online.com/components/media/o120138v410%20BCF_RED_CUBE-PRESS-FIT-Design%20Guide_EN.pdf).
- [29] Simone Buso y Paolo Mattavelli. *Digital Control in Power Electronics*. Morgan & Claypool, 2006.