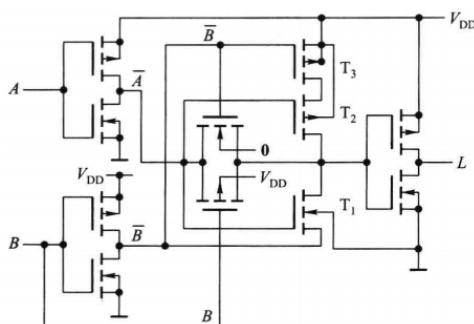


2022 秋数字逻辑电路假期复习专题计划第二周

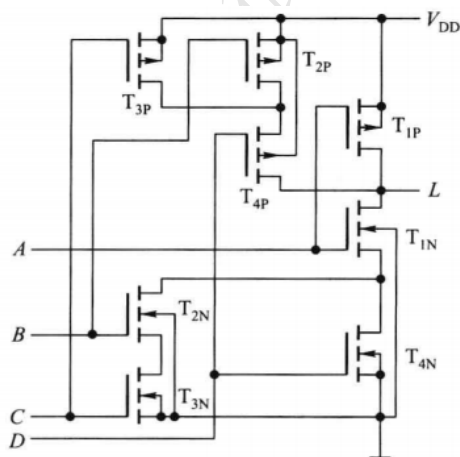
班级: 05 班 时间: 2023 年 1 月 8 日

考虑到本学期的课程学习特殊性,为了方便不同学习习惯的同学更好地完成数电课程学习,助教计划在寒假期间定期为大家准备专题复习题目,需要保持学习状态的同学可以参考助教的建议合理规划复习进度。祝好!

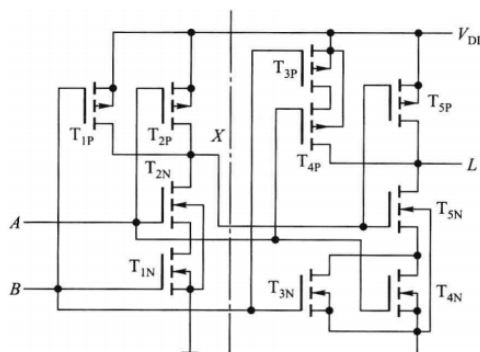
1. 试分析下列 CMOS 电路, 写出其逻辑表达式。

$$(1) \quad L =$$


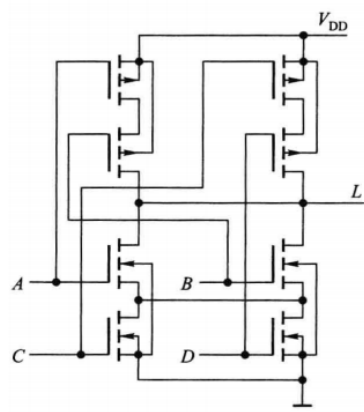
(2) $L =$



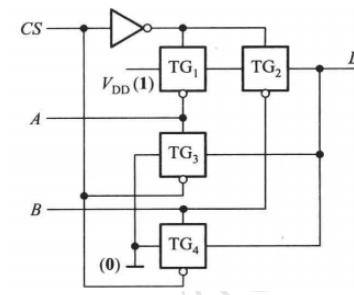
(3) $L =$



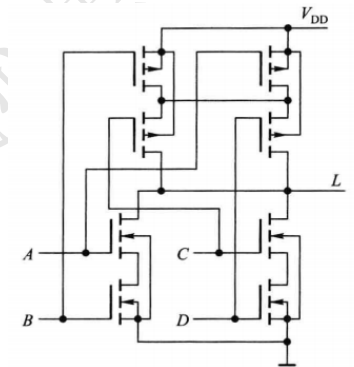
(4) $L =$



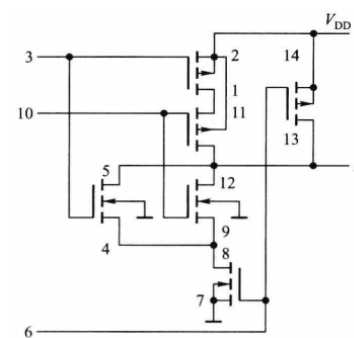
(5) $L =$



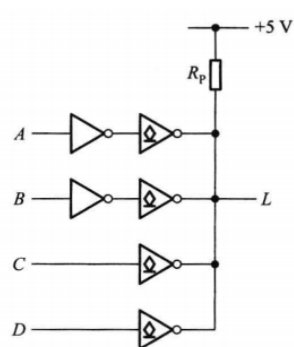
(6) $L =$



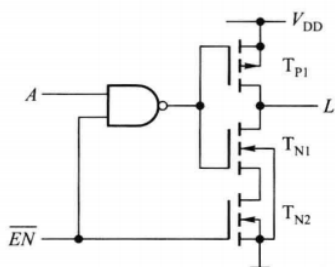
(7) $L =$



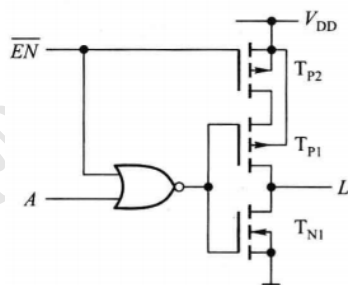
(8) $L =$



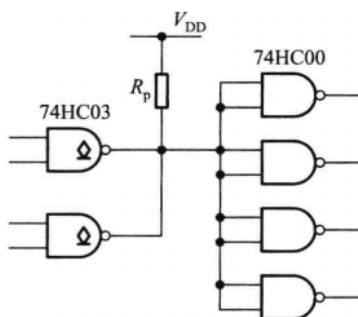
(9) $L =$



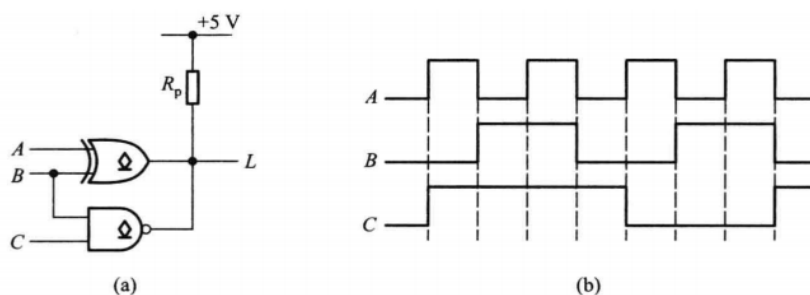
(10) $L =$



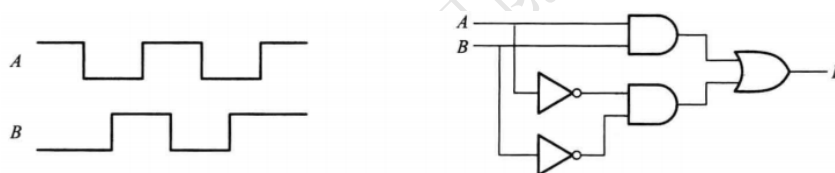
2. 用 74HC03 中 2 个漏极开路与非门及 74HC00 中的 4 个与非门构成的电路如图所示。试确定上拉电阻 R_p 的取值范围。已知 $V_{DD} = 5\text{ V}$ ，OD 门输出低电平 $V_{OL(\max)} = 0.33\text{ V}$ 时的输出电流 $I_{OL(\max)} = 4\text{ mA}$ ，输出高电平 $V_{OH(\min)} = 4.4\text{ V}$ 时的漏电流 $I_{oz} = 5\mu\text{A}$ 。负载门高电平和低电平输入电流最大值 $I_{IH(\max)} = I_{IL(\max)} = 1\mu\text{A}$ 。



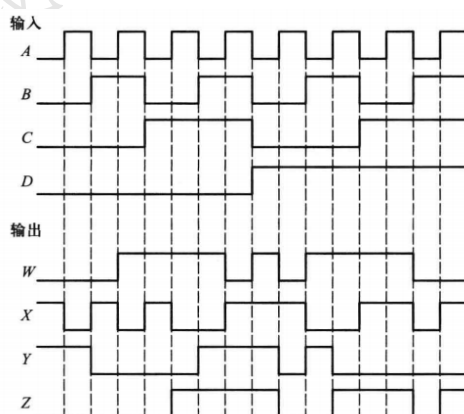
3. 由 OD 异或门和 OD 与非门构成的电路及输入电压波形如图所示。



- (1) 试写出输出与输入的逻辑关系式，画出输出电压波形；
 - (2) 已知输出低电平 $V_{OL(max)} = 0.33\text{ V}$ 时的最大输出电流 $I_{OL(max)} = 4\text{ mA}$ ，输出高电平 $V_{OH(min)} = 4.4\text{ V}$ 时的漏电流 $I_{OZ} = 5\mu\text{A}$ ，计算 $R_{p(min)}$ 和 $R_{p(max)}$ 。
4. CMOS 反相器的负载电容 $C_L = 100\text{pF}$ ，功耗电容 $C_{PD} = 15\text{pF}$ ，电源电压 $V_{DD} = 3.3\text{ V}$ ，输入矩形波的频率为 1MHz ，试分别计算输入矩形波占空比为 30% 和 50% 时反相器的动态功耗。
5. 组合逻辑电路及输入波形如图所示，试写出输出端的逻辑表达式并画出输出波形。



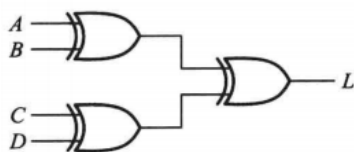
6. 逻辑函数 W 、 X 、 Y 、 Z 的输入输出波形如图所示。



- (1) 写出 W 的最小项之和标准型；
- (2) 写出 X 的最简或与式；
- (3) 写出 Y 的最简或非式；
- (4) 写出 Z 的最简或非式。

7. 试分析下列逻辑电路，写出其逻辑函数式，并分析其功能。

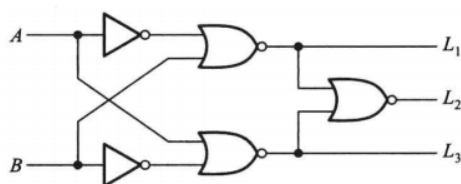
(1) $L =$



(2) $L_1 =$

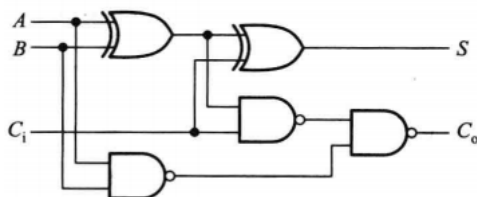
$L_2 =$

$L_3 =$



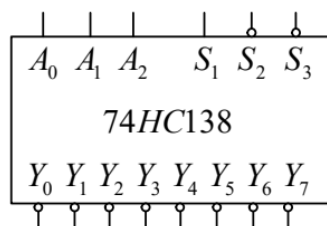
(3) $S =$

$C_o =$



8. 试利用 3 线-8 线译码器 74HC138 设计具有拒绝伪码功能的 2421 码和余三循环码转换电路。其中输入控制信号 $P = 0$ 时将 2421 码转换为余三循环码，输入控制信号 $P = 1$ 时将余三循环码转换为 2421 码。功能表和框图如下。

S_1	$S'_2 + S'_3$	A_2	A_1	A_0	Y'_0	Y'_1	Y'_2	Y'_3	Y'_4	Y'_5	Y'_6	Y'_7
0	×	×	×	×	1	1	1	1	1	1	1	1
×	1	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0



9. 某顶级羽毛球赛事裁判人手短缺，其裁判阵容包括主裁判、发球裁判、底线裁判和边线裁判各一只，为了保证判决公平性，特别安排评委会对裁判的判决进行表决，由一只主席和三只助理组成。当满足以下条件时为同意，三人（或以上）同意或者两人同意同时其中一人为主席。正在排队抢羽毛球场地的你被告知为评委会设计表决电路可以快速获得上场机会，但是为你提供的门电路只有或非门，请利用你学习的数电知识为自己争取打球的机会吧！
10. 某火车站有特快、直快和慢车三种类型的客运列车进出，试用双四选一数据选择器设计一个指示列车等待进站的逻辑电路，3 个指示灯一、二、三号分别对应特快、直快和慢车。列车的优先级别依次为特快、直快和慢车，要求当特快列车请求进站时，无论其他两种列车是否请求进站，一号灯亮。当特快没有请求，直快请求进站时，无论慢车是否请求，二号灯亮。当特快和直快均没有请求，而慢车有请求时，三号灯亮。四选一数据选择器的框图和功能表如下

S'	A_1	A_0	Y
1	×	×	0
0	0	0	D_0
0	0	1	D_1
0	1	0	D_2
0	1	1	D_3

