

AK376xE 原理图设计检查表

适用于AK376xE芯片

修订记录			
版本	作者	修改说明	完成日期
V1.0.0	YangKangquan	首次发布	2021/7/7

AK376xE Schematic CheckList

原理图文件名 (含版本号)		检查人		检查时间	
------------------	--	-----	--	------	--

一、Power（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	电源完整性	●		内核电压需满足以下条件： 频率组合1：VDD=1.1V，CPU频率440MHz, DDR2频率440MHz。 频率组合2：VDD=1.25V，CPU频率800MHz, DDR2频率400MHz。				
2	电源完整性	●		检查VDD与AVDD_PLL之间需要有磁珠或0Ω电阻进行隔离。				
3	电源完整性	●		检查VDDIO_OSC与VDDIO之间需要有磁珠进行隔离。				
4	电源完整性	●		检查AVCC33_MIPi_DSI与VDDIO之间需要有磁珠进行隔离。				
5	电源完整性	●		检查VCC_RTC的供电需要有二极管或磁珠进行隔离。				
6	电源完整性	●		检查AVDD_USB与VDDIO之间需要有磁珠进行隔离。				
7	电源完整性	●		检查DCDC电路输出负载能力需要满足Core 不低于1A，DDR2不低于500mA的电流能力。				

三、SPI Flash（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		SPI_WP需要使用上拉电阻，不能使用下拉电阻。				
2	管脚配置	●		SPI_HOLD要留有上拉电阻，且上拉电阻需靠近SPI_HOLD脚。				
3	管脚配置	●		SPI_HOLD只能连接Flash，不能做IO口使用。				
4	管脚配置	●		检查Flash的CS脚需要由SPI0_CS0控制，SPI0_CS0为默认启动选址。				

四、Clock（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	电路规则	●		检查选取24MHz晶振的最大偏差需要在±20ppm内。				

五、USB（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	电路规则	●		USB的DM和DP按照等阻抗差分设计。				
2	信号完整性	●		在USB_DM和USB_DP信号线上的ESD器件的寄生电容不大于3pF。				

六、UART（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		UART0默认做打印信息功能。				

七、MIC/Power Amplifier（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		检查MIC的偏置电源需要由VCM3供电。				
2	管脚配置	●		检查VCM2的需要接电容到地（4.7uF）。				
3	管脚配置	●		检查VCM3的需要接电容到地（4.7uF）。				
4	可靠性	●		检查模拟地需要单点接地。				

八、TF Card（重要度中●为必须满足项，○为重点建议项，空白为提醒项）								
Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	可靠性	●		检查TF卡的电源需要做控制。				
2	可靠性	●		TF在GPIO0~GPIO5组脚上需要接上拉电阻。				
九、SDIO（重要度中●为必须满足项，○为重点建议项，空白为提醒项）								
Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		一线模式SD_D1做中断使用。				
十一、Reset（重要度中●为必须满足项，○为重点建议项，空白为提醒项）								
Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		RESET为高电平复位，注意电路的配置。				
十二、I2S、TWI（重要度中●为必须满足项，○为重点建议项，空白为提醒项）								
Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	电路规则	●		检查TWI需要外部接上拉电阻，否则无法工作。				
2	电路规则	●		主控的I2S DOUT接CODEC DIN；主控I2S DIN接CODEC DOUT。				

十三、LCD（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		检查RGB接口的顺序，详细请看硬件设置指南。				
2	管脚配置	●		检查MPU接口的顺序，详细请看硬件设置指南。				
3	管脚配置	●		检查MIPI屏的数据线和时钟线可以根据实际情况定义，详细请看硬件设置指南。				
4	管脚配置	●		检查RGB数据高位（VDDIO_OSC）和低位（VDDIO）电源域需要相同，注意要统一。				
5	电源完整性	●		检查AVCC11_MIPI_DSI管脚需要连接1uF的电容到地。				

十六、Camera（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		检查TWI需要外部接上拉电阻到Camera的IO电源。				
2	信号完整性	●		检查SCLK和PCLK需要串连33R电阻。				
3	电源完整性	●		检查Sesnor的AVDD供电需要使用LDO单独供电。				

十七、PHY（重要度中●为必须满足项，○为重点建议项，空白为提醒项）

Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	信号完整性	●		检查50MHz时钟电路OPCLK需要串入几十欧姆电阻和并上几十pF级电容，靠近AK芯片脚端放置。				

十九、PWM（重要度中●为必须满足项，○为重点建议项，空白为提醒项）								
Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		同一个PWM不能出现多个管脚同时使用。				

二十、GPIO（重要度中●为必须满足项，○为重点建议项，空白为提醒项）								
Item Number	检查类型	重要度		检查项目	Designer Check			不符合项说明
		●	○		Pass	Risk	Fail	
1	管脚配置	●		检查UART/SPI/SD/I2C/PDM/PWM同一个信号会复用到不同的Pin脚上，若在其中一个Pin脚上使用了该信号，在另一个Pin上就用不了该信号功能了。				
2	管脚配置	●		检查PA、LCD背光控制、LED等在选定GPIO口时要注意芯片内部的默认上下拉状态，以防开机误动作。				