



文件号: 0059AN0001-0321

版本: 1.3.0 2021 年 09 月

AK3760E Application Notes

声 明

本手册的版权归广州安凯微电子股份有限公司所有，受相关法律法规的保护。未经广州安凯微电子股份有限公司的事先书面许可，任何人不得复制、传播本手册的内容。

本手册所涉及的知识产权归属广州安凯微电子股份有限公司所有（或经合作商授权许可使用），任何人不得侵犯。

本手册不对包括但不限于下列事项担保：适销性、特殊用途的适用性；实施该用途不会侵害第三方的知识产权等权利。

广州安凯微电子股份有限公司不对由使用本手册或执行本手册内容而带来的任何损害负责。

本手册是按当前的状态提供参考，随附产品或本书内容如有更改，恕不另行通知。

联 系 方 式

广州安凯微电子股份有限公司

地址：广州市黄埔区知识城博文路 107 号安凯微电子 H 大厦

电话: (86)-20-3221 9000

传真: (86)-20-3221 9258

邮编: 510555

销售热线:

(86)-20-3221 9499

电子邮箱:

sales@anyka.com

主页:

<http://www.Anyka.com>

版本变更说明

以下表格对于本文档的版本变更做一个简要的说明。版本变更仅限于技术内容的变更，不包括版式、格式、句法等变更。

版本	说明	完成日期
1.0.0	正式发布	2021 年 03 月
1.1.0	1) 修改 Efuse 信息读取说明； 2) 新增 RTC 时钟使用说明； 3) 增加 RTC Timer/ RTC Alarm 清除中断时 RTC 寄存器设置说明； 4) 增加 SAR ADC 的参考电压注意事项说明。	2021 年 04 月
1.2.0	1) 新增 PMU 模块相关说明； 2) 新增 VCC_RTC 应用注意事项说明； 3) 修改 RTC 时钟校准方案说明。	2021 年 07 月
1.3.0	删除 Efuse 分布说明。	2021 年 09 月

目录

1	概述	4
2	系统控制模块	4
2.1	Clock 分频	4
2.2	24MHz 晶振时钟说明	4
3	PMU 模块	5
3.1	VDDIO_CSI0 电源域外接器件电压说明	5
3.2	电压变换注意事项	5
3.3	VCM2 配置注意事项	6
3.4	VCC_RTC 应用注意事项	6
4	RTC	7
4.1	RTC 时钟使用说明	7
4.2	RTC 寄存器设置说明	8
5	SAR ADC	9
6	外设接口	9
6.1	LCD 寄存器设置注意事项	9
6.1.1	MPU LCD 初始化注意事项	9
6.1.2	RGB/MIPI LCD 调试注意事项	9
6.1.3	RGB IO 软件设置	9
6.2	Ethernet PHY 时钟说明	10
6.3	MIC 接口设计建议	10
7	硬件布线	10
7.1	晶振电路	11
7.2	MAC0	11
7.3	RGB	11

1 概述

本文档旨在说明 AK3760E 芯片应用注意事项及建议，方便相关人员使用与参考。文中加粗字体请务必仔细阅读。

2 系统控制模块

2.1 Clock 分频

本芯片时钟树的某些支路是偶数分频或整数分频，两者的区别在于偶数分频需要使能时钟；整数分频则需要关闭时钟后分频，待分频结束再开启时钟。

注意：用户在设置时钟相关支路分频时请务必按照 **Programmer's Guide** 文档 3.2.6.5 章节操作，否则变频将出现异常。

2.2 24MHz 晶振时钟说明

由于不同型号的 24MHz 晶振负载电容可能存在差异，为保证晶振准确输出 24MHz 时钟，用户可通过调整负载电容来实现，具体操作步骤如下所示。

- 1) 通过设置寄存器（PMU Configuration Register 1(Address: 0x0800,021C）的 bits[31:25])调节内部电容，详情请参考 Programmer's Guide 文档 3.4.3 章节。
- 2) 若只使用步骤一仍无法将晶振准确校准至 24MHz，用户可通过增加外部 C1、C2 电容并调整 C1 和 C2 处电容值实现晶振准确校准。

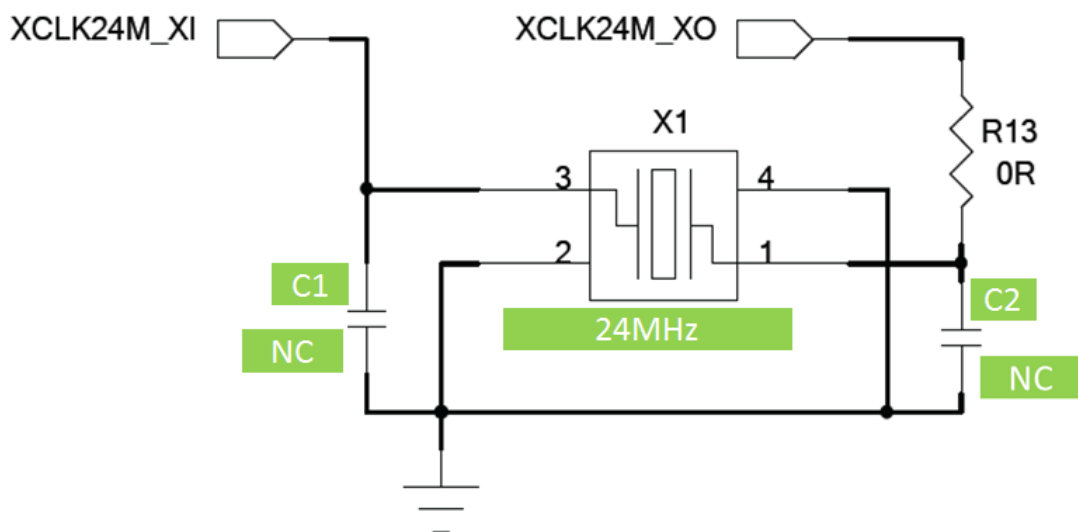


图 2-1 24MHz 晶振电路图

注意：负载电容范围为 6pF~14 pF（包括约 2pF 的寄生电容）。

3 PMU 模块

文档中内部 BUCK11 表示 1.1V 内部供电，外部 DCDC11 表示 1.1V 外部供电。

3.1 VDDIO_CSIO 电源域外接器件电压说明

AK3760E 的 SD1/SPI1/I2C1/UART2 接口与 CSIO 均受控于 VDDIO_CSIO 电源域。该电源域支持 1.8V 或 3.3V。因此必须保证前述 SD1/SPI1/I2C1/UART2 接口外接器件的电压与 CSIO 接口的 Camera sensor 电压一致。

3.2 电压变换注意事项

请勿在程序运行过程中随意变换内部 BUCK11 电压，如需变换，请按照以下步骤操作：

- 1) 将程序放到内部 RAM 上切换；
- 2) 将外部 DDR2 切成 SELF REFRESH 模式；
- 3) 电压切换完成后，设置 DDR2 退出 SELF REFRESH 模式，校准 DDR2。

3.3 VCM2 配置注意事项

VCM2 为 Audio ADC/DAC 提供 1.5V 参考电压，在实际应用中，ADC/DAC 正常工作时，**必须关闭 VCM2 的充电、放电和测试模式**，具体操作如下：

- 1) Analog Control Register 2 (Address: 0x0800,00A0)bits[13:10] 配置为 4'h1。
- 2) Analog Control Register 1 (Address: 0x0800,009C) bits[10:6] 配置为 5'h0。
- 3) Analog Control Register 3 (Address: 0x0800,00A4) bit[31] 和 bit[22]都配置为 0。

3.4 VCC_RTC 应用注意事项

- 1) VCC_RTC 引脚的电压需 $< 3.6V$ ；
- 2) VCC_RTC **不建议**用作大于 3.6V 的电池电压检测，如因管脚不够用，不得已使用此功能的情况下，VCC_RTC 电路需具备以下三个条件：
 - 外部需接分压电阻
 - 外部电池分压电路能够保证 VCC_RTC 引脚电压维持在 $[2.5V \sim 3.6V]$ ；
 - 平台软件具备电池低电检测功能以避免因 VCC_RTC 电压过低 RTC 无法工作；
- 3) VCC_RTC 不能晚于 VIN 上电。具体上电时序要求如图 3-1 所示：

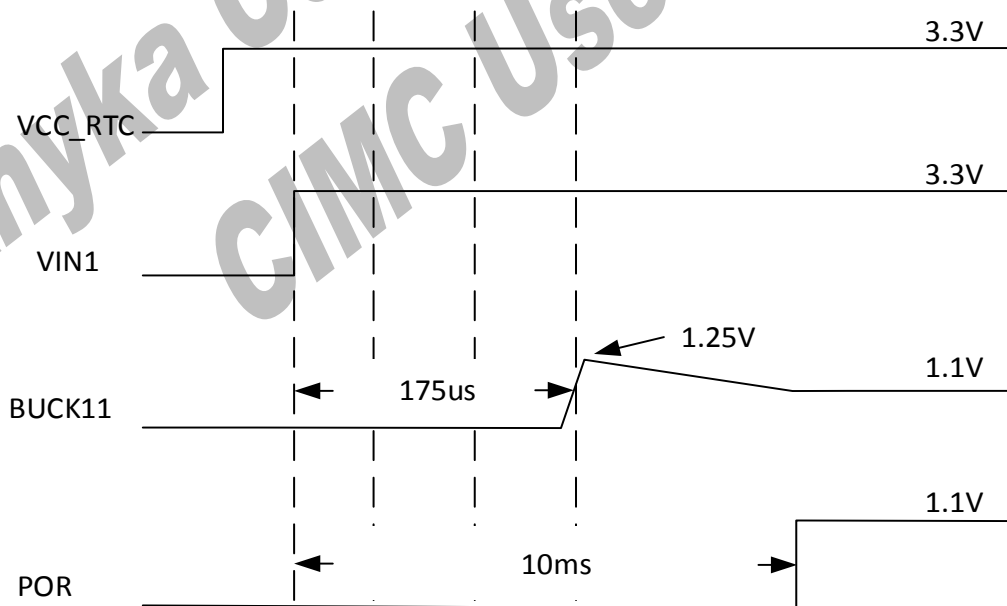


图 3-1 上电时序图

- 4) VCC_RTC 与 VIN 接入同一网络时，VCC_RTC 引脚必须串联磁珠或二极管以隔离干扰。

4 RTC

4.1 RTC 时钟使用说明

系统平台可采用以下几种方案实现 RTC 的计时。

方案	描述	备注
外 挂 32KHz 有源晶振	芯片外接 32.768KHz 有源晶振。	对 RTC 时钟精准度要求较高客户建议采用此方案。
外 挂 RTC 模 块	外挂 RTC 芯片模块。	对 RTC 时钟精准度要求较高客户建议采用此方案。
连网校准	整机方案有以太网或者 Wi-Fi 的应用，RTC 时钟可通过连网校准。	对 RTC 时钟精准度有一定要求且需节省 BOM 成本的客户建议采用此方案。

方案	描述	备注																								
软件校准方案	针对不同的产品应用，有多种实现方案，详见下表。																									
	注：																									
	1) 以下表格中 A, B, C 情况为不同产品的应用场景，A 为 normal mode；B 为 standby mode；C 为 sleep mode。√：支持该模式；×：不支持该模式。	1) 对 RTC 时钟精度要求不太高的客户可根据需要采用此方案。针对此方案请选择如下 PDK 版本及以上版本。																								
	2) 芯片 sleep 模式下 VBAT 需要外部供电，如纽扣电池等。	AnyCloud37E 平台： AnyCloud37E_PDK_1.02 Sky37E 平台： Sky37E_PDK_1.02																								
		2) 当使用外部 DCDC11 时，程序应将内部 BUCK11 的电压调至最低档。																								
	<table><tr><th>产品</th><th>A</th><th>B</th><th>C</th><th>方案说明</th></tr><tr><td>1</td><td>√</td><td>×</td><td>×</td><td>内部 BUCK11+软件校准</td></tr><tr><td>2</td><td>√</td><td>×</td><td>√</td><td>内部 BUCK11+32KHz 无源晶振+软件校准</td></tr><tr><td>3</td><td>√</td><td>√</td><td>×</td><td>外部 DCDC11+32KHz 无源晶振+软件校准</td></tr><tr><td>4</td><td>√</td><td>√</td><td>√</td><td>外部 DCDC11+32KHz 无源晶振+软件校准</td></tr></table>	产品	A	B	C	方案说明	1	√	×	×	内部 BUCK11+软件校准	2	√	×	√	内部 BUCK11+32KHz 无源晶振+软件校准	3	√	√	×	外部 DCDC11+32KHz 无源晶振+软件校准	4	√	√	√	外部 DCDC11+32KHz 无源晶振+软件校准
产品	A	B	C	方案说明																						
1	√	×	×	内部 BUCK11+软件校准																						
2	√	×	√	内部 BUCK11+32KHz 无源晶振+软件校准																						
3	√	√	×	外部 DCDC11+32KHz 无源晶振+软件校准																						
4	√	√	√	外部 DCDC11+32KHz 无源晶振+软件校准																						

4.2 RTC 寄存器设置说明

- 1) RTC 写入实时时间后（寄存器 Real Time Register 0 (Address: 0x0)、寄存器 Real Time Register 1 (Address: 0x1)和寄存器 Real Time Register 2 (Address: 0x2)）须等待至少 1ms 才能正常回读。否则写入值将会被改写。
- 2) 清除 RTC Timer/ RTC Alarm 中断时，请按以下步骤操作：
 - a) 设置寄存器 RTC Setting Register (Address: 0xA)中的 bit[1]/bit[0]为 1 并等待其变为 0；
 - b) 等待至少 1ms，直至寄存器 TOP_INT Interrupt Status (Address: 0x0800,0030) 的 bit[9]/bit[8]被清零；
 - c) 退出中断。

5 SAR ADC

芯片采用内部 BUCK11 供电时，SAR ADC 需使用 HPVDD 做参考电压才不会产生 SAR ADC 噪声过大问题。

6 外设接口

6.1 LCD 寄存器设置注意事项

6.1.1 MPU LCD初始化注意事项

初始化 MPU LCD 屏时，寄存器 LCD_MPU_1 (Address: 0x2001,0004)与 寄存器 REG_CONFIGURE (Address: 0x2001,00A8)的写操作之间的间隔需>1us，否则 MPU LCD 屏将会初始化失败。

6.1.2 RGB/MIPI LCD 调试注意事项

- 1) RGB/MIPI LCD 刷图过程中，当软件需要主动关闭 LCD 时，须执行以下操作步骤：

步骤一：将寄存器 LCD_TOP_CONFIGURE (Address: 0x2001,0000)的 bits[3:0]全部设置为 0，刷大于等于 2 帧的背景纯色。实际应用中，建议背景为纯黑色，避免视觉异样。

步骤二：设置 SYSTEM PAUSE (寄存器 LCD_GO (Address: 0x2001,00AC)的 bit[0])。

- 2) 因带宽不足等特殊情况 LCD 出现错误关闭时，需等待至少 10ms 后再进行 SYSTEM PAUSE 操作（此时软件不需要刷 2 帧纯色）。

6.1.3 RGB IO软件设置

在不影响正常工作的前提下，RGB IO 的驱动能力须尽量使用满足要求的最小档（例如，若档位 1 可以满足要求，则设为档位 1，请勿提高至档位 2 或档位 3），slew rate 须尽可能设为 slow 模式（即，非必要时请勿设置为 fast 模式），以便减少同步开关噪声，降低电磁干扰。

6.2 Ethernet PHY 时钟说明

本芯片 Ethernet PHY 时钟的参考方案是由 AK3760E 芯片向 Ethernet PHY 芯片提供参考时钟。

实际应用中，对于 MAC0 以太网和 RGB 屏需要同时使用的场景，在排查完软件配置和硬件布线都满足要求的前提下，如果发现网络丢包问题，可考虑更换为由外部晶振提供时钟源的方案。此时 MAC0 与 Ethernet PHY 芯片的接口连接示意图如图 6-1 所示：

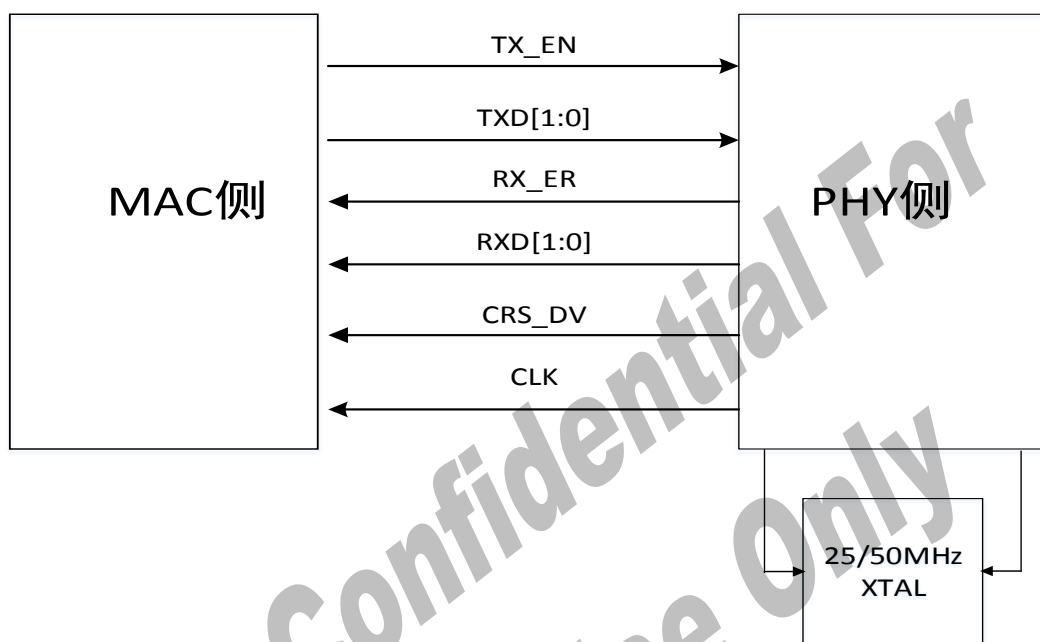


图 6-1 Ethernet PHY 外接晶振示意图

6.3 MIC 接口设计建议

MIC 建议使用差分接法抵消底噪。

7 硬件布线

在实际应用中，为确保信号完整性，减少干扰，需要特别注意本章提出的硬件布线要求。详细的 Layout 图及更多布线建议，请参考平台 PDK 中的《xx 平台硬件 PCB 设计指南》及 PCB 文件。

7.1 晶振电路

为避免时钟信号被干扰，24MHz 晶振和 32KHz 晶振整体电路要求尽可能地靠近芯片，并做包地处理。

7.2 MAC0

- 1) 建议在 MAC0 OPCLK 的 33Ω 电阻后增加一个对地电容位置（默认 NC）便于后续调整时序。
- 2) MAC0 布线应尽量短，RMI_CLK 时钟线须做包地处理，过孔和接插件尽量少以确保信号完整性。

7.3 RGB

RGB 布线尽量短且远离附近的晶振与电源（VDIO_OSC 和 VDD11_PLL），RGB_VOPCLK 时钟线须做包地处理，过孔、接插件尽量少。

Anyka Confidential For CPMC Use Only