

Лабораторная работа N1

Изучение архитектуры стенда

Оглавление

Архитектура стенда	2
Назначение	2
Технические и эксплуатационные характеристики	2
Структурная схема стенда	3
Описание основных компонентов стенда	4
Микроконтроллер LPC2292 фирмы Philips	4
Кварцевый резонатор	5
Системный супервизор	6
Фильтры	7
Гальваническая изоляция	8
Интерфейс JTAG	9
Интерфейс Ethernet 10/100 BASE-TX	11
Инструментальный последовательный канал RS232	12
Интерфейс RS485	12
Интерфейс CAN 2.0	13
Жидкокристаллический дисплей	13
Клавиатура AK1604A-WWB	13
Дискретные порты ввода-вывода	14
Аналоговые порты ввода	14
Инструментальное обеспечение	15
Среда разработки и компиляторы C/C++	15
Загрузка исполняемого модуля	16
Литература	16
Контактная информация	16

Архитектура стенда

Назначение

Учебный лабораторный комплекс SDK-2.0 предназначен для изучения принципов организации микропроцессорных систем, структуры и функционирования базовых компонентов (памяти, контроллеров ввода-вывода, подсистемы памяти и т.д.), получения навыков программирования встраиваемых систем различного назначения.

Отличительными чертами SDK-2.0 является высокая производительность процессорного ядра, ориентация на одну из наиболее динамично развивающихся архитектур - ARM7, большое разнообразие периферийных блоков, включая часы реального времени, энергонезависимую память EEPROM, графическую консоль, контроллер Ethernet, порты CAN 2.0 и RS-485.

Технические и эксплуатационные характеристики

- | | |
|----------------------------|------------------------------|
| – Тип основного процессора | - LCP2292 (ARM 7 TDMI-S) |
| – Память программ FLASH | - 256 Кбайт |
| – Статическое ОЗУ | - 144 Кбайт (до 1 Мб) |
| – Память EEPROM | - 256 байт (До 32 Кб) |
| – Часы реального времени | - есть, с резервным питанием |
| – Клавиатура | - кнопочная 4*4 |
| – ЖКИ | - графический FSTN, 122x32 |
| – Звукоизлучатель | - есть |

Ввод-вывод

- | | |
|--------------------------|--|
| – Аналоговый ввод | - 8 каналный АЦП, 10 разр., 0..5В; |
| – Аналоговый вывод | - 2 канала на базе ШИМ, 10 разр., 0..5В. |
| – Дискретный ввода-вывод | - 20 каналов TTL |

Характеристики каналов связи:

- | | |
|------------------|--|
| – RS-232 | - 1 канал, гальваническая изоляция, инструментальные функции |
| – CAN 2.0 | - 2 канала , гальваническая изоляция |
| – RS-485 | - 1 канал, гальваническая изоляция |
| – Интерфейс ЛВС | - 1 канал Ethernet, 10/100 Base-TX |
| – Электропитание | - 9..30 В, не более 3Вт |

Структурная схема стенда

В состав учебного стенда входят:

- Микроконтроллер Philips LCP2292 на базе ядра ARM 7 TDMI;
- Подсистема интерфейса человек-машина, состоящая из графического дисплея, клавиатуры 4x4 и звукового излучателя;
- Сетевая подсистема включающая в себя два порта CAN-2.0, один канал RS-485 и один канал Ethernet 10/100 Base-TX;
- Часы реального времени и микросхема энергонезависимой памяти с интерфейсом I²C;
- Подсистема ввода-вывода включающая в себя 8 каналов АЦП и 20 каналов дискретного ввода-вывода.

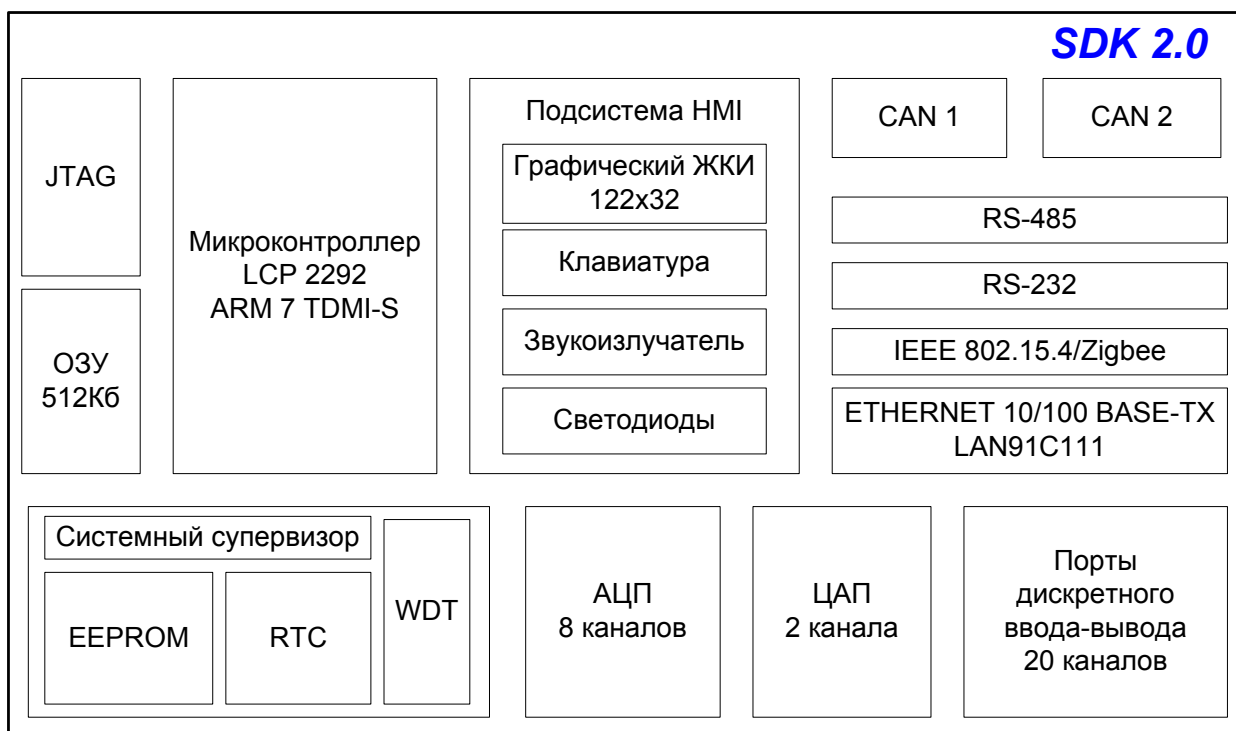


Рисунок 1 SDK-2.0. Структурная схема.

Описание основных компонентов стенда

Микроконтроллер LPC2292 фирмы Philips

16/32-разрядные ARM-микроконтроллеры с 256 кбайт внутрисистемно-программируемой флэш-памятью, CAN-интерфейсом, 10-разрядным АЦП и интерфейсом внешней памяти

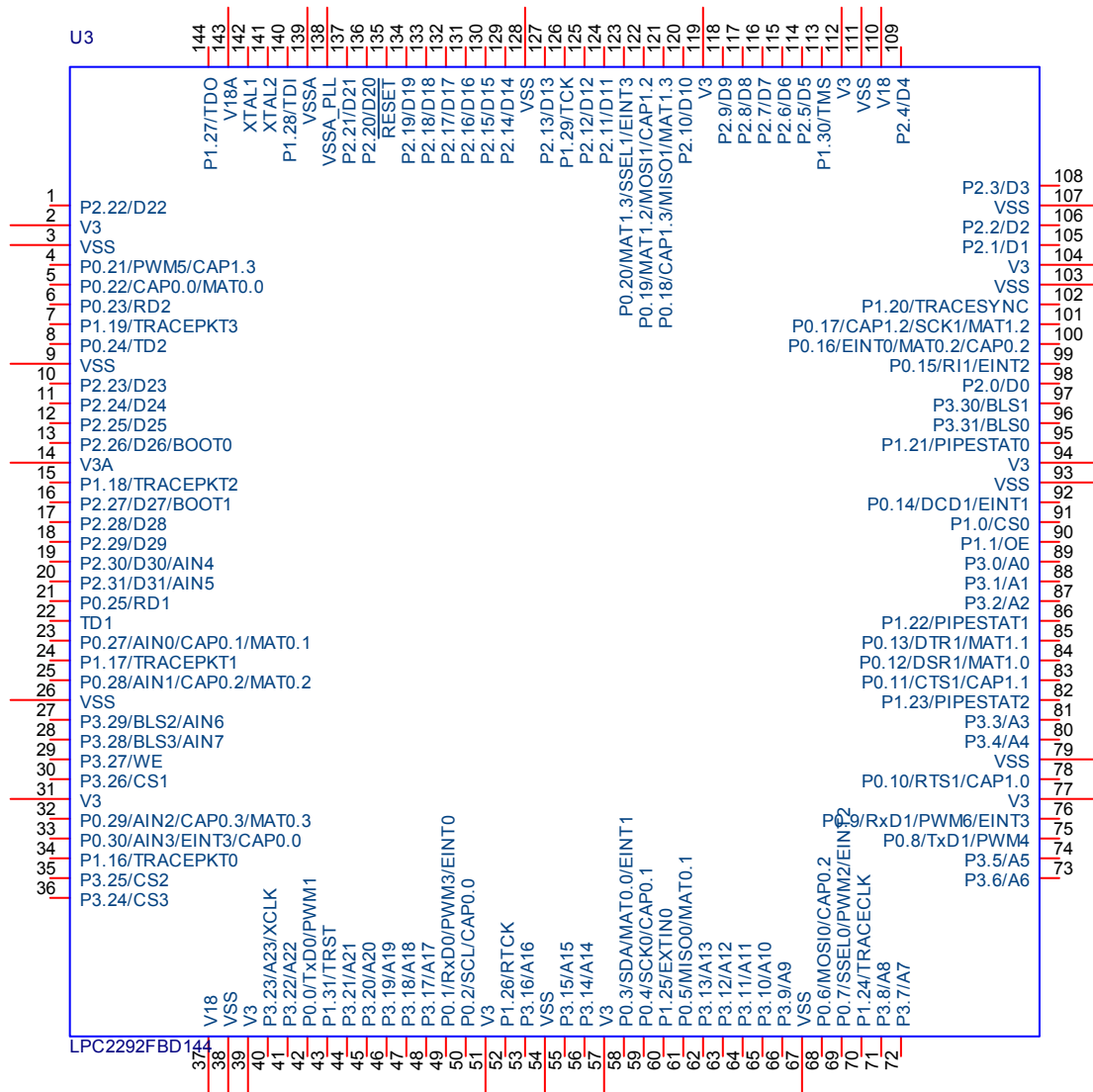


Рисунок 2 Микроконтроллер LPC2292

Отличительные особенности:

- 16/32-разр. микроконтроллер ARM7TDMI-S в корпусе LQFP144
- 16 кбайт встроенного статического ОЗУ и 256 кбайт встроенной флэш-памяти программ. 128-разр. интерфейс/ускоритель позволяет работу на частоте 60 МГц
- Внутрисистемное программирование (ISP) поддерживается встроенной программой программатора в загрузочном секторе. Программирование страницы из 512 байт требует 1 мс. Стирание одного сектора или всей памяти длится 400 мс.
- Встроенное программное ядро реально-временной эмуляции и трассировки позволяет отслеживать выполнение программы в реальном масштабе времени
- Два/четыре (LPC2292/2294) связанных CAN-интерфейса с модернизированными приемными фильтрами. Дополнительные последовательные интерфейсы: два УАПП (16C550), высокоскоростной I²C (400 кбит/с) и два SPI.

- 10-разр. АЦП с 8 мультиплексированными входами и временем преобразования 2.44 мкс
- Два 32-разр. таймера (с 4 каналами захвата фронта и 4 каналами сравнения), блок ШИМ (6 выходов), часы реального времени и сторожевой таймер
- Векторизованный контроллер прерываний с конфигурируемыми приоритетами и адресами векторов
- Конфигурируемый интерфейс внешней памяти с 4 банками, каждый из которых имеет размер 16 Мбит с разрядностью данных 8/16/32
- До 112 универсальных линий ввода-вывода (поддерживают 5В –ые уровни). До 9 линий внешних прерываний, чувствительных к фронтам или лог. уровням
- Максимальная частота 60 МГц генерируется встроенной программируемой схемой умножения частоты с ФАПЧ
- Встроенный генератор с рабочим диапазоном 1...30МГц
- Два режима снижения потребляемой мощности: холостой ход и выключение
- Возобновление нормальной работы процессора после перевода в экономичный режим внешним прерыванием
- Индивидуальное включение/отключение периферийных устройств для оптимизации потребляемой мощности
- Двойное напряжение питания:
 - Рабочее напряжение ЦПУ 1.65...1.95В (1.8В±0.15В).
 - Диапазон напряжения питания ввода-вывода 3.0...3.6В (3.3±10%) с поддержкой 5В лог. уровней

Кварцевый резонатор

Кварцевые резонаторы - устройства, использующие пьезоэлектрический эффект для возбуждения электрических колебаний заданной частоты. При совпадении частоты приложенного напряжения с одной из собственных механических частот кварцевого вибратора в приборе возникает явление резонанса, приводящее к резкому увеличению проводимости. Обладая среди резонаторов самой высокой добротностью $Q \sim 10^5 \dots 10^7$ (добротность колебательного LC-контура не превышает 102, пьезокерамики – 103), кварцевые резонаторы имеют также высокую температурную стабильность и низкую долговременную нестабильность частоты ($10^6 \dots 10^8$). Кварцевые резонаторы применяются в генераторах опорных частот, в управляемых по частоте генераторах, селективных устройствах: фильтрах, частотных дискриминаторах и т.д.

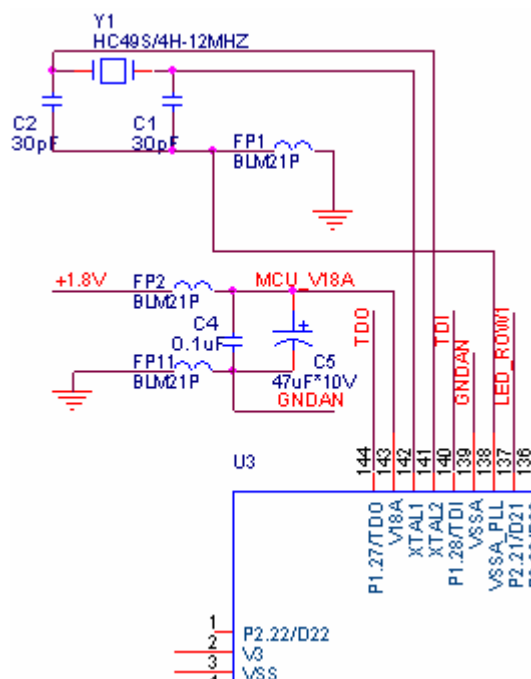


Рисунок 3 Фрагмент схемы с кварцевым резонатором Y1 (12 МГц)

В SDK-2.0 два кварцевых резонатора. Y1 служит для тактирования микроконтроллера (12 МГц), а Y2 для тактирования часов реального времени (32.768 КГц).

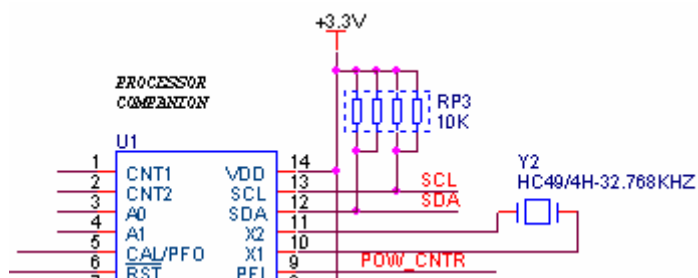


Рисунок 4 Рисунок 3 Фрагмент схемы с кварцевым резонатором Y2 (32768 КГц)

Системный супервизор

Системный супервизор (Processor Companion) фирмы Ramtron является многофункциональным устройством содержащим в себе следующие элементы:

- Схема сброса;
- Монитор питания;
- Часы реального времени;
- Счетчик событий;
- Энергонезависимую память FRAM;
- Сторожевой таймер;
- Уникальный серийный номер.

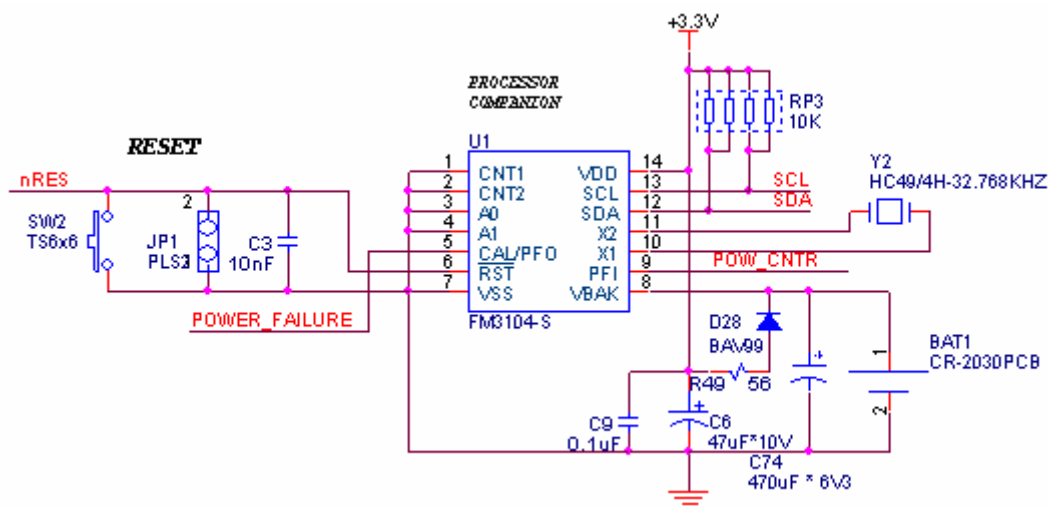


Рисунок 5 Фрагмент схемы с системным супервизором

Системный супервизор взаимодействует с процессором через интерфейс I²C.

Схема сброса предназначена для формирования качественного сигнала RESET после включения питания, после нажатия кнопки RESET (JP1) или после выключения питания. Проблема состоит в том, что при старте контроллера после включения питания или при выключении питания возможны различные переходные процессы, могущие привести к некорректному исполнению программ или порче содержимого ОЗУ. Схема сброса обеспечивает формирование сигнала RESET на время, достаточное для окончания всех переходных процессов.

Программируемый монитор питания позволяет вырабатывать сигнал RESET при понижении напряжения питания ниже установленного порога.

Сторожевой таймер является счетчиком с программируемым периодом и сигналом сброса. При переполнении счетчика сторожевого таймера вырабатывается сигнал RESET.

Часы реального времени (часы/календарь) работают от кварцевого резонатора с частотой 32.768 кГц. Точность измерения времени – до сотых долей секунды.

Энергонезависимая память FRAM является перепрограммируемым электрически стираемым постоянным запоминающим устройством. Объем памяти FRAM, установленной в стенде SDK-2.0, составляет от 512 байт до 256 Кбайт. Количество циклов записи и чтения не ограничено, время хранения информации – до 10 лет.

Счетчик событий позволяет считать импульсы с помощью двух 16-ти разрядных счетчиков.

Фильтры

Фильтрующие емкости равномерно распределены по всей поверхности печатной платы. Каждый конденсатор соединяет плюс питания с корпусом. Фильтрующие емкости шунтируют высокочастотные помехи, возникающие в цепях питания.

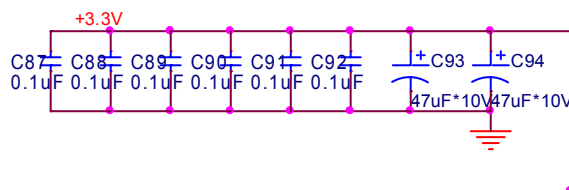


Рисунок 6 Фильтрующие емкости

Шунтирование происходит из-за того, что активное сопротивление емкости тем меньше, чем выше частота сигнала.

$$X_c = \frac{1}{2\pi f C}$$

где, X_c – активное сопротивление конденсатора, f – частота, C – емкость.

Для постоянного напряжения сопротивление конденсатора близко к бесконечности, а для переменного напряжения высокой частоты – конденсатор является резистором с низким сопротивлением.

Гальваническая изоляция

Гальваническая изоляция или гальваническая развязка – разделение электрических цепей посредством не проводящего ток материала. Гальваническая изоляция позволяет защитить SDK-2.0 от высоких напряжений, различных наводок и подключать его к различным устройствам (в том числе к персональному компьютеру) во время работы, без выключения питания. Для организации гальванической изоляции в SDK-2.0 используется два подхода. Первый основан на применении так называемых оптронов, второй основан на применении трансформатора (используется в физическом интерфейсе Ethernet).

Оптонами называют такие оптоэлектронные приборы, в которых имеются источник и приемник излучения (светоизлучатель и фотоприемник) с тем или иным видом оптической и электрической связи между ними, конструктивно связанные друг с другом. Принцип действия оптронов любого вида основан на следующем: в излучателе энергия электрического сигнала преобразуется в световую, а в фотоприемнике, наоборот, световой сигнал преобразуется в электрический сигнал. Практически распространение получили лишь оптроны, у которых имеется прямая оптическая связь от излучателя к фотоприемнику и, как правило, исключены все виды электрической связи между этими элементами. Достоинства этих приборов базируются на общем оптоэлектронном принципе использования электрически нейтральных фотонов для переноса информации. Основные из них следующие:

Возможность обеспечения идеальной электрической (гальванической); развязки между входом и выходом; для оптронов не существует каких-либо принципиальных физических или конструктивных ограничений по достижению сколь угодно высоких напряжений и сопротивлений развязки и сколь угодно малой проходной емкости;

Возможность реализации бесконтактного оптического управления электронными объектами и обусловленные этим разнообразие и гибкость конструкторских решений управляющих цепей;

Однонаправленность распространения информации по оптическому каналу, отсутствие обратной реакции приемника на излучатель;

Широкая частотная полоса пропускания оптрона, отсутствие ограничения со стороны низких частот (что свойственно импульсным трансформаторам); возможность передачи по оптронной цепи, как импульсного сигнала, так и постоянной составляющей;

Возможность управления выходным сигналом оптрона путем воздействия (в том числе и неэлектрического) на материал оптического канала и вытекающая отсюда возможность создания разнообразных датчиков, а также разнообразных приборов для передачи информации;

Возможность создания функциональных микроэлектронных устройств с фотоприемниками, характеристики которых при освещении изменяются по сложному заданному закону;

Невосприимчивость оптических каналов связи к воздействию электромагнитных полей, что в случае “длинных” оптронов (с протяженным волоконно-оптическим световодом между излучателем и приемником) обуславливает их защищенность от помех и утечки информации, а также исключает взаимные наводки ;

Физическая и конструктивно-технологическая совместимость с другими полупроводниковыми и микроэлектронными приборами.

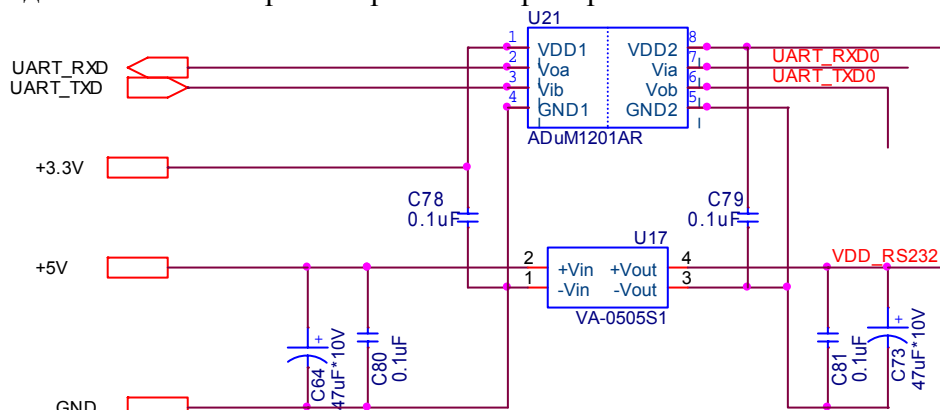
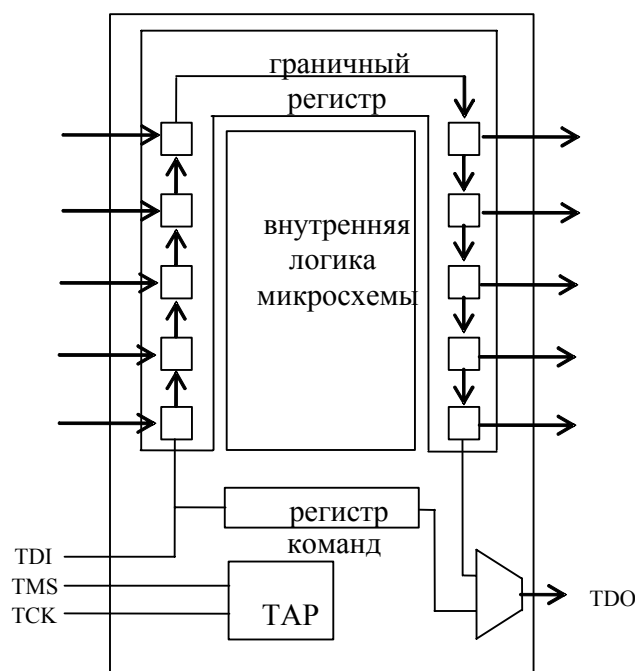


Рисунок 7 Фрагмент схемы с гальванической изоляцией

Интерфейс JTAG



Стандарт JTAG (IEEE 1149.1) был принят в 1990 году рабочей группой, в состав которой вошли представители ведущих фирм-производителей микросхем. Интерфейс JTAG разрабатывался с целью упрощения процессов тестирования микросхем с большим числом выводов и плат с высокой плотностью разводки. Структурная организация микросхемы, поддерживающей интерфейс JTAG, представлена на рисунке.

Все входные и выходные каскады микросхемы совмещены с разрядами так называемого граничного регистра, который позволяет задавать и считывать значения внешних сигналов на выводах устройства. Данные последовательно передаются (TDI) и одновременно считываются (TDO) путем сдвига

граничного регистра. Сдвиг на один разряд происходит по импульсу TCK, при этом в младший разряд записывается значение TDI, а значение старшего разряда появляется на выходе TDO. Число сдвигов равно разрядности граничного регистра и определяется числом внешних выводов микросхемы.

Регистр команд состоит из регистра-защелки и логики декодирования команды.

TAP (Test Access Port) - устройство управления JTAG-интерфейсом, которое представляет собой конечный автомат с шестнадцатью состояниями. На рисунке 2 приведена диаграмма состояний конечного автомата. Переход из состояния в состояние происходит по импульсу TCK, а направление перехода задается сигналом TMS. На рисунке рядом со стрелкой, обозначающей переход, указано значение TMS.

Подача пяти импульсов TCK при TMS=1 переводит TAP в состояние "сброс" из любого текущего состояния. Эту операцию необходимо выполнять всякий раз перед началом работы. Состояние "готов" - начальное стабильное состояние при выполнении каких-либо команд. Далее диаграмма состояний распадается на две аналогичные ветви, одна из

которых отображает работу с граничным регистром, вторая - с регистром команд. Состояния “выбор DR” и “выбор IR” позволяют задать тот регистр, который будет использоваться далее. Состояние захвата приводит к параллельной загрузке регистров. Например, в состоянии “захват DR” значения внешних сигналов защелкиваются в соответствующих разрядах граничного регистра. Состояние сдвига перемещает захваченные данные или команды от входа TDO, через соответствующий регистр к выходу TDI. Состояние сдвига закидывается до тех пор, пока все биты данных или команды не будут получены. Состояние обновления приводит к появлению вновь полученных данных на параллельных выходах выбранного регистра.

Система команд JTAG интерфейса включает три обязательные инструкции: BYPASS, SAMPLE/PRELOAD, EXTEST. По команде BYPASS вход TDI замыкается на выход TDO, минуя регистр граничного сканирования. При выполнении команды SAMPLE/PRELOAD состояние “захват DR” вызывает параллельную загрузку в граничный регистр текущих данных на входах микросхемы. При загрузке команды EXTEST, состояние “обновление IR” приводит к появлению содержимого граничного регистра на выходах микросхемы, а в состоянии “захват DR” происходит загрузка входных данных.

Наряду со стандартными могут быть определены также дополнительные команды, характерные для конкретного устройства. Например, команда сброса или выдачи идентификационного кода микросхемы.

Несколько БИС, поддерживающих интерфейс JTAG, могут соединяться последовательно в цепочку (выход TDO одной микросхемы соединяется со входом TDI другой) и может быть выполнено их совместное тестирование.

В настоящее время существует множество микросхем с интегрированным интерфейсом JTAG. Это ряд специализированных сигнальных процессоров, высокоскоростные графические процессоры, однокристальные микроЭВМ, микросхемы flex-логики.

Из вышесказанного становится ясно, каким образом может быть выполнено тестирование устройств через JTAG. Однако, не следует ограничивать использование этого интерфейса только тестированием. JTAG может быть эффективно использован как звено технологической цепочки отладки микроконтроллеров, для начального программирования flash-памяти, конфигурирования flex-логики.

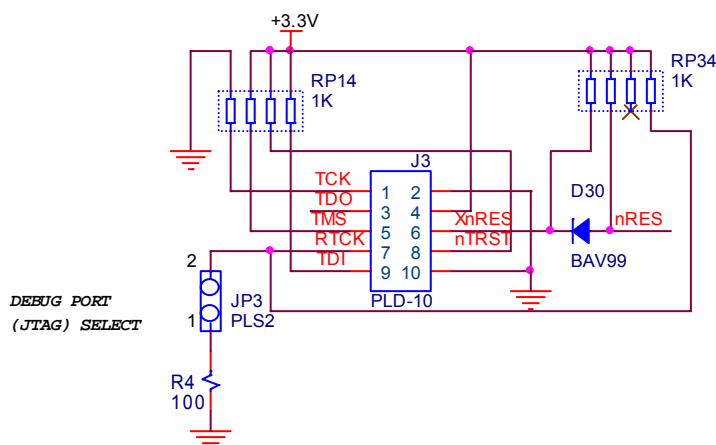
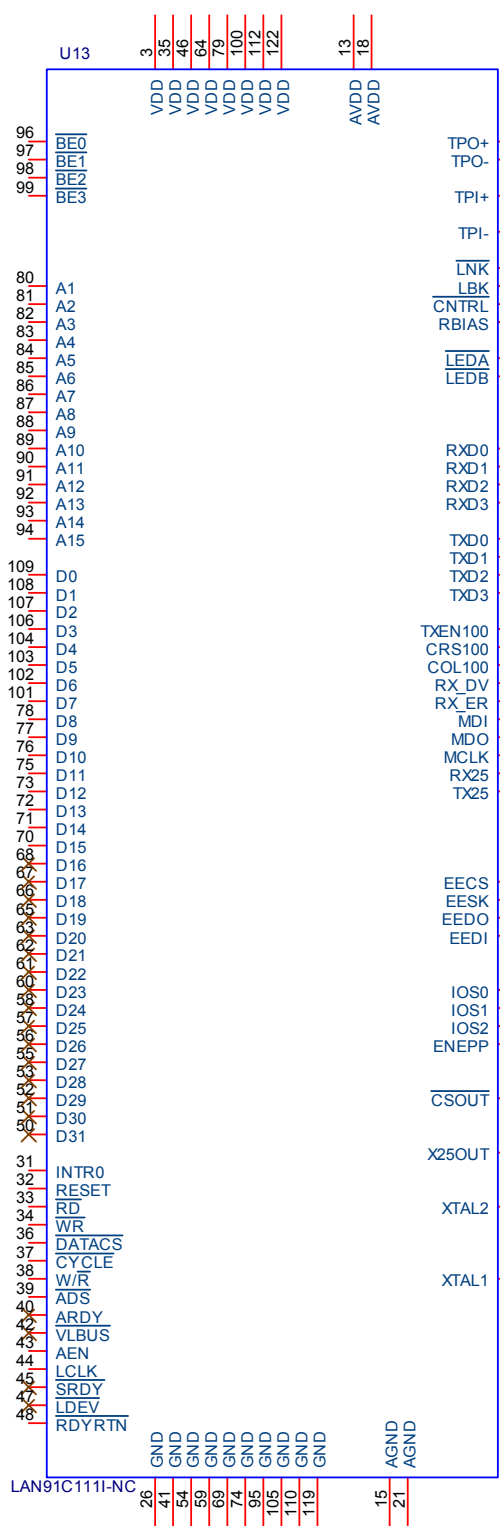


Рисунок 8 Фрагмент схемы с разъемом JTAG

Интерфейс Ethernet 10/100 BASE-TX



Интерфейс Ethernet 10/100 Base-TX

поддерживается с помощью контроллера LAN91C111 фирмы SMCS.

Основные характеристики:

- Две скорости обмена – 10/100 Мбит/сек.
- Совместимость с IEEE 802.3/802.3u - 100BASE-TX/10BASE-T
- Автоопределение скорости 10/100 и типа связи: полный дуплекс/полудуплекс.
- Не требует внешних фильтров.
- Поддержка работы в режиме полного дуплекса.
- 8 Кбайт встроенной памяти для организации входной и выходной очереди пакетов.
- Расширенные возможности по управлению энергопотреблением.
- Возможность подключения внешнего конфигурационного EEPROM с последовательным интерфейсом.
- 8, 16 и 32 разрядный режим работы с системной шиной.
- Внутренний 32 разрядный интерфейс к буферу пакетов.

Инструментальный последовательный канал RS232

Интерфейс RS-232C является наиболее широко распространенной стандартной последовательной связью между микрокомпьютерами и периферийными устройствами. Интерфейс, определенный стандартом Ассоциации электронной промышленности (EIA), подразумевает наличие оборудования двух видов: терминального DTE и связного DCE.

Чтобы не составить неправильного представления об интерфейсе RS-232C, необходимо отчетливо понимать различие между этими видами оборудования. Терминальное оборудование, например микрокомпьютер, может посылать и (или) принимать данные по последовательному интерфейсу. Оно как бы оканчивает (terminate) последовательную линию. Связное оборудование - устройства, которые могут упростить передачу данных совместно с терминальным оборудованием. Наглядным примером связного оборудования служит модем (модулятор-демодулятор). Он оказывается соединительным звеном в последовательной цепочке между компьютером и телефонной линией.

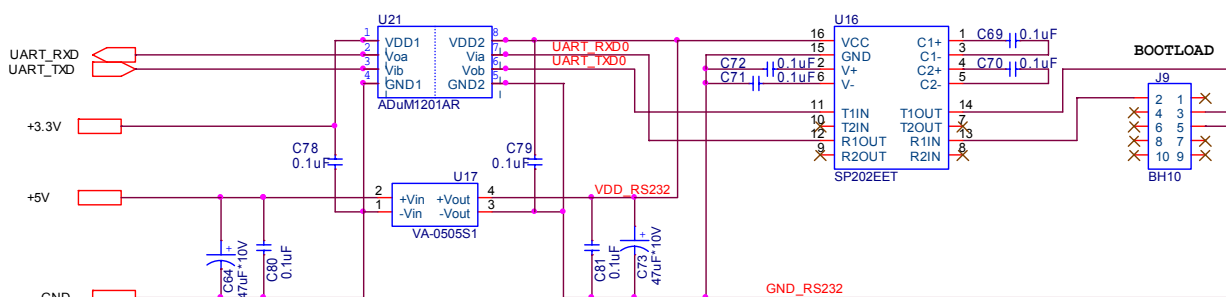


Рисунок 9 Приемопередатчик RS232 с гальванической изоляцией

Интерфейс RS485

Интерфейс RS485 является одним из наиболее распространенных в области промышленной автоматики и допускает подключение широкого спектра различных устройств, в том числе модулей ввода-вывода различных производителей: Siemens, Adwantech, ICP Das, ABB и других. Стандарт EIA RS-485 регламентирует физический уровень интерфейса. RS485 позволяет строить сети с шинной топологией, с количеством узлов от 2 до 32 шт. Один из узлов сети должен быть главным, остальные подчиненными. RS-485 позволяет производить полудуплексный обмен данными, т.е. одновременная передача и прием невозможны. Скорость передачи в RS485 зависит от длины линии связи, типа приемопередатчиков и количества узлов и может достигать 10 Мбит/сек. Расстояние между узлами может составлять 1200 м.

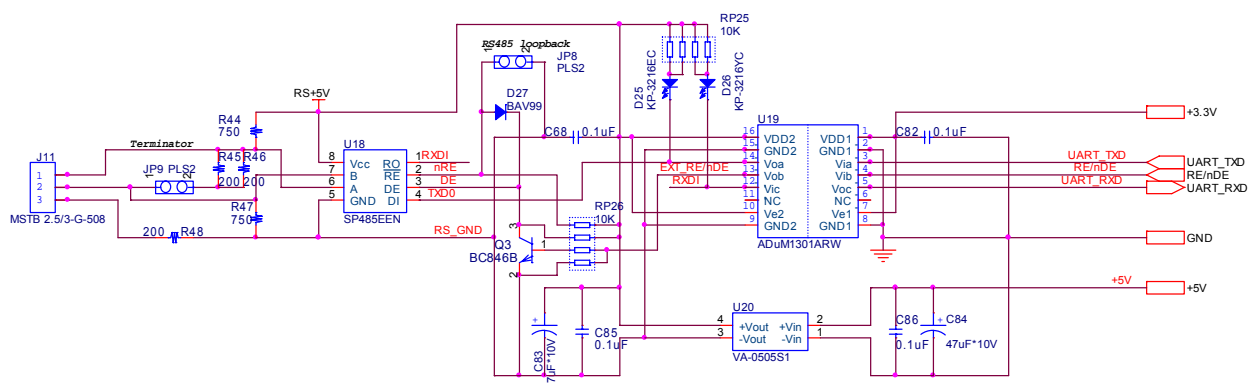


Рисунок 10 Приемопередатчик RS485

Интерфейс CAN 2.0

CAN протокол получил всемирное признание как очень универсальная, эффективная, надежная и экономически приемлемая платформа для почти любого типа связи данных в передвижных системах, машинах, техническом оборудовании и промышленной автоматизации. Основанная на базе протоколов высокого уровня CAN- технология успешно конкурирует на рынке распределенных систем автоматизации. Под терминами "CAN стандарт" или "CAN протокол" понимаются функциональные возможности, которые стандартизированы в ISO 11898. Этот стандарт объединяет физический уровень (Physical Layer) и уровень канала данных (Data Link Layer) в соответствии с 7-ми уровневой OSI моделью.

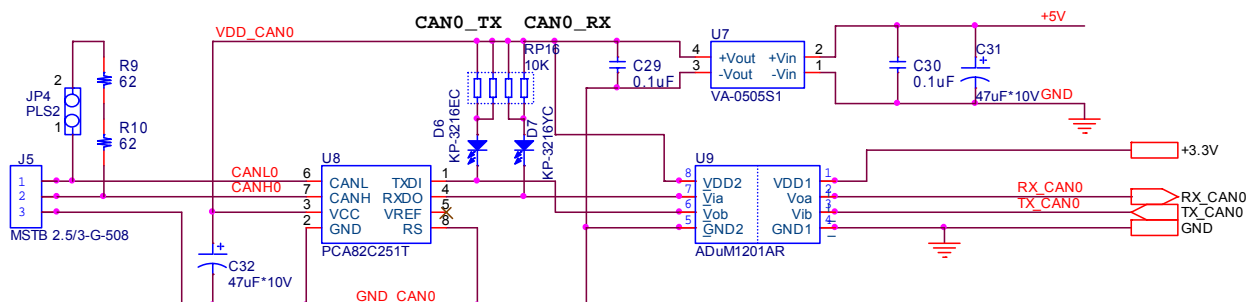


Рисунок 11 Приемопередатчик канала CAN0

Жидкокристаллический дисплей

В SDK-2.0 установлен графический черно-белый ЖКИ WG12232 с разрешением 122x32 пиксела. На плате ЖКИ WG12232 установлено два контроллера SED1520. Первый контроллер отвечает за левую часть индикатора, второй за правую.

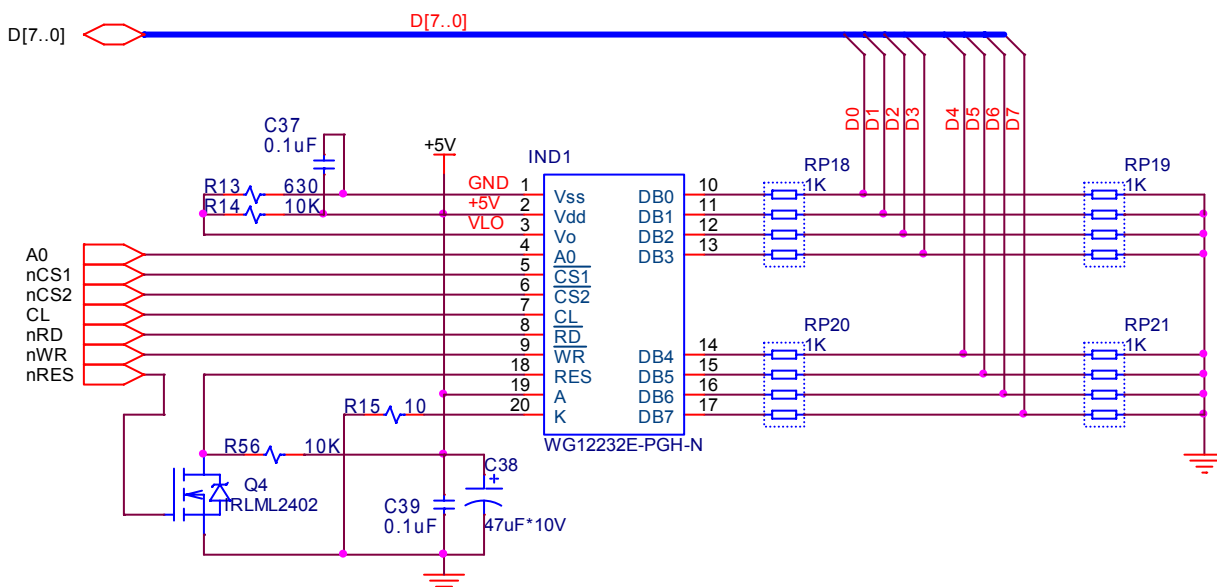


Рисунок 12 Схема подключения ЖКИ

Клавиатура AK1604A-WWB

Клавиатура подключена через порты ввода-вывода микроконтроллера. Клавиатура организована в виде матрицы 4x4. Доступ к колонкам и рядам организован как чтение/запись определенного бита порта внешней памяти (4 бита соответствуют 4 колонкам, другие 4 бита - рядам). Ряды ROW1..ROW4 подключены к плюсу питания через резисторы. Это обеспечивает наличие логической единицы при отсутствии нажатия. На столбцы клавиатуры подают логический ноль. При нажатии на кнопку, происходит изменение значения сигнала на входе соответствующего ряда с единицы на ноль.

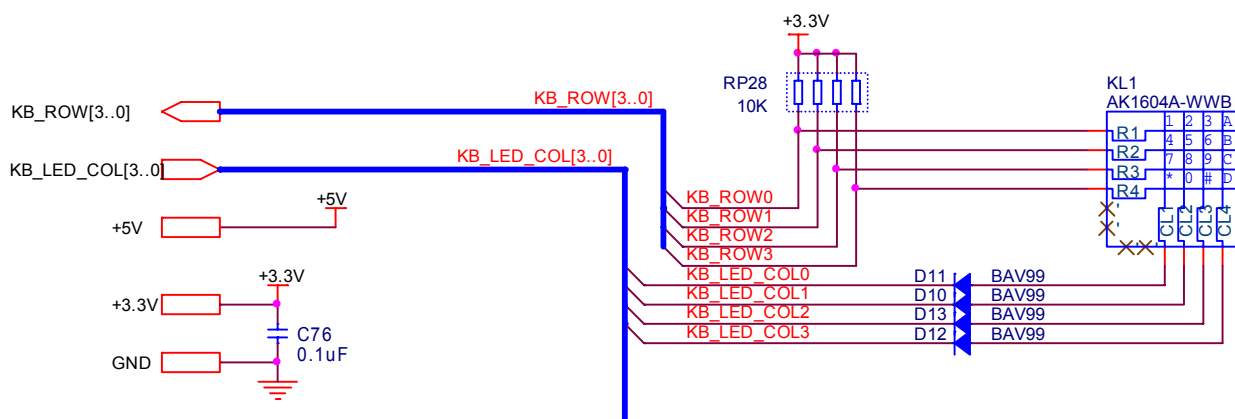


Рисунок 13 Схема подключения клавиатуры

Дискретные порты ввода-вывода

Дискретные входы-выходы предназначены для ввода и вывода информации представленной в двоичном виде. Сигнал на входе или выходе дискретного порта может принимать значение логического нуля или единицы.

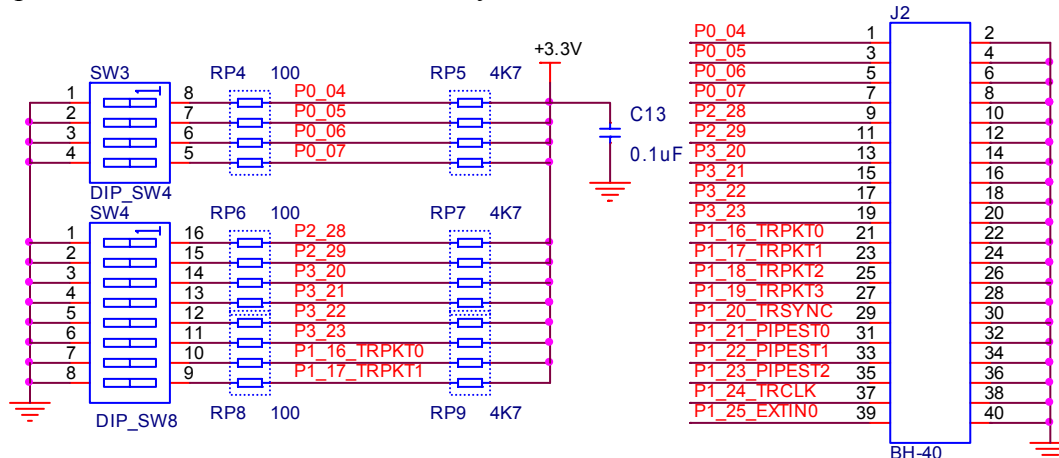


Рисунок 14 Разъем J2 для подключения внешних устройств, DIP переключатели SW3 и SW4

Аналоговые порты ввода

Аналоговые порты ввода предназначены для ввода аналоговой информации в микроконтроллер.

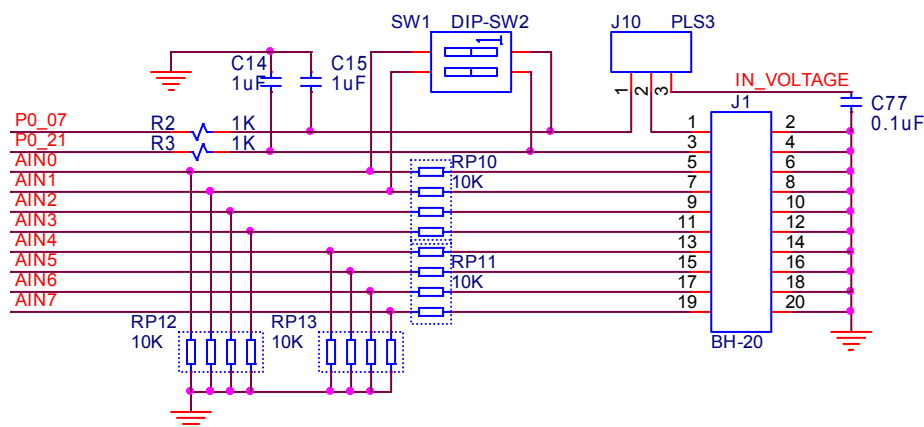


Рисунок 15 Разъем J1 для подключения аналоговых устройств

Инструментальное обеспечение

В качестве инструментальных программных средств для работы с SDK-2.0 возможно использовать широкий спектр различных продуктов. В их число производителей инструментальных средств входят:

- Keil Software (есть бесплатная версия с ограничением на размер кода);
- IAR Systems (есть бесплатная версия с ограничением на время использования);
- GNU (бесплатная)
- Green Hills и другие.

Среда разработки и компиляторы C/C++

Мы будем пользоваться оценочной (evaluation) версией инструментальных средств фирмы Keil Software. Указанные инструментальные средства и инструкцию по их установке можно свободно получить через Интернет на сайте www.keil.com после регистрации.

Системные требования для персонального компьютера:

- Windows 98, Windows NT Version 4, Windows 2000, Windows XP;
- Манипулятор Мышь или аналогичное устройство;
- 30 Мбайт свободного дискового пространства;
- 128 Мбайт ОЗУ.

Ограничения оценочной версии следующие:

- Вы не можете использовать интегрированную среду разработки uVision, чтобы создавать коммерческие продукты.
- Использование инструментальных средств GNU никак не ограничено.
- Компилятор CARM, ассемблер и компоновщик ограничены 16 КБ объектного кода. Исходный текст может иметь любой размер.
- Программы, которые генерируют исполняемые модули крупнее 16 КБ объектного кода, не будут собираться или транслироваться.
- Отладчик поддерживает программы с размером исполняемого модуля не более 16 Кбайт.

В состав инструментальных средств для процессоров с ядром APM7 входит:

- Интегрированная среда разработки uVision;
- Компилятор языка C;
- Ассемблер;
- Симулятор – отладчик;
- Линкер;
- Библиотекарь;
- Комплект компиляторов с лицензией GNU.

Загрузка исполняемого модуля

Для доставки исполняемого модуля в стенд SDK-2.0 необходима специальная программа LPC2000 Flash Utility, поставляемая бесплатно фирмой Philips. Для загрузки модуля необходимо:

1. Установить переключку ISP mode и перезапустить SDK-2.0;
2. Выбрать файл с вашим загрузочным модулем в формате HEX;
3. Выбрать тип микроконтроллера (LPC2292);
4. Нажать кнопку Read Device ID и убедиться в том, что связь со стендом работает;
5. Нажать кнопку Upload to Flash;
6. Дождаться окончания загрузки и снять переключку ISP mode;
7. Перезапустить стенд SDK-2.0

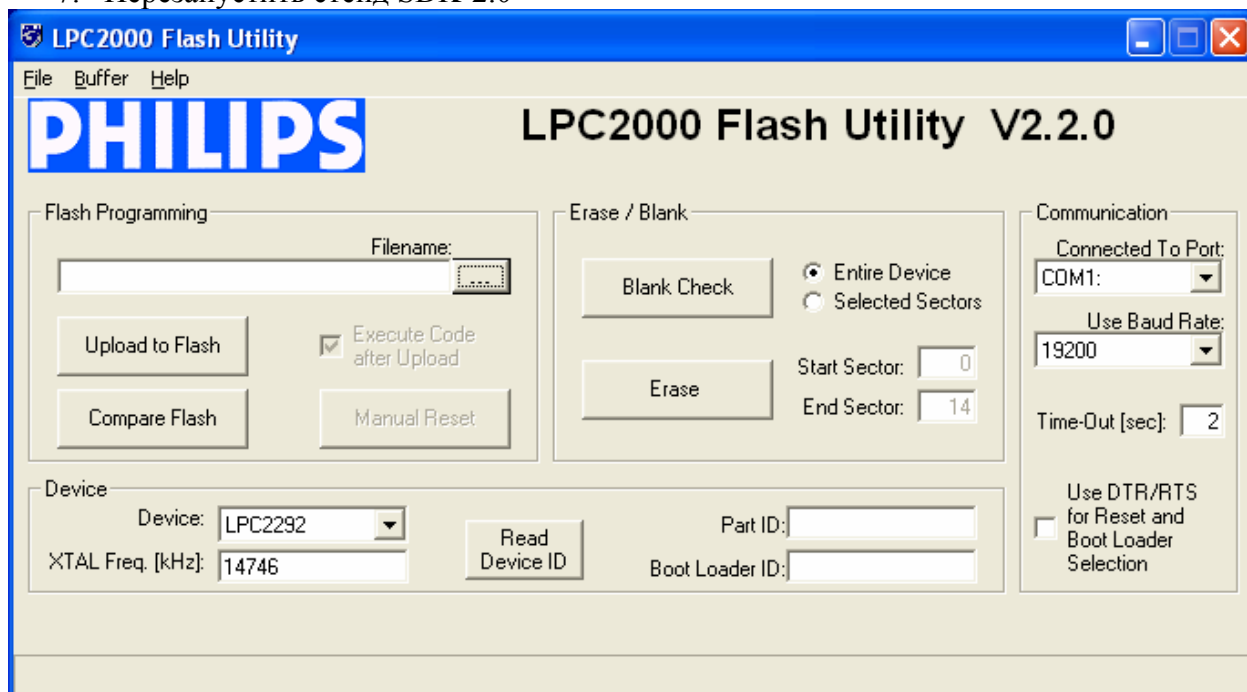


Рисунок 16 Внешний вид программы LPC2000 Flash Utility

Литература

1. Учебный стенд SDK-2.0. Инструкция по эксплуатации
2. Учебный стенд SDK-2.0. Схема электрическая принципиальная.
3. LPC2119/2129/2194/2292/2294 USER MANUAL. Philips Semiconductors.

Контактная информация

Общество с ограниченной ответственностью «ЛМТ»
199034, Санкт-Петербург, Биржевая линия, 16
Тел./факс (812) 233-3096
Тел. (812) 380-9329, 331-8846

Е-mail: info@lmt.ifmo.ru
<http://lmt.ifmo.ru>