

Лабораторная работа N3

Таймер

Оглавление

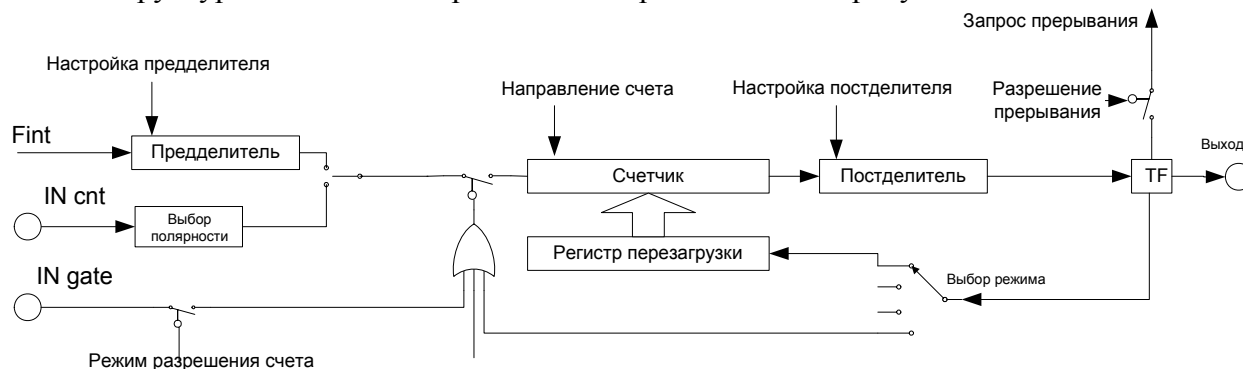
Таймеры-счетчики	2
Режим таймера	2
Режим счетчика	3
Модули таймеров-счетчиков со схемами входного захвата, выходного сравнения и выработки сигналов с ШИМ (CAPTURE/COMPARE/PWM (CCP))	3
Схема выходного сравнения (Output Compare)	4
Схема входного захвата (Input Capture)	4
Схема выработки сигнала с ШИМ	5
Процессоры событий	6
Таймеры микроконтроллера LPC2292	6
Основные характеристики	6
Описание выводов микроконтроллера используемых при работе с таймерами	7
Описание регистров таймеров	7
Регистр IR	8
Регистр TCR	8
Регистр MCR	8
Регистр CCR	9
Регистр EMR	9
Структурная схема	10
Контроллер прерываний микроконтроллера LPC2292 (Vectored Interrupt Controller)	11
Основные характеристики	11
Основные регистры VIC	11
Регистр VICProtection (Protection Enable Register)	11
Регистр VICIntEnClear (Interrupt Enable Clear Register)	11
Регистр VICIntSelect (Interrupt Select Register)	11
Регистры VICVectAddr0-15 (Vector Address Registers)	12
Регистры VICVectCntl0-15 (Vector Control Registers)	12
Регистр VICIntEnable (Interrupt Enable Register)	12
Регистр VICVectAddr (Vector Address Register)	12
Регистр VICDefVectAddr (Default Vector Address Register)	12
Пример программы с обработкой прерываний от таймера	13
Литература	13

Таймеры-счетчики

Таймеры-счетчики предназначены для:

- Подсчета временных интервалов (режим таймера);
- Подсчета числа импульсов («внешних событий») на специальном внешнем входе (режим счетчика).

Структурная схема таймера-счетчика представлена на рисунке:



Режим таймера

Тактирование счетчика выполняется от сигнала внутренней синхронизации процессора Fint. Обычно это частота процессорных циклов, формируемая от основного генератора. Подсчет временных интервалов выполняется в периодах сигнала Fint.

Предделитель используется для снижения тактовой частоты, подаваемой на регистр-счетчик. Это позволяет подсчитывать в более длительные интервалы, но увеличивает шаг дискретизации, а соответственно уменьшает точность. Предделитель может быть с фиксированным или программируемым коэффициентом деления. У программируемых предделителей обычно выбирается коэффициент деления из ряда 1, 2, 4, 8, ...

Регистр-счетчик накапливает (считает) значение временного интервала в единицах входных тактов счетчика (после предделителя). Разрядность регистра-счетчика определяет разрядность всего таймера-счетчика.

Постделитель встречается достаточно редко (PICmicro) и служит для увеличения периода установки флага переполнения TF. Обычно постделитель – это дополнительные разряды регистра-счетчика недоступные по чтению-записи. Постделитель обычно программируемый на разные коэффициенты деления, как и предделитель.

TF – флаг переполнения таймера. Устанавливается при переходе всех разрядов регистра счетчика-постделителя из 1 в 0. Обычно используется для указания окончания временного интервала. По нему может вырабатываться запрос прерывания.

От флага TF идет цепь обратной связи, задающая режим работы таймера:

- а) однократный счет: после переполнения в регистр-счетчик загружается значение 0 и счет останавливается. Запуск следующего цикла – специальной командой из программы;
- б) циклический счет с полным циклом: после переполнения в регистр-счетчик загружается значение 0 и счет начинается снова. Полный цикл счета таймера будет 2^k тактов, где k – разрядность счетчик + постделитель.
- с) циклический счет с автоперезагрузкой: после переполнения в регистр счетчик загружается значение из регистра перезагрузки. Таким образом,

счет можно начинать не с 0 и уменьшается (программируется) длительность цикла таймера.

Во многих процессорах имеется специальный вывод INgate, который выполняет функцию разрешения счета внешним сигналом. С помощью этого механизма легко подсчитывать длительность временного интервала, определяемого длительностью импульса на входе INgate.

Режим счетчика

В отличие от режима таймера, в режиме счетчика выбирается тактирование от внешнего импульсного сигнала, подаваемого на вход INcnt. При этом подсчитываются импульсы внешнего сигнала. Инкрементация или декрементация счетчика происходит по перепаду (фронту) сигнала. Фронт сигнала в данном случае называют «внешним событием». Полярность фронтов можно программировать. В остальном, функционирование в режимах счетчика и таймера аналогично.

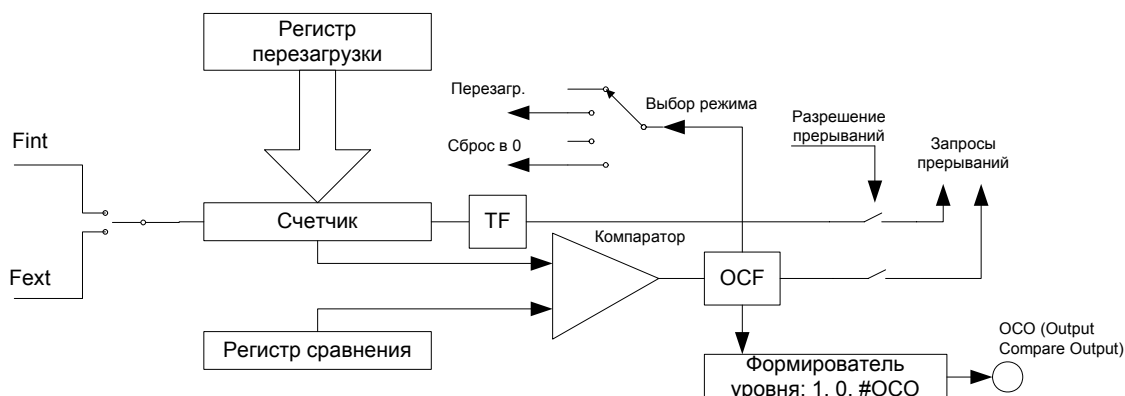
Модули таймеров-счетчиков со схемами входного захвата, выходного сравнения и выработки сигналов с ШИМ (CAPTURE/COMPARE/PWM (CCP))

Модули CCP являются развитием структуры таймеров-счетчиков и выполняют схожие функции, однако требуют меньшей программной поддержки, более гибки в настройке на различные задачи, позволяют достигнуть более высокого быстродействия. Наибольшую эффективность они обеспечивают при работе с внешними периодическими или непериодическими сигналами при решении следующих задач:

- фиксация времени (момента) внешнего события (фронта);
- определение частоты и длительности импульсов внешнего сигнала, фазового сдвига нескольких сигналов;
- формирование одиночных импульсов с программируемой длительностью.
- формирование на одном или нескольких выводах периодических последовательностей импульсов и программируемой частотой, длительностью, фазовым сдвигом (в случае нескольких выходных сигналов);
- формирование сигналов с широтно-импульсной модуляцией (ШИМ, PWM). При ШИМ частота сигнала остается постоянной, а длительность положительного и отрицательного импульсов программируется. Основная характеристика сигнала с ШИМ является скважность: отношение периода к длительности положительного импульса. Для меандра скважность равна 2. Модуль ШИМ с подключенной к его выходу интегрирующей цепочкой образует простейший ЦАП. Такое использование модулей ШИМ является основным во встраиваемых системах.

Все перечисленные функции выполняются модулями CCP автономно, а вмешательство программиста требуется только на этапе настройки режимов модуля.

Схема выходного сравнения (Output Compare)



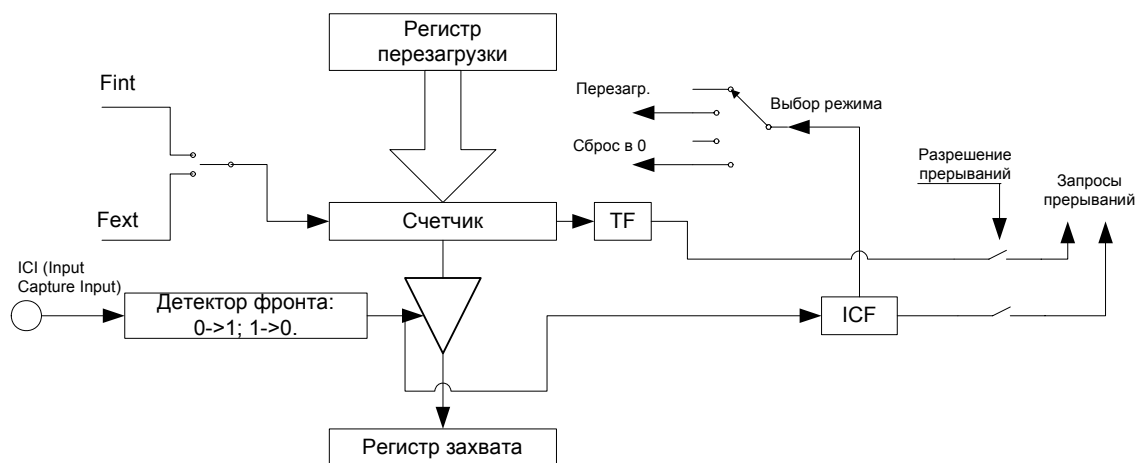
Многоразрядный цифровой компаратор непрерывно сравнивает изменяющийся во времени код таймера-счетчика с кодом, который записан в регистре сравнения. В момент равенства этих кодов устанавливается флаг OCF (Output Compare Flag) и изменяется сигнал на выводе OCO (Output Compare Output). Возможны три варианта изменения сигнала, которые могут быть настроены программно: установка «1», установка «0», инвертирование сигнала на выводе OCO ($OCO \leq \#OCO$). По установке флага OCF может быть сброшен (обнулен) или перезагружен определенным значением регистр-счетчик. Кроме того, по установке флага OCF может быть выработан запрос прерывания, если данное прерывание разрешено. Запрос прерывания может вырабатываться и при переполнении таймера-счетчика.

Рассмотрим примеры типовых применений модуля CCP в режиме выходного сравнения:

1. Формирование сигнала с определенной частотой: формирователь уровня настраивают на режим инверсии OCO, управление таймером-счетчиком в режим сброса по флагу OCF, в регистр сравнения – значение, равное полупериоду формируемой частоты. По каждому событию сравнения раз в полупериод порт OCO инвертируется и формируется передний или задний фронт сигнала.
2. Формирование одиночного импульса определенной длительности: формирователь уровня настраивают на режим установки OCO в «0», в регистр сравнения – длительность импульса, таймер обнуляем и одновременно устанавливаем порт OCO в «1» (передний фронт). По событию сравнения порт обнуляется (задний фронт).
3. Ожидание определенного числа импульсов на счетном входе (сигнал Fext) таймера-счетчика: таймер настраиваем в режим счетчика, обнуляем, в регистр сравнения записываем требуемое число импульсов, разрешаем прерывание по событию сравнения (по флагу OCF). После прохождения заданного числа импульсов будет выработан запрос прерывания.
4. Делитель входной частоты на заданное число N, кратное двум: таймер-счетчик переключаем в режим счетчика, устанавливаем обнуление счетчика по флагу OCF, формирователь уровня настраивают на режим инверсии OCO, в регистр сравнения записываем значение $N/2$.

Схема входного захвата (Input Capture)

Функцию входного захвата поддерживают микроконтроллеры семейств (Atmel), 8051GB(Intel), AVR(Atmel), PIC16(Microchip), ST7, ST9 (SGS-T), HC08, HC11 (Motorola) и многие другие.



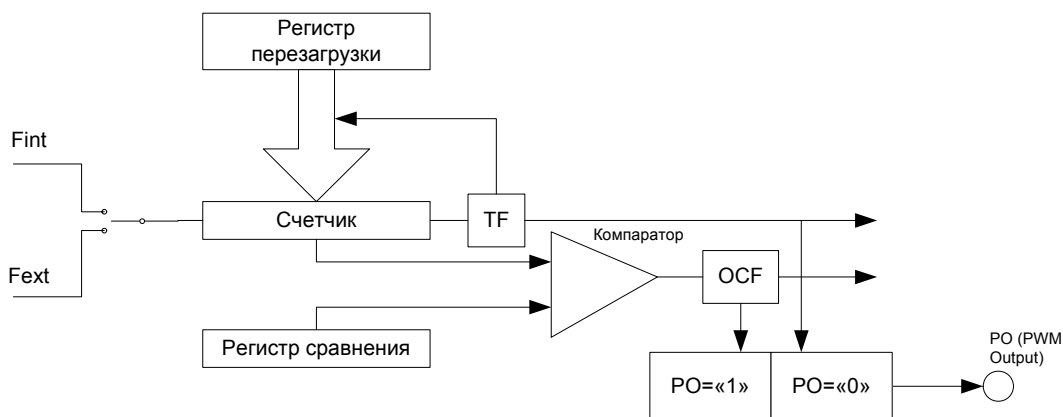
Данная схема предназначена для фиксации времени возникновения внешнего события: когда на внешнем выводе ICI происходит событие (перепад), определяемый настройкой схемы «детектора фронта», то текущее значение регистра-счетчика переписывается в регистр захвата, откуда может быть прочитано программно. Во многих реализациях захват может быть программно-управляемым – по команде обращения к специальному регистру.

Тактирование регистра-счетчика чаще выбирается от сигнала внутренней синхронизации процессора Fint, то есть счетная часть модуля Input Capture настроена на режим подсчета времени – таймера. Но так же можно использовать и внешнее тактирование. По событию захвата устанавливается флаг ICF, может вырабатываться запрос прерывания. Кроме этого может быть перезагружен «0» или определенным значением регистр-счетчик.

С помощью схемы входного захвата удобно:

1. Определять период/частоту сигнала на входе ICI;
2. Фиксация относительного времени возникновения различных событий.

Схема выработки сигнала с ШИМ



Данная схема является модифицированным вариантом схемы выходного сравнения (Output Compare). Разница в том, что выходом управляет как компаратор, так и схема фиксации переполнения регистра-счетчика. Передний фронт сигнала с ШИМ (0→1) формируется по событию сравнения (когда регистр-счетчик равен регистру сравнения). Задний фронт (1→0) – по переполнению регистра-счетчика.

Период сигнала с ШИМ равен частоте переполнения таймера и задается содержимым регистра перезагрузки. Длительность положительного импульса в периоде

определяется как разница (максимального значения регистра-счетчика +1) и содержимого регистра сравнения.

В различных процессорах могут использоваться схемы генераторов ШИМ немного отличающиеся от данной.

Процессоры событий

Под управлением единого счетчика могут быть объединены несколько каналов входного захвата/ выходного сравнения/ формирования сигналов ШИМ. Каждый из каналов может быть индивидуально настроен на один из перечисленных режимов. Такие сложные блоки называют *процессорами событий*, а также: массивом программируемых счетчиков - PCA (Programmable Counter Array) (Intel); блоком CAPCOM (Infineon), блоком TIM8 (Motorola)).



Процессоры событий позволяют формировать взаимно синхронизированные выходные сигналы - с фиксированным сдвигом фаз или считывать временные сдвиги между событиями, как частный случай – сдвиг фазы.

Таймеры микроконтроллера LPC2292

Микроконтроллер LPC2292 имеет два встроенных таймера-счетчика.

Основные характеристики

- 32-разрядные таймеры/счетчики с 32-разрядным программируемым делителем.
- До четырех 32-разрядных канала захвата на таймер. По завершении захвата может генерироваться прерывание.
- Четыре регистра сравнения, которые позволяют:
 - Продолжать работу при совпадении (с возможностью генерации прерывания).
 - Остановить таймер при совпадении (с возможностью генерации прерывания).
 - Сбросить таймер при совпадении (с возможностью генерации прерывания).

- До четырех внешних выходов связанных с регистрами сравнения, со следующими возможностями:
 - Установить низкий уровень при совпадении
 - Установить высокий уровень при совпадении
 - Инвертировать при совпадении
 - Ничего не делать при совпадении

Описание выводов микроконтроллера используемых при работе с таймерами

Название вывода	Направление	Описание
CAP0.3..0 CAP1.3..0	Выход	<p>Сигнал захвата – Изменение на выводе захвата может быть настроено на загрузку счетчика таймера (ТС) в один из регистров захвата (с возможностью генерации прерывания). Захват может производиться с нескольких выводов.</p> <p>CAP0.0 может быть выбран из/на 3 выводах одновременно. CAP0.1 может быть выбран из/на 2 выводах одновременно. CAP0.2 может быть выбран из/на 3 выводах одновременно. CAP0.3 может быть выбран из/на 1 выводе. CAP1.0 может быть выбран из/на 1 выводе. CAP1.1 может быть выбран из/на 1 выводе. CAP1.2 может быть выбран из/на 2 выводах одновременно. CAP1.3 может быть выбран из/на 2 выводах одновременно.</p>
MAT0.3..0 MAT1.3..0	Вход	<p>Внешний вывод сравнения 0/1 – Когда регистр сравнения 0/1 достигает значения счетчика таймера (ТС) этот вывод инвертируется, устанавливается на низкий или высокий уровень сигнала, или не выполняется никаких действий. Функциональностью этих выводов управляет регистр EMR (External Match Register). Несколько выводов сравнения может работать параллельно.</p> <p>MAT0.0 может быть выбран на 2 выводах одновременно. MAT0.1 может быть выбран на 2 выводах одновременно. MAT0.2 может быть выбран на 2 выводах одновременно. MAT0.3 может быть выбран на 1 выводе. MAT1.0 может быть выбран на 1 выводе. MAT1.1 может быть выбран на 1 выводе. MAT1.2 может быть выбран на 2 выводах одновременно. MAT1.3 может быть выбран на 2 выводах одновременно.</p>

Описание регистров таймеров

Имена регистров имеют следующий вид: TnXXX, где n – номер таймера; XXX – название регистра. Например: T0IR, T1TC и т. д.

Название	Описание	Доступ
IR	Регистр прерываний. IR может быть прочитан для того, чтобы узнать источник прерывания (до восьми источников). IR может быть записан для очистки прерываний.	R/W
TCR	Регистр управления. Используется для управления функционированием таймера. Счетчик таймера может быть отключен или сброшен с помощью TCR.	R/W
TC	Счетчик таймера. 32-разрядный счетчик инкрементируется каждый PR+1 такт на линии pclk. TC управляется с помощью TCR.	R/W
PR	Регистр предделителя. Счетчик таймера инкрементируется каждый PR+1 такт на	R/W

	линии pclk.	
PC	Счетчик предделителя. Это 32-разрядный счетчик, который инкрементируется до значения регистра PR, а затем инкрементируется TC.	R/W
MCR	Регистр управления сравнением. С помощью регистра MCR можно включить генерацию прерываний и сброс счетчика таймера при успешном сравнении.	R/W
MR0	Регистр сравнения 0. MR0 может быть настроен с помощью регистра MCR на сброс TC, остановку TC и PC, и/или генерацию прерывания при каждом совпадении MR0 и TC.	R/W
MR1	Регистр сравнения 1. Сммотри описание регистра MR0.	R/W
MR2	Регистр сравнения 2. Сммотри описание регистра MR0.	R/W
MR3	Регистр сравнения 3. Сммотри описание регистра MR0.	R/W
CCR	Регистр управления захватом. С помощью CCR можно выбрать перепад на линии захвата, по которому происходит загрузка регистра захвата, и включить генерацию прерываний, если захват был произведен.	R/W
CR0	Регистр захвата 0. CR0 загружается значением регистра TC при возникновении события на выводах CAP0.0 (CAP1.0).	RO
CR1	Регистр захвата 1. Сммотри описание регистра CR0.	RO
CR2	Регистр захвата 2. Сммотри описание регистра CR0.	RO
CR3	Регистр захвата 3. Сммотри описание регистра CR0.	RO
EMR	Регистр внешних выводов сравнения. EMR управляет внешними выводами сравнения MAT0.0-3 (MAT1.0-3).	R/W

R/W – Чтение/Запись; RO – Только чтение.

Регистр IR

IR	Назначение	Описание
0	Прерывание MR0	Флаг прерывания канала сравнения 0
1	Прерывание MR1	Флаг прерывания канала сравнения 1
2	Прерывание MR2	Флаг прерывания канала сравнения 2
3	Прерывание MR3	Флаг прерывания канала сравнения 3
4	Прерывание CR0	Флаг прерывания канала захвата 0
5	Прерывание CR1	Флаг прерывания канала захвата 1
6	Прерывание CR2	Флаг прерывания канала захвата 2
7	Прерывание CR3	Флаг прерывания канала захвата 3

Регистр TCR

TCR	Назначение	Описание
0	Счетчик включен	1 – счетчики таймера и предделителя включены. 0 – счетчики отключены
1	Сброс счетчика	1 – счетчики таймера и предделителя сбрасываются по следующему положительному перепаду pclk. Счетчики находятся в состоянии сброса до тех пор, пока TCR[1] не станет нулем

Регистр MCR

MCR	Назначение	Описание
0	Прерывание по MR0	1 – прерывание генерируется, когда значение TC совпадает с MR0. 0 – прерывание не происходит
1	Сброс по MR0	1 – сброс счетчика таймера при совпадении с MR0. 0 – эта функция отключена
2	Стоп по MR0	1 – при совпадении TC со значением MR0, TC и PC останавливаются и TCR[0] устанавливается в ноль. 0 – эта функция отключена
3	Прерывание по MR1	1 – прерывание генерируется, когда значение TC совпадает с MR1. 0 – прерывание не происходит
4	Сброс по MR1	1 – сброс счетчика таймера при совпадении с MR1. 0 – эта функция отключена
5	Стоп по MR1	1 – при совпадении TC со значением MR1, TC и PC останавливаются и TCR[0] устанавливается в ноль. 0 – эта функция отключена
6	Прерывание по MR2	1 – прерывание генерируется, когда значение TC совпадает с MR2. 0 – прерывание не происходит

7	Сброс по MR2	1 – сброс счетчика таймера при совпадении с MR2. 0 – эта функция отключена
8	Стоп по MR2	1 – при совпадении ТС со значением MR2, ТС и РС останавливаются и TCR[0] устанавливается в ноль. 0 – эта функция отключена
9	Прерывание по MR3	1 – прерывание генерируется, когда значение ТС совпадает с MR3. 0 – прерывание не происходит
10	Сброс по MR3	1 – сброс счетчика таймера при совпадении с MR3. 0 – эта функция отключена
11	Стоп по MR3	1 – при совпадении ТС со значением MR3, ТС и РС останавливаются и TCR[0] устанавливается в ноль. 0 – эта функция отключена

Регистр CCR

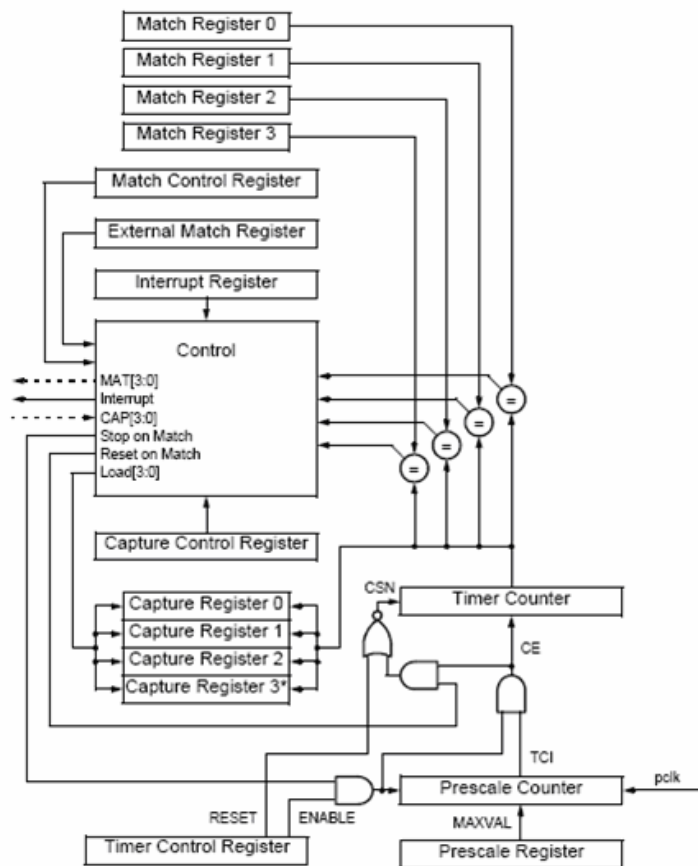
CCR	Назначение	Описание
0	Захват на CAPn.0 по положительному перепаду	1 – переход из 0 в 1 на выводе CAPn.0 вызывает загрузку в CR0 значения ТС. 0 – эта функция отключена
1	Захват на CAPn.0 по отрицательному перепаду	1 – переход из 1 в 0 на выводе CAPn.0 вызывает загрузку в CR0 значения ТС. 0 – эта функция отключена
2	Прерывание по событию на CAPn.0	1 – загрузка CR0 по перепаду на CAPn.0 генерирует прерывание. 0 – эта функция отключена
3	Захват на CAPn.1 по положительному перепаду	1 – переход из 0 в 1 на выводе CAPn.1 вызывает загрузку в CR1 значения ТС. 0 – эта функция отключена
4	Захват на CAPn.1 по отрицательному перепаду	1 – переход из 1 в 0 на выводе CAPn.1 вызывает загрузку в CR1 значения ТС. 0 – эта функция отключена
5	Прерывание по событию на CAPn.1	1 – загрузка CR1 по перепаду на CAPn.1 генерирует прерывание. 0 – эта функция отключена
6	Захват на CAPn.2 по положительному перепаду	1 – переход из 0 в 1 на выводе CAPn.2 вызывает загрузку в CR2 значения ТС. 0 – эта функция отключена
7	Захват на CAPn.2 по отрицательному перепаду	1 – переход из 1 в 0 на выводе CAPn.2 вызывает загрузку в CR2 значения ТС. 0 – эта функция отключена
8	Прерывание по событию на CAPn.2	1 – загрузка CR2 по перепаду на CAPn.2 генерирует прерывание. 0 – эта функция отключена
9	Захват на CAPn.3 по положительному перепаду	1 – переход из 0 в 1 на выводе CAPn.3 вызывает загрузку в CR3 значения ТС. 0 – эта функция отключена
10	Захват на CAPn.3 по отрицательному перепаду	1 – переход из 1 в 0 на выводе CAPn.3 вызывает загрузку в CR3 значения ТС. 0 – эта функция отключена
11	Прерывание по событию на CAPn.3	1 – загрузка CR3 по перепаду на CAPn.3 генерирует прерывание. 0 – эта функция отключена

Регистр EMR

EMR	Назначение	Описание
0	Внешний вывод сравнения 0	Этот бит показывает, подключен ли выход MAT0.0/MAT1.0 к соответствующему выводу. Когда происходит успешное сравнение с регистром MR0, этот вывод инвертируется, переходит на низкий или высокий уровень сигнала, остается в том же состоянии. Биты EMR[4:5] задают поведение этого вывода.
1	Внешний вывод сравнения 1	Этот бит показывает, подключен ли выход MAT0.1/MAT1.1 к соответствующему выводу. Когда происходит успешное сравнение с регистром MR1, этот вывод инвертируется, переходит на низкий или высокий уровень сигнала, остается в том же состоянии. Биты EMR[6:7] задают поведение этого вывода.
2	Внешний вывод сравнения 2	Этот бит показывает, подключен ли выход MAT0.2/MAT1.2 к соответствующему выводу. Когда происходит успешное сравнение с

		регистром MR2, этот вывод инвертируется, переходит на низкий или высокий уровень сигнала, остается в том же состоянии. Биты EMR[8:9] задают поведение этого вывода.
3	Внешний вывод сравнения 3	Этот бит показывает, подключен ли выход MAT0.3/MAT1.3 к соответствующему выводу. Когда происходит успешное сравнение с регистром MR3, этот вывод инвертируется, переходит на низкий или высокий уровень сигнала, остается в том же состоянии. Биты EMR[10:11] задают поведение этого вывода.
5:4	Управление внешним выводом сравнения 0	Эти биты задают поведение внешнего вывода сравнения 0. 00: состояние вывода не изменяется 01: вывод переходит на низкий уровень сигнала (0) 10: вывод переходит на высокий уровень сигнала (1) 11: вывод инвертируется
7:6	Управление внешним выводом сравнения 1	Эти биты задают поведение внешнего вывода сравнения 1. 00: состояние вывода не изменяется 01: вывод переходит на низкий уровень сигнала (0) 10: вывод переходит на высокий уровень сигнала (1) 11: вывод инвертируется
9:8	Управление внешним выводом сравнения 2	Эти биты задают поведение внешнего вывода сравнения 2. 00: состояние вывода не изменяется 01: вывод переходит на низкий уровень сигнала (0) 10: вывод переходит на высокий уровень сигнала (1) 11: вывод инвертируется
11:10	Управление внешним выводом сравнения 3	Эти биты задают поведение внешнего вывода сравнения 3. 00: состояние вывода не изменяется 01: вывод переходит на низкий уровень сигнала (0) 10: вывод переходит на высокий уровень сигнала (1) 11: вывод инвертируется

Структурная схема



Контроллер прерываний микроконтроллера LPC2292 (Vectored Interrupt Controller)

Основные характеристики

- 32 источника запросов прерывания
- 16 векторных запросов прерывания
- 16 динамически назначаемых уровней приоритета
- Программная генерация прерываний

Источники прерываний программно могут быть разделены на 3 категории: FIQ, векторные IRQ, и не векторные IRQ.

FIQ (Fast Interrupt request) – запросы с наивысшим приоритетом. Если более чем один запрос прерывания отнесен к категории FIQ, контроллер прерываний объединяет запросы и посылает сигнал процессору ARM. Наибольшая скорость работы достигается, если к категории FIQ отнесен один запрос прерывания.

Векторные IRQ (Interrupt ReQuest) – запросы со средним приоритетом. Из 32 источников, только 16 могут быть отнесены к этой категории. Для обработки этих запросов используются 16 специальных слотов векторных IRQ (наименьший номер слота является наиболее приоритетным).

Не векторные IRQ имеют наименьший приоритет.

Основные регистры VIC

Регистр VICProtection (Protection Enable Register)

Этот регистр задает режим доступа к контроллеру прерываний.

VICProtection	Назначение
0	1: регистры VIC доступны только в привилегированном режиме 0: регистры VIC доступны в пользовательском и привилегированном режимах

Доступен для чтения и записи.

Регистр VICIntEnClear (Interrupt Enable Clear Register)

Этот регистр позволяет отключить соответствующие прерывания.

VICIntEnClear	Назначение
31:0	1: запись 1 очищает соответствующий бит в регистре разрешения прерываний (VICIntEnable) 0: запись 0 оставляет соответствующий бит в VICIntEnable без изменений

Доступен только для записи.

Регистр VICIntSelect (Interrupt Select Register)

Этот регистр задает к какой категории относится запрос прерывания (FIQ или IRQ).

VICIntSelect	Назначение
31:0	1: соответствующий запрос прерывания относится к категории FIQ 0: соответствующий запрос прерывания относится к категории IRQ

Доступен для чтения и записи.

Регистры VICVectAddr0-15 (Vector Address Registers)

Эти регистры содержат адреса обработчиков прерываний для векторных IRQ.

VICVectAddr0-15	Назначение
31:0	Если одно или более прерываний разрешены, отнесены к категории IRQ и подключены к включенному векторному слоту IRQ, значение этого регистра с наивысшим приоритетом будет возвращено, когда обработчик прерывания обратится к регистру VICVectAddr.

Доступны для чтения и записи.

Регистры VICVectCntl0-15 (Vector Control Registers)

Эти регистры настраивают 16 слотов векторных IRQ.

VICVectCntl0-15	Назначение
5	1: этот слот векторного IRQ включен и может вызывать адрес обработчика прерывания, если соответствующее прерывание разрешено, отнесено к категории IRQ и подключено.
4:0	Номер запроса прерывания назначенный этому слоту IRQ. Хорошим стилем программирования считается, когда программа не назначает один и тот же запрос прерывания больше чем одному включенному слоту векторного IRQ. Но если это происходит, то используется слот с меньшим номером.

Доступны для чтения и записи.

Регистр VICIntEnable (Interrupt Enable Register)

Этот регистр содержит информацию о разрешенных запросах прерываний.

VICIntEnable	Назначение
31:0	При чтении этого регистра, единицы указывают, какие запросы прерываний разрешены. При записи в этот регистр, единицы разрешают соответствующие запросы прерываний. Запись нулей не запрещает прерывания. Для запрещения прерываний следует использовать регистр VICIntEnClear.

Доступен для чтения и записи.

Регистр VICVectAddr (Vector Address Register)

Этот регистр предназначен для получения обработчиком прерывания адреса функции обработки конкретного прерывания.

VICVectAddr	Назначение
31:0	Если любой запрос прерывания, подключенный к слоту векторного IRQ, разрешен, чтение из этого регистра вернет адрес обработчика прерывания наиболее приоритетного запроса (с меньшим номером слота). В противном случае будет возвращен адрес обработчика прерываний по умолчанию (VICDefVectAddr). Запись в этот регистр не устанавливает значение, которое будет прочитано в следующий раз. Запись в этот регистр должна находиться в конце обработчика прерываний для обновления очередности прерываний.

Доступен для чтения и записи.

Регистр VICDefVectAddr (Default Vector Address Register)

Этот регистр содержит адрес обработчика прерываний для не векторных IRQ.

VICDefVectAddr	Назначение
31:0	Когда обработчик прерывания считывает регистр VICVectAddr, и ни один из слотов прерываний не выбирается, то возвращается значение этого регистра.

Доступен для чтения и записи.

Пример программы с обработкой прерываний от таймера

```
#define VIC_TIMER0_bit (1 << VIC_TIMER0)

static void TimerInterrupt(void);

static unsigned long timecounter = 0;

void init_systimer( void )
{
    // Настройка контроллера прерываний
    VICProtection = 0;
    // Отключить все прерывания
    VICIntEnClear = 0xffffffff;

    VICIntSelect &= ~VIC_TIMER0_bit;           // IRQ от таймера 0
    VICVectAddr0 = (unsigned int)&TimerInterrupt; // Функция обработки прерывания
    VICVectCntl0 = 0x20 | VIC_TIMER0;          // Включить вектор прерываний для таймера 0
    VICIntEnable |= VIC_TIMER0_bit;            // Разрешить прерывания таймера 0

    T0TCR = 0;           // Выключить таймер 0
    T0PC = 0;            // Предделитель выключен. Cclk = 48 МГц, pclk = 12 МГц
    T0MR0 = 12000;       // Инкрементировать до этого значения. Генерация 1000 прерываний в секунду.
    T0MCR = 3;           // Сброс и прерывание при совпадении с MR0 (match register 0)
    T0CCR = 0;           // Захват выключен
    T0EMR = 0;           // Внешних выводов сравнения нет

    T0TCR = 1;           // Включить таймер 0
}

// Обработчик прерываний
__irq __arm void irq_handler(void)
{
    void (*interrupt_function)();

    interrupt_function = (void(*)())VICVectAddr;
    (*interrupt_function)();

    VICVectAddr = 0;      // Очистить прерывание в VIC
}

// Функция обработки прерывания таймера 0
static void TimerInterrupt(void)
{
    timecounter++;
    T0IR = 0xff;          // Очистить прерывание таймера 0
}
```

Литература

1. Учебный стенд SDK-2.0. Инструкция по эксплуатации
2. LPC2119/2129/2194/2292/2294 USER MANUAL. Philips Semiconductors.
3. Кустарев П. В. Специализированные процессоры. Курс лекций.