

# ОТЧЕТ

По лабораторной работе № 3

**Название:** Исследование синхронных счетчиков

**Дисциплина:** Архитектура ЭВМ

Студент

ИУ7-42Б

(Группа)

26.04.2021

(Подпись, дата)

И. В. Козлова

(И.О. Фамилия)

## Преподаватель

А. Ю. Попов

(Подпись, дата)

(И.О. Фамилия)

Москва, 2021

## Содержание

Цель работы	3
Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом на Т-триггерах.	3
Синтезировать двоично-десятичный счётчик с заданной последовательностью состояний.	7
Собрать десятичный счетчик, используя элементную базу приложения Multisim или учебного макета.	12
Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом.	17
Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом ИС K555ИЕ9, аналог ИС 74LS160.	19
Исследование схем наращивания разрядности счетчиков ИЕ9 до четырех секций с последовательным переносом между секциями и по структуре «быстрого» счета.	21
Вывод	24
Контрольные вопросы	24

## Цель работы

Изучение принципов построения счетчиков, овладение методом синтеза синхронных счетчиков, экспериментальная оценка динамических параметров счетчиков, изучение способов наращивания разрядности синхронных счетчиков.

### 1. Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом на Т-триггерах.

Проверить работу счетчика:

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.

Схема от одиночного импульса (рисунок 1).

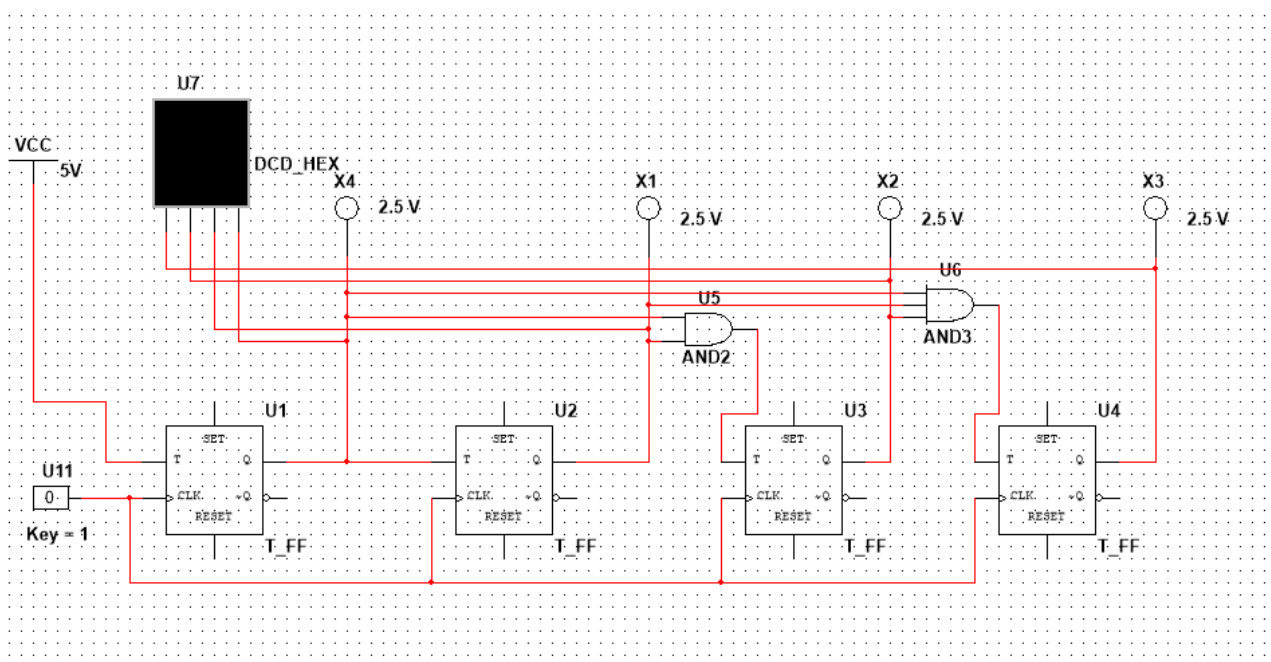


рис. 1

Схема от импульсного генератора (рисунок 2).

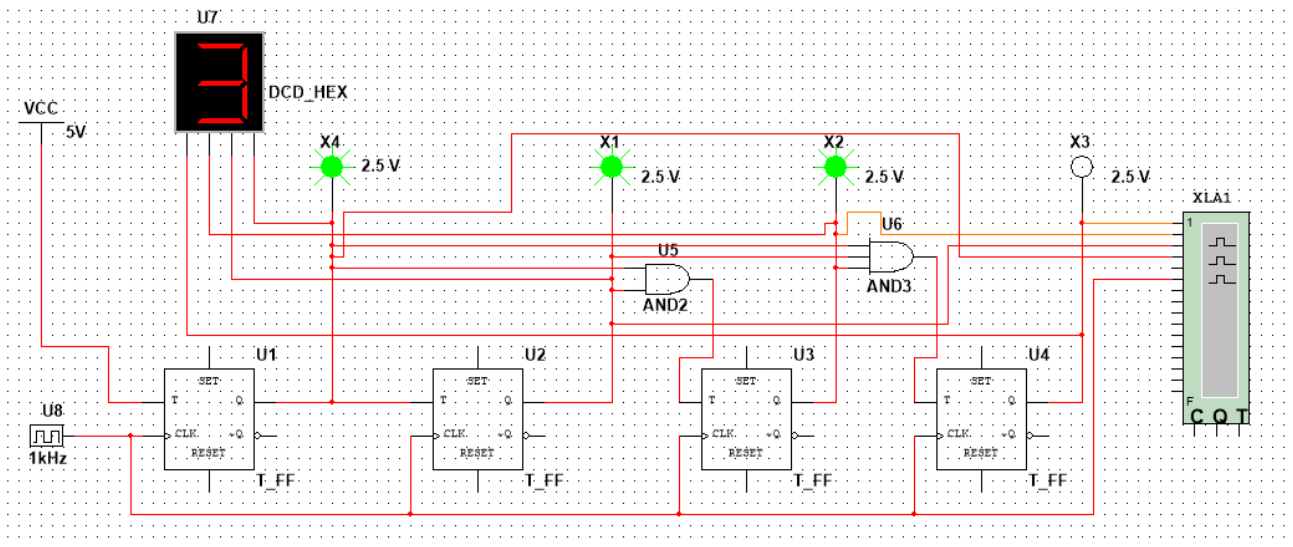


рис. 2

Временная диаграмма (рисунок 3) для схемы на рисунке 2.

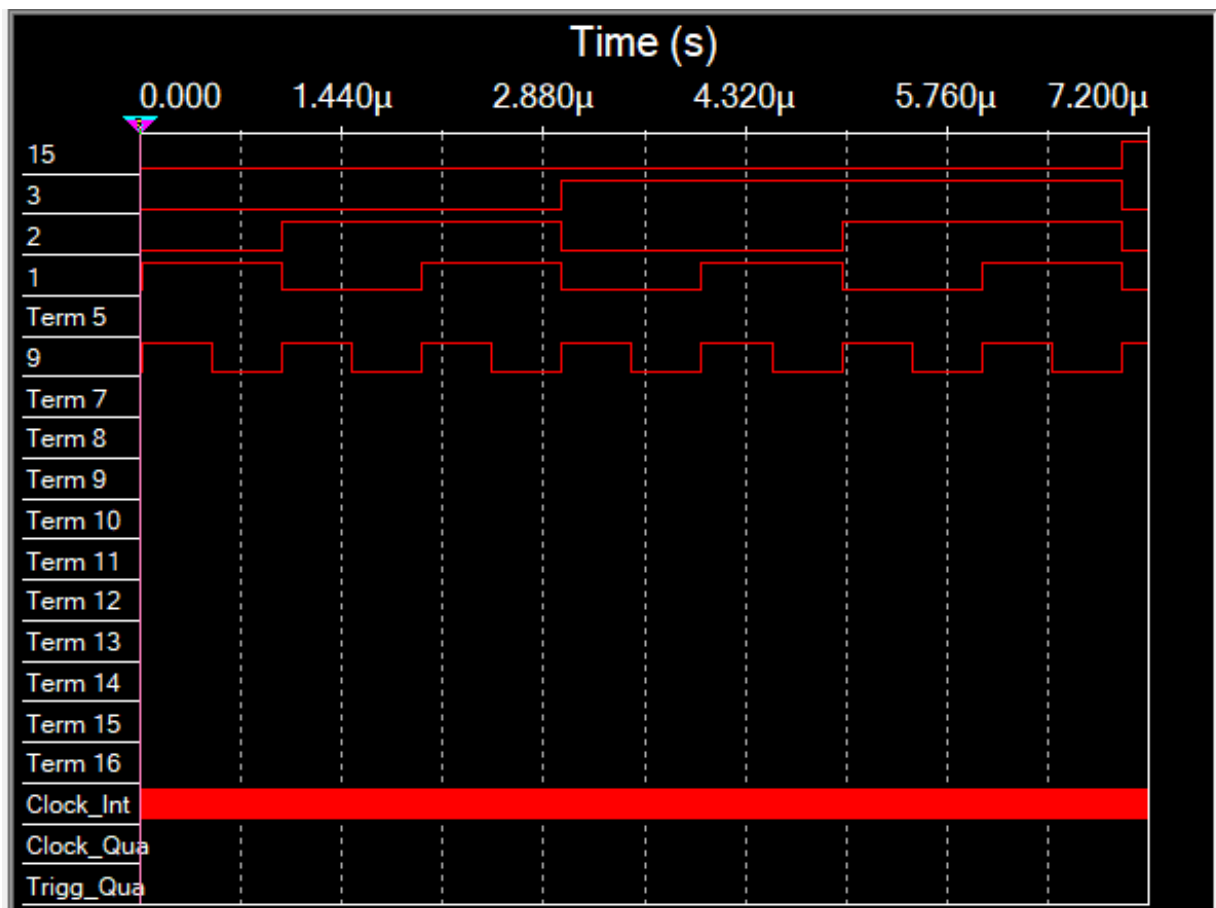


рис. 3

Получена задержка (рисунок 4) при данных настройках триггера (рисунок 5).

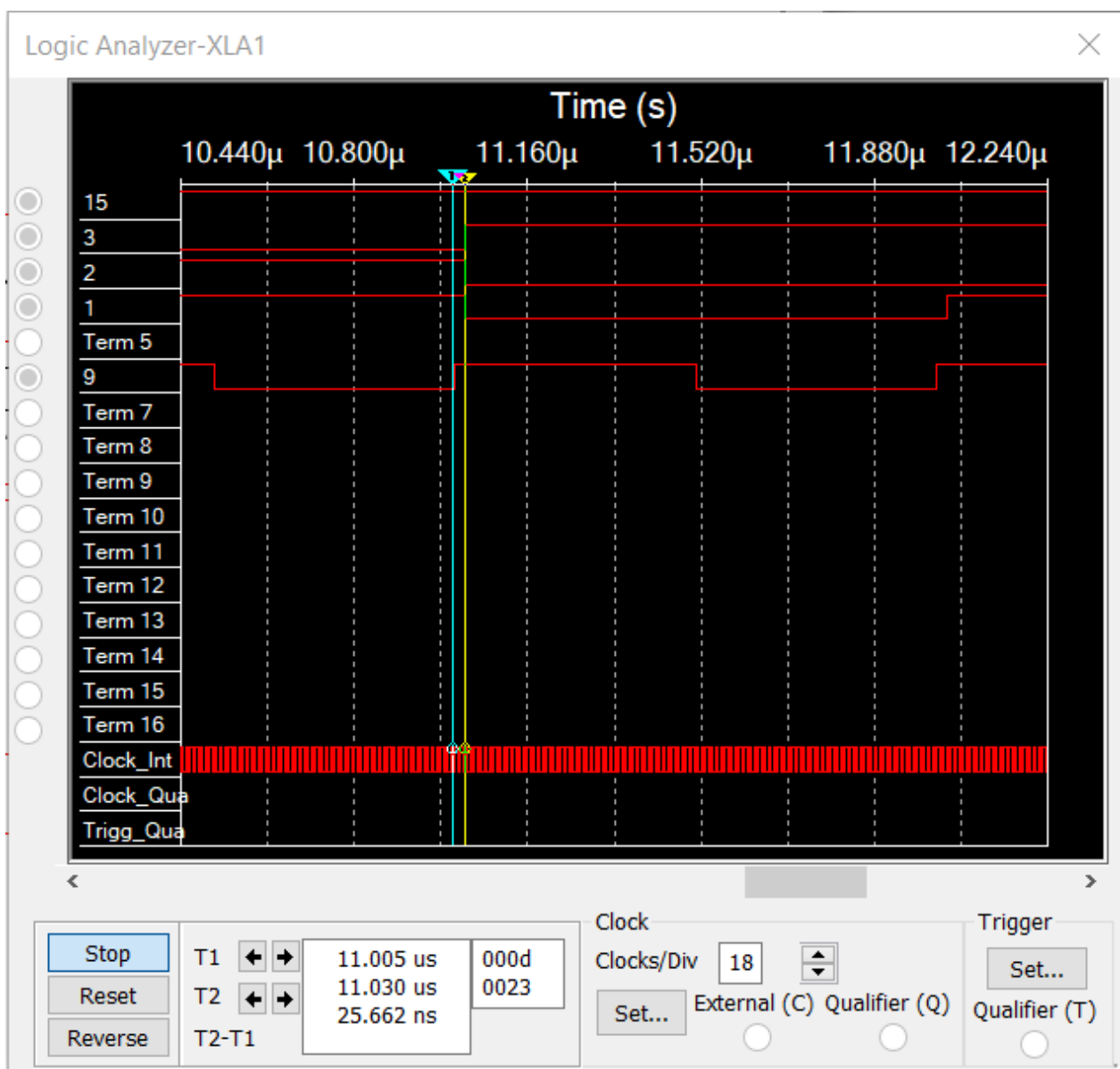


рис. 4

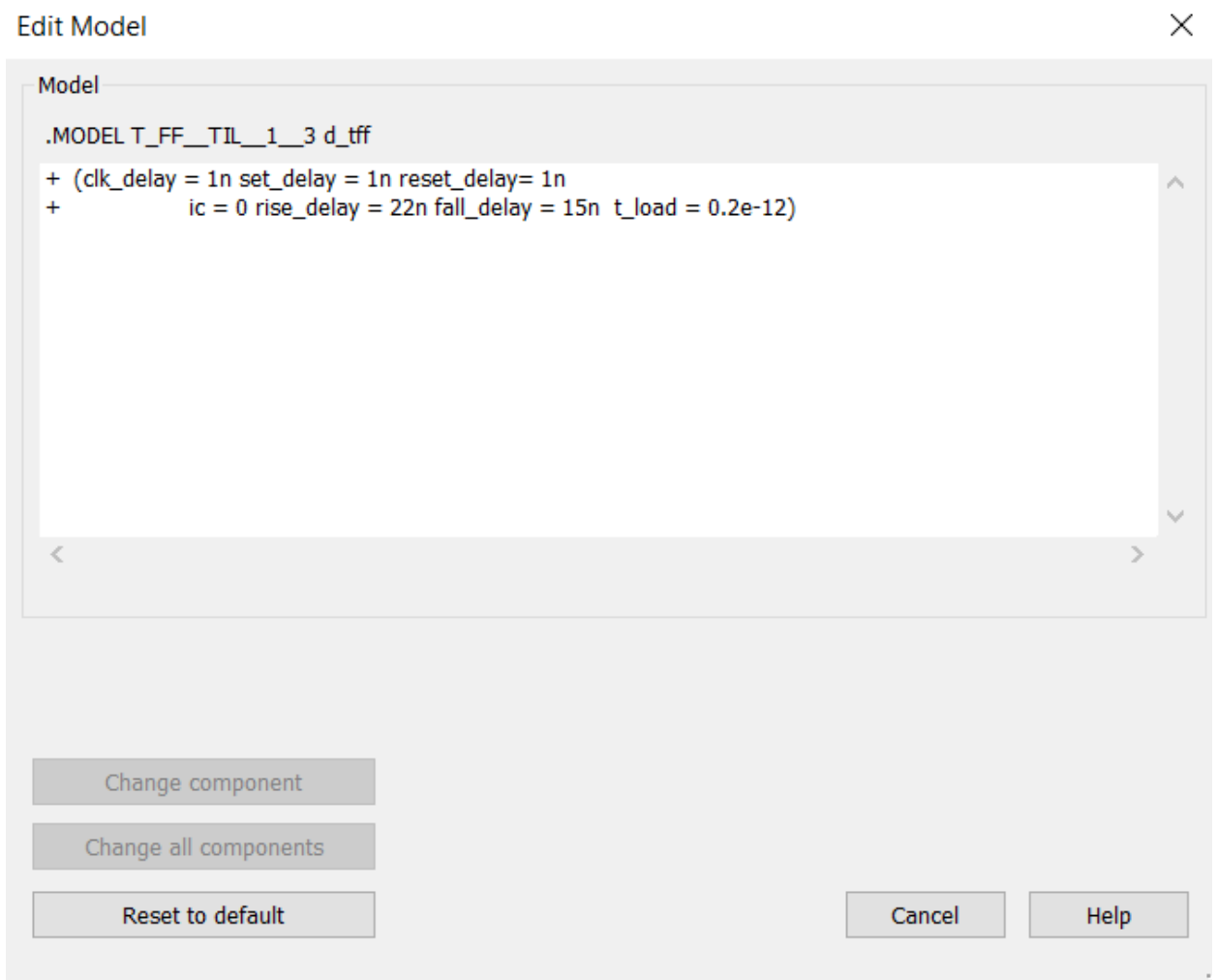


рис. 5

Получена задержка равна 25.662 ms.

## 2. Синтезировать двоично-десятичный счётчик с заданной последовательностью состояний.

Десятичными числами в последовательности по номеру варианта обозначены номера двоичных наборов, изображающие десятичные цифры и определяющие состояние счётчика. Начертить схему счётчика на элементах интегрального базиса (И-НЕ; И, ИЛИ, НЕ), синхронных JK-триггерах.

Вариант 8: 0, 1, 2, 3, 4, 8, 9, 10, 11, 12.

Таблица 1

	$Q_3$	$Q_2$	$Q_1$	$Q_0$	$Q_3^*$	$Q_2^*$	$Q_1^*$	$Q_0^*$	$J_3$	$K_3$	$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	0	0	0	1	0	*	0	*	0	*	1	*
1	0	0	0	1	0	0	1	0	0	*	0	*	1	*	*	1
2	0	0	1	0	0	0	1	1	0	*	0	*	*	0	1	*
3	0	0	1	1	0	1	0	0	0	*	1	*	*	0	*	1
4	0	1	0	0	1	0	0	0	1	*	*	1	0	*	0	*
5	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
6	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
7	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
8	1	0	0	0	1	0	0	1	*	0	0	*	0	*	1	*
9	1	0	0	1	1	0	1	0	*	0	0	*	1	*	*	1
10	1	0	1	0	1	0	1	1	*	0	0	*	*	0	1	*
11	1	0	1	1	1	1	0	0	*	0	1	*	*	1	*	1
12	1	1	0	0	0	0	0	0	*	1	*	1	0	*	0	*
13	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
14	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
15	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...

Минимизация:

Карта Карно для  $J_3 = q_2$  (таблица 2)

Таблица 2

$q_3 q_2$	$q_1 q_0$	00	01	11	10
00	0	0	0	0	0
01	1	-	-	-	-
11	*	-	-	-	-
10	*	*	*	*	*

Карта Карно для  $K_3 = q_2$  (таблица 3)

Таблица 3

$q_3 q_2$	$q_1 q_0$	00	01	11	10
00	*	*	*	*	*
01	*	-	-	-	-
11	1	-	-	-	-
10	0	0	0	0	0

Карта Карно для  $J_2 = q_1 q_0$  (таблица 4)

Таблица 4

$q_3 q_2$	$q_1 q_0$	00	01	11	10
00	0	0	0	1	0
01	*	-	-	-	-
11	*	-	-	-	-
10	0	0	0	1	0

Карта Карно для  $K_2 = 1$  (таблица 5)



Таблица 5

$q_3q_2$	$q_1q_0$	00	01	11	10
00		*	*	*	*
01		1	-	-	-
11		1	-	-	-
10		*	*	*	*

Карта Карно для  $J_1 = q_0$  (таблица 6)

Таблица 6

$q_3q_2$	$q_1q_0$	00	01	11	10
00		0	1	*	*
01		0	-	-	-
11		0	-	-	-
10		0	1	*	*

Карта Карно для  $K_1 = q_0$  (таблица 7)

Таблица 7

$q_3q_2$	$q_1q_0$	00	01	11	10
00		*	*	1	0
01		*	-	-	-
11		*	-	-	-
10		*	*	1	0

Карта Карно для  $J_0 = \sim q_2$  (таблица 8)

Таблица 8

$q_1q_0$ $q_3q_2$	00	01	11	10
00	1	*	*	1
01	0	-	-	-
11	0	-	-	-
10	1	*	*	1

Карта Карно для  $K_0 = 1$  (таблица 9)

Таблица 9

$q_1q_0$ $q_3q_2$	00	01	11	10
00	*	1	1	*
01	*	-	-	-
11	*	-	-	-
10	*	1	1	*

Схема счётчика на элементах интегрального базиса (И-НЕ; И, ИЛИ, НЕ), синхронных JK-триггерах (рисунок 6).

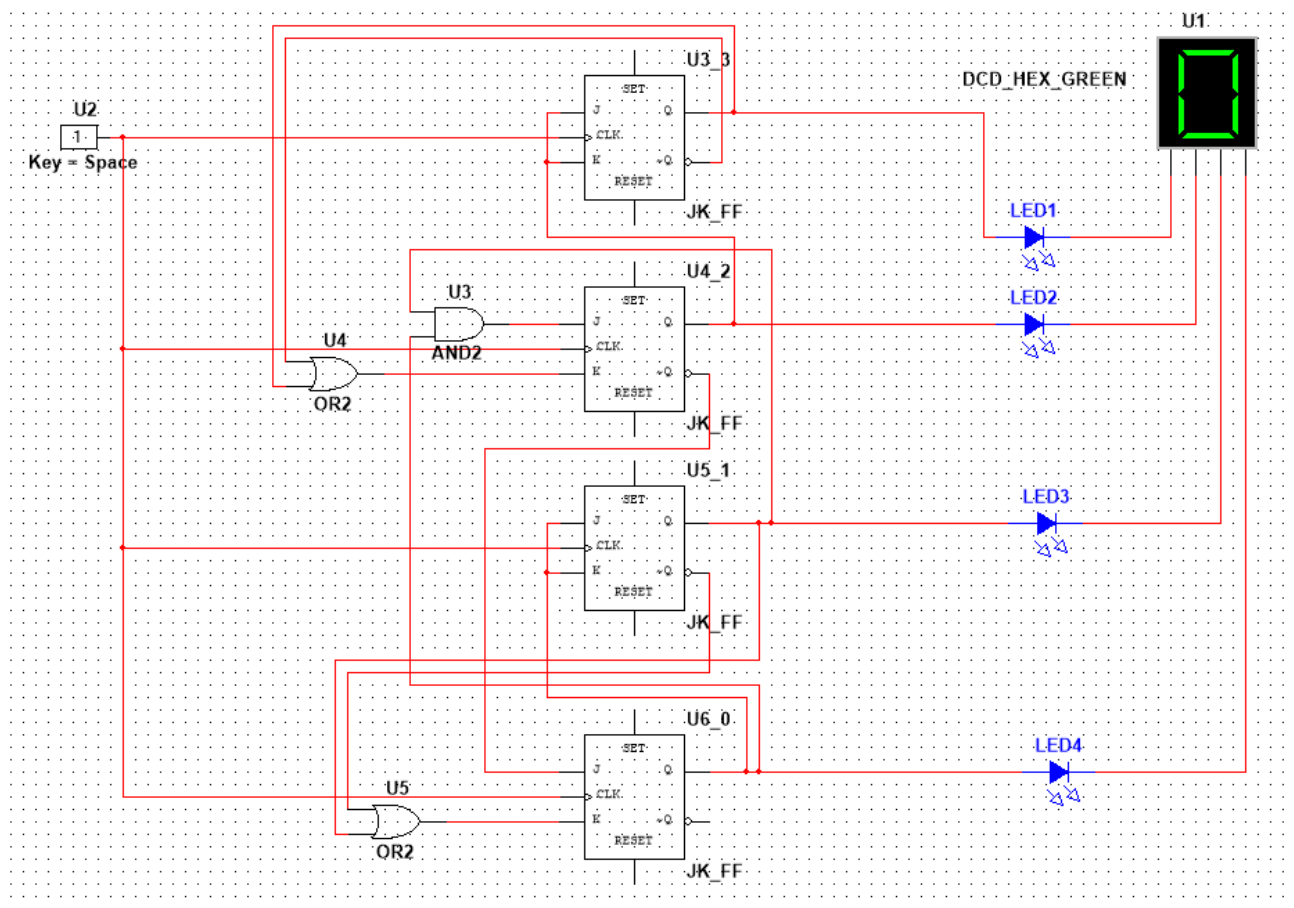


рис. 6

### 3. Собрать десятичный счетчик, используя элементную базу приложения Multisim или учебного макета.

Установить счетчик в начальное состояние, подав на установочные входы R соответствующий сигнал.

Таблица счетчика (таблица 10).

Таблица 10

	$Q_3$	$Q_2$	$Q_1$	$Q_0$	$Q_3^*$	$Q_2^*$	$Q_1^*$	$Q_0^*$	$J_3$	$K_3$	$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	0	0	0	1	0	*	0	*	0	*	1	*
1	0	0	0	1	0	0	1	0	0	*	0	*	1	*	*	1
2	0	0	1	0	0	0	1	1	0	*	0	*	*	0	1	*
3	0	0	1	1	0	1	0	0	0	*	1	*	*	1	*	1
4	0	1	0	0	0	1	0	1	0	*	*	0	0	*	1	*
5	0	1	0	1	0	1	1	0	0	*	*	0	1	*	*	1
6	0	1	1	0	0	1	1	1	0	*	*	0	*	0	1	*
7	0	1	1	1	1	0	0	0	1	*	*	1	*	1	*	1
8	1	0	0	0	1	0	0	1	*	0	0	*	0	*	1	*
9	1	0	0	1	0	0	0	0	*	1	0	*	0	*	*	1
10	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
15	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...

Минимизация:

Карта Карно для  $J_3 = q_2q_1q_0$  (таблица 11)

Таблица 11

$q_3q_2$	$q_1q_0$	00	01	11	10
00	0	0	0	0	0
01	0	0	1	0	0
11	-	-	-	-	-
10	*	*	-	-	-

Карта Карно для  $K_3 = q_0$  (таблица 12)

Таблица 12

$q_3q_2$	$q_1q_0$	00	01	11	10
00	*	*	*	*	*
01	*	*	*	*	*
11	-	-	-	-	-
10	0	1	-	-	-

Карта Карно для  $J_2 = q_1q_0$  (таблица 13)

Таблица 13

$q_3q_2$	$q_1q_0$	00	01	11	10
00	0	0	1	0	0
01	*	*	*	*	*
11	-	-	-	-	-
10	0	0	-	-	-

Карта Карно для  $K_2 = q_1q_0$  (таблица 14)

Таблица 14

$q_1q_0$ $q_3q_2$	00	01	11	10
00	*	*	*	*
01	0	0	1	0
11	-	-	-	-
10	0	0	-	-

Карта Карно для  $J_1 = q_3q_0$  (таблица 15)

Таблица 15

$q_1q_0$ $q_3q_2$	00	01	11	10
00	0	1	*	*
01	0	1	*	*
11	-	-	-	-
10	0	0	-	-

Карта Карно для  $K_1 = q_0$  (таблица 16)

Таблица 16

$q_1q_0$	00	01	11	10
$q_3q_2$				
00	*	*	1	0
01	*	*	1	0
11	-	-	-	-
10	*	*	-	-

Карта Карно для  $J_0 = 1$  (таблица 17)

Таблица 17

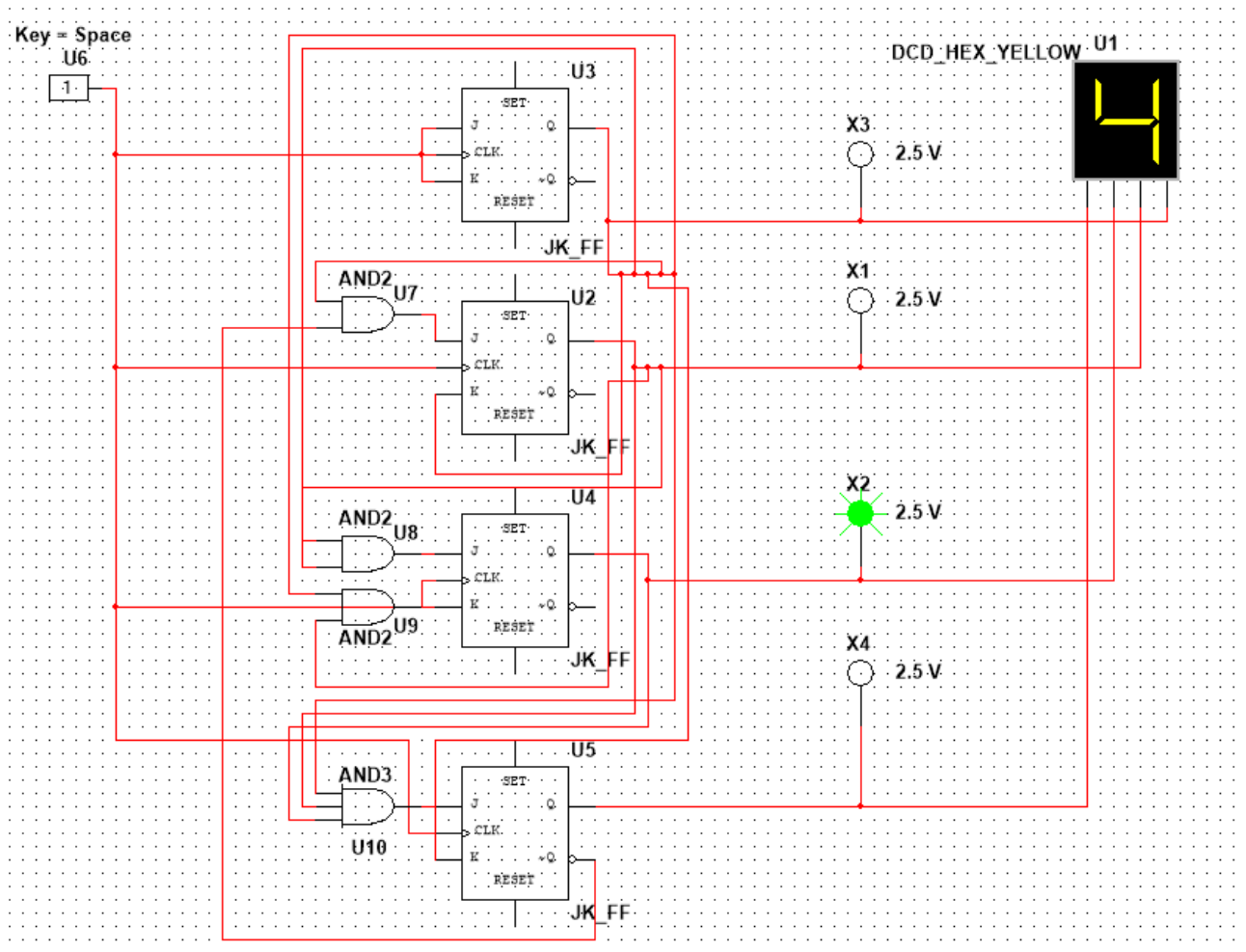
$q_3q_2$ $q_1q_0$	00	01	11	10
00	1	*	*	1
01	1	*	*	1
11	-	-	-	-
10	1	*	-	-

Карта Карно для  $K_0 = 1$  (таблица 18)

Таблица 18

$q_3q_2$ $q_1q_0$	00	01	11	10
00	*	1	1	*
01	*	1	1	*
11	-	-	-	-
10	*	1	-	-

Схема (рисунок 7).



*puc. 7*



#### 4. Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом.

Проверить работу счетчика:

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.

Схема от одиночных импульсов (рисунок 8).

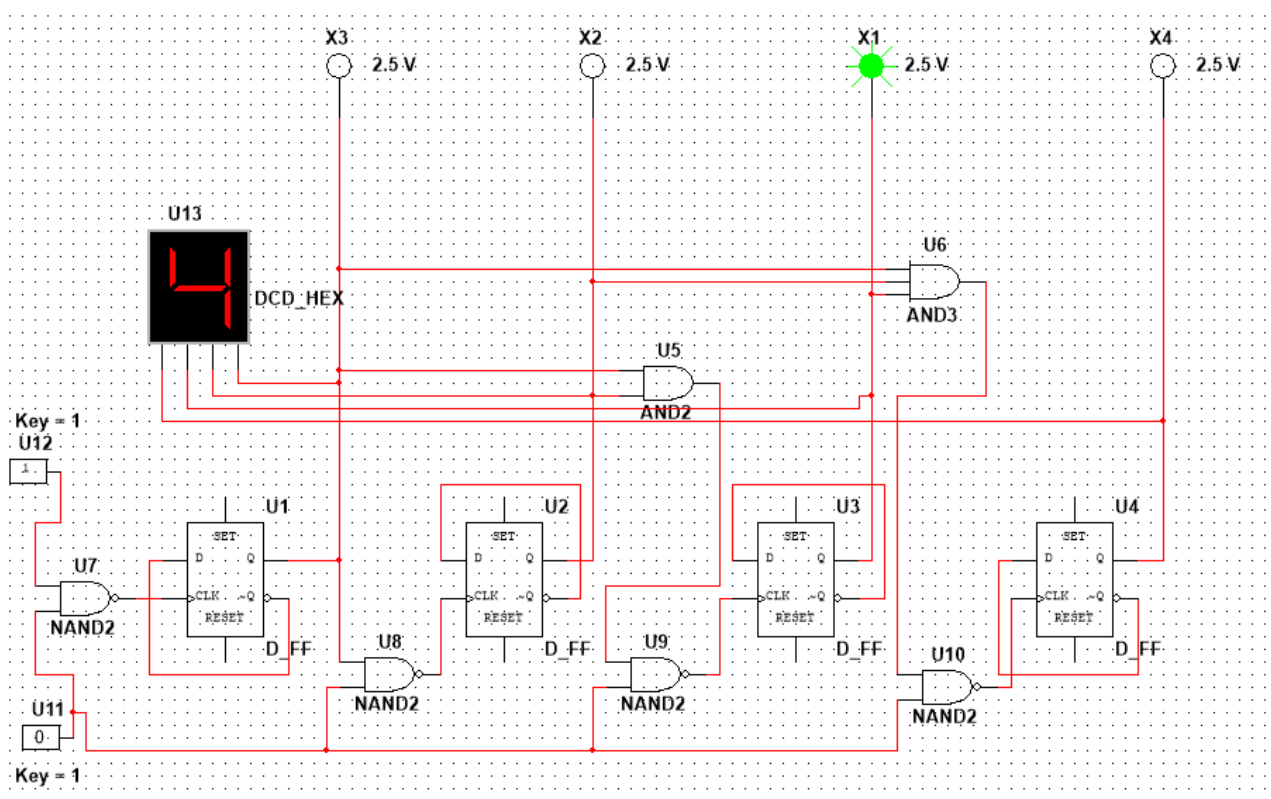


рис. 8

Схема от импульсного генератора (рисунок 9).

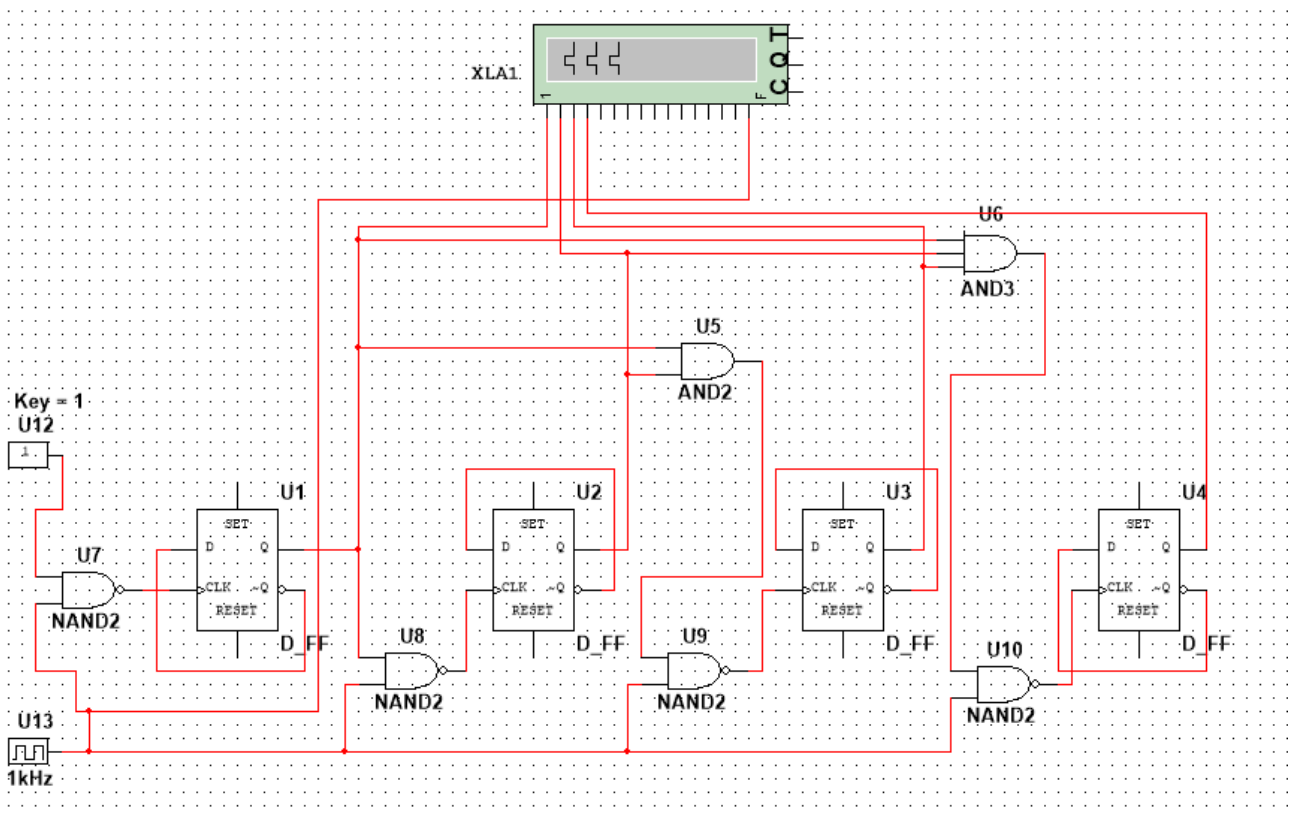


рис. 9

Временная диаграмма (рисунок 10) для схемы на рисунке 9.

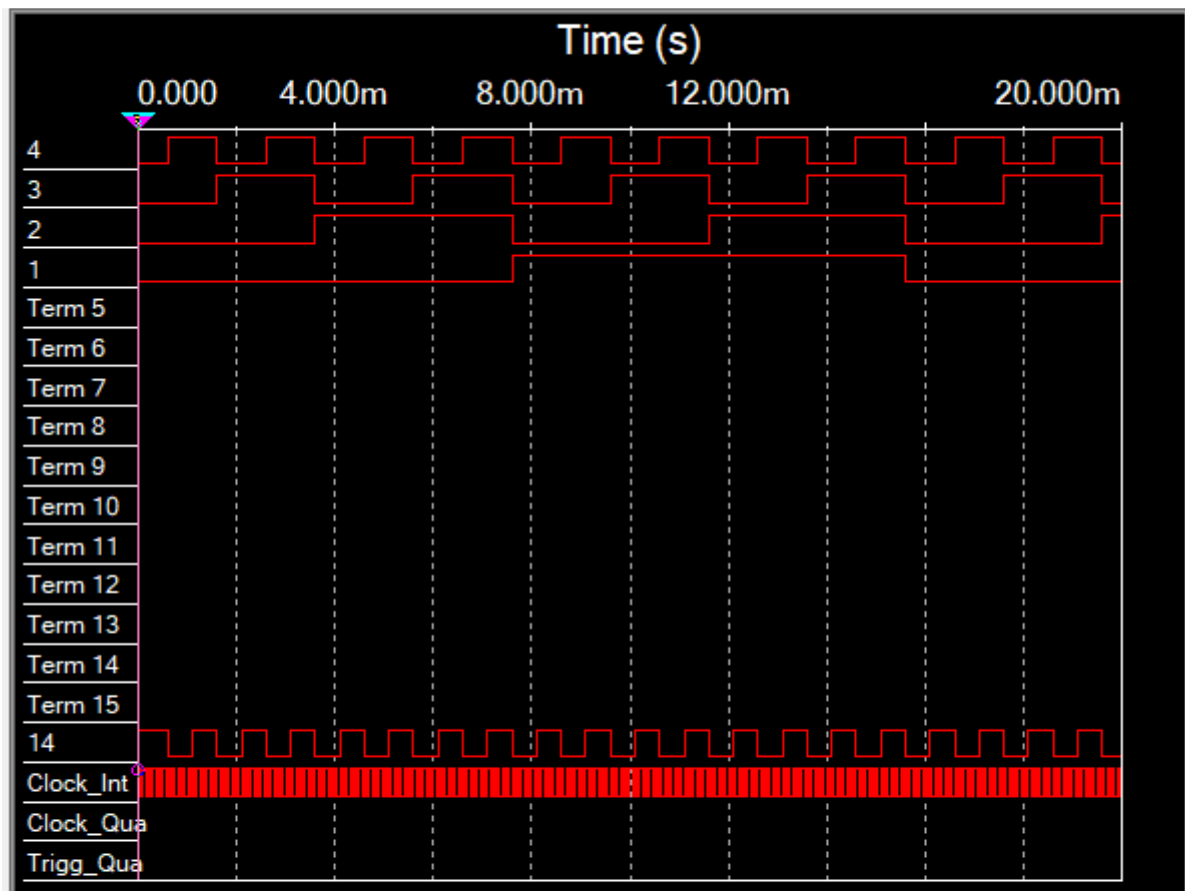


рис. 10

**5. Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом ИС К555ИЕ9, аналог ИС 74LS160.**

ИС К555ИЕ9, аналог ИС 74LS160 изображён на рисунке 11.

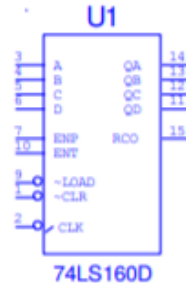


рис. 11

Проверить работу счетчика:

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.

Схема от одиночных импульсов (рисунок 12).

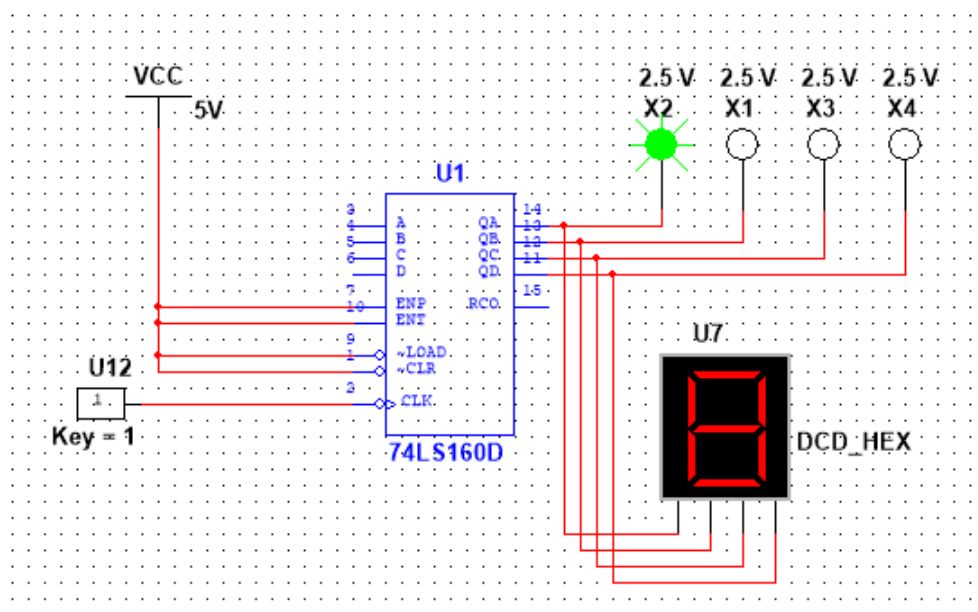


рис. 12

Схема от импульсного генератора (рисунок 13).

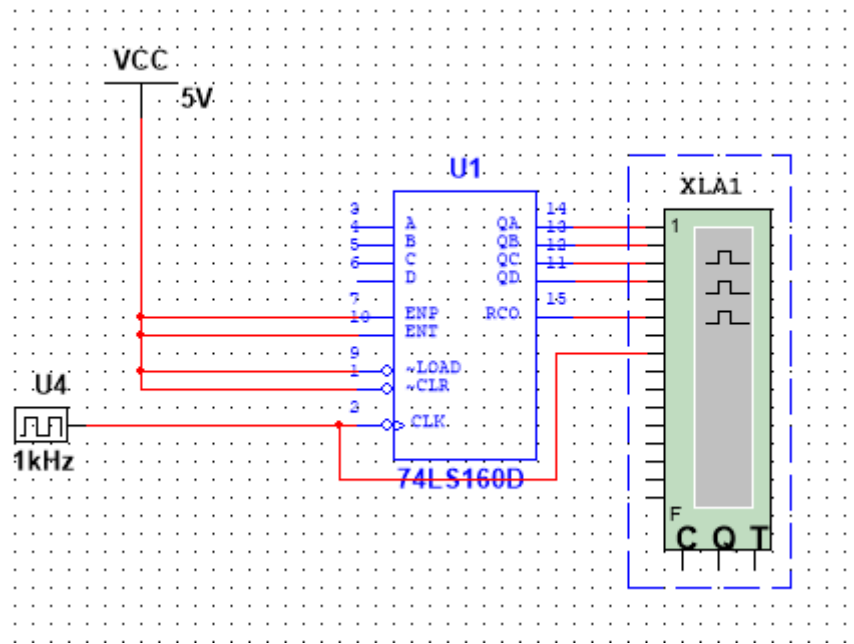


рис. 13

Временная диаграмма (рисунок 14) для схемы на рисунке 13.

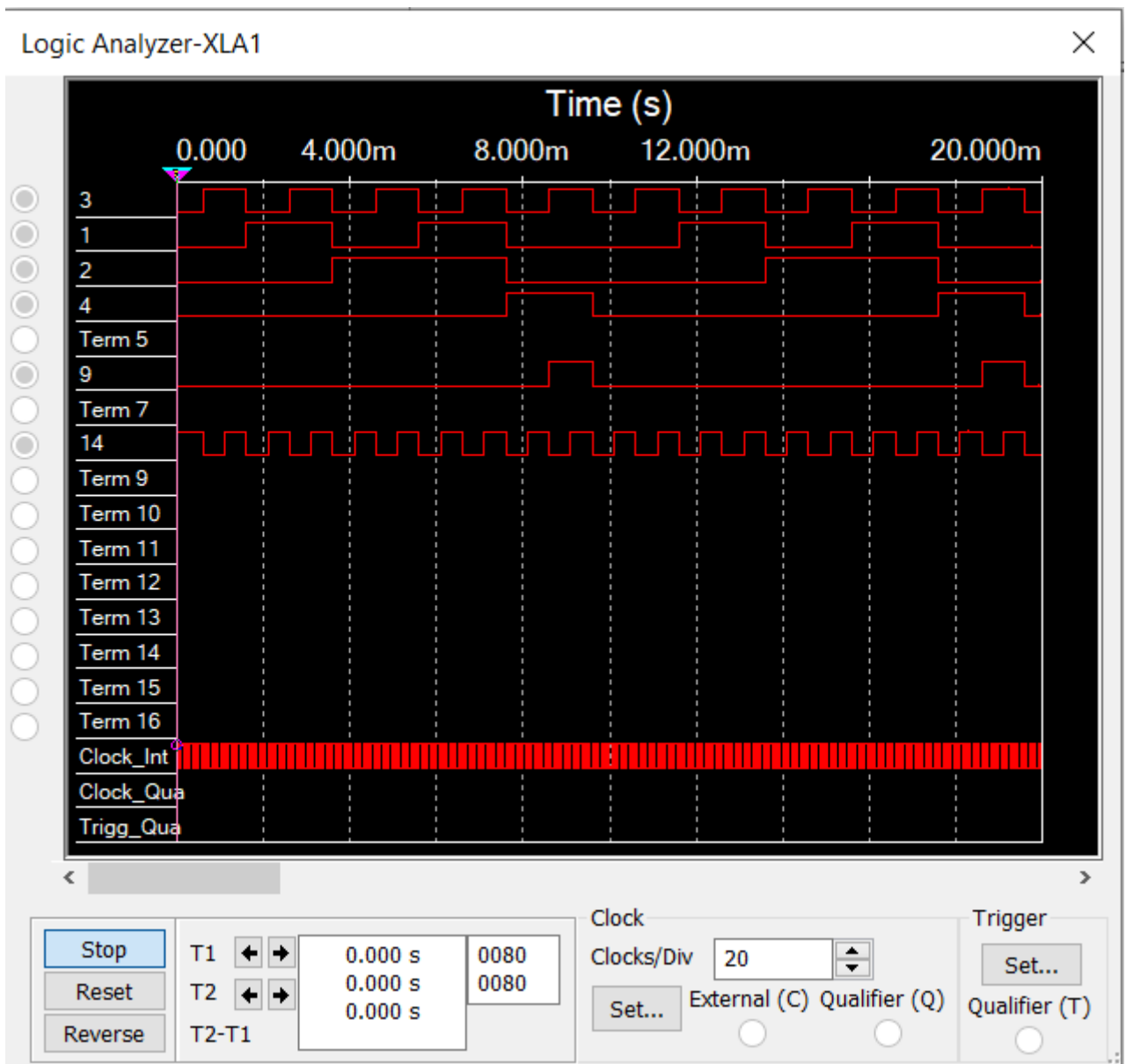


рис.14

**6. Исследование схем наращивания разрядности счетчиков ИЕ9 до четырех секций с последовательным переносом между секциями и по структуре «быстрого» счета.**

Последовательный перенос между секциями - рисунок 15.

Структура “быстрого” счета - рисунок 16.

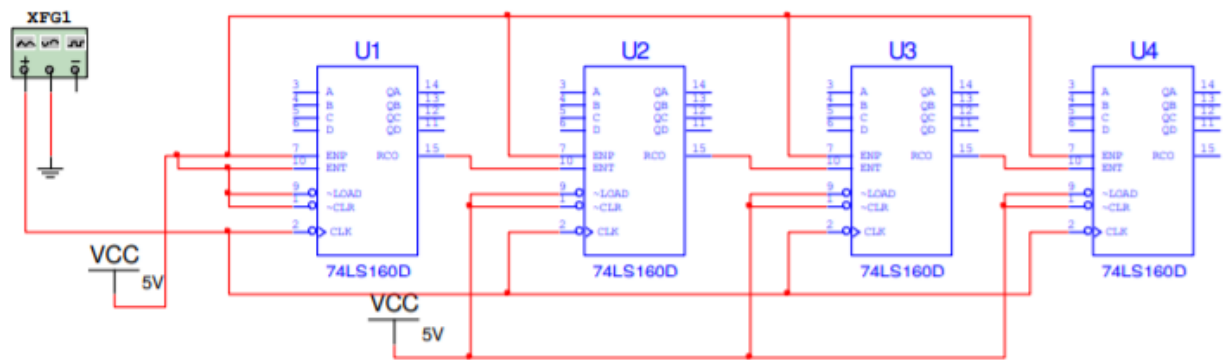


рис. 15

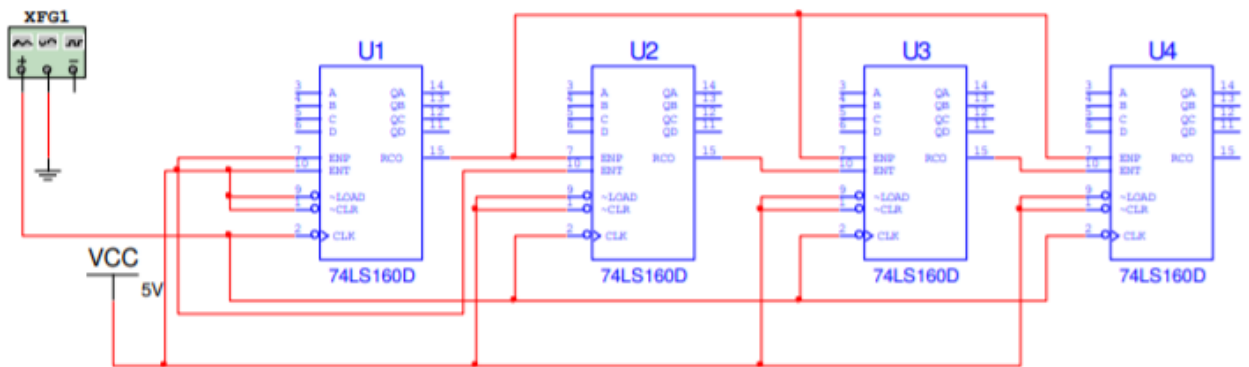


рис. 16

Схема наращивания разрядности счетчиков по структуре “быстрого” переноса (рисунок 17).

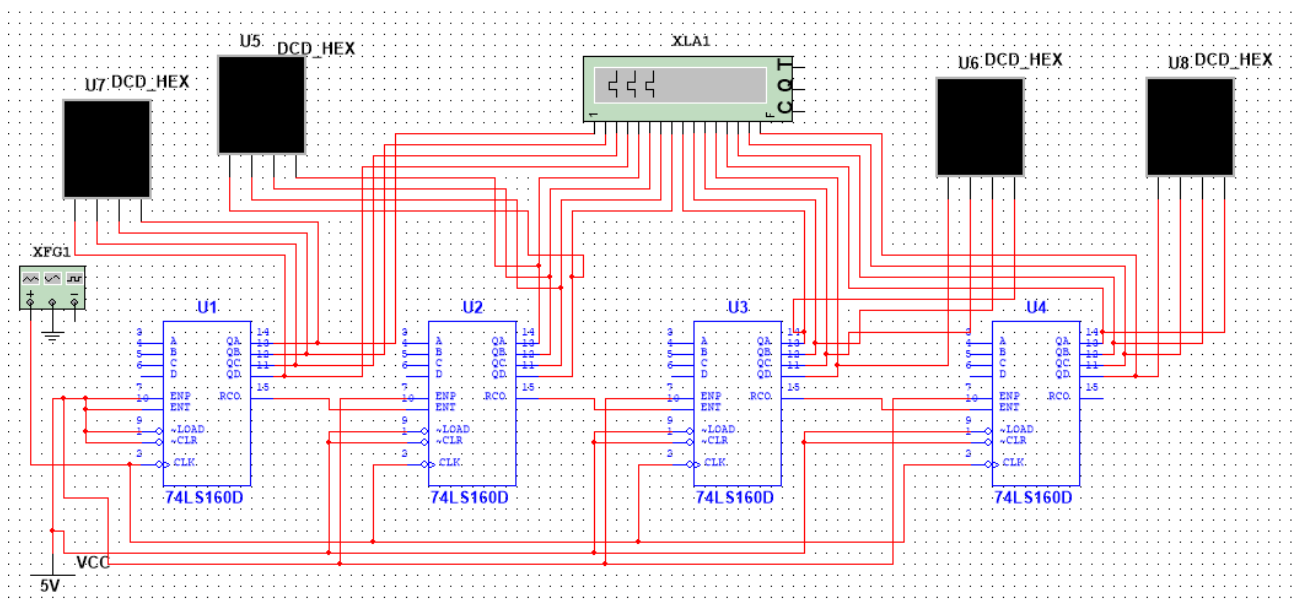
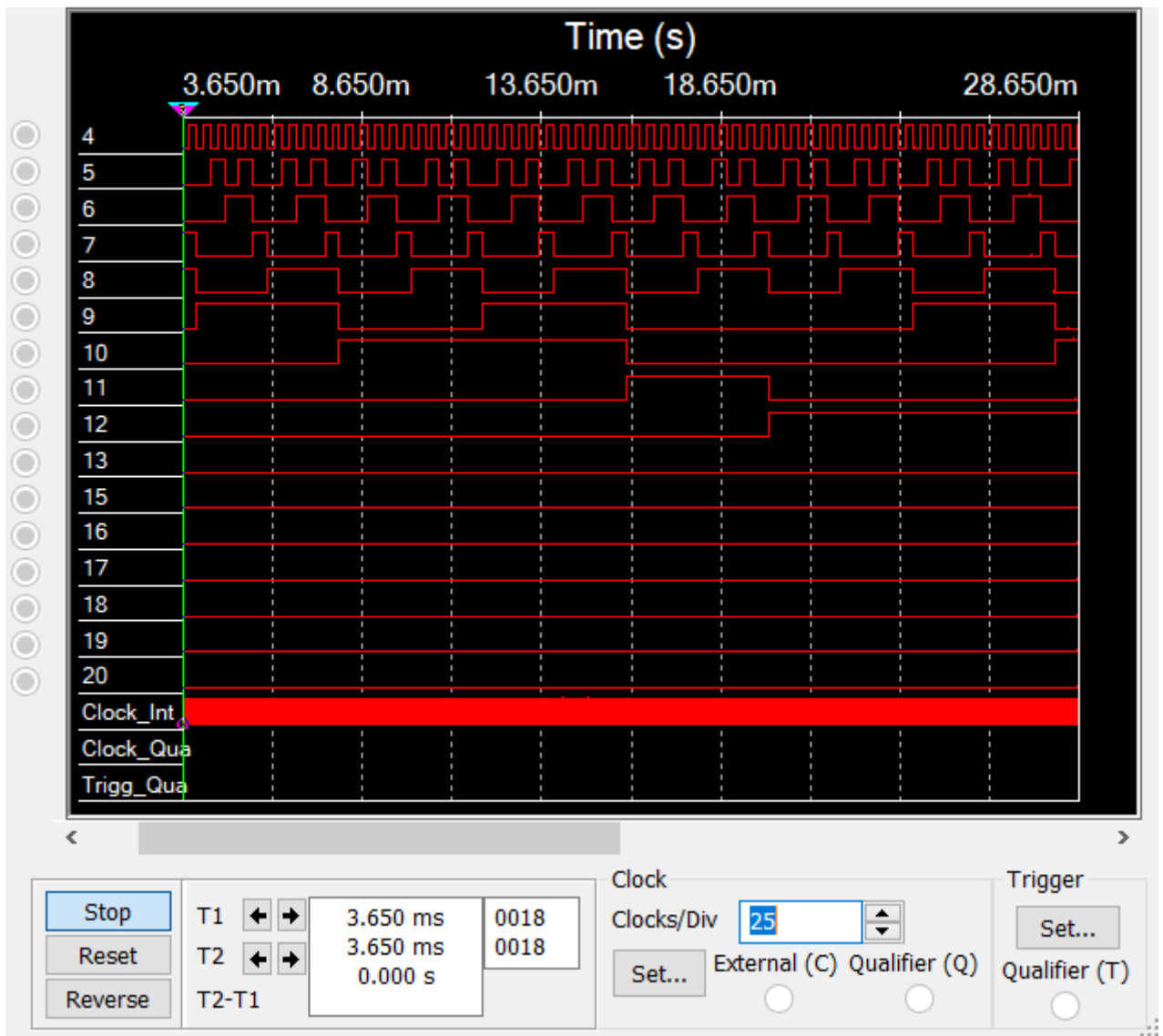


рис. 17

Временная диаграмма (рисунок 18) для схемы на рисунке 17.



*puc. 18*

## **Вывод**

Были изучены принципы построения счетчиков, способы наращивания разрядности синхронных счетчиков; методы синтеза синхронных счетчиков. Также была получена экспериментальная оценка динамических параметров счетчиков.

## **Контрольные вопросы**

### **1. Что называется счётчиком?**

*Счётчик* – это операционный узел ЭВМ, предназначенный для выполнения счёта, кодирования в определённой системе счисления и хранения числа сигналов импульсного типа, поступающих на счетный вход.

### **2. Что называется коэффициентом пересчёта?**

*Коэффициент пересчёта* – число входных сигналов, которое возвращает схему в начальное состояние, в качестве которого может быть взято любое ее состояние.

### **3. Перечислить основные классификационные признаки счётчиков.**

По значению модуля счета:

- Двоичные счетчики ( $M = 2^n$ ,  $n$  - кол-во двоичных разрядов)
- Двоичные кодированные счетчики
- Счетчики с одинарным кодированием (состояние представлено местом расположения единственной единицы)

Помимо этих, существуют счётчики классификации

- по направлению счёта
- по способу организации межразрядных связей
- по порядку изменения состояний
- по способу управления переключением триггеров во время счёта

### **4. Указать основные параметры счетчиков.**

- Модуль счёта  $M$
- Емкость счетчика  $N$



- Статические и динамические параметры счётчика (максимальная частота счёта, минимальные длительности различных импульсов)

### **5. Что такое время установки кода счетчика?**

Время установки кода счетчика – один из параметров, влияющих на его быстродействие. Время установки кода  $t_{set}$  равно времени между моментом поступления входного сигнала и моментом установки счетчика в новое устойчивое состояние

### **6. Объяснить работу синхронного счетчика с параллельным переносом, оценить его быстродействие.**

Синхронные счетчики строятся на синхронных триггерах, синхронизирующие входы объединены. Счётные сигналы подаются на входы. Поэтому триггеры переключаются одновременно. Отсюда сделаем вывод, что время задержки распространения сигнала от счетного входа до выходов его триггеров равно времени задержки распространения сигнала любого триггера счетчика от С-входа до его выхода.

Максимальная частота – при параллельном образовании сигналов. Сигналы переноса формируются в каждом разряде, с помощью логических схем. В качестве триггеров – синхронные триггеры с динамическим управлением.

В синхронном двоичном суммирующем счетчике с параллельным переносом, построенном на JK-триггерах, функции возбуждения формируются параллельно.

### **7. Объяснить методику синтеза синхронных счётчиков на двухступенчатых JK- и D-триггерах.**

Синтез синхронного счётчика как цифрового автомата содержит 6 этапов:

1. Определение числа триггеров счетчика, исходя из модуля счёта  $M$  и максимального состояния  $L$  счётчика:  $n1 = \lceil \log_2 M \rceil$ ,  $n2 = \lceil \log_2 L \rceil$ , где  $\lceil \dots \rceil$  – округление до ближайшего большего целого числа.
2. Составление обобщенной таблицы переходов счетчика и функций возбуждения триггеров.
3. Минимизация функции возбуждения триггеров счётчика.

4. Перевод минимизированных функций возбуждения в заданный базис логических функций.
5. Построение функциональной схемы счётчика
6. Проверка полученной схемы счётчика на самовосстановление после сбоя.