

ANALOG MicroConverter™ 8-канальный 12-разрядный АЦП со встроенным микропроцессором и Flash ЭРПЗУ

ADuC812 Errata Sheet

- А. Настоящий документ представляет известные (выявленные) ошибки, аномалии и недочеты работы MicroConverterTM ADuC812 для данной редакции чипа.
- В. Настоящий документ годен для изделий, обозначенных следующим образом

(Этап производства) ADUC812BS Штамп даты Логотип AD Номер партииг

где штамп даты больше или равен 9933

(Исключение)

Ошибки и аномалии, перечисленные в этом документе принадлежат и изделиям с номером партии/штампом даты = F104366.1/9925

- С. Ошибки и аномалии, присущие изделиям предыдущих ревизий доступны по адресу http://www.analog.com/microconverter/erratasheets.html
- D. Настоящий документ периодически обновляется вследствие выпуска чипов новых редакций. Новая версия документа размещается на http://www.analog.com/microconverter.
- Е. AD заверяет, что все ревизии кристалла направлены на улучшение его эксплуатационных характеристик. АD гарантирует, что все будущие ревизии кристалла, тем не менее, сохранят системно - программную совместимость с учетом настоящих рекомендаций.

Оригинал: версия Е.0 [09/1999] Перевод : версия Е.0 [03/2000] Описание ошибок и аномалий

1. Функция АЦП - работа в режиме ПДП:

Исходный текст:

При работе в обычном режиме или в режиме ПДП АЦП можно запускать одним из 4-х способов: Однократный Программный Запуск, Циклический Программный Запуск, Внешний Запуск и Запуск по Таймеру 2. Начало режима ПДП инициируется установкой бита DMA в регистре ADCCON2 SFR, при этом, контроллер DMA стартует с адреса, записанного в регистрах DMAL/H/P. Как только процесс преобразования с ПДП заканчивается, биты DMA и управления преобразованием сбрасываются контроллером ПДП.

В текущем кристалле:

- а. При запуске от Таймера 2 режим ПДП не будет начат до тех пор, пока адрес ПДП в регистрах DMAL/H/H в начале не будет установлен 000000H.
- b. Биты режима преобразования (EXTC, T2C) не сбрасываются до завершения процесса ПДП, начатого Таймером 2 или Внешним Запуском.
- с. Запись в регистры адреса ПДП DMAL и DMAH может испортить содержимое младшего бита (LSB) соседних регистров (DMAH, DMAP).

Как обойти:

- а. При работе с ПДП, инициируемым Таймером 2, гарантируйте прежде всего, что установлен начальный адрес 000000H.
- b. При работе с ПДП , инициируемым Таймером 2 или Сигналами Внешнего Запуска, обеспечьте прежде всего, чтобы биты ЕХЕС и Т2С сбрасывались путем записи в них 0 сразу же по завершению режима ПДП. Это гарантирует, что АЦП остановит преобразование сразу же по завершению ПДП.
- с. Адрес ПДП следует записывать в следующем порядке: DMAL, DMAH, DMAP.

2. Функция АЦП - время между А-Ц преобразованиями:

Исходный текст:

АЦП может быть инициировано одним из четырех событий в нормальном и ПДП режимах, соответственно, одиночное программное преобразование, непрерывное программное преобразование, преобразование по триггеру внешнего вывода и Таймер 2. Во всех режимах работы АЦП специфицировано для 12-разрядных характеристик нелинейности INL и DNL.

В текущем кристалле:

Если A-Ц преобразование инициировано спустя более 100 мс от последнего преобразования, точность нового результата не гарантируется

Как обойти:

Пропустите или повторите первое преобразование, если время между этим и предыдущим преобразованием больше 100 мс.

3. Функция UART - режим мультипроцессорной связи :

Исходный текст:

При работе UART в режиме 2 или 3 (программируемом через SCON) имеется специальная возможность для мультипроцессорной связи. В этих режимах с линии принимается девять бит данных, причем 9-й бит записывается в разряд RB8. В этом режиме порт можно запрограммировать таким образом, что тогда, когда принимается стоповый бит, прерывание Последовательного Порта возникает только при RB8(SCON) = 1. Эта возможность реализуется путем установки бита разрешения SM2 в регистре SCON.

ADuC812 Errata Sheet

В текущем кристалле: При установленном бите SM2 прерывание от последовательного

порта будет возникать всякий раз по приходу стопового бита вне

зависимости от состояния бита RB8.

Как обойти: В прикладной программе обслуживания прерывания от

последовательного порта следует использовать программный опрос бита RB8. Если RB8 = 0, следует выйти из прерывания, если RB8 = 1,

выполнить программу обслуживания прерывания.

4. Функция SPI - влияние бита ISPI в прерывании от SPI:

Исходный текст: Бит ISPI в регистре SPICON при возникновении прерывания от SPI

устанавливается в конце передачи (на 8-м такте передачи). В общем случае этот бит можно использовать в программе обслуживания прерывания SPI по Адресу Вектора 003ВН. Иначе этот бит можно проверять программно для определения момента приема нового

события или завершения передачи байта.

В текущем кристалле: Этот бит автоматически очищается при переходе по вектору

прерывания от SPI. Однако в этот бит не доступен для программной записи и не очищается при последовательном доступе к данным в программном опросе данного бита. Сказанное выше означает, что при использовании схемы программного опроса бит ISPI устанавливается после первой передачи и не будет очищаться при других последовательных передачах, что приведет к считыванию одного и того же начального байта, либо к порче переданной информации из-за доступа к ней в моменты, когда передача еще не

завершена.

Как обойти А: При обслуживании SPI работать только в режиме прерывания,

избегая тем самым проблему, связанную с недоступностью бита ISPI.

Как обойти В: При обслуживании SPI в режиме «Ведущий» использовать

холостые «NOP» операции, давая тем самым время для передачи 8

бит данных, до обращения к регистру данных SPI.

5. Функция SPI - работа в режиме «Ведомый»:

Исходный текст: При синхронном взаимодействии в режиме «Ведомый» (CPOL=0/1,

СРНА=0) новая величина MSB появится в MISO в момент

отрицательного перепада строба SS/.

В текущем кристалле: При синхронном взаимодействии в режиме «Ведомый» SPI как

передатчик работает не правильно при 00 и 10 (т.е. когда CPHA=0). Старший разряд передаваемого байта MSB искажается MSB только

что принятого байта.

Как обойти: Для передачи в режиме «Ведомый» следует использовать

Альтернативный режим работы (CPOL=0/1, CPHA=1).

6. Функция подтягивания к питанию в Порту 2 и Порту 3.3:

Исходный текст: Подобно стандартному 8051 функционально Порт 2 (P2.0 - P2.7) и

Порт 3 (P3.0 - P3.7) - порты цифрового ввода/вывода ADuC812 имеют

встроенные внутренние резисторы к питанию.

В текущем кристалле: В данной версии кристалла все контакты Порта 2 и Порт 3.3 при

использовании в качестве цифрового вывода, выполнены по схеме с

открытым стоком.

ADuC812 Errata Sheet

Как обойти: При использовании Порта 2 и Порт 3.3 в качестве цифрового

вывода следует использовать внешние резисторы на источник

питания.

7. Память FLASH/EE - программирование при 3В питании:

Исходный текст: AduC812 содержит два раздельных массива FLASH/EE памяти:

• 8К байт внутренней памяти кода (программ);

• 640 байт памяти данных.

8КБ памяти кода онжом программировать либо через последовательный интерфейс, либо в режиме параллельного программирования, в то время как 640 Б можно заполнять образом ИЗ пользовательского программным прикладного программного обеспечения посредством интерфейса через регистры

SFR.

В текущем кристалле: В настоящей редакции кристалла программирование всей FLASH/EE

памяти возможно только при напряжении цифрового источника

питания (DVdd) не менее чем 4.5B.

Как обойти: Устройство следует программировать при DVdd=5B.

8. Выполнение программы - переход с внутренней памяти кода к внешней:

Исходный текст: Как и в случае стандартного микроконтроллера 8051, ADuC812 будет

исполнять код во внутренней памяти, когда контакт

EA/ = 1 - находится при высоком логическом уровне. Если счетчик команд переходит границу 8К внутренней памяти или осуществляет переход в область адресов памяти больших чем 8К (например, по инструкции безусловного перехода), то разрешается доступ к внешней памяти программ с тем, чтобы можно было продолжить там

выполнение кода.

В текущем кристалле: Переход с внутренней памяти кода к внешней происходит не

корректно. Выходы порта P0, содержащего младший байт адреса, во время выборки кода операции работают не корректно в момент выполнения цикла выборки первого байта кода, что приводит к не верному выполнению операции. Эта аномалия имеет место в момент перехода с внутренней памяти к внешней или при выполнении инструкции безусловного перехода, или при выполнении команды

обращения к подпрограмме, расположенной во внешней памяти.

Прикладная программа пользователя должна выполнить непосредственно перед переходом в область внешней памяти загрузку Порта Р0: «MOV P0, #00H», что позволяет обойти

указанную аномалию.

9. Функция PSMCON.1 бита в регистре PSMCON SFR:

Как обойти:

Исходный текст: Бит PSMCON.1 в регистре PSMCON SFR можно использовать для

индикации того, который из источников питания (цифровой или аналоговый) находится в подпороговом, сбойном состоянии. При PSMCON.1 = 0 в состоянии сбоя находится DVdd, а при PSMCON.1 = 1

- AVdd.

В текущем кристалле: Если биты выбора величины порога соответствуют значениям 4.63В

или 4.37B, то бит PSMCON.1 может не верно указывать на то, который

из источников находится в состоянии сбоя (AVdd или DVdd).

ADuC812 Errata Sheet

Как обойти: Еще нет решения.

Сопутствующая информация:

Следует отметить, что в то время как поведение бита индикатора перехода подозрительно, монитор PSM на 100% работоспособен (даже при 4.63В или 4.37В) и генерирует прерывание как только напряжение на одном из источников понижается ниже установленного порога.

11. Напряжение на логическом входе XTAL1:

Вход XTAL1 не включен в Спецификацию по Высокому Входному уровню. По этой спецификации Напряжение Высокого уровня на входе XTAL1 должно быть не менее 4.0В.