

27 Универсальный синхронный асинхронный приемник-передатчик (USART)

Устройства с низкой плотностью это микроконтроллеры STM32F101xx, STM32F102xx и STM32F103xx с плотностью флэш-памяти от 16 до 32 Кбайт.

Устройства средней плотности это микроконтроллеры STM32F101xx, STM32F102xx и STM32F103xx с плотностью флэш-памяти от 64 до 128 Кбайт.

Устройства высокой плотности это микроконтроллеры STM32F101xx и STM32F103xx с плотностью флэш-памяти от 256 до 512 Кбайт.

Устройства XL-плотности это микроконтроллеры STM32F101xx и STM32F103xx, в которых плотность флэш-памяти колеблется от 768 Кбайт до 1 Мбайт.

Устройства линии связи это микроконтроллеры STM32F105xx и STM32F107xx.

Этот раздел относится ко всему семейству STM32F10xxx, если не указано иное.

27.1 Введение USART

Передатчик универсального синхронного асинхронного приемника (USART) предлагает гибкие средства полнодуплексного обмена данными с внешним оборудованием, требующим формата асинхронных последовательных данных промышленного стандарта NRZ. USART предлагает очень широкий диапазон скоростей передачи данных, используя генератор дробной скорости передачи данных.

Он поддерживает синхронную одностороннюю связь и полудуплексную однопроводную связь. Он также поддерживает спецификации LIN (локальная сеть межсоединений), протокола Smartcard и IrDA (объединение инфракрасных данных), SIR ENDEC и операции модема (CTS/RTS). Он обеспечивает многопроцессорную связь.

Возможна высокоскоростная передача данных при использовании DMA для конфигурации с несколькими буферами.

27,2

Основные возможности USART

- Полный дуплекс, асинхронная связь
- Стандартный формат NRZ (Mark/Space)
- Генераторы дробной скорости передачи
 - Общая программируемая скорость передачи и приема до 4,5 МБит/с
- Программируемая длина слова данных (8 или 9 бит)
- Настраиваемые стоповые биты — поддержка 1 или 2 стоповых битов
- Возможность отправки синхронного прерывания ведущего LIN и возможность обнаружения разрыва ведомого LIN
 - Генерация 13-битного разрыва и обнаружение 10/11-битного разрыва, когда USART аппаратно сконфигурирован для LIN
- Тактовый выход передатчика для синхронной передачи
- IrDA SIR Encoder Decoder
 - Поддержка 3/16-битной длительности для нормального режима.
- Возможность эмуляции смарт-карт.
 - Интерфейс Smartcard поддерживает асинхронный протокол Smartcards, как определено в стандартах ISO 7816-3.
 - 0,5, 1,5 стоповых бита для работы со смарт-картой
- Однопроводная полудуплексная связь
- Настраиваемая многобуферная связь с использованием DMA (прямой доступ к памяти)
 - Буферизация полученных/отправленных байтов в зарезервированном SRAM с использованием централизованного прямого доступа к памяти
- Отдельные биты разрешения для передатчика и приемника

- Флаги обнаружения передачи:
 - приемный буфер заполнен
 - Буфер передачи пустой
 - Флаги окончания передачи
- Контроль четности:
 - Передает бит четности
 - Проверяет четность полученного байта данных.
- Четыре флаги обнаружения ошибок:
 - ошибка переполнения
 - Шумовая ошибка
 - Ошибка кадра
 - Ошибка четности
- Десять источников прерываний с флагами:
 - изменения CTC
 - Обнаружение обрыва LIN
 - Регистр данных передачи пуст
 - Передача завершена
 - Регистр приема данных заполнен
 - Получена свободная линия
 - ошибка переполнения
 - Ошибка кадрирования
 - Шумовая ошибка
 - Ошибка четности
- Многопроцессорная связь — переход в режим отключения звука, если совпадение адресов не происходит. Выход из
- режима отключения звука (путем обнаружения незанятой линии или обнаружения адресной метки).
- Два режима пробуждения приемника: Адресный бит (MSB, 9й бит), свободная линия

27,3 Функциональное описание USART

Интерфейс внешне подключается к другому устройству тремя контактами (см. [Рисунок 279](#)). Для любой двунаправленной связи USART требуется как минимум два контакта: вход для приема данных (RX) и выход для передачи данных (TX):

RX: Ввод данных приема — это последовательный ввод данных. Методы передискретизации используются для восстановления данных путем различения достоверных входящих данных и шума.

Техас: Вывод данных передачи. Когда передатчик отключен, выходной контакт возвращается к своей конфигурации порта ввода-вывода. Когда передатчик включен и ничего не должно передаваться, вывод TX находится на высоком уровне. В однопроводном режиме и в режиме смарт-карт этот ввод-вывод используется для передачи и приема данных (на уровне USART данные затем принимаются на SW_RX).

Через эти контакты передаются и принимаются последовательные данные в обычном режиме USART в виде кадров, содержащих:

- Свободная линия перед передачей или приемом.
- Стартовый бит.
- Слово данных (8 или 9 битов), начиная с младшего значащего бита.
- 0,5, 1, 1,5, 2 Стоп-биты, указывающие на завершение кадра
- Этот интерфейс использует дробный генератор скорости передачи данных — с 12-битной мантиссой и 4-битной дробью.
- Регистр статуса (USART_SR)
- Регистр данных (USART_DR)
- Регистр скорости передачи (USART_BRR) - 12-битная мантисса и 4-битная дробь. Защитный регистр (USART_GTPR) в случае режима смарт-карты.

Ссылаться на [Раздел 27.6: Регистры USART](#) для определения каждого бита.

Для интерфейса в синхронном режиме требуется следующий контакт:

- **СК:**Тактовый выход передатчика. Этот контакт выводит тактовый сигнал данных передатчика для синхронной передачи, соответствующей ведущему режиму SPI (нет тактовых импульсов для стартового и стопового битов, а также программная опция для отправки тактового импульса для последнего бита данных). Параллельно данные могут быть получены синхронно на RX. Это может быть использовано для управления периферийными устройствами, имеющими регистры сдвига (например, драйверами LCD). Фаза и полярность часов программируются программно. В режиме смарт-карты СК может передавать часы на смарт-карту.

В режиме аппаратного управления потоком требуются следующие контакты:

- **КТС:**Clear To Send блокирует передачу данных в конце текущей передачи при высоком уровне
- **РТС:**Запрос на отправку указывает, что USART готов к приему данных (при низком уровне).

27.3.1 Описание символа USART

Длина слова может быть выбрана равной 8 или 9 битам путем программирования бита М в регистре USART_CR1 (см. [Рисунок 280](#)).

Вывод TX находится в низком состоянии во время стартового бита. Он находится в высоком состоянии во время стопового бита.

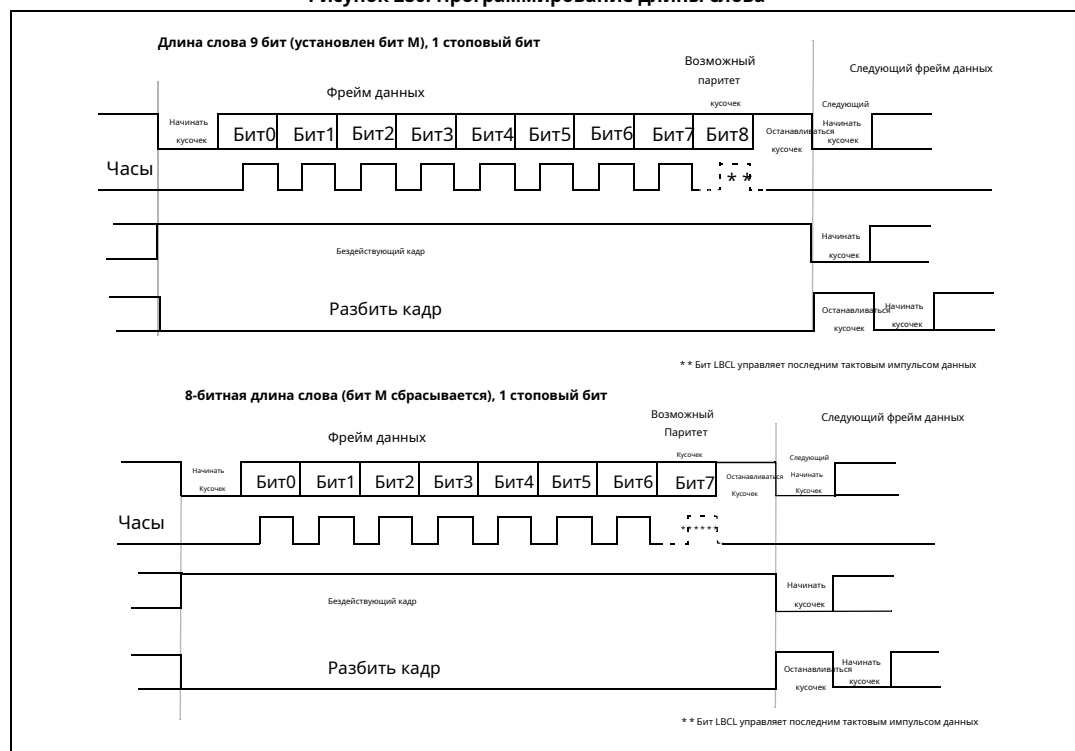
Ан **Простой персонаж** интерпретируется как полный кадр из «1», за которым следует стартовый бит следующего кадра, содержащего данные (количество «1» будет включать в себя количество стоповых битов).

Разрыв символа интерпретируется при получении «0» для периода кадра. В конце кадра прерывания передатчик вставляет 1 или 2 стоповых бита (логический бит «1») для подтверждения стартового бита.

Передача и прием управляются общим генератором скорости передачи, часы для каждого генерируются, когда бит разрешения установлен соответственно для передатчика и приемника.

Детали каждого блока приведены ниже.

Рисунок 280. Программирование длины слова



27.3.2 Передатчик

Передатчик может отправлять слова данных длиной 8 или 9 бит в зависимости от состояния бита М. Когда бит разрешения передачи (TE) установлен, данные в сдвиговом регистре передачи выводятся на вывод TX, а соответствующие тактовые импульсы выводятся на вывод СК.

Передача персонажей

Во время передачи USART данные смещаются первым младшим значащим битом на выводе TX. В этом режиме регистр USART_DR состоит из буфера (TDR) между внутренней шиной и сдвиговым регистром передачи (см. *Рисунок 279*).

Каждому символу предшествует стартовый бит, который представляет собой низкий логический уровень в течение одного битового периода. Символ завершается конфигурируемым количеством стоповых битов.

Следующие стоповые биты поддерживаются USART: 0,5, 1, 1,5 и 2 стоповых бита.

Примечание:

Бит TE не должен сбрасываться во время передачи данных. Сброс бита TE во время передачи приведет к повреждению данных на выводе TX, поскольку счетчики скорости передачи зависнут. Текущие передаваемые данные будут потеряны.

Пустой кадр будет отправлен после включения бита TE.

Настраиваемые стоповые биты

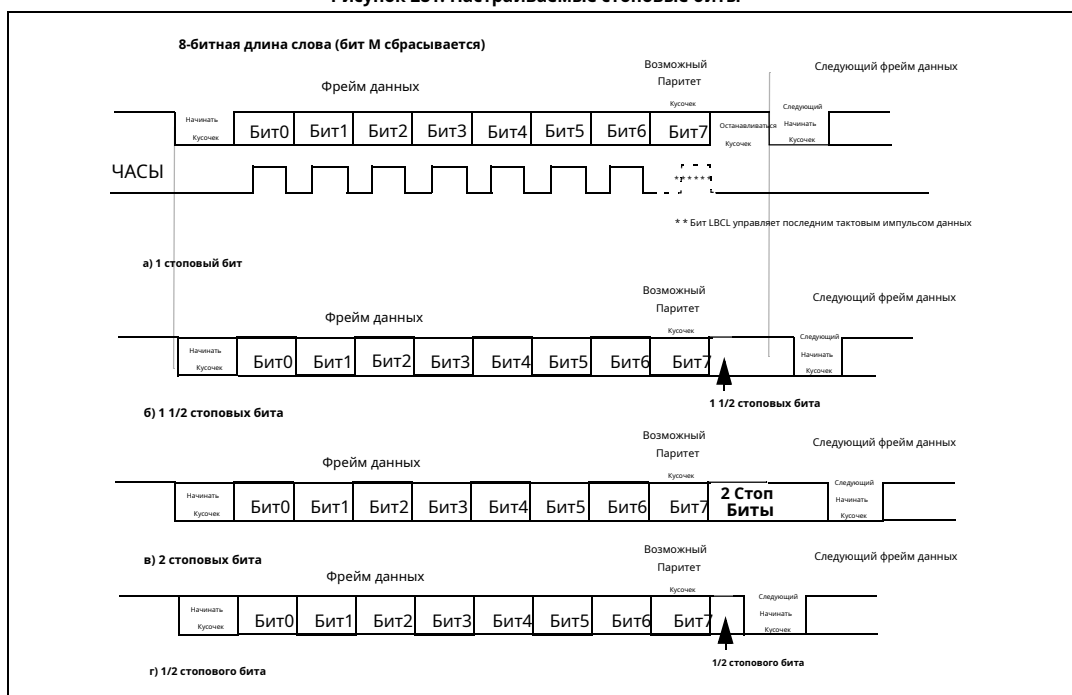
Количество стоповых битов, которые будут передаваться с каждым символом, может быть запрограммировано в регистре управления 2, биты 13,12.

1. **1 стоповый бит:** Это значение по умолчанию.
2. **2 стоповых бита:** Это поддерживается обычными режимами USART, однопроводным и модемным режимами.
3. **0,5 стоповый бит:** Используется при получении данных в режиме Smartcard.
4. **1,5 стоповых бита:** Используется при передаче и приеме данных в режиме Smartcard.

Передача незанятого кадра будет включать в себя стоповые биты.

Передача с перерывом будет состоять из 10 младших битов, за которыми следует сконфигурированное количество стоповых битов (когда $m = 0$), и 11 младших битов, за которыми следует сконфигурированное количество стоповых битов (когда $m = 1$). Передача длинных пауз (длина паузы более 10/11 младших битов) невозможна.

Рисунок 281. Настраиваемые стоповые биты



Процедура:

1. Включите USART, записав бит UE в регистре USART_CR1 в 1.
2. Запрограммируйте бит M в USART_CR1, чтобы определить длину слова.
3. Запрограммируйте количество стоповых битов в USART_CR2.
4. Выберите DMA enable (DMAT) в USART_CR3, если должна иметь место связь с несколькими буферами. Настройте регистр DMA, как описано в разделе о многобуферной связи.
5. Выберите нужную скорость передачи с помощью регистра USART_BRR.
6. Установите бит TE в USART_CR1 для отправки незанятого кадра в качестве первой передачи.
7. Запишите данные для отправки в регистр USART_DR (при этом будет очищен бит TXE). Повторите это для каждого данных, которые должны быть переданы в случае одиночного буфера.
8. После записи последних данных в регистр USART_DR дождитесь, пока TC=1. Это указывает на то, что передача последнего кадра завершена. Это требуется, например, когда USART отключен или переходит в режим остановки, чтобы избежать искажения последней передачи.

Однобайтовая связь

Бит TXE всегда очищается записью в регистр данных.

Бит TXE устанавливается аппаратно и указывает:

- Данные были перемещены из TDR в регистр сдвига, и передача данных началась.
- Регистр TDR пуст.
- Следующие данные могут быть записаны в регистр USART_DR без перезаписи предыдущих данных.

Этот флаг генерирует прерывание, если установлен бит TXEIE.

Когда происходит передача, инструкция записи в регистр USART_DR сохраняет данные в регистре TDR, которые копируются в регистр сдвига в конце текущей передачи.

Когда передача не происходит, инструкция записи в регистр USART_DR помещает данные непосредственно в сдвиговый регистр, начинается передача данных и немедленно устанавливается бит TXE.

Если кадр передается (после стопового бита) и бит TXE установлен, бит TC становится высоким. Прерывание генерируется, если бит TCIE установлен в регистре USART_CR1.

После записи последних данных в регистр USART_DR обязательно дождаться TC=1, прежде чем отключать USART или переводить микроконтроллер в режим пониженного энергопотребления (см. [Рисунок 282](#)).

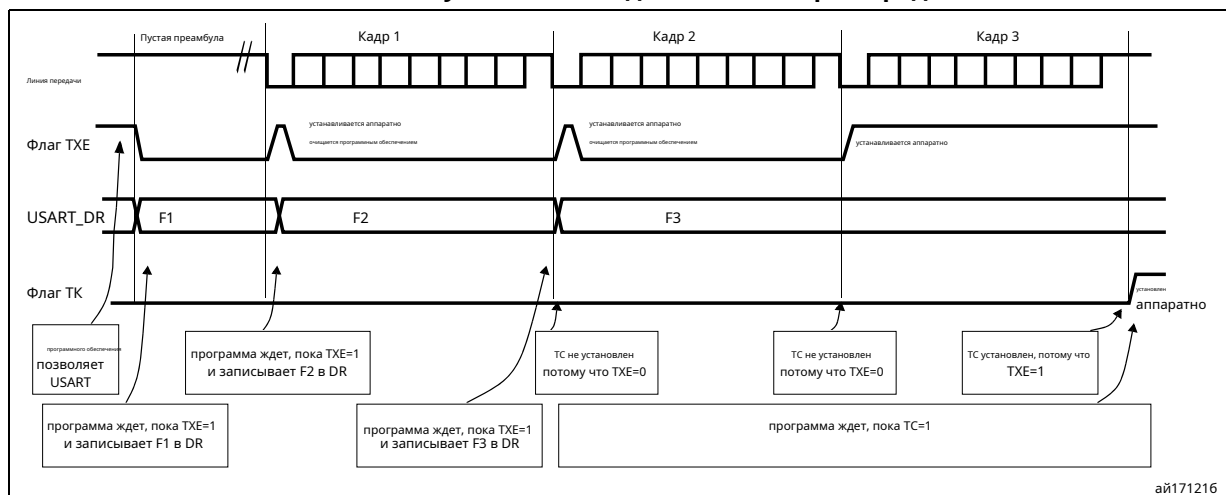
Бит TC очищается следующей программной последовательностью:

1. Чтение из регистра USART_SR.
2. Запись в регистр USART_DR

Примечание:

Бит TC также можно сбросить, записав в него «0». Эта последовательность очистки рекомендуется только для мультибуферной связи.

Рисунок 282. Поведение TC/TXE при передаче



Разрыв символов

Установка бита SBK передает символ прерывания. Длина кадра прерывания зависит от бита M (см. [Рисунок 280](#)).

Если бит SBK установлен в '1', символ прерывания отправляется по линии TX после завершения передачи текущего символа. Этот бит сбрасывается аппаратно, когда завершается символ прерывания (во время стопового бита символа прерывания). USART вставляет бит логической 1 в конце последнего кадра прерывания, чтобы гарантировать распознавание начального бита следующего кадра.

Примечание:

Если программное обеспечение сбрасывает бит SBK до начала передачи прерывания, то символ прерывания передаваться не будет. Для двух последовательных разрывов бит SBK должен быть установлен после стопового бита предыдущего разрыва.

Бездействующие персонажи

Установка бита TE заставляет USART отправлять кадр ожидания перед первым кадром данных.

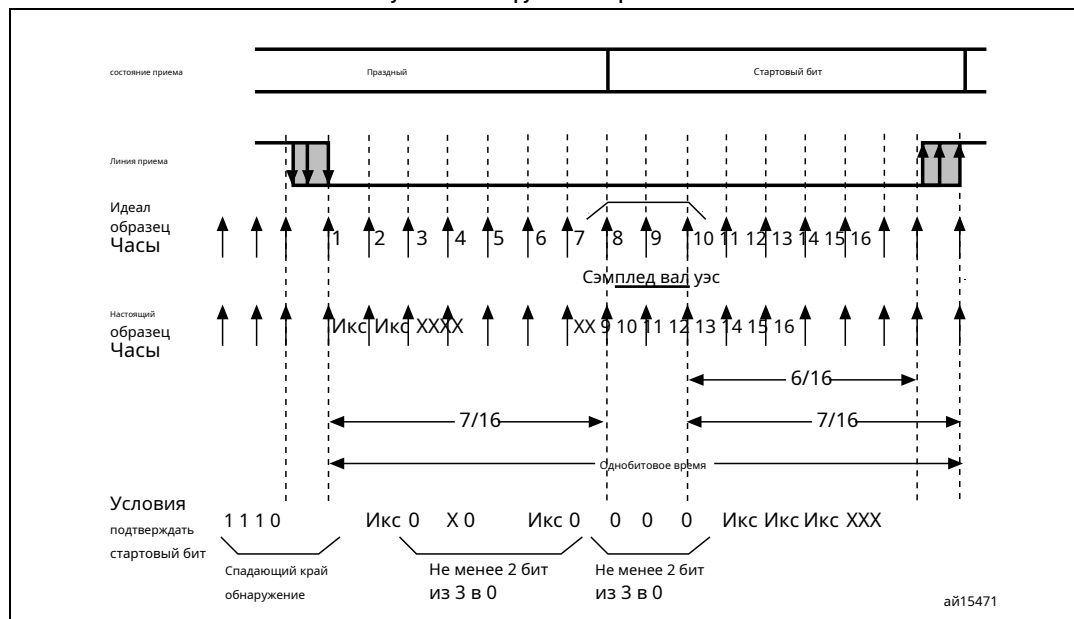
27.3.3 Приемник

USART может принимать слова данных длиной 8 или 9 бит в зависимости от бита М в регистре USART_CR1.

Обнаружение стартового бита

В USART стартовый бит определяется, когда распознается определенная последовательность выборок. Эта последовательность такова: 1 1 1 0 X 0 X 0 0 0 0.

Рисунок 283. Обнаружение стартового бита



Примечание:

Если последовательность не завершена, обнаружение начального бита прерывается, и приемник возвращается в состояние ожидания (флажок не установлен), где он ожидает спадающего фронта.

Стартовый бит подтверждается (установлен флаг RXNE, генерируется прерывание, если RXNEIE=1), если 3 выбранных бита равны 0 (первая выборка 3-го, 5-го и 7-го битов находит 3 бита равными 0, а вторая выборка 8-го, 9-го битов). и 10-й бит также находит 3 бита равными 0).

Стартовый бит подтверждается (установлен флаг RXNE, генерируется прерывание, если RXNEIE=1), но флаг шума NE устанавливается, если для обеих выборок по крайней мере 2 из 3 выбранных битов равны 0 (выборка на 3-й, 5-й и 7 бит и выборка по 8, 9 и 10 битам). Если это условие не выполняется, обнаружение запуска прерывается, и приемник возвращается в состояние ожидания (флажок не устанавливается).

Если для одной из выборок (выборки по 3-му, 5-му и 7-му битам или выборки по 8-му, 9-му и 10-му битам) 2 из 3 битов находятся в состоянии 0, начальный бит подтверждается, но флаг шума NE бит установлен.

Прием персонажей

Во время приема USART данные сначала сдвигаются младшим значащим битом через вывод RX. В этом режиме регистр USART_DR состоит из буфера (RDR) между внутренней шиной и принятым сдвиговым регистром.

Процедура:

1. Включите USART, записав бит UE в регистре USART_CR1 в 1.
2. Запрограммируйте бит M в USART_CR1, чтобы определить длину слова.
3. Запрограммируйте количество стоповых битов в USART_CR2.
4. Выберите DMA enable (DMAR) в USART_CR3, если должна иметь место многобуферная связь. Настройте регистр DMA, как описано в разделе о многобуферной связи. ШАГ 3
5. Выберите желаемую скорость передачи данных, используя регистр скорости передачи данных USART_BRR.
6. Установите бит RE USART_CR1. Это включает приемник, который начинает поиск стартового бита.

Когда персонаж получен

- Бит RXNE установлен. Это указывает на то, что содержимое сдвигового регистра передается в RDR. Другими словами, данные получены и могут быть прочитаны (а также связанные с ними флаги ошибок).
- Прерывание генерируется, если установлен бит RXNEIE.
- Флаги ошибок можно установить, если во время приема были обнаружены ошибка кадра, шум или ошибка переполнения.
- В мультибуфере RXNE устанавливается после каждого принятого байта и очищается DMA, считываемым в регистр данных.
- В режиме одиночного буфера очистка бита RXNE выполняется программным обеспечением, читающим регистр USART_DR. Флаг RXNE также можно очистить, записав в него ноль. Бит RXNE должен быть очищен до окончания приема следующего символа, чтобы избежать ошибки переполнения.

Примечание:

Бит RE не должен сбрасываться во время приема данных. Если бит RE отключен во время приема, прием текущего байта будет прерван.

Разрыв символа

Когда получен символ прерывания, USART обрабатывает его как ошибку кадра.

Простой персонаж

При обнаружении незакрытого кадра выполняется та же процедура, что и при приеме символа данных, плюс прерывание, если установлен бит IDLEIE.

Ошибка переполнения

Ошибка переполнения возникает при получении символа, когда RXNE не был сброшен. Данные не могут быть переданы из регистра сдвига в регистр RDR, пока бит RXNE не будет очищен.

Флаг RXNE устанавливается после каждого полученного байта. Ошибка переполнения возникает, если установлен флаг RXNE при получении следующих данных или если предыдущий запрос DMA не был обслужен. При возникновении ошибки переполнения:

- Бит ORE установлен.
- Содержимое RDR не будет потеряно. Предыдущие данные доступны, когда выполняется чтение в USART_DR.
- Сдвиговой регистр будет перезаписан. После этого все данные, полученные во время переполнения, теряются.
- Прерывание генерируется, если установлен либо бит RXNEIE, либо биты EIE и DMAR.
- Бит ORE сбрасывается при чтении регистра USART_SR, за которым следует операция чтения регистра USART_DR.

Примечание:

Бит ORE, если он установлен, указывает, что по крайней мере 1 данные были потеряны. Есть две возможности:

- если RXNE=1, то последние действительные данные сохраняются в регистре приема RDR и могут быть прочитаны,
- если RXNE=0, то это означает, что последние действительные данные уже были прочитаны и, таким образом, в RDR нечего читать. Этот случай может возникнуть, когда последние действительные данные считываются в RDR одновременно с получением новых (и потерянных) данных. Это также может произойти, когда новые данные получены во время последовательности чтения (между доступом для чтения регистра USART_SR и доступом для чтения USART_DR).

Шумовая ошибка

Методы передискретизации используются (за исключением синхронного режима) для восстановления данных путем различения достоверных входящих данных и шума.

Рисунок 284. Выборка данных для обнаружения шума

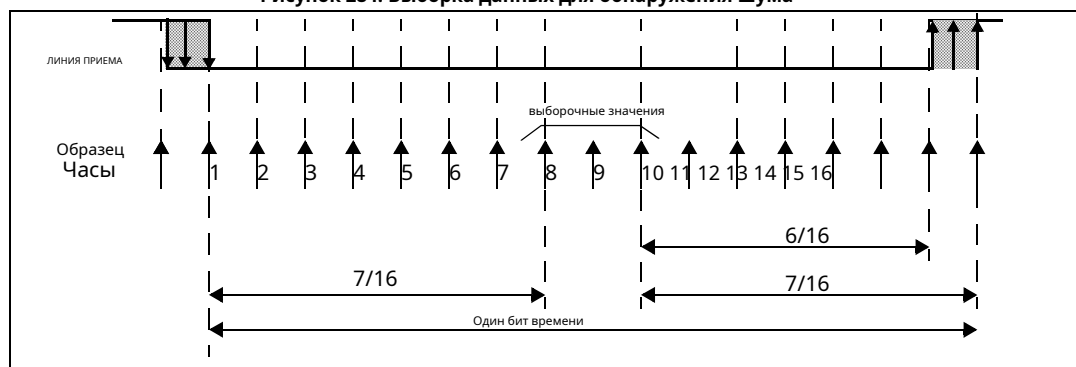


Табл. 191. Обнаружение шума по выборочным данным

Выборочное значение	статус северо-востока	Полученное битовое значение	Достоверность данных
000	0	0	Действительный
001	1	0	Недействительный
010	1	0	Недействительный
011	1	1	Недействительный
100	1	0	Недействительный
101	1	1	Недействительный
110	1	1	Недействительный
111	0	1	Действительный

При обнаружении шума в кадре:

- Бит NE устанавливается по переднему фронту бита RXNE.
- Неверные данные переносятся из регистра сдвига в регистр USART_DR.
- В случае однобайтовой связи прерывание не генерируется. Однако этот бит повышается одновременно с битом RXNE, который сам генерирует прерывание. В случае многобуферной связи будет выдано прерывание, если бит EIE установлен в регистре USART_CR3.

Бит NE сбрасывается операцией чтения регистра USART_SR, за которой следует операция чтения регистра USART_DR.

Ошибка кадрирования

Ошибка кадрирования обнаруживается, когда:

Стоповый бит не распознается при приеме в ожидаемое время из-за рассинхронизации или чрезмерного шума.

При обнаружении ошибки кадра:

- Бит FE устанавливается аппаратно.
- Неверные данные переносятся из регистра сдвига в регистр USART_DR.
- В случае однобайтовой связи прерывание не генерируется. Однако этот бит повышается одновременно с битом RXNE, который сам генерирует прерывание. В случае многобуферной связи будет выдано прерывание, если бит EIE установлен в регистре USART_CR3.

Бит FE сбрасывается операцией чтения регистра USART_SR, за которой следует операция чтения регистра USART_DR.

Настраиваемые стоповые биты во время приема

Количество принимаемых стоповых битов можно настроить с помощью управляющих битов регистра управления 2 — оно может быть 1 или 2 в обычном режиме и 0,5 или 1,5 в режиме смарт-карты.

1. **0,5 стоповых бита (прием в режиме Smartcard):** Для 0,5 стопового бита выборка не выполняется. Как следствие, при выборе 0,5 стопового бита невозможно обнаружить ошибку кадрирования и прерывание кадра.
2. **1 стоповый бит:** Выборка для 1 стопового бита выполняется на 8-й, 9-й и 10-й выборках.
3. **1,5 стоповых бита (режим смарт-карты):** При передаче в режиме смарт-карты устройство должно проверить правильность отправки данных. Таким образом, блок приемника должен быть включен ($RE = 1$ в регистре USART_CR1) и проверяется стоповый бит, чтобы проверить, обнаружила ли смарт-карта ошибку четности. В случае ошибки четности смарт-карта устанавливает низкий уровень сигнала данных во время выборки - сигнал NACK-, что помечается как ошибка кадрирования. Затем устанавливается флаг FE с RXNE в конце стопового бита 1,5. Выборка для 1,5 стоповых битов выполняется на 16-й, 17-й и 18-й выборках (1 период времени в бодах после начала стопового бита). 1,5 стоповых бита можно разделить на 2 части: один тактовый период 0,5 бод, в течение которого ничего не происходит, за которым следует 1 нормальный стоповый бит, в течение которого происходит выборка на полпути. Ссылаться на [Раздел 27.3.11](#) Больше подробностей.
4. **2 стоповых бита:** Выборка для 2 стоповых битов выполняется на 8-й, 9-й и 10-й выборках первого стопового бита. Если ошибка кадрирования обнаружена во время первого стопового бита, будет установлен флаг ошибки кадрирования. Второй стоповый бит не проверяется на наличие ошибки кадрирования. Флаг RXNE будет установлен в конце первого стопового бита.

27.3.4 Генерация дробной скорости передачи

Скорость передачи для приемника и передатчика (Rx и Tx) устанавливается на одно и то же значение, запрограммированное в значениях мантиссы и дроби USARTDIV.

$$\text{Скорость передачи/приема} = \frac{\text{фСК}}{(16 \cdot \text{USARTDIV})}$$

легенда: фСК- Ввод часов в периферийное устройство (PCLK1 для USART2, 3, 4, 5 или PCLK2 для USART1)

USARTDIV — это беззнаковое число с фиксированной точкой, которое закодировано в регистре USART_BRR.

Примечание:

Счетчики бода обновляются новым значением регистров бода после записи в USART_BRR. Следовательно, значение регистра скорости передачи не должно изменяться во время связи.

Как получить USARTDIV из значений регистра USART_BRR

Пример 1:

Если DIV_Mantissa = 0d27 и DIV_Fraction = 0d12 (USART_BRR = 0x1BC), то

Мантисса (USARTDIV) = 0d27

Дробь (USARTDIV) = $12/16 = 0d0,75$

Следовательно, USARTDIV = 0d27,75.

Пример 2.

Чтобы запрограммировать USARTDIV = 0d25.62

Это ведет к:

DIV_Fraction = 16*0d0.62 = 0d9.92

Ближайшее действительное число 0d10 = 0xA

DIV_Mantissa = мантисса (0d25.620) = 0d25 = 0x19

Тогда USART_BRR = 0x19A, следовательно, USARTDIV = 0d25,625.

Пример 3.

Чтобы запрограммировать USARTDIV = 0d50.99

Это ведет к:

DIV_Fraction = 16*0d0.99 = 0d15.84

Ближайшее действительное число 0d16 = 0x10 => переполнение DIV_frac[3:0] => перенос должен быть добавлен до мантиссы

DIV_Mantissa = мантисса (0d50.990 + перенос) = 0d51 = 0x33

Тогда USART_BRR = 0x330, следовательно, USARTDIV = 0d51.000

Таблица 192. Расчет погрешности для запрограммированных скоростей передачи данных

Скорость передачи данных		фпклк= 36 МГц			фпклк= 72 МГц		
С. Нет	в кбит/с	действительный	Значение запрограммировано в регистр скорости передачи	% Ошибка(1)	действительный	Программа ценности Д В регистр скорости передачи	% Ошибка(1)
1.	2,4	2.400	937,5	0%	2,4	1875 г.	0%
2.	9,6	9.600	234.375	0%	9,6	468,75	0%
3.	19.2	19.2	117.1875	0%	19.2	234.375	0%
4.	57,6	57,6	39.0625	0%	57,6	78,125	0.0%
5.	115,2	115.384	19,5	0,15%	115,2	39.0625	0%
6.	230,4	230.769	9,75	0,16%	230.769	19,5	0,16%
7.	460,8	461,538	4.875	0,16%	461,538	9,75	0,16%
8.	921,6	923.076	2,4375	0,16%	923.076	4.875	0,16%
9.	2250	2250	1	0%	2250	2	0%
10.	4500	нет данных	нет данных	нет данных	4500	1	0%

1. Определяется как (Расчетная скорость передачи данных — Желаемая скорость передачи данных) / Требуемая скорость передачи данных.

Примечание: Чем ниже тактовая частота процессора, тем ниже будет точность для конкретной скорости передачи данных. С помощью этих данных можно зафиксировать верхний предел достижимой скорости передачи данных.

Только USART1 синхронизируется с PCLK2 (макс. 72 МГц). Другие USART синхронизируются с PCLK1 (макс. 36 МГц).

27.3.5 Допуск приемника USART к отклонению часов

Асинхронный приемник USART работает корректно только в том случае, если общее отклонение тактовой системы меньше допуска приемника USART. Причинами, способствующими общему отклонению, являются:

- DTRA: отклонение из-за ошибки передатчика (которое также включает отклонение гетеродина передатчика)
- DQUANT: Ошибка из-за квантования скорости передачи
- приемника DREC: Отклонение гетеродина приемника
- DTCL: Отклонение из-за линии передачи (обычно из-за приемопередатчиков, которые могут вносить асимметрию между временем перехода от низкого к высокому и временем перехода от высокого к низкому)

$$DTRA + DQUANT + DREC + DTCL < \text{допуск приемника USART}$$

Допуск приемника USART для правильного приема данных равен максимально допустимому отклонению и зависит от следующих вариантов:

- 10- или 11-битная длина символа, определяемая битом M в регистре USART_CR1, использование
- дробной скорости передачи или нет

Таблица 193. Допуск приемника USART, когда DIV_Fraction равен 0

М бит	НФ это ошибка	НФ это не волнует
0	3,75%	4,375%
1	3,41%	3,97%

Таблица 194. Допустимое отклонение приемника USART, когда DIV_Fraction отличается от 0

М бит	НФ это ошибка	НФ это не волнует
0	3,33%	3,88%
1	3,03%	3,53%

Примечание:

Цифры, указанные в Таблица 193а также Таблица 194 может немного отличаться в особом случае, когда полученные кадры содержат несколько кадров ожидания ровно 10-битного времени, когда M=0 (11-битного времени, когда M=1).

27.3.6 Многопроцессорная связь

Возможна многопроцессорная связь с USART (несколько USART, объединенных в сеть). Например, один из USART может быть ведущим, его выход TX соединен с входом RX другого USART. Остальные являются ведомыми, их соответствующие выходы TX логически объединены вместе и подключены к входу RX ведущего.

В многопроцессорных конфигурациях часто желательно, чтобы только предполагаемый получатель сообщения активно получал полное содержимое сообщения, тем самым уменьшая избыточные накладные расходы службы USART для всех неадресуемых получателей.

Неадресуемые устройства могут быть переведены в режим отключения звука с помощью функции отключения звука. В беззвучном режиме:

- Ни один из битов состояния приема не может быть установлен. Все прерывания приема запрещены.
- Бит RWU в регистре USART_CR1 установлен в 1. RWU может управляться автоматически аппаратно или программно при определенных условиях.

USART может войти в режим отключения звука или выйти из него одним из двух способов, в зависимости от бита WAKE в регистре USART_CR1:

- Обнаружение незанятой линии, если бит WAKE сброшен,
- обнаружение адресной метки, если установлен бит WAKE.

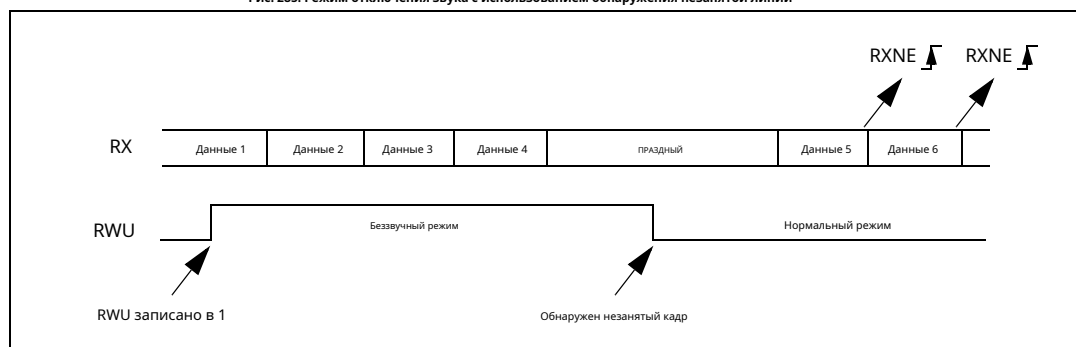
Обнаружение незанятой линии (WAKE=0)

USART переходит в режим отключения звука, когда бит RWU записывается в 1.

Он просыпается, когда обнаруживается кадр бездействия. Затем аппаратно сбрасывается бит RWU, но бит IDLE не устанавливается в регистре USART_SR. RWU также может быть записан в 0 с помощью программного обеспечения.

Пример поведения режима отключения звука с использованием обнаружения незанятой линии приведен в [Рисунок 285](#).

Рис. 285. Режим отключения звука с использованием обнаружения незанятой линии



Обнаружение адресной метки (WAKE=1)

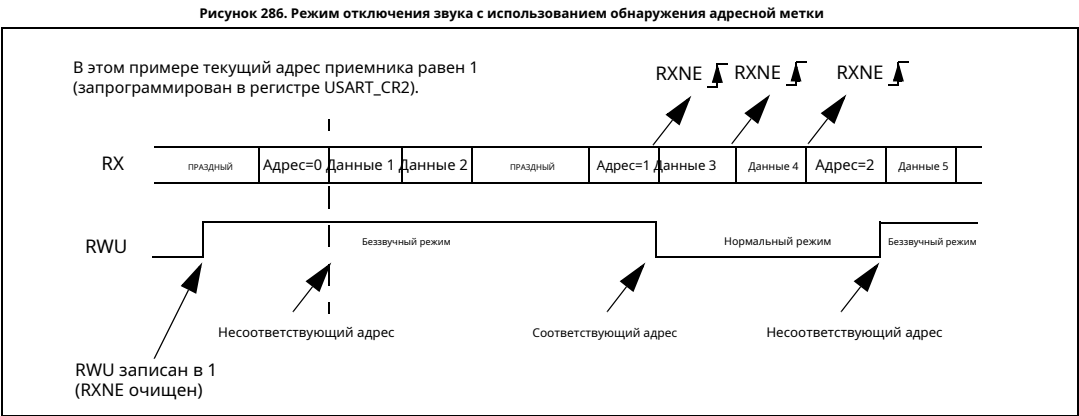
В этом режиме байты распознаются как адреса, если их старший бит равен «1», иначе они считаются данными. В адресном байте адрес целевого получателя помещается в 4 LSB. Это 4-битное слово приемник сравнивает со своим собственным адресом, который запрограммирован в битах ADD в регистре USART_CR2.

USART переходит в беззвучный режим при получении символа адреса, который не соответствует его запрограммированному адресу. В этом случае бит RWU устанавливается аппаратно. Флаг RXNE не установлен для этого байта адреса, и ни прерывание, ни запрос DMA не выдаются, поскольку USART перешел бы в беззвучный режим.

Он выходит из режима отключения звука, когда принимается символ адреса, который соответствует запрограммированному адресу. Затем бит RWU сбрасывается и последующие байты принимаются нормально. Бит RXNE устанавливается для символа адреса, так как бит RWU был очищен.

Бит RWU может быть записан как 0 или 1, когда буфер приемника не содержит данных (RXNE=0 в регистре USART_SR). В противном случае попытка записи игнорируется.

Пример поведения режима отключения звука с использованием обнаружения адресной метки приведен в [Рисунок 286](#).



27.3.7 Контроль четности

Контроль четности (генерация бита четности при передаче и проверка четности при приеме) можно включить, установив бит PCE в регистре USART_CR1. В зависимости от длины кадра, определяемой битом M, возможные форматы кадров USART перечислены в [Таблица 195](#).

Таблица 195. Форматы фреймов(1)

М бит	Бит PCE	USART-кадр
0	0	СБ 8-битные данные СТБ
0	1	СБ 7-битные данные ПБ СТБ
1	0	СБ 9-битные данные СТБ
1	1	СБ 8-битные данные PB СТБ

1. Обозначения: SB: стартовый бит, STB: стоповый бит, PB: бит четности

Примечание:

В случае пробуждения по метке адреса учитывается старший бит данных, а не бит четности.

Даже паритет: бит четности вычисляется для получения четного числа «1» внутри кадра, состоящего из 7 или 8 младших битов (в зависимости от того, равно ли M 0 или 1) и бита четности.

Пример: данные = 00110101; Установлено 4 бита => бит четности будет равен 0, если выбрана четная четность (бит PS в USART_CR1 = 0).

Нечетная четность: бит четности вычисляется для получения нечетного числа «1» внутри кадра, состоящего из 7 или 8 младших битов (в зависимости от того, равно ли M 0 или 1) и бита четности.

Пример: данные = 00110101; Установлено 4 бита => бит четности будет равен 1, если выбрана нечетная четность (бит PS в USART_CR1 = 1).

Режим передачи:Если бит PCE установлен в USART_CR1, то бит MSB данных, записанных в регистр данных, передается, но заменяется битом четности (четное количество «1», если выбрана четная четность (PS=0), или нечетное число). число «1», если выбрана нечетная четность (PS=1)). Если проверка четности не удалась, в регистре USART_SR устанавливается флаг PE и генерируется прерывание, если в регистре USART_CR1 установлен PEIE.



27.3.8 Режим LIN (локальная сеть межсоединений)

Режим LIN выбирается установкой бита LINEN в регистре USART_CR2. В режиме LIN следующие биты должны быть очищены:

- STOP[1:0], CLKEN в регистре USART_CR2, SCEN,
- HDSEL и IREN в регистре USART_CR3.

LIN-передача

Та же процедура, описанная в [Раздел 27.3.2](#) должен применяться для передачи LIN Master, чем для обычной передачи USART со следующими отличиями:

- Очистите бит M, чтобы настроить 8-битную длину слова.
- Установите бит LINEN для входа в режим LIN. В этом случае установка бита SBK отправляет 13 нулевых битов в качестве символа разрыва. Затем отправляется бит значения «1», чтобы разрешить обнаружение следующего запуска.

LIN-прием

В USART реализована схема обнаружения обрыва. Обнаружение полностью независимо от обычного приемника USART. Разрыв может быть обнаружен всякий раз, когда он происходит, в состоянии ожидания или во время кадра.

Когда приемник включен (RE=1 в USART_CR1), схема ищет на входе RX стартовый сигнал. Метод обнаружения стартовых битов тот же, что и при поиске символов разрыва или данных. После обнаружения начального бита схема производит выборку следующих битов точно так же, как для данных (на 8-й, 9-й и 10-й выборках). Если 10 (когда LBDL = 0 в USART_CR2) или 11 (когда LBDL = 1 в USART_CR2) последовательных битов определяются как «0» и за ними следует символ-разделитель, в USART_SR устанавливается флаг LBD. Если бит LBDIE = 1, генерируется прерывание. Перед подтверждением разрыва проверяется разделитель, поскольку он означает, что линия RX вернулась к высокому уровню.

Если '1' выбрано до того, как произошло 10 или 11, схема обнаружения разрыва отменяет обнаружение тока и снова ищет стартовый бит.

Если режим LIN отключен (LINEN=0), приемник продолжает работать как обычный USART без учета обнаружения обрыва.

Если режим LIN включен (LINEN=1), как только происходит ошибка кадра (т. е. стоповый бит, обнаруженный в '0', что будет иметь место для любого прерывающегося кадра), приемник останавливается до тех пор, пока схема обнаружения разрыва не получит либо '1', если слово разрыва не было полным, или символ-разделитель, если разрыв был обнаружен.

Поведение конечного автомата детектора останова и флага останова показано на [Рисунок 287](#). Примеры брейк-фреймов приведены на [Рисунок 288](#).

Рисунок 287. Обнаружение разрыва в режиме LIN (длина разрыва 11 бит – установлен бит LBDL)

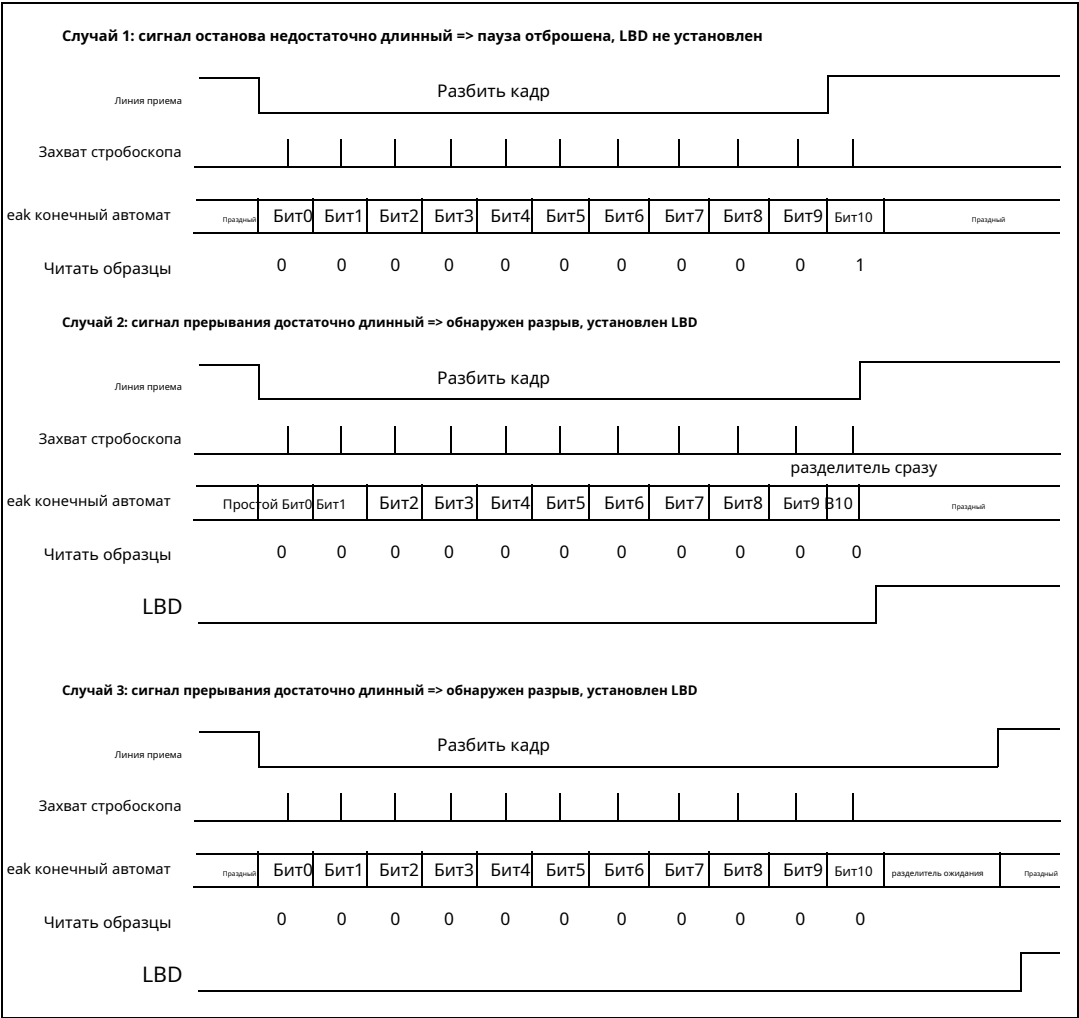
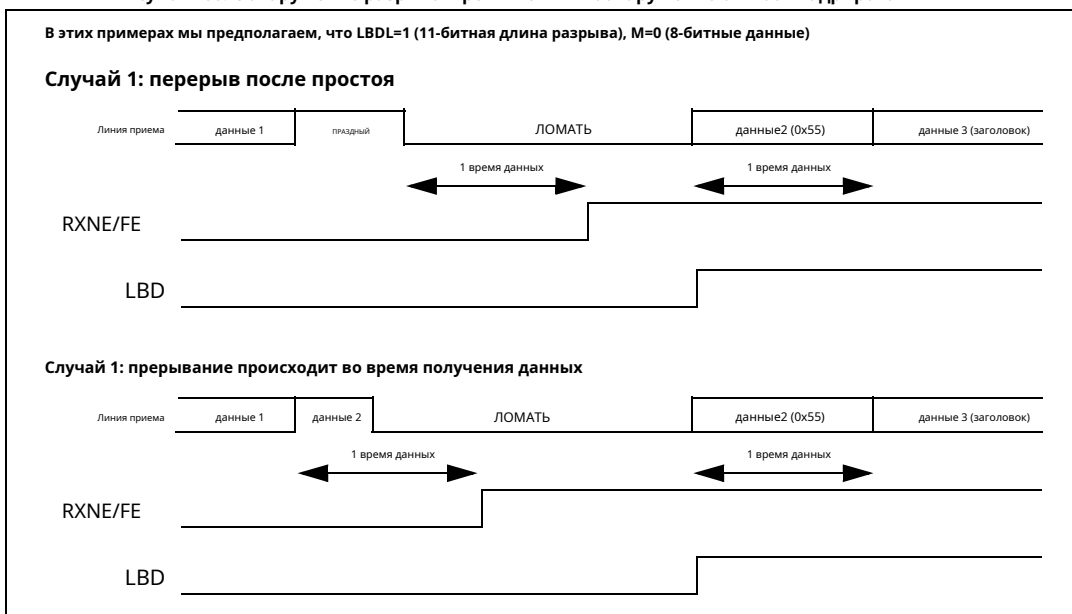


Рисунок 288. Обнаружение разрыва в режиме LIN и обнаружение ошибок кадрирования



27.3.9 Синхронный режим USART

Синхронный режим выбирается путем записи бита CLKEN в регистре USART_CR2 в 1. В синхронном режиме следующие биты должны быть очищены:

- бит LINEN в регистре USART_CR2,
- Биты SCEN, HDSEL и IREN в регистре USART_CR3.

USART позволяет пользователю управлять двунаправленной синхронной последовательной связью в ведущем режиме. Вывод СК является выходом тактового сигнала передатчика USART. Тактовые импульсы не отправляются на вывод СК во время стартового и стопового битов. В зависимости от состояния бита LBCL в регистре USART_CR2 тактовые импульсы будут или не будут генерироваться во время последнего действительного бита данных (метки адреса). Бит CPOL в регистре USART_CR2 позволяет пользователю выбирать полярность часов, а бит CPHA в регистре USART_CR2 позволяет пользователю выбирать фазу внешних часов (см. [Рисунок 289](#), [Рисунок 290](#)а также [Рисунок 291](#)).

Во время простоя, преамбулы и перерыва в отправке внешние часы СК не активируются.

В синхронном режиме передатчик USART работает точно так же, как и в асинхронном режиме. Но поскольку СК синхронизирован с TX (согласно CPOL и CPHA), данные по TX синхронны.

В этом режиме приемник USART работает иначе, чем в асинхронном режиме. Если RE=1, выборка данных производится по СК (нарастающий или спадающий фронт, в зависимости от CPOL и CPHA) без передискретизации. Необходимо соблюдать настройку и время удержания (которое зависит от скорости передачи данных: время 1/16 бита).

Примечание:

Вывод СК работает вместе с выводом TX. Таким образом, часы предоставляются только в том случае, если передатчик включен (TE=1) и данные передаются (регистр данных USART_DR).

была написана). Это означает, что невозможно получить синхронные данные без передачи данных.

Биты LBCL, CPOL и CPHA должны быть выбраны, когда и передатчик, и приемник отключены (TE=RE=0), чтобы обеспечить правильную работу тактовых импульсов. Эти биты не следует изменять, пока передатчик или приемник включены.

Рекомендуется устанавливать TE и RE в одной инструкции, чтобы свести к минимуму настройку и время удержания приемника.

USART поддерживает только ведущий режим: он не может принимать или отправлять данные, относящиеся к входным часам (CK всегда является выходом).

Рисунок 289. Пример синхронной передачи USART

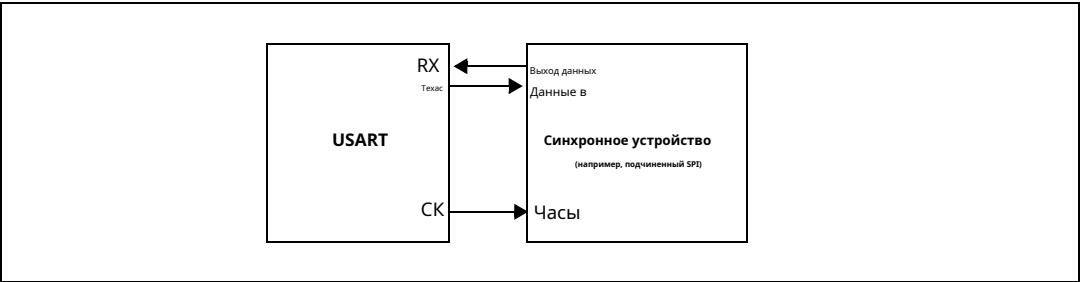


Рисунок 290. Временная диаграмма синхронизации данных USART (M=0)

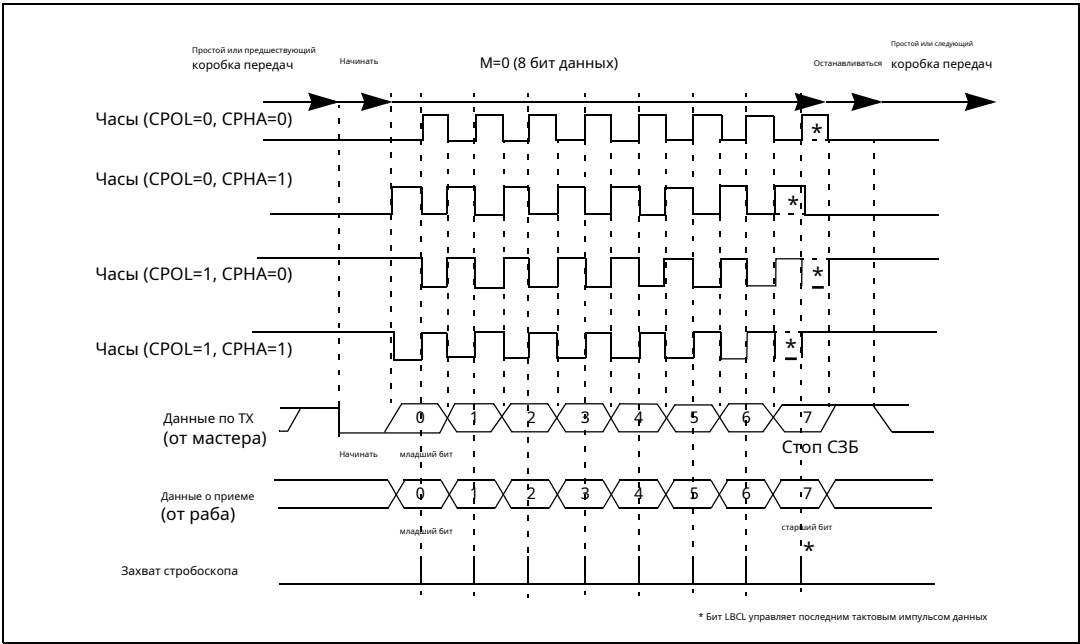


Рисунок 291. Временная диаграмма синхронизации данных USART (M=1)

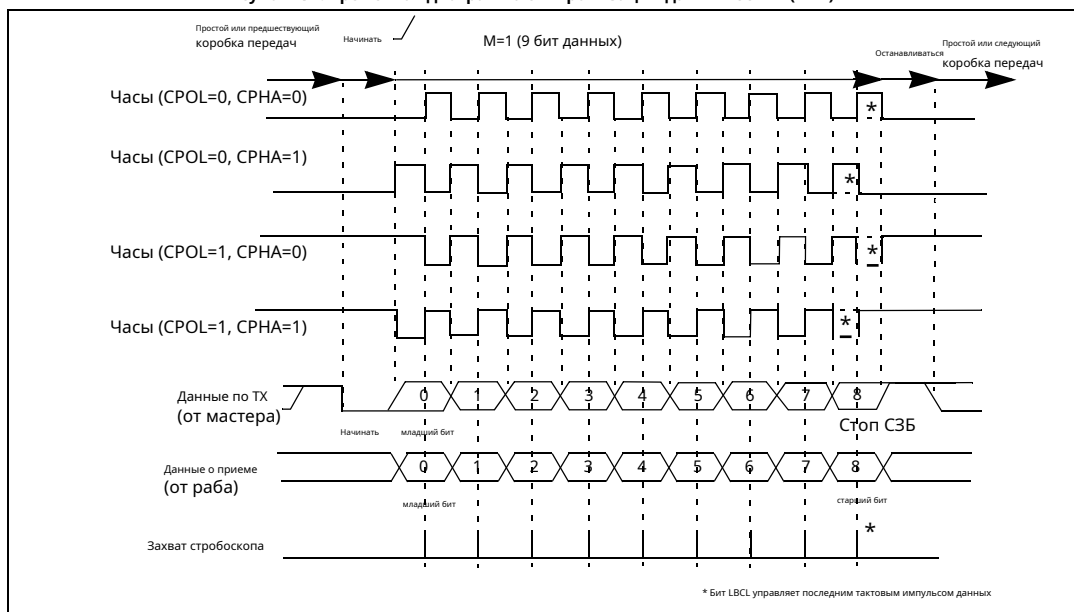
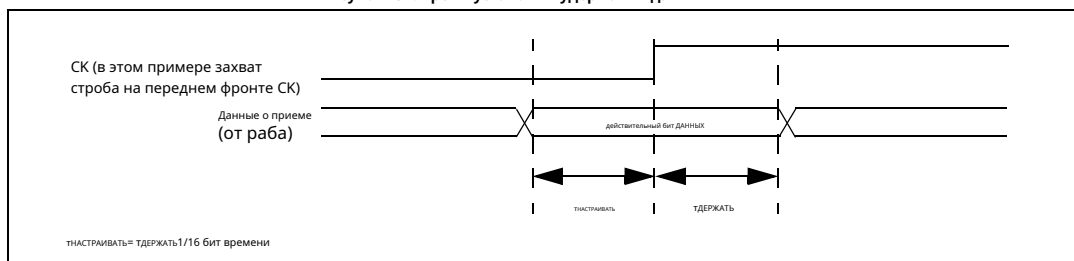


Рисунок 292. Время установки/удержания данных RX



Примечание:

Функция СК отличается в режиме Smartcard. Подробнее см. в разделе Режим smart-карты.

27.3.10 Однопроводная полудуплексная связь

Однопроводной полудуплексный режим выбирается установкой бита HDSEL в регистре USART_CR3. В этом режиме должны быть очищены следующие биты:

- Биты LINEN и CLKEN в регистре USART_CR2, биты
- SCEN и IREN в регистре USART_CR3.

USART можно настроить для работы по однопроводному полудуплексному протоколу. В однопроводном полудуплексном режиме контакты TX и RX соединены внутри. Выбор между полудуплексной и полнодуплексной связью осуществляется с помощью управляющего бита 'HALF DUPLEX SEL' (HDSEL в USART_CR3).

Как только HDSEL записывается в 1:

- RX больше не используется,
- TX всегда освобождается, когда данные не передаются. Таким образом, он действует как стандартный ввод-вывод в режиме ожидания или при приеме. Это означает, что IO должен быть сконфигурирован так, чтобы TX был сконфигурирован как плавающий вход (или выход с высоким уровнем открытого стока), когда он не управляется USART.

Кроме того, связь аналогична тому, что делается в обычном режиме USART. Конфликты на линии должны регулироваться программным обеспечением (например, с помощью централизованного арбитра). В частности, передача никогда не блокируется аппаратно и продолжает происходить, как только данные записываются в регистр данных, когда бит TE установлен.

27.3.11 Смарт-карта

Режим смарт-карты выбирается установкой бита SCEN в регистре USART_CR3. В режиме смарт-карты следующие биты должны быть очищены:

- Бит LINEN в регистре USART_CR2, биты HDSEL и
- IREN в регистре USART_CR3.

Кроме того, бит CLKEN может быть установлен для обеспечения синхронизации смарт-карты.

Интерфейс смарт-карт предназначен для поддержки смарт-карт с асинхронным протоколом, как определено в стандарте ISO 7816-3. USART должен быть настроен как:

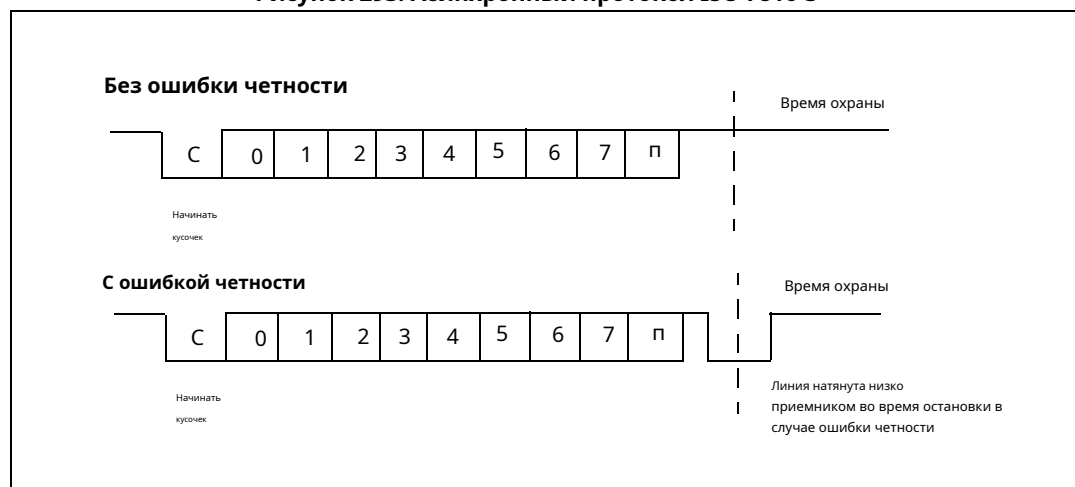
- 8 бит плюс контроль четности: где M=1 и PCE=1 в регистре USART_CR1
- 1,5 стоповых бита при передаче и приеме: где STOP='11' в регистре USART_CR2.

Примечание:

Также можно выбрать 0,5 стоповых бита для приема, но рекомендуется использовать 1,5 стоповых бита как для передачи, так и для приема, чтобы избежать переключения между двумя конфигурациями.

Рисунок 293 показывает примеры того, что можно увидеть на линии данных с ошибкой четности и без нее.

Рисунок 293. Асинхронный протокол ISO 7816-3



При подключении к смарт-карте выход USART TX управляет двунаправленной линией, которая также управляется смарт-картой. Контакт TX должен быть настроен как открытый сток.

Смарт-карта представляет собой протокол однопроводной полудуплексной связи.

- Передача данных из передающего сдвигового регистра гарантированно задерживается минимум на 1/2 тактовой частоты бода. При нормальной работе полный сдвиговый регистр передачи начнет сдвиг на следующем фронте тактового сигнала. В режиме смарт-карты эта передача дополнительно задерживается на гарантированную тактовую частоту 1/2 бода.
- Если во время приема кадра, запрограммированного с периодом стоп-бита 0,5 или 1,5, обнаруживается ошибка четности, линия передачи устанавливается в низкий уровень на период тактового сигнала после завершения приема кадра. Это должно указать смарт-карте, что данные, переданные в USART, не были правильно получены. Этот сигнал NACK (подтягивание линии передачи к низкому уровню в течение 1 бода) вызовет ошибку кадрирования на стороне передатчика (skonфигурирован с 1,5 стоповыми битами). Приложение может обрабатывать повторную отправку данных в соответствии с протоколом. Ошибка четности получает 'NACK' от приемника, если установлен управляющий бит NACK, в противном случае NACK не передается.
- Установка флага TC может быть отложена путем программирования регистра Guard Time. При нормальной работе TC устанавливается, когда сдвиговый регистр передачи пуст и нет других ожидающих запросов на передачу. В режиме смарт-карты пустой сдвиговый регистр передачи запускает счетчик защитного времени, который ведет счет до запрограммированного значения в регистре защитного времени. В это время TC принудительно устанавливается на низкий уровень. Когда счетчик защитного времени достигает запрограммированного значения, TC устанавливается на высокий уровень.
- Режим смарт-карты не влияет на снятие флага TC.
- Если ошибка кадра обнаружена на стороне передатчика (из-за NACK от приемника), NACK не будет обнаружен как начальный бит блоком приема передатчика. В соответствии с протоколом ISO продолжительность принятого NACK может составлять 1 или 2 такта в бодах.
- На стороне приемника, если обнаружена ошибка четности и передан NACK, приемник не обнаружит NACK в качестве стартового бита.

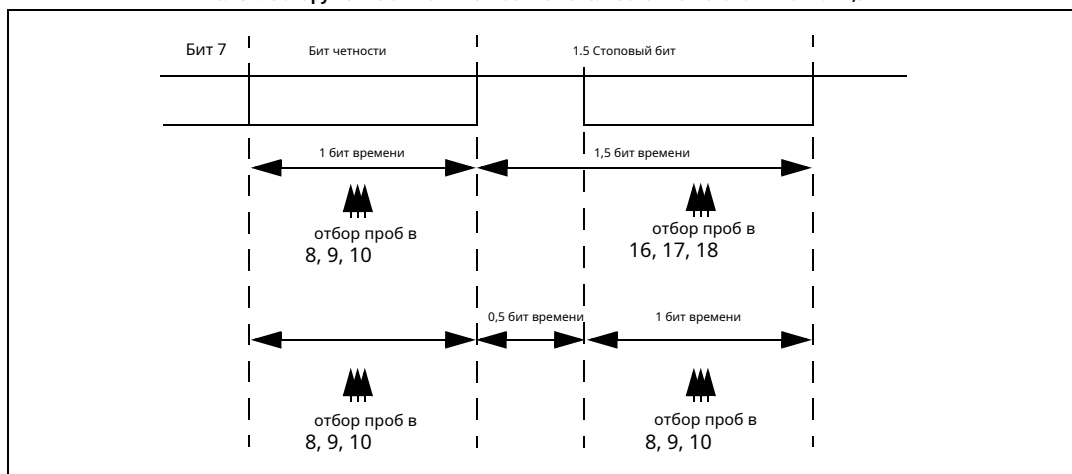
Примечание:

Символ разрыва не имеет значения в режиме смарт-карты. Данные 0x00 с ошибкой кадрирования будут рассматриваться как данные, а не как разрыв.

При переключении бита TE кадр IDLE не передается. Кадр IDLE (как определено для других конфигураций) не определяется протоколом ISO.

[Рисунок 294](#) детализирует, как сигнал NACK выбирается USART. В этом примере USART передает данные и настроен на 1,5 стоповых бита. Приемная часть USART включена для проверки целостности данных и сигнала NACK.

Рис. 294. Обнаружение ошибки четности с использованием стоповых битов 1,5



USART может передавать часы на смарт-карту через выход СК. В режиме Smartcard СК не связан с коммуникацией, а просто выводится из внутренних периферийных входных часов через 5-битный предварительный делитель. Коэффициент деления настраивается в регистре предделителя USART_GTPR. Частота СК может быть запрограммирована от $f_{СК}/2$ до $f_{СК}/62$, где $f_{СК}$ это периферийные входные часы.

27.3.12 Блок IrDA SIR ENDEC

Режим IrDA выбирается установкой бита IREN в регистре USART_CR3. В режиме IrDA следующие биты должны быть очищены:

- Биты LINEN, STOP и CLKEN в регистре USART_CR2, биты
- SCEN и HDSEL в регистре USART_CR3.

Физический уровень IrDA SIR определяет использование схемы модуляции с возвратом к нулю, инвертированной (RZI), которая представляет логический 0 как импульс инфракрасного света (см. [Рисунок 295](#)).

Кодер передачи SIR модулирует выходной битовый поток передачи без возврата к нулю (NRZ) от USART. Поток выходных импульсов передается на внешний выходной драйвер и инфракрасный светодиод. USART поддерживает только скорость передачи данных до 115,2 Кбит/с для SIR ENDEC. В нормальном режиме ширина передаваемого импульса определяется как 3/16 битового периода.

Приемный декодер SIR демодулирует битовый поток возврата к нулю от инфракрасного детектора и выводит принятый последовательный битовый поток NRZ в USART. Вход декодера обычно ВЫСОКИЙ (состояние маркировки) в состоянии ожидания. Выход кодировщика передачи имеет полярность, противоположную входу декодера. Стартовый бит обнаруживается, когда на входе декодера низкий уровень.

- IrDA — полудуплексный протокол связи. Если передатчик занят (т. е. USART отправляет данные кодеру IrDA), любые данные на приемной линии IrDA игнорируются декодером IrDA, а если приемник занят (USART получает декодированные данные от USART), данные по линии TX от USART для IrDA не кодируются IrDA. При получении данных следует избегать передачи, так как передаваемые данные могут быть повреждены.
- «0» передается как высокий импульс, а «1» передается как «0». Ширина импульса определяется как 3/16 выбранного битового периода в нормальном режиме (см. [Рисунок 296](#)).
- Декодер SIR преобразует приемный сигнал, совместимый с IrDA, в битовый поток для USART.
- Логика приема SIR интерпретирует высокое состояние как логическую единицу, а низкие импульсы — как логические нули.
- Выход кодировщика передачи имеет полярность, противоположную входу декодера. Выход SIR находится в состоянии низкого уровня в режиме ожидания.
- Спецификация IrDA требует приема импульсов более 1,41 мкс. Приемлемая ширина импульса программируется. Логика обнаружения сбоев на стороне приемника отфильтровывает импульсы длительностью менее 2 периодов PSC (PSC — это значение предварительного делителя, запрограммированное в маломощном бодовом регистре IrDA, USART_GTPR). Импульсы длительностью менее 1 периода PSC всегда отбрасываются, но импульсы длительностью более одного и менее двух периодов могут быть приняты или отклонены, импульсы длительностью более 2 периодов будут приняты как импульс. Кодер/декодер IrDA не работает, когда PSC=0.
- Приемник может связываться с маломощным передатчиком.
- В режиме IrDA биты STOP в регистре USART_CR2 должны быть настроены на «1 стоповый бит».

ИК-порт с низким энергопотреблением

Передатчик

В режиме малой мощности ширина импульса не поддерживается на уровне 3/16 битового периода. Вместо этого ширина импульса в 3 раза превышает скорость передачи данных с низким энергопотреблением, которая может составлять минимум 1,42 МГц. Обычно это значение составляет 1,8432 МГц ($1,42 \text{ МГц} < \text{PSC} < 2,12 \text{ МГц}$). Программируемый делитель в режиме пониженного энергопотребления делит системные часы для достижения этого значения.

Получатель

Прием в режиме пониженного энергопотребления аналогичен приему в обычном режиме. Для обнаружения сбоев USART должен отбрасывать импульсы длительностью менее 1/PSC. Действительный низкий уровень принимается только в том случае, если его продолжительность превышает 2 периода маломощных тактовых импульсов в бодах IrDA (значение PSC в USART_GTPR).

Примечание:

Импульс длительностью менее двух и более одного периода (периодов) PSC может или не может быть отклонен.

Время настройки приемника должно управляться программным обеспечением. Спецификация физического уровня IrDA определяет минимальную задержку в 10 мс между передачей и приемом (IrDA является полудуплексным протоколом).

Рис. 295. Блок-схема IrDA SIR ENDEC

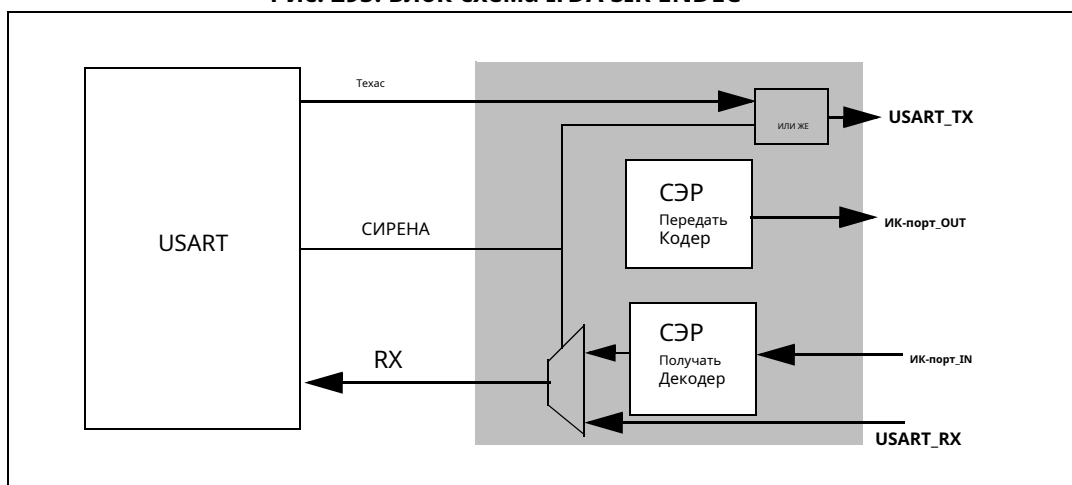
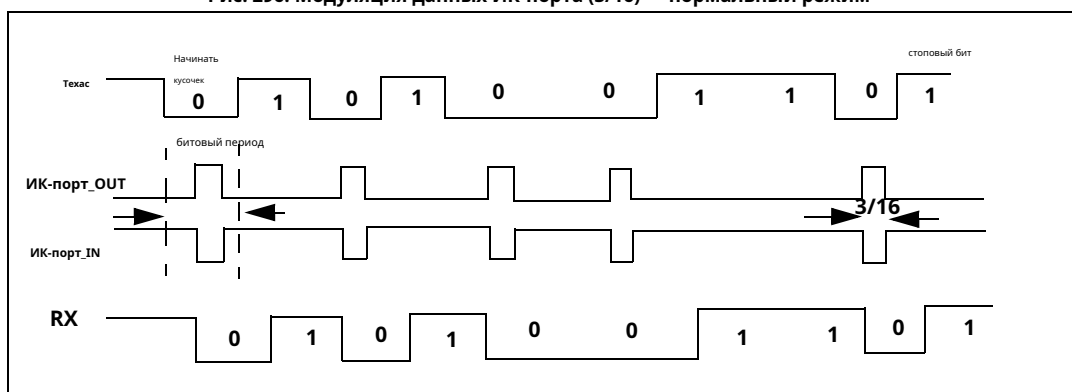


Рис. 296. Модуляция данных ИК-порта (3/16) — нормальный режим



27.3.13 Непрерывная связь с использованием прямого доступа к памяти

USART способен продолжать связь, используя DMA. Запросы DMA для буфера Rx и буфера Tx генерируются независимо.

Примечание:

Пользователь должен обратиться к спецификациям продукта для получения информации о наличии контроллера прямого доступа к памяти. Если DMA недоступен в продукте, вы должны использовать USART, как описано в [Раздел 27.3.2](#) или же [27.3.3](#). В регистре USART_SR пользователь может очистить флаги TXE/RXNE, чтобы обеспечить непрерывную связь.

Передача с использованием прямого доступа к памяти

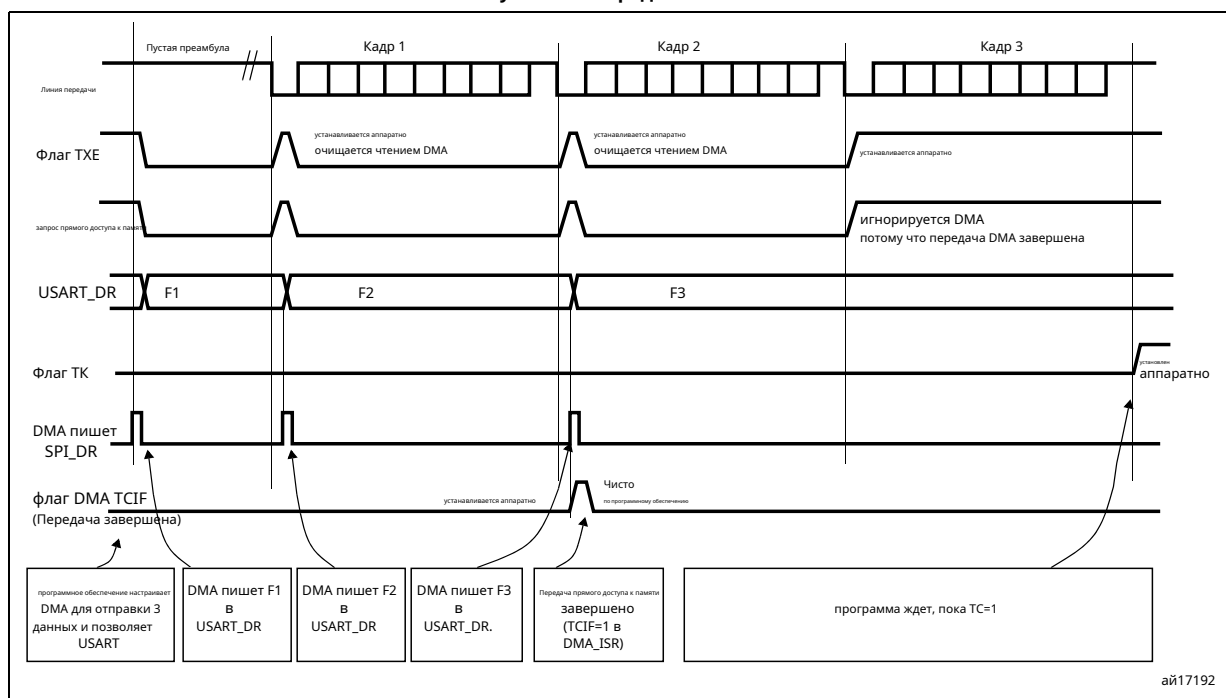
Режим DMA можно включить для передачи, установив бит DMAT в регистре USART_CR3. Данные загружаются из области SRAM, настроенной с использованием периферийного устройства DMA (см. спецификацию DMA), в регистр USART_DR всякий раз, когда установлен бит TXE. Чтобы сопоставить канал DMA для передачи USART, используйте следующую процедуру (x обозначает номер канала):

1. Запишите адрес регистра USART_DR в регистр управления DMA, чтобы сконфигурировать его как место назначения передачи. Данные будут перемещаться по этому адресу из памяти после каждого события TXE.
2. Запишите адрес памяти в регистр управления DMA, чтобы настроить его как источник передачи. Данные будут загружаться в регистр USART_DR из этой области памяти после каждого события TXE.
3. Настройте общее количество байтов, которые будут переданы в регистр управления DMA.
4. Настройте приоритет канала в регистре DMA
5. Настройте генерацию прерывания DMA после половинной/полной передачи в соответствии с требованиями приложения.
6. Очистите бит TC в регистре SR, записав в него 0.
7. Активируйте канал в регистре DMA.

Когда количество передач данных, запрограммированное в контроллере DMA, достигнуто, контроллер DMA генерирует прерывание по вектору прерывания канала DMA.

В режиме передачи, как только DMA запишет все данные для передачи (флаг TCIF установлен в регистре DMA_ISR), флаг TC можно контролировать, чтобы убедиться, что связь USART завершена. Это необходимо, чтобы не повредить последнюю передачу перед отключением USART или переходом в режим остановки. Программное обеспечение должно ждать, пока TC=1. Флаг TC остается очищенным во время всех передач данных и устанавливается аппаратно в конце передачи последнего кадра.

Рисунок 297. Передача с использованием DMA



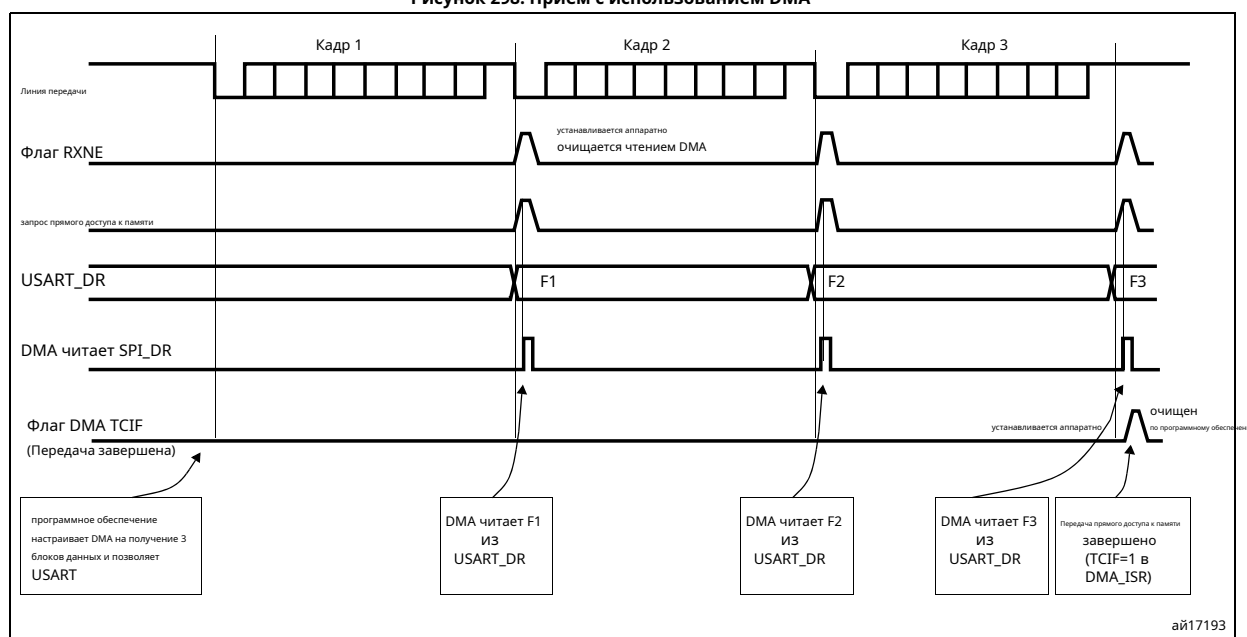
Прием с использованием DMA

Режим DMA можно включить для приема, установив бит DMAR в регистре USART_CR3. Данные загружаются из регистра USART_DR в область SRAM, сконфигурированную с использованием периферийного устройства DMA (см. спецификацию DMA) всякий раз, когда принимается байт данных. Чтобы сопоставить канал DMA для приема USART, используйте следующую процедуру:

1. Запишите адрес регистра USART_DR в регистр управления DMA, чтобы настроить его как источник передачи. Данные будут перемещаться с этого адреса в память после каждого события RXNE.
2. Запишите адрес памяти в управляющий регистр прямого доступа к памяти, чтобы сконфигурировать его как место назначения передачи. Данные будут загружаться из USART_DR в эту область памяти после каждого события RXNE.
3. Настройте общее количество байтов для передачи в регистре управления DMA.
4. Настройте приоритет канала в регистре управления DMA.
5. Настройте генерацию прерывания после половинной/полной передачи в соответствии с требованиями приложения.
6. Активируйте канал в регистре управления DMA.

Когда количество передач данных, запрограммированное в контроллере DMA, достигнуто, контроллер DMA генерирует прерывание по вектору прерывания канала DMA.

Рисунок 298. Прием с использованием DMA



ай17193

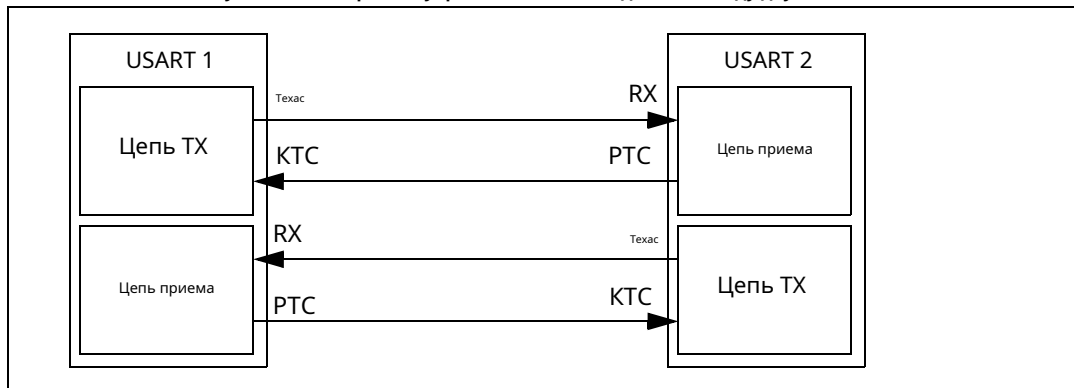
Пометка ошибок и генерация прерываний в многобуферной связи

В случае многобуферной связи, если во время транзакции возникает какая-либо ошибка, флаг ошибки будет установлен после текущего байта. Прерывание будет сгенерировано, если установлен флаг разрешения прерывания. Для ошибки кадрирования, ошибки переполнения и флага шума, которые устанавливаются с помощью RXNE в случае приема одного байта, будет отдельный бит разрешения прерывания флага ошибки (бит EIE в регистре USART_CR3), который, если он установлен, вызовет прерывание после текущего байта. с любой из этих ошибок.

27.3.14 Аппаратное управление потоком

Можно управлять последовательным потоком данных между двумя устройствами, используя вход CTS и выход RTS. [Рисунок 299](#) показано, как соединить два устройства в этом режиме:

Рисунок 299. Аппаратное управление потоком данных между двумя USART

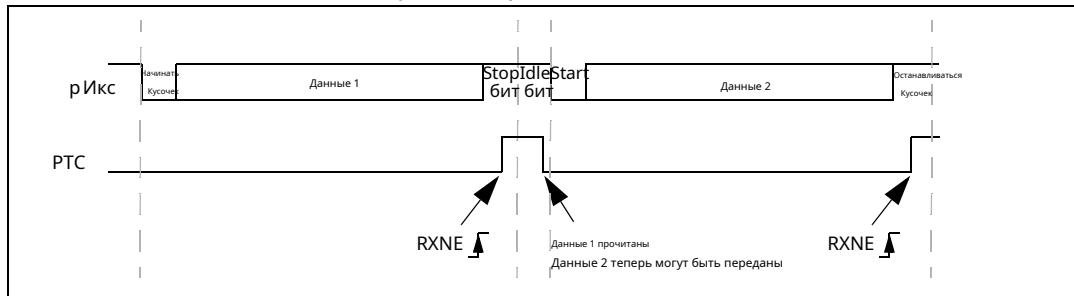


Управление потоком RTS и CTS можно включить независимо, записав соответствующие биты RTSE и CTSE в 1 (в регистре USART_CR3).

Управление потоком RTS

Если управление потоком RTS включено (RTSE=1), то RTS устанавливается (привязан к низкому уровню) до тех пор, пока приемник USART готов к приему новых данных. Когда регистр приема заполнен, RTS сбрасывается, указывая на то, что ожидается, что передача остановится в конце текущего кадра. [Рисунок 300](#) показывает пример связи с включенным управлением потоком RTS.

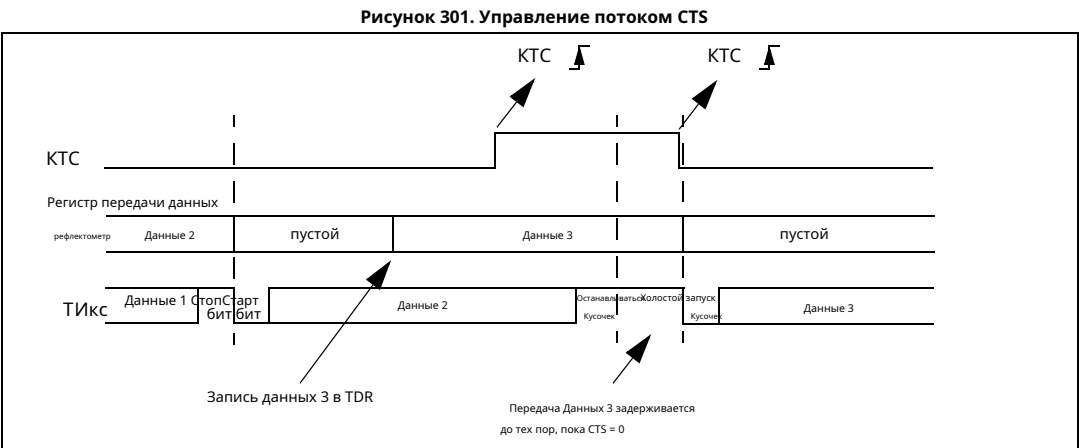
Рисунок 300. Управление потоком RTS



CTS-управление потоком

Если управление потоком CTS включено (CTSE=1), то передатчик проверяет вход CTS перед передачей следующего кадра. Если CTS установлен (привязан к низкому уровню), то передаются следующие данные (при условии, что данные должны быть переданы, другими словами, если TXE=0), в противном случае передача не происходит. Когда CTS сбрасывается во время передачи, текущая передача завершается до остановки передатчика.

Когда CTSE=1, бит состояния CTSIF автоматически устанавливается аппаратно, как только переключается вход CTS. Он указывает, когда приемник становится готовым или не готовым к связи. Прерывание генерируется, если установлен бит CTSIE в регистре USART_CR3. На рисунке ниже показан пример связи с включенным управлением потоком CTS.



27,4 USART прерывания

Таблица 196. Запросы прерывания USART

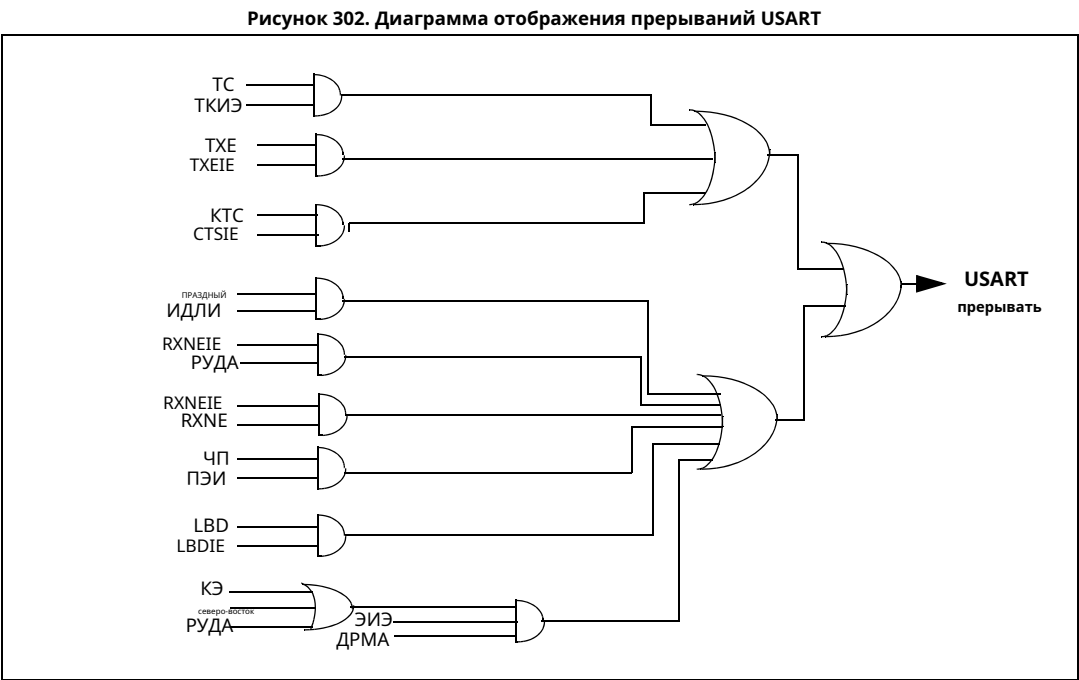
Прервать событие	Флаг события	включить Бит управления
Регистр данных передачи пуст	TXE	TXEIE
Флаг CTS	KTC	CTSIE
Передача завершена	TC	TKIE
Полученные данные готовы к чтению	RXNE	RXNEIE
Обнаружена ошибка переполнения	RUДА	
Обнаружена свободная линия	праздный	IDL
Ошибка четности	ЧП	PEIE
Разбить флаг	LBD	LBDIE
Флаг шума, ошибка переполнения и ошибка кадрирования в многобуферной связи	NE или ORE или FE	ESIE ⁽¹⁾

1. Этот бит используется только тогда, когда прием данных осуществляется по DMA.

События прерывания USART связаны с одним и тем же вектором прерывания (см. [Рисунок 302](#)).

- Во время передачи: Прерывание «Передача завершена», «Готово к отправке» или «Пустой регистр данных передачи».
- При приеме: обнаружение незанятой линии, ошибка переполнения, регистр данных приема не пуст, ошибка четности, обнаружение разрыва LIN, флаг шума (только при многобуферной связи) и ошибка кадрирования (только при многобуферной связи).

Эти события генерируют прерывание, если установлен соответствующий бит разрешения прерывания.



27,5

Конфигурация режима USART

Табл. 197. Конфигурация режима USART(1)

USART-режимы	USART1	USART2	USART3	UART4	UART5
Асинхронный режим	Икс	Икс	Икс	Икс	Икс
Аппаратное управление потоком	Икс	Икс	Икс	нет данных	нет данных
Мультибуферная связь (DMA)	Икс	Икс	Икс	Икс	нет данных
Многопроцессорная связь	Икс	Икс	Икс	Икс	Икс
Синхронный	Икс	Икс	Икс	нет данных	нет данных
Интеллектуальная карточка	Икс	Икс	Икс	нет данных	нет данных
Полудуплекс (однопроводной режим)	Икс	Икс	Икс	Икс	Икс
ИК-порт	Икс	Икс	Икс	Икс	Икс
ЛИН	Икс	Икс	Икс	Икс	Икс

1. X = поддерживается; НП = не применимо.

27,6

USART регистрирует

Ссылаться на [Раздел 2.2 на стр. 45](#) список сокращений, используемых в описаниях регистров.

Доступ к периферийным регистрам осуществляется полусловами (16-разрядные) или словами (32-разрядные).

27.6.1 Регистр состояния (USART_SR)

Смещение адреса: 0x00

Значение сброса: 0x00C0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Сдержанный															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Сдержанный						KTC	LBD	TXE	TC	RXNE	ПРАЗДНЫЙ	РУДА	северо-восток	КЭ	ЧП
						rc_w0	rc_w0	p	rc_w0	rc_w0	p	p	p	p	p

Биты 31:10 Зарезервировано, установлено аппаратно на 0.

Бит 9 **KTC**: флаг CTS

Этот бит устанавливается аппаратно при переключении входа CTS, если установлен бит CTSE. Очищается программно (записью в 0). Прерывание генерируется, если CTSIE=1 в регистре USART_CR3.

0: В строке состояния CTS не произошло никаких изменений. 1: В строке состояния CTS произошло изменение. Этот бит недоступен для UART4 и UART5.

Бит 8 **LBD**: Флаг обнаружения обрыва LIN

Этот бит устанавливается аппаратно при обнаружении обрыва LIN. Очищается программно (записью в 0). Прерывание генерируется, если LBDIE = 1 в регистре USART_CR2.

0: Обрыв LIN не обнаружен 1:

Обрыв LIN обнаружен

Примечание. Прерывание генерируется, когда LBD=1, если LBDIE=1.

Бит 7 **TXE**: регистр данных передачи пуст

Этот бит устанавливается аппаратно, когда содержимое регистра TDR было передано в регистр сдвига. Прерывание генерируется, если бит TXEIE = 1 в регистре USART_CR1. Он очищается записью в регистр USART_DR.

0: Данные не передаются в сдвиговый регистр 1:

Данные передаются в сдвиговый регистр)

Примечание. Этот бит используется при передаче с одним буфером.

Бит 6 **ТС**: Передача завершена

Этот бит устанавливается аппаратно, если передача кадра, содержащего данные, завершена и если установлен TXE. Прерывание генерируется, если TCIE=1 в регистре USART_CR1. Он очищается программной последовательностью (чтение из регистра USART_SR с последующей записью в регистр USART_DR). Бит ТС также можно сбросить, записав в него «0». Эта последовательность очистки рекомендуется только для многобуферной связи.

0: передача не завершена 1:

передача завершена

Бит 5 **RXNE**: Регистр данных чтения не пустой

Этот бит устанавливается аппаратно, когда содержимое регистра сдвига RDR было передано в регистр USART_DR. Прерывание генерируется, если RXNEIE=1 в регистре USART_CR1. Он очищается чтением регистра USART_DR. Флаг RXNE также можно очистить, записав в него ноль. Эта последовательность очистки рекомендуется только для многобуферной связи.

0: данные не получены

1: полученные данные готовы к чтению.

Бит 4 ПРАЗДНЫЙ: Обнаружена линия IDLE

Этот бит устанавливается аппаратно при обнаружении свободной линии. Прерывание генерируется, если IDLEIE=1 в регистре USART_CR1. Он очищается программной последовательностью (чтение регистра USART_SR с последующим чтением регистра USART_DR).

0: Свободная линия не обнаружена 1:

Свободная линия обнаружена

Примечание: Бит IDLE не будет снова установлен до тех пор, пока сам бит RXNE не будет установлен (т.е. появится новая незанятая линия).

Бит 3 РУДА: ошибка переполнения

Этот бит устанавливается аппаратно, когда слово, принимаемое в данный момент в сдвиговом регистре, готово для передачи в регистр RDR, пока RXNE=1. Прерывание генерируется, если RXNEIE=1 в регистре USART_CR1. Он очищается программной последовательностью (чтение регистра USART_SR с последующим чтением регистра USART_DR).

0: Нет ошибки переполнения

1: Обнаружена ошибка переполнения

Примечание: Когда этот бит установлен, содержимое регистра RDR не будет потеряно, но регистр сдвига будет перезаписан. Прерывание генерируется по флагу ORE в случае связи с несколькими буферами, если установлен бит EIE.

Бит 2 северо-восток: Флаг ошибки шума

Этот бит устанавливается аппаратно при обнаружении шума в полученном кадре. Он очищается программной последовательностью (чтение регистра USART_SR с последующим чтением регистра USART_DR).

0: Шум не обнаружен 1:

Шум обнаружен

Примечание: Этот бит не генерирует прерывание, поскольку он появляется одновременно с битом RXNE, который сам по себе генерирует прерывание прерывания, генерируемое по флагу NE в случае связи с несколькими буферами, если установлен бит EIE.

Бит 1 КЭ: Ошибка кадрирования

Этот бит устанавливается аппаратно при обнаружении рассинхронизации, чрезмерного шума или символа прерывания. Он очищается программной последовательностью (чтение регистра USART_SR с последующим чтением регистра USART_DR).

0: Ошибка кадрирования не обнаружена

1: Обнаружена ошибка кадрирования или символ разрыва

Примечание: Этот бит не генерирует прерывание, поскольку он появляется одновременно с битом RXNE, который сам генерирует прерывание. Если передаваемое в данный момент слово вызывает как ошибку кадра, так и ошибку переполнения, оно будет передано, и будет установлен только бит ORE.

Прерывание генерируется по флагу FE в случае связи с несколькими буферами, если установлен бит EIE.

Бит 0 ЧП: ошибка четности

Этот бит устанавливается аппаратно при возникновении ошибки четности в режиме приемника. Он очищается программной последовательностью (чтение регистра состояния с последующим чтением регистра данных USART_DR). Программное обеспечение должно дожидаться установки флага RXNE перед очисткой бита PE.

Прерывание генерируется, если PEIE = 1 в регистре USART_CR1.

0: Нет ошибки четности

1: Ошибка четности

27.6.2 Регистр данных (USART_DR)

Смещение адреса: 0x04

Значение сброса: не определено

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Сдержанный															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Сдержанный								ДР[8:0]							
								RW	RW	RW	RW	RW	RW	RW	RW

Биты 31:9 Зарезервировано, установлено аппаратно на 0.

Биты 8:0 **ДР[8:0]**: Значение данных

Содержит символ принятых или переданных данных, в зависимости от того, читаются они или записываются.

Регистр данных выполняет двойную функцию (чтение и запись), поскольку состоит из двух регистров: одного для передачи (TDR) и одного для приема (RDR).

Регистр TDR обеспечивает параллельный интерфейс между внутренней шиной и выходным сдвиговым регистром (см. рис. 1).

Регистр RDR обеспечивает параллельный интерфейс между входным сдвиговым регистром и внутренней шиной.

При передаче с включенной четностью (бит PCE установлен в 1 в регистре USART_CR1) значение, записанное в MSB (бит 7 или 8 в зависимости от длины данных), не действует, поскольку оно заменяется четностью.

При приеме с включенной четностью значение, считанное в бите MSB, является полученным битом четности.

27.6.3 Регистр скорости передачи (USART_BRR)

Примечание: Счетчики бода перестают считать, если биты TE или RE отключены соответственно.

Смещение адреса: 0x08

Значение сброса: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Сдержанный															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIV_Мантисса[11:0]												DIV_Дробь[3:0]			
RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

Биты 31:16 Зарезервировано, установлено аппаратно на 0.

Биты 15:4 **DIV_Мантисса[11:0]**: мантисса USARTDIV
Эти 12 бит определяют мантиссу делителя USART (USARTDIV).

Биты 3:0 **DIV_Дробь[3:0]**: дробь USARTDIV
Эти 4 бита определяют долю делителя USART (USARTDIV).



27.6.4 Регистр управления 1 (USART_CR1)

Смещение адреса: 0x0C

Значение сброса: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Сдержанный															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Сдержанный	УЭ	М	БУДИТЬ	ПСЕ	PS	ПЭИ	ТХЕIE	ТКИЭ	RXNEIE	ИДЛИ	ТЭ	RE	RWU	СБК	
	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

Биты 31:14 Зарезервировано, установлено аппаратно на 0.

Бит 13 **УЭ**: USART включить

Когда этот бит сброшен, предварительные делители и выходы USART останавливаются, а конец текущего

передача байтов для снижения энергопотребления. Этот бит устанавливается и сбрасывается программно. 0:

Предварительный делитель USART и выходы отключены

1: USART включен

Бит 12 **М**: длина слова

Этот бит определяет длину слова. Он устанавливается или очищается программным обеспечением. 0: 1

стартовый бит, 8 бит данных, n стоповый бит

1: 1 стартовый бит, 9 бит данных, n стоповый бит

Примечание. Бит М нельзя изменять во время передачи данных (как при передаче, так и при приеме).

Бит 11 **БУДИТЬ**: метод пробуждения

Этот бит определяет метод пробуждения USART, он устанавливается или сбрасывается программно. 0: Свободная линия

1: адресная метка

Бит 10 **ПСЕ**: включить контроль четности

Этот бит выбирает аппаратный контроль четности (генерация и обнаружение). Когда контроль четности включен, вычисленная четность вставляется в позицию старшего бита (9-й бит, если М=1; 8-й бит, если М=0) и проверяется четность полученных данных. Этот бит устанавливается и сбрасывается программно. Как только он установлен, ПСЕ активен после текущего байта (при приеме и при передаче).

0: контроль четности отключен

1: контроль четности включен

Бит 9 **PS**: выбор паритета

Этот бит выбирает нечетную или четную четность, когда включена генерация/обнаружение четности (установлен бит ПСЕ). Он устанавливается и очищается программно. Четность будет выбрана после текущего байта.

0: Четная четность

1: Нечетная четность

Бит 8 **ПЭИ**: Разрешение прерывания PE

Этот бит устанавливается и сбрасывается программно.

0: прерывание запрещено

1: прерывание USART генерируется всякий раз, когда PE=1 в регистре USART_SR.

Бит 7 **ТХЕIE**: разрешение прерывания TXE

Этот бит устанавливается и сбрасывается программно.

0: прерывание запрещено

1: прерывание USART генерируется всякий раз, когда TXE=1 в регистре USART_SR.

- Бит 6 **ТКИЭ**: разрешение прерывания завершения передачи
- Этот бит устанавливается и сбрасывается программно.
- 0: прерывание запрещено
- 1: прерывание USART генерируется всякий раз, когда TC=1 в регистре USART_SR.
- Бит 5 **RXNEIE**: Разрешение прерывания RXNE
- Этот бит устанавливается и сбрасывается программно.
- 0: прерывание запрещено
- 1: прерывание USART генерируется всякий раз, когда ORE=1 или RXNE=1 в регистре USART_SR.
- Бит 4 **ИДЛИ**: разрешение прерывания IDLE
- Этот бит устанавливается и сбрасывается программно.
- 0: прерывание запрещено
- 1: прерывание USART генерируется всякий раз, когда IDLE=1 в регистре USART_SR.
- Бит 3 **ТЭ**: Включение передатчика
- Этот бит включает передатчик. Он устанавливается и очищается программно.
- 0: Передатчик отключен
- 1: передатчик включен
- Примечание:* Во время передачи импульс «0» в бите TE («0», за которым следует «1») отправляет преамбулу (свободную строку) после текущего слова, за исключением режима смарт-карты.
- 2: Когда установлено значение TE, перед началом передачи возникает задержка в 1 бит.
- Бит 2 **RE**: приемник включен
- Этот бит включает приемник. Он устанавливается и очищается программно. 0: приемник отключен
- 1: приемник включен и начинает поиск стартового бита
- Бит 1 **RWU**: Пробуждение приемника
- Этот бит определяет, находится ли USART в беззвучном режиме или нет. Он устанавливается и сбрасывается программно и может сбрасываться аппаратно при распознавании последовательности пробуждения.
- 0: Приемник в активном режиме 1:
- Приемник в беззвучном режиме
- Примечание:* 1: Перед выбором режима отключения звука (путем установки бита RWU) USART должен сначала получить байт данных, в противном случае он не может работать в режиме отключения звука с пробуждением при обнаружении занятой линии.
- 2: В конфигурации пробуждения при обнаружении адресной метки (бит WAKE = 1) бит RWU не может быть изменен программным обеспечением, пока установлен бит RXNE.
- Бит 0 **СБК**: Отправить перерыв
- Этот набор битов используется для отправки символов прерывания. Его можно установить и очистить с помощью программного обеспечения.
- Он должен быть установлен программно и будет сброшен аппаратно во время стопового бита прерывания.
- 0: символ прерывания не передается 1:
- символ прерывания передается

27.6.5 Регистр управления 2 (USART_CR2)

Смещение адреса: 0x10

Значение сброса: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Сдержанный															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Рез.	ШЕРСТЬ	СТОП[1:0]			КЛК RU	КПОЛ	CPHA	LBCL	Рез.	LBDIE	LBDL	Рез.	ДОБАВИТЬ[3:0]		
	RW	RW	RW	RW	RW	RW	RW	RW		RW	RW	RW	RW	RW	RW

Биты 31:15 Зарезервировано, установлено аппаратно на 0.

Бит 14 ШЕРСТЬ: режим LIN включен

Этот бит устанавливается и сбрасывается

программно. 0: режим LIN отключен

1: режим LIN включен

Режим LIN позволяет отправлять разрывы синхронизации LIN (13 младших битов) с использованием бита SBK в регистре USART_CR1 и обнаруживать разрывы синхронизации LIN.

Биты 13:12 ОСТАНОВКА: СТОП-биты

Эти биты используются для программирования стоповых битов. 00:

1 стоповый бит

01: 0,5 стоповых бита

10: 2 стоповых бита

11: 1,5 Стоповый бит

Стоповый бит 0,5 и стоповый бит 1,5 недоступны для UART4 и UART5.

Бит 11 КЛКЕН: часы включены

Этот бит позволяет пользователю включить вывод СК. 0:

вывод СК отключен

1: вывод СК включен

Этот бит недоступен для UART4 и UART5.

Бит 10 КПОЛ: полярность часов

Этот бит позволяет пользователю выбрать полярность тактового сигнала на выводе СК в синхронном режиме. Он работает в сочетании с битом CPHA для создания желаемого соотношения часы/данные.

0: Постоянно низкое значение на выводе СК за пределами окна передачи.

1: Постоянно высокое значение на выводе СК за пределами окна передачи. Этот бит недоступен для UART4 и UART5.

Бит 9 CPHA: Фаза часов

Этот бит позволяет пользователю выбрать фазу тактового сигнала на выводе СК в синхронном режиме.

Он работает в сочетании с битом CPOLE для создания желаемого соотношения часы/данные (см. рисунки).[290к291](#))

0: первый тактовый переход является первым фронтом захвата данных. 1:

Второй синхронизирующий переход является первым фронтом захвата данных. Этот бит недоступен для UART4 и UART5.

- Бит 8 **LBCL**: Тактовый импульс последнего бита
- Этот бит позволяет пользователю выбрать, должен ли тактовый импульс, связанный с последним переданным битом данных (MSB), выводиться на вывод СК в синхронном режиме.
- 0: Тактовый импульс последнего бита данных не выводится на вывод СК 1:
Тактовый импульс последнего бита данных выводится на вывод СК
- Последний бит — это 8-й или 9-й передаваемый бит данных в зависимости от 8- или 9-битного формата, выбранного битом М в регистре USART_CR1.
- Этот бит недоступен для UART4 и UART5.
- Бит 7 Зарезервировано, установлено аппаратно на 0.
- Бит 6 **LBDIE**: Включение прерывания обнаружения обрыва LIN
- Маска прерывания прерывания (обнаружение прерывания с использованием разделителя прерывания).
- 0: прерывание запрещено
1: прерывание генерируется всякий раз, когда LBD=1 в регистре USART_SR.
- Бит 5 **LBDL**: Линдлина обнаружения разрыва
- Этот бит предназначен для выбора между 11-битным или 10-битным обнаружением разрыва.
- 0: Обнаружение разрыва 10 бит 1:
Обнаружение разрыва 11 бит
- Бит 4 Зарезервировано, установлено аппаратно на 0.
- Биты 3:0 **ДОБАВИТЬ[3:0]**: адрес узла USART
- Это битовое поле содержит адрес узла USART.
- Это используется в многопроцессорной связи в режиме отключения звука для пробуждения с обнаружением адресной метки.

Примечание: Эти 3 бита (CPOL, CPHA, LBCL) не следует записывать, пока передатчик включен.

27.6.6 Регистр управления 3 (USART_CR3)

Смещение адреса: 0x14

Значение сброса: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Сдержанный															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Сдержанный						CTSIE	CTSE	RTSE	DMAT	DPMA	SCENA	NAK	HDSEL	IRLP	IREN
						RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

- Биты 31:11 Зарезервировано, установлено аппаратно на 0.
- Бит 10 **CTSIE**: разрешение прерывания CTS
- 0: прерывание запрещено
1: прерывание генерируется всякий раз, когда CTS=1 в регистре USART_SR.
- Этот бит недоступен для UART4 и UART5.
- Бит 9 **CTSE**: CTS включить
- 0: Аппаратное управление потоком CTS отключено.
1: режим CTS включен, данные передаются только тогда, когда вход CTS установлен (привязан к 0). Если вход CTS деактивирован во время передачи данных, то передача завершается до остановки. Если данные записываются в регистр данных, когда CTS снят, передача откладывается до подтверждения CTS.
- Этот бит недоступен для UART4 и UART5.



Бит 8 **RTSE**: PTC включить

0: Аппаратное управление потоком RTS отключено.

1: прерывание RTS разрешено, данные запрашиваются только при наличии свободного места в приемном буфере. Ожидается, что передача данных прекратится после передачи текущего символа. Выход RTS утверждается (привязывается к 0), когда данные могут быть получены.

Этот бит недоступен для UART4 и UART5.

Бит 7 **DMAT**: Передатчик с включенным прямым доступом к памяти

Этот бит устанавливается/сбрасывается программно.

1: режим DMA включен для передачи 0:
режим DMA отключен для передачи

Этот бит недоступен для UART5.

Бит 6 **DRMA**: DMA включить приемник

Этот бит устанавливается/сбрасывается программно.

1: режим DMA включен для приема 0:
режим DMA отключен для приема

Этот бит недоступен для UART5.

Бит 5 **SCENA**: режим смарт-карты включен

Этот бит используется для включения режима смарт-карты.

0: режим смарт-карты отключен 1:
режим смарт-карты включен

Этот бит недоступен для UART4 и UART5.

Бит 4 **NAK**: Активация NACK смарт-карты

0: передача NACK в случае ошибки четности отключена 1:
передача NACK во время ошибки четности включена

Этот бит недоступен для UART4 и UART5.

Бит 3 **HDSEL**: Выбор полудуплекса

Выбор однопроводного полудуплексного режима

0: полудуплексный режим не выбран 1:
полудуплексный режим выбран

Бит 2 **IRLP**: маломощный ИК-порт

Этот бит используется для выбора между нормальным и маломощным режимами IrDA.

0: нормальный режим

1: режим низкого энергопотребления

Бит 1 **IREN**: режим ИК-порта включен

Этот бит устанавливается и сбрасывается программно.

0: ИК-порт отключен

1: ИК-порт включен

Бит 0 **ENI**: Разрешение прерывания по ошибке

Бит разрешения прерывания при ошибке требуется для включения генерации прерывания в случае ошибки кадрирования, ошибки переполнения или ошибки шума (FE=1 или ORE=1 или NE=1 в регистре USART_SR) в случае многобуферной связи (DMAR=1 в регистре USART_SR). регистр USART_CR3).

0: прерывание запрещено

1: прерывание генерируется всякий раз, когда DMAR=1 в регистре USART_CR3 и FE=1 или ORE=1 или NE=1 в регистре USART_SR.

27.6.7 Защитное время и регистр предварительного делителя (USART_GTPR)

Смещение адреса: 0x18

Значение сброса: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Сдержанный															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ГТ[7:0]								ПСК[7:0]							
RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

Биты 31:16 Зарезервировано, установлено аппаратно на 0.

Биты 15:8 ГТ[7:0]: Значение времени защиты
Это битовое поле дает значение времени защиты в терминах числа бодовых часов.
Используется в режиме смарт-карты. Флаг завершения передачи устанавливается после этого значения защитного времени.
Этот бит недоступен для UART4 и UART5.

Биты 7:0 ПСК[7:0]: Значение предварительного делителя

— В режиме энергосбережения IrDA:
ПСК[7:0]: знак равно Скорость передачи данных IrDA с низким энергопотреблением
Используется для программирования предделителя для деления системных часов для достижения маломощной частоты:
Исходные часы делятся на значение, указанное в регистре (8 значащих бит): 00000000:
Зарезервировано — не программировать это значение.
00000001: делит исходные часы на 1
00000010: делит исходные часы на 2. . .

— В обычном ИК-режиме: PSC должен быть установлен на 00000001.

— В режиме смарт-карты:
ПСК[4:0]: Значение предварительного делителя
Используется для программирования предварительного делителя для деления системных часов для получения часов смарт-карты.
Значение, указанное в регистре (5 значащих битов), умножается на 2, чтобы получить коэффициент деления исходной тактовой частоты:
00000: зарезервировано — не программируйте это значение 00001: делит исходную синхронизацию на 2
00010: делит исходную синхронизацию на 4 00011: делит исходную синхронизацию на 6
...

Примечание. Биты [7:5] не действуют, если используется режим смарт-карты.
Этот бит недоступен для UART4 и UART5.



27.6.8 Карта регистров USART

В таблице ниже приведены карта регистров USART и значения сброса.

Таблица 198. Карта регистров USART и значения сброса

Компенсировать	регистр	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0							
0x00	USART_SR	Сдержанный																						КТС	LBD	TXE	TC	RXNE	праздный	ПУДА	сверх-актив	КЭ	ЧП							
	Сбросить значение																							0	0	1	1	0	0	0	0	0	0							
0x04	USART_DR	Сдержанный																						DR[8:0]																
	Сбросить значение																							0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x08	USART_BRR	Сдержанный										DIV_Мантисса[15:4]										DIV_Fraction н [3:0]																		
	Сбросить значение											0 0 0 0 0 0 0 0 0 0										0 0 0 0																		
0x0C	USART_CR1	Сдержанный										УЭ	М	БУДИТЬ	ПСЕ	PS	ПЭИ	TXEIE	TKIЭ	RXNEIE	ИДЛИ	ТЭ	RE	RWU	СБК															
	Сбросить значение											0	0	0	0	0	0	0	0	0	0	0	0	0	0															
0x10	USART_CR2	Сдержанный										ШЕРСТЬ	СТО [1:0]	КЛКЕН	КПОЛ	CPHA	LBCL	Сдержанный	LBDIE	LBDL	Сдержанный	ДОБАВИТЬ[3:0]																		
	Сбросить значение											0	0	0	0	0	0	0	0	0	Сдержанный	0 0 0 0																		
0x14	USART_CR3	Сдержанный										CTSIE	CTSE	RTSE	DMAT	ДРМА	СЦЕНА	НАК	HDSEL	ИРЛП	ИРЕН	ЭИЭ																		
	Сбросить значение											0	0	0	0	0	0	0	0	0	0	0	0	0																
0x18	USART_GTPR	Сдержанный										ГТ[7:0]					ПСК[7:0]																							
	Сбросить значение											0 0 0 0 0 0					0 0 0 0 0 0 0 0																							

Ссылаться на [Таблица 3 на стр. 50](#) для граничных адресов регистра.