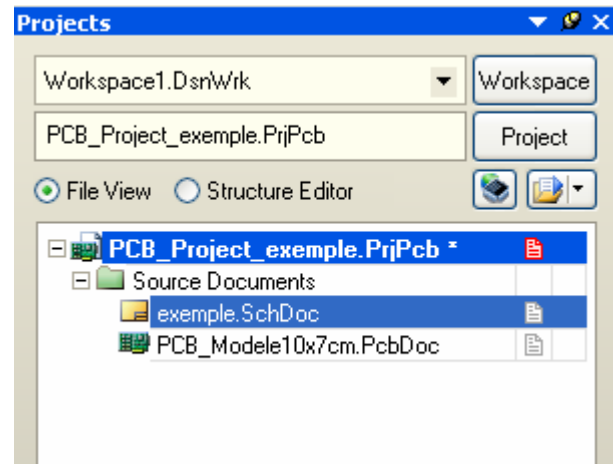


RESUME DE LA MARCHE A SUIVRE POUR PASSER DU SCHEMA AU PCB SOUS ALTIUM

● Ouvrir le schéma

Celui-ci ne doit obligatoirement contenir que des composants issus d'une des 2 librairies intégrées PHELMA. Si ces librairies ne sont pas installées ou qu'il est nécessaire d'installer une nouvelle version de ces librairies, suivre les consignes qui suivent, sinon passer au § suivant.

Penser aussi que tous les fichiers constituant le projet (entre autre schema.SchLib et PCB.PcbLib) doivent être ouverts dans on projet de type NOM_PROJET.PrjPcb (voir ci-contre). Si ce n'est pas le cas en ouvrir un (clic droit sur le bouton projet et « Add New Project -> PCB Project ») et incorporer schéma et PCB dans ce projet.



● Installation des librairies PHELMA

Aller sur Dokeos, cours PHELMA1 BE d'électronique et puis dans Documents -> Altium -> cliquer sur LIBRAIRIES INTEGREES PHELMA 1 (télécharger ce document puis le ranger dans votre répertoire de travail).

Double cliquer dessus pour le décompresser : 3 librairies intégrées sont alors disponibles.

Dans la fenêtre « Libraries » d'Altium (à droite) cliquer sur le bouton « Libraries... »

Sélectionner l'onglet du milieu « Installed », sélectionner toutes les librairies installées et cliquer sur « Remove ». Cliquer ensuite sur « Install... » et aller chercher les 2 librairies :

LIBRAIRIE_INTEGRE_PHELMA1.IntLib,

INTEGRATED_LIBRARY1_CONNEXTEURS.IntLib.

● Préparation et vérification du schéma

- Vérifier que tous les composants sont bien issus d'une des deux librairies installées précédemment, y compris les résistances (Res2) et les capacités (Cap2 pour les non polarisées ; ie < 1uF ou Cap pol2 pour les polarisées) issues de la librairie LIBRAIRIE_INTEGRE_PHELMA1. Pour cela éditer les propriétés par double clic sur le composant ; dans le champ « Librairie Name » au milieu à gauche l'une des 2 librairies installées précédemment doit apparaître.

- Remarquer que pour un même composant il peut y avoir plusieurs empreintes possibles. Sélectionner la bonne avant de placer le composant ou modifier l'empreinte après placement en éditant les propriétés et en changeant l'empreinte en bas à droite de la fenêtre (fenêtre : Model, Type : Footprint) ! (voir par exemple les résistances variables « Rpot » pour lequel 5 empreintes différentes sont disponibles ou « Cap pol2 »...).

- Vérifier que tous les composants sont nommés avec des noms différents (pas de ? dans le nom). Pour les boîtiers de circuits intégrés comprenant plusieurs éléments identiques (portes logiques, astables, certains AO etc.), donner le même nom si vous souhaitez utiliser le même boîtier. Les différents éléments de ce même boîtier seront indicés A, B, C ou D (voir le schéma en exemple ci-dessous). Le changement d'indice d'un boîtier peut se faire en éditant les propriétés et en changeant le « Part » en troisième ligne avec les petites flèches.

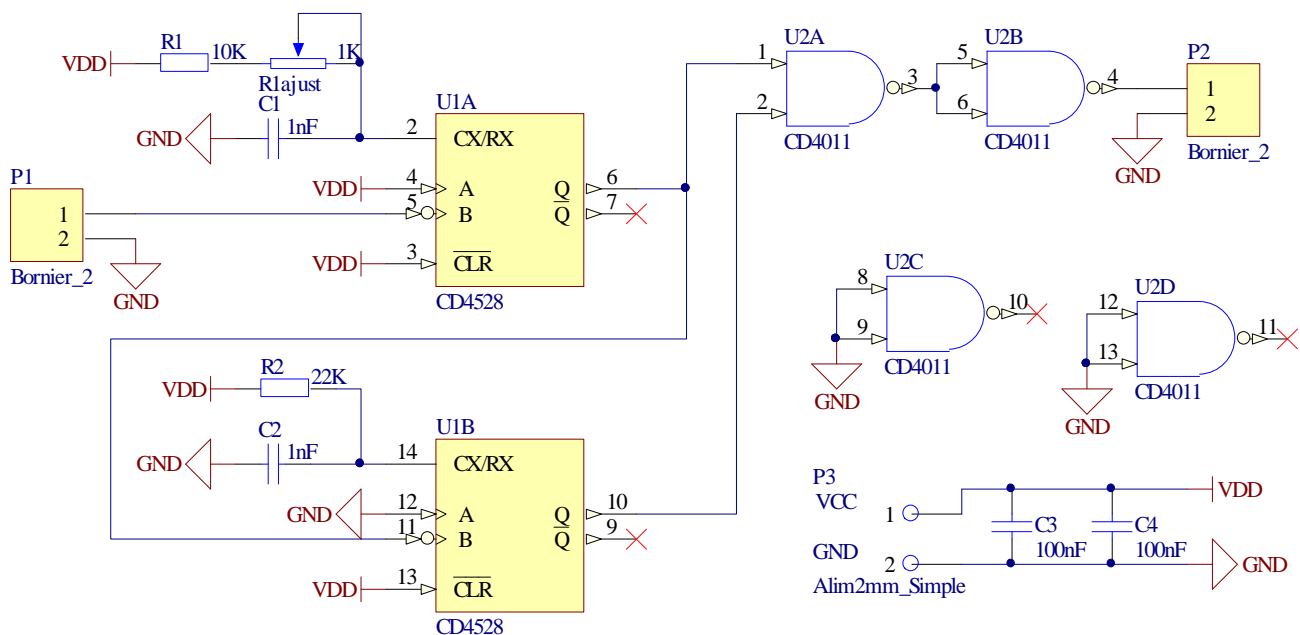
- Vérifier l'alimentation des circuits intégrés. Pour les portes logiques par exemple les pattes d'alimentation sont cachées. Elles sont en général nommées VCC ou VDD pour le + et obligatoirement GND pour le 0V. Il est possible de faire apparaître ces pattes pour s'assurer de leurs noms en éditant les propriétés du composant et en cochant l'option « Show all pins on sheet

(even if hidden) » en bas à gauche. Laisser ensuite ces pattes cachées et nommer en conséquence vos alimentations (VCC ou VDD), les boîtiers seront alors automatiquement connectés.

- Placer une capacité de découplage par circuit intégré logique (2 pour des AO alimentés en symétrique) ; voir C3 et C4 sur le schéma ci-dessous. Ces capacités généralement de 100nF seront à placer au plus près de chaque boîtier sur le PCB.

- Eviter de laisser des entrées non utilisées en l'air (voir les NAND U2C et U2D du schéma ci-dessous).

- Terminer la vérification par un DRC : aller dans le menu : Project -> Compile document Nom.SchDoc ». La fenêtre de messages ne s'ouvre que s'il y a des erreurs dans le schéma. Il est conseillé d'ouvrir cette fenêtre dans tous les cas pour vérifier les « Warnings » (menu en bas à droite : System->Messages). Corriger tout ce qui peut l'être (les warnings de type « ...has no driving source... » peuvent être laissés).



Exemple de schéma prêt pour le passage au PCB

● Modèle de carte

- récupérer le modèle de carte sur Dokeos (Documents -> Altium -> PCB_Modele10x7cm) et l'incorporer au projet (dans la fenêtre Project, clic droit sur le PrjPcb et « Add existing to Project »...).

● Passage du schéma au PCB

- Pour faire le premier passage du schéma vers le PCB ou pour toute mise à jour ultérieure, il faut obligatoirement se placer dans la fenêtre schéma puis aller dans le menu « Design -> Update PCB Document nom.PcbLib ». Toute modification même mineure du schéma devra être actualisée sur le PCB de cette façon.

- Une fois les composants sur la feuille, cliquer+déplacer la « Room » (rectangle rouge) si vous voulez déplacer tous les composants ensemble (les placer au centre du PCB), puis sélectionner la « Room » seule et la supprimer (elle ne nous servira plus pour la suite). Cette suppression sera à renouveler à chaque actualisation du PCB à partir du schéma (sauf si vous avez désélectionner la création de cette « Room » lors de l'actualisation).

- Prendre les composants un par un et les placer en s'aidant obligatoirement du schéma. Il est très important que les composants soient placés sur le PCB en s'inspirant de la topologie du schéma afin que les connexions soient courtes et que le routage se fasse sans problème (c'est la partie critique du travail, la qualité du résultat final ne dépendra quasiment que de cette phase). Procéder en deux

passer : une première pour faire un placement relatif des composants en fonction du schéma sans trop se soucier du sens et des espacements ; une seconde phase où le schéma est oublié et où on optimise les orientations et les distances séparant les empreintes (rappel : barre d'espace pour faire une rotation au composant, touches PgUp ou PgDown pour les zooms). Un bon placement = pas de place perdue (pas de zones vierges d'empreintes) mais un peu d'espace (2 à 3 pas de 2,54mm au max) tout autour de chaque composant pour que le routage se fasse facilement. Limiter aussi les croisements des connexions.

● Règles de dessin

A éditer par le menu : « Design -> Rules ». Vérifier que les règles suivantes sont respectées :

Electrical :

- Clearance : 13mil,

Routing :

- Width : 20mil. Remarque, en créant des classes de connexions il est possible de donner des contraintes différentes à des conducteurs parcouru par des courants plus importants. Inutile de le prévoir si tous les courants du montage restent faibles.
- Routing Layers : sélection de « Bottom layer » seul (si routage simple face) ou de « Top Layer » et de « Bottom layer » (si routage double face),
- Routing Vias : Via Diameter = 60mil ; Via Hole size : 20mil.

Plane :

- PolygonConnect : Conductor Width = 20mil.

● Routage automatique


Faire un essai de routage automatique en simple face (dans les « Rules : Routing Layers » ne sélectionner que le « Bottom layer »). Lancer le routeur par le menu : « Design -> Autoroute All ». Si le routeur ne s'en sort pas rapidement c'est qu'il est très probable que le routage double face s'imposera. Dans ce cas aller modifier la règle « Routing Layer » comme indiqué plus haut et relancer le routage automatique.

Remarque importante. Le routage simple face sera apprécié pour deux raisons : le coût de réalisation de la carte sera plus faible ; le routage double face donne beaucoup plus de risque de pannes surtout s'il y a de nombreux « Vias » sur la carte.

● Routage manuel


Il est presque indispensable de reprendre la carte en manuel pour finir le routage, surtout en double face pour tenter d'éliminer les Vias non indispensables et pour revoir le routage de certaines empreintes qui ne peuvent pas sans supports spéciaux être routées en face avant (circuits intégrés, borniers etc.). De plus une carte bien routée verra ses pistes ne pas faire de détours inutiles ni posséder d'angles obtus.

Pour faire un routage manuel, sélectionner la couche sur laquelle on souhaite commencer la piste

(sélecteur de couche = onglets de couleur en bas de la fenêtre) et cliquer sur l'icône  (Interactively Route Connections) de la barre de tâches en haut. Un clic pour démarrer, un clic pour chaque changement de direction et deux pour terminer. Touche Escape pour passer à une autre connexion, à nouveau escape pour terminer le routage. Il est possible de router en double face de cette même façon, le changement de couche avec placement automatique du Via se faisant en appuyant simplement sur le touche + ou - pour changer de couche.

Il est important d'identifier les composants ne pouvant pas être routés en face avant (car impossibles à souder en face avant comme souvent les borniers, les supports de CI standards, etc.) et passer en face arrière les pistes correspondantes routées en face avant. De même pour simplifier la réalisation finale penser à supprimer les vias dès que cela est possible.

● Annotations

Sélectionner la couche « Bottom Layer » obligatoirement dans le cas d'une carte simple face ou indifféremment « Top Layer » ou « Bottom Layer » pour une carte en double face et placer le texte à l'endroit voulu (attention de ne pas écrire sur une piste) en cliquant sur l'icône  (Place String) de la barre de tâche.

Au minimum écrire votre nom et le nom de votre série. Tout autre texte permettant d'identifier une entrée, une sortie, un composant ou une alimentation par exemple peut être placé.

● Réduction de la carte

Le placement des composants ayant permis de réduire la taille de la carte (en principe !), il est nécessaire avant de placer le plan de masse de redimensionner celle-ci par le menu : **Desin -> Board Shape -> Redefine Board Shape**. Cliquer alors sur les 4 coins délimitant la nouvelle carte contenant les composants et l'ensemble des pistes dessinées, puis touche **Escape**. Il est conseillé de conserver le carré rose dessiné sur la couche « Keep-Out Layer » en le réduisant à la nouvelle dimension de la carte (légèrement à l'intérieur). Cette limite est celle du routage, aucune piste ne doit dépasser de ce polygone. Il sera utile pour le dessin du plan de masse.

● Plan de masse

Avant de placer le plan de masse il faut modifier les règles de dessin. Dans **Design->Rules->Clearance** : passer à 25 mil (des erreurs apparaîtront sur le PCB à cet instant mais ce n'est pas grave). Choisir le menu : **Place -> Polygon Pour...** Une fenêtre s'ouvre. Dans « Layer » choisir « Bottom layer » (ou éventuellement « Top Layer ») puis dans « Connect to Net » choisir **GND**. Fermer la fenêtre par **OK** puis délimiter un polygone (par exemple un simple rectangle) en cliquant sur les coins, puis une fois refermé faire **Escape**. Changer à nouveau la règle de dessin « Clearance » en la repassant à 13mil (aucune erreur -en vert- ne doit rester). Un plan de masse par face peut être réalisé dans le cas d'un circuit double face.

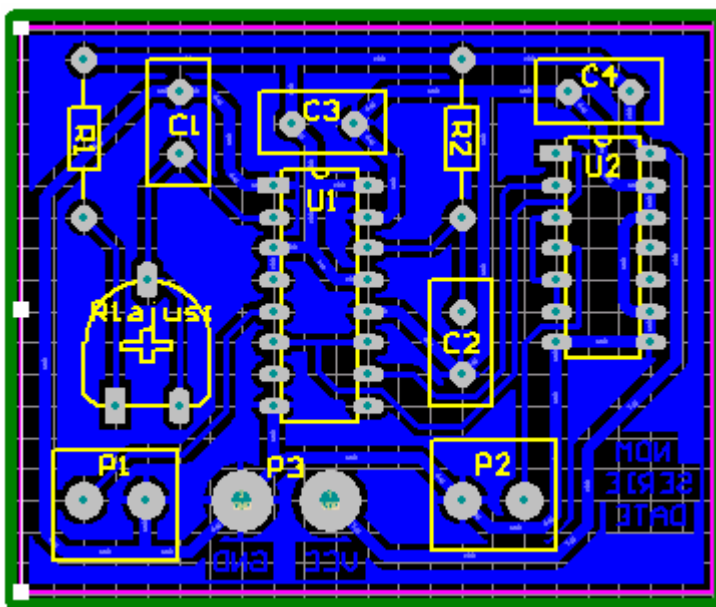
● Vérification du PCB

Terminer pas une vérification par le menu **Tools->Design Rule Check...**, puis cliquer sur « Run design Rule Check » sans changer les options de la fenêtre ; un rapport s'ouvre et ne doit faire apparaître aucune « Rule violation » (vérifier aussi les « warning »...).

● Envoi du document pour tirage

Suivre les consignes sur Dokeos (dépôt du fichier ad hoc sur Dokeos, **Antoine PISA** étant obligatoirement destinataire ainsi que les deux encadrants de la série). Seul le fichier .PcbDoc doit être envoyé. **ATTENTION** : ne pas confondre avec le fichier dont l'extension est .PrjPcb (correspondant au projet) qui n'est d'aucune utilité pour le tirage !

Ci-contre : Exemple de réalisation en simple face



Bonne chance

Rédigé par Laurent Aubard (03/2010)