KAPITEL 2

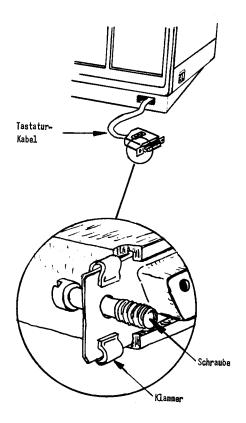
Inhaltsübersicht

Routine

72	Einschaltung	
72A	Allgemeines Hilfsmittel Einschaltung	III.2-1/2 :
73	Übersicht der Brücken und Einstellungen	
73A	Externe Einstellungen	III.2-3
73B	Interne Einstellungen	III.2-4
	FBG CPU FBG RAM (Intel)	III.2-5 III.2-6 III.2-7
	FBG RAM (Tandberg) FBG FROM	III.2-8 III.2-8a/
	FBG Cluster Interface	
	FBG Synchronus Interface FBG FD-Laufwerk	III.2-9 III.2-10
	TRG FD-Laufwork (IST-Anaführung)	TTT 2-11

72A Allgemeines:

Die Einschaltanweisung geht davon aus, daß das System ausgepackt und nach Aufstellanleitung aufgestellt wurde. Hierzu gehört auch die Kontrolle auf Transportschäden und Vollständigkeit der Lieferung von Geräten, Zusätzen und Unterlagen.



Bevor das Kabel an der Tastatur angeschlossen wird, sind auf beiden Seiten des Steckers eine Klammer und eine Schraube zu befestigen.

72A1' Hilfsmittel:

Ubergabe-Programm Service-Kit Arbeits-FD MB-Cassette Druckerpapier

72A2 Einschaltung

- Tastatur anschließen
- Zusätze einbauen und externe Geräte anschließen.

Die für den Einbau von Zusätzen und Anschluß von externen Geräten benötigten Unterlagen sind ab Routine 75 zu finden.

- System an Netz anschließen und einschalten.
- System mit Hilfe des Übergabeprogramms testen.

Wenn Übergabeprogramm nicht (oder noch nicht) vorhanden ist, sind die Einzelteile des Systems mit Hilfe des Service-Kit zu testen (RAM-, Floppy-, Kassetten-, Tastatur-Test usw.).

Bedienung Service-Kit siehe Routine 11.

73A EXT

EXTERNE EINSTELLUNGEN

Die sechs Einstellmöglichkeiten auf der Rückseite des Terminals sind dafür da, um die Anzeigen des Terminals mit dem System, in welchem es arbeitet, in Einklang zu bringen.

SPEED SELECT bestimmt die Übertragungsrate des asynchronen Interface in Baud. Die Tabelle gibt die einer Schalterstellung entsprechende Geschwindigkeit wieder.

NO PARITY; Schalter muß auf NO gestellt werden, wenn die Empfangsdaten auf Parity geprüft und die Sendedaten mit einem Parity versehen werden sollen.

EVEN PARITY wechselt zwischen gerader und ungerader Parität. Der Schalter ist nur aktiv, wenn der Schalter NO PARITY in Stellung NO ist.

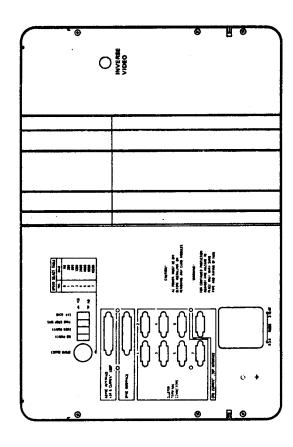
TWO STOP BITS; Schalter muß so eingestellt werden, daß er mit der Anzahl der im System benutzten STOP BITS übereinstimmt.

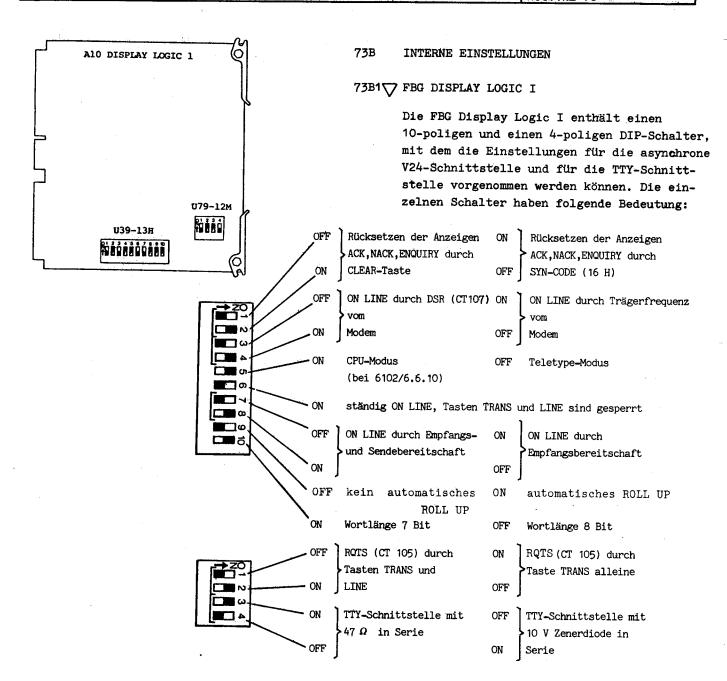
EXT.ECHO; Schalter muß bei Halbduplexbetrieb in Stellung NO geschaltet werden.

INVERSE VIDEO kann durch Betätigen des entsprechenden Schalters auf der FBG Display-Logic II erreicht werden. Der Schalter läßt sich durch ein Loch in der rechten Rückwand erreichen.



Das Gerät ist immer auszuschalten, bevor Einstellungen vorgenommen werden.

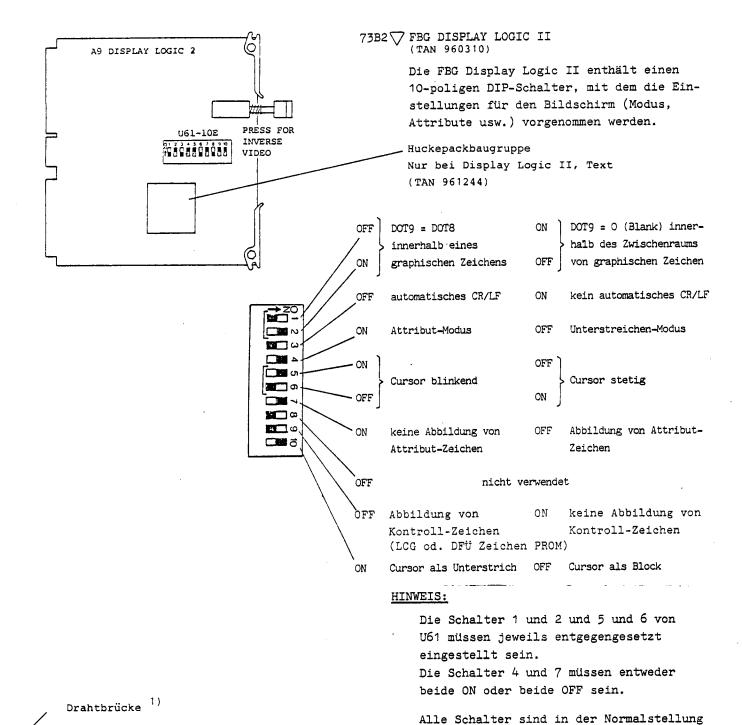


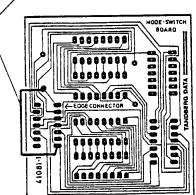


HINWEIS:

Die Schalter 1 und 2, 3 und 4, 7 und 8 von U39 bzw. 1 und 2, 3 und 4 von U79 müssen entgegengesetzt eingestellt sein.

Alle Schalter sind in Normalstellung abgebildet.





1) Drahtbrücke eingelötet: Alle Funktionen durch 10-pol.DIP-Schalter wie bei TAN 960310 einstellbar.

Drahtbrücke entfernt : Für softwaremäßige Umschaltung zwischen PAGE/ROLL- und ATTRBUTE/UNDERLINE-MODE.

Zusätzlich sind dafür folgende Voraussetzungen

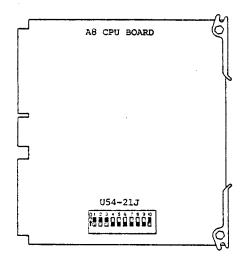
notwendig:

abgebildet.

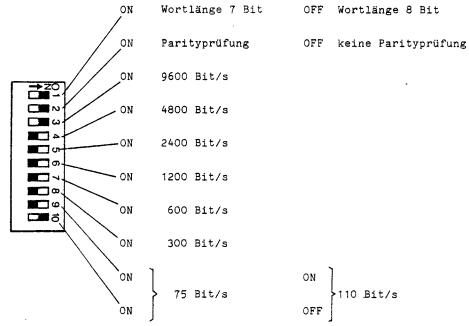
Display Logic I S9 Display Logic II S4 ON S7 OFF

CPU-Board (TAN 960104) ≥ GS 12 Motherboard (TAN 960312) \geq GS 13

Huckepackbaugruppe auf Display Logic II, Text (Lötseite)



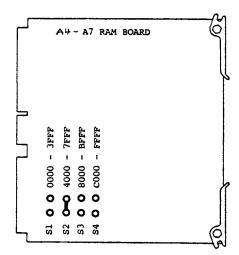
Die FBG CPU enthält einen 10-poligen DIP-Schalter, mit dem die Einstellungen für die Druckerschnittstelle vorgenommen werden. Die einzelnen Schalter haben folgende Bedeutung:



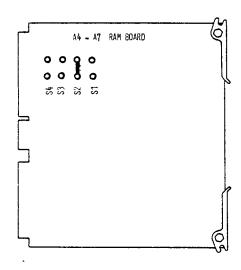
HINWEIS:

Von den Schaltern 3 bis 9 darf sich jeweils nur einer in der "ON"-Position

Alle Schalter sind in Normalstellung abgebildet.



FBG RAM 16 KB (TAN 960 315)



FBG RAM 16 KB (TAN 960 665). (TAN 960 840)

FBG RAM 48 KB (TAN 960 666) (TAN 960 841)

FBG RAM 54 KB (TAN 961 028)

73B4 FBG RAM (Intel RAM-Boards)

Der Bildschirm-Computer kann bis zu drei Baugruppen mit je 16 KB RAM als Haupt-speicher enthalten, wobei auf jeder FBG ein anderer Speicherbereich innerhalb des Adressierbereiches von 64 KB eingestellt werden muß.

1. FBG: Bereich COOO - FFFF, Schalter S4

2. FBG: Bereich 8000 - BFFF, Schalter S3

3. FBG: Bereich 4000 - 7FFF, Schalter S2

Die max. 3 FBG mit je 16 KB RAM müssen sich auf den Einbauplätzen A4-A7 befinden; die Reihenfolge ist dabei beliebig.

Anstelle von 3 FBG mit 16 KB RAM kann auch 1 FBG mit 48 KB od. 54 KB RAM verwendet werden. Auf dieser FBG sollte der Adress-Schalter S2 bei 48 K bzw. S1 bei 54 K geschaltet sein. Einbauplatz (A4-A7) ist beliebig.

Adress-Schalter	Startadresse	
S1	0000 *	
S2	4000	
S3	8000	
S 4	C000	

* Wird von der CPU benutzt.

Bei FBG RAM 54 KB kann man folgende Startadressen einstellen.

Adress-Schalter	Startadresse	
S1 S2	2800 6800	
s ₃	A800	
54	E800	



73B4A TFBG RAM (Tandberg RAM-Boards)

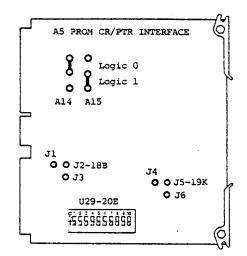
Diese Routine gilt nur für die Tandberg RAM-Baugruppen TAN 961043, TAN 961024 und TAN 961044.

Die FBG'n enthalten zur Einstellung des Sp eicherbereiches und der Startadresse einen 10-pol. DIP-Schalter und einen 4-pol. Brückensockel. Der DIP-Schalter kann bei älteren FBG'n auch als 10-pol. Brückensockel ausgeführt sein. Die frücken müssen dann den Schalterstellungen entsprechend (ON) gesteckt sein.

Brücken- und Schalterstellungen:

FBG	10-pol. DIP Schalter	4-pol. Brückensockel
TAN 961043 (16-KB)	S1 und S2 ON	Brücke in Stellung C000
TAN 961024 (48 KB)	S1 bis S6 ON	Brücke in Stellung 4000
TAN 961044 (54 KB)	S3 bis S10 ON	Brücke in Stellung 0000





73B5 → FBG PROM

Die Programmspeicher-Erweiterung (FBG PROM) kann nur dann eingesetzt werden, wenn der Bildschirm-Computer nur 16 KB oder 32 KB RAM enthält.

Es müssen folgende Speicherbereiche innerhalb des Adressbereiches von 64 KB eingestellt werden:

a) Bei 16 KB RAM

- Programmspeicher-Erweiterung:
 Bereich 8000-BFFF,
 Brücken A14 = log.0, A15 = log.1
- 2. Programmspeicher-Erweiterung:
 Bereich 4000-7FFF,
 Brücken A14 = log.1, A15 = log.0

b) Bei 32 KB RAM

Programmspeicher-Erweiterung: Bereich 4000-7FFF, Brücken A14 = log.1, A15 = log.0

Die FBG'n PROM können mit den FBG' RAM 16 KB in beliebiger Reihenfolge auf den Einbauplätzen A4-A7 eingesetzt werden.

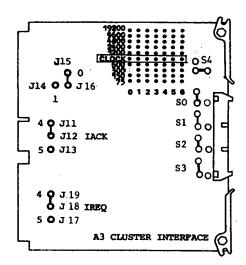
HINWEIS:

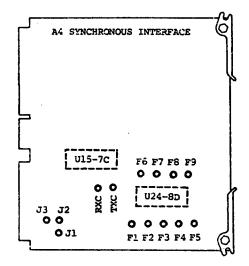
Zwischen I1, I2 und I3 bzw. zwischen I4, I5 und I6 dürfen sich keine Brücken befinden. Alle Schalter von U29 müssen in "OFF"-Position sein.

Speicherbereich	A14	A15
0000 - 3FFF *	0	0
4000 - 7FFF	1	0
8000 - BFFF	0	1
COOO - FFFF	1	1

* Wird von CPU benutzt.

 \triangle





F1 = 19200 Bit/sF2 =9600 4800 F4 = 2400 F5 =1200 F6 =600 F7 == 300 F8 = 150 F9 " 75

73B6 7 FBG CLUSTER INTERFACE

Auf der FBG Cluster Interface muß für jedes einzelne der 7 Interfaces die Übertragungsgeschwindigkeit eingestellt werden. Die Einstellung erfolgt jeweils durch eine Wrapverbindung zwischen dem Stift "Clock" und dem Stift mit der gewünschten Übertragungsgeschwindigkeit.

Folgende Einstellungen sind notwendig: Brücken:

J11 - J12

J15 - J16 und J18 - J19

SO - S3 Umschaltung TTY-V24-Pegel (TTY-Pegel wie abgebildet)

S4 Umschaltung 75/100 Baud (75 Baud wie abgebildet)

Einbauplatz A3.

Δ

73B7 T FBG SYNCHRONOUS INTERFACE

Synchron-Betrieb:

Normalerweise wird die FBG Synchronous Interface dazu benutzt, den Bildschirm-Computer an eine synchrone Datenübertragungseinrichtung anzuschalten. Für diesen Fall sind keine Einstellungen auf der FBG notwendig.

Asynchron-Betrieb:

Wird jedoch die FBG Synchronous Interface dazu benutzt, den Bildschirm-Computer an eine asynchrone Datenübertragungseinrichtung anzuschalten, so ist auf der FBG die Einstellung der Übertragungsgeschwindigkeit notwendig.

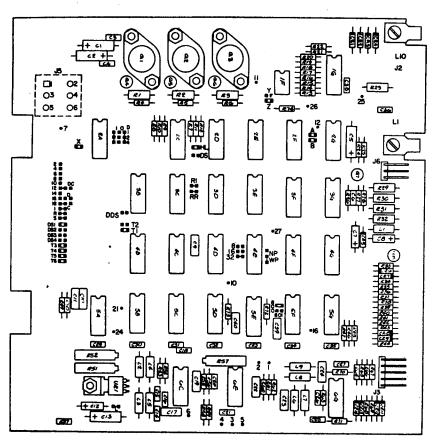
Die Stifte RXC und TXC müssen durch Wrapverbindungen mit einem der Stifte F1 bis F9 verbunden werden.

Bei Anschluß eines asynchronen Post-Modems sind nur die Übertragungsgeschwindigkeiten 300-2400 Bit/s zugelassen.



 $73B8 \bigvee FBG FD-Laufwerk$

- DS1....4 Adresse
- Abschlußwiderstände, nur am letzten Laufwerk einer Kette zu stecken.



- Brückenstecker gesteckt Testpunkt

- DS1...4 Adresse
- T3....6 Abschlußwiderstände, nur am letzten Laufwerk einer Kette zu stecken.

